



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2007-0109297  
(43) 공개일자 2007년11월15일

(51) Int. Cl.

G09G 3/36 (2006.01)

(21) 출원번호 10-2006-0042082

(22) 출원일자 2006년05월10일

심사청구일자 없음

(71) 출원인

엘지.필립스 엘시디 주식회사  
서울 영등포구 여의도동 20번지

(72) 발명자

김우준  
경기 성남시 수정구 단대동 진로아파트 103동 108호

(74) 대리인

허용록

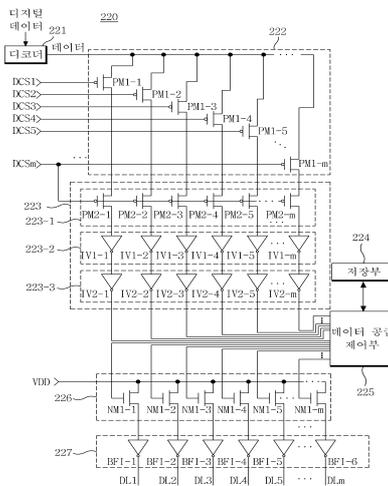
전체 청구항 수 : 총 17 항

(54) 액정표시장치 및 그의 구동 방법

(57) 요약

본 발명은 액정표시패널의 각 픽셀에 하나의 스캔타입 동안 공급되는 데이터전압의 공급 주기를 조절함으로써 일정한 전압을 전원전압으로 사용하여 계조 별로 다른 레벨의 데이터전압을 공급할 수 있는 액정표시장치를 제공하는 것으로, 다수의 픽셀들이 형성된 액정표시패널; 데이터의 분주 및 래치를 제어하고 아날로그 데이터전압의 공급을 제어하기 위한 타이밍 컨트롤러; 및 상기 타이밍 컨트롤러의 제어에 따라, 입력되는 디지털 데이터를 다수의 디지털 데이터들로 분주하여 래치시키고, 래치된 디지털 데이터들의 계조값에 따라 하나의 스캔타입 동안 각 픽셀에 아날로그 데이터전압을 불연속적으로 공급하기 위한 데이터 구동수단을 포함한다.

대표도 - 도5



## 특허청구의 범위

### 청구항 1

다수의 픽셀들이 형성된 액정표시패널;

데이터의 분주 및 래치를 제어하고 아날로그 데이터전압의 공급을 제어하기 위한 타이밍 컨트롤러; 및

상기 타이밍 컨트롤러의 제어에 따라, 입력되는 디지털 데이터를 다수의 디지털 데이터들로 분주하여 래치시키고, 래치된 디지털 데이터들의 계조값에 따라 하나의 스캔타임 동안 각 픽셀에 아날로그 데이터전압을 불연속적으로 공급하기 위한 데이터 구동수단

을 포함하는 액정표시장치.

### 청구항 2

제 1 항에 있어서,

상기 데이터 구동수단은,

입력되는 디지털 데이터를 디코딩하기 위한 디코더;

상기 타이밍 컨트롤러로부터의 분주제어신호에 따라 상기 디코더에 의해 디코딩된 디지털 데이터를 분주하기 위한 데이터 분주부;

상기 데이터 분주부에 의해 분주된 디지털 데이터들을 래치시키기 위한 래치부;

다수의 타이밍 데이터들을 저장하기 위한 저장부;

상기 타이밍 컨트롤러로부터의 동기신호에 의해 동기되어 상기 저장부의 타이밍 데이터들을 읽어오고, 상기 래치부에 의해 래치된 디지털 데이터들의 계조값에 따라 상기 읽어온 타이밍 데이터들을 기준으로 데이터전압의 공급 제어용 펄스폭변조신호의 듀티비를 조절하여 출력하기 위한 데이터공급 제어부; 및

상기 펄스폭변조신호의 듀티비에 따라 고전위 전원전압을 인가받아 아날로그 데이터전압을 한 스캔타임 동안 불연속적으로 각 픽셀에 공급하기 위한 데이터 공급부

를 포함하는 액정표시장치.

### 청구항 3

제 2 항에 있어서,

상기 데이터공급 제어부는 상기 타이밍 컨트롤러로부터 상기 동기신호를 입력받는 것을 특징으로 하는 액정표시장치.

### 청구항 4

제 2 항에 있어서,

상기 데이터공급 제어부는 상기 액정표시패널의 픽셀들에 공급될 다수의 데이터전압 레벨들과 다수의 펄스폭변조신호의 듀티비들이 일대일로 대응되어 설정된 룩업테이블을 저장하는 것을 특징으로 하는 액정표시장치.

### 청구항 5

제 4 항에 있어서,

상기 데이터공급 제어부는 상기 래치된 디지털 데이터들의 계조값을 통해 각 픽셀에 공급될 데이터전압의 레벨을 판단한 후, 상기 읽어온 타이밍 데이터들 중에서 상기 판단된 데이터전압의 레벨에 맞는 타이밍 데이터를 기준으로 상기 룩업테이블을 참조하여 한 스캔타임 동안 각 픽셀에 공급될 펄스폭변조신호의 듀티비를 결정하는 것을 특징으로 하는 액정표시장치.

### 청구항 6

제 5 항에 있어서,

상기 데이터공급 제어부는 상기 결정한 듀티비의 펄스폭변조신호를 상기 데이터 공급부에 공급하는 것을 특징으로 하는 액정표시장치.

#### 청구항 7

제 2 항에 있어서,

상기 데이터 공급부는,

상기 데이터공급 제어부의 펄스폭변조신호 출력단들에 일대일로 대응되어 접속된 게이트, 상기 고전위 전원전압이 인가되는 드레인, 그리고 상기 액정표시패널에 접속된 소스를 갖는 N모스 트랜지스터들

을 포함하는 액정표시장치.

#### 청구항 8

제 7 항에 있어서,

상기 N모스 트랜지스터들은 게이트에 인가되는 상기 펄스폭변조신호에 의해 온/오프되어 상기 드레인에 인가된 고전위 전원전압을 불연속적으로 스위칭시켜 아날로그 데이터전압을 상기 액정표시패널에 공급하는 것을 특징으로 하는 액정표시장치.

#### 청구항 9

입력되는 디지털 데이터를 디코딩하기 위한 디코더;

분주제어신호에 따라 상기 디코더에 의해 디코딩된 디지털 데이터를 분주하기 위한 데이터 분주부;

상기 데이터 분주부에 의해 분주된 디지털 데이터들을 래치시키기 위한 래치부;

다수의 타이밍 데이터들을 저장하기 위한 저장부;

동기신호에 의해 동기되어 상기 저장부의 타이밍 데이터들을 읽어오고, 상기 래치부에 의해 래치된 디지털 데이터들의 계조값에 따라 상기 읽어온 타이밍 데이터들을 기준으로 데이터전압의 공급 제어용 펄스폭변조신호의 듀티비를 조절하여 출력하기 위한 데이터공급 제어부; 및

상기 펄스폭변조신호의 듀티비에 따라 고전위 전원전압을 인가받아 아날로그 데이터전압을 한 스캔타임 동안 불연속적으로 각 픽셀에 공급하기 위한 데이터 공급부

를 포함하는 액정표시장치.

#### 청구항 10

제 9 항에 있어서,

상기 데이터공급 제어부는 픽셀들에 공급될 다수의 데이터전압 레벨들과 다수의 펄스폭변조신호의 듀티비들이 일대일로 대응되어 설정된 룩업테이블을 저장하는 것을 특징으로 하는 액정표시장치.

#### 청구항 11

제 10 항에 있어서,

상기 데이터공급 제어부는 상기 래치된 디지털 데이터들의 계조값을 통해 각 픽셀에 공급될 데이터전압의 레벨을 판단한 후, 상기 읽어온 타이밍 데이터들 중에서 상기 판단된 데이터전압의 레벨에 맞는 타이밍 데이터를 기준으로 상기 룩업테이블을 참조하여 한 스캔타임 동안 각 픽셀에 공급될 펄스폭변조신호의 듀티비를 결정하는 것을 특징으로 하는 액정표시장치.

#### 청구항 12

제 11 항에 있어서,

상기 데이터공급 제어부는 상기 결정한 듀티비의 펄스폭변조신호를 상기 데이터 공급부에 공급하는 것을 특징으로

로 하는 액정표시장치.

**청구항 13**

제 9 항에 있어서,

상기 데이터 공급부는,

상기 데이터공급 제어부의 펄스폭변조신호 출력단들에 일대일로 대응되어 접속된 게이트, 상기 고전위 전원전압이 인가되는 드레인, 그리고 상기 액정표시패널에 접속된 소스를 갖는 N모스 트랜지스터들

을 포함하는 액정표시장치.

**청구항 14**

제 13 항에 있어서,

상기 N모스 트랜지스터들은 게이트에 인가되는 상기 펄스폭변조신호에 의해 온/오프되어 상기 드레인에 인가된 고전위 전원전압을 불연속적으로 스위칭시켜 아날로그 데이터전압을 상기 액정표시패널에 공급하는 것을 특징으로 하는 액정표시장치.

**청구항 15**

입력되는 디지털 데이터를 디코딩하는 단계;

분주제어신호에 따라 상기 디코딩된 디지털 데이터를 분주하는 단계;

상기 분주된 디지털 데이터들을 래치시키는 단계;

상기 래치된 디지털 데이터들의 계조값에 따라 소정의 타이밍 데이터들을 기준으로 데이터전압의 공급 제어용 펄스폭변조신호의 듀티비를 조절하는 단계; 및

상기 펄스폭변조신호의 듀티비에 따라 고전위 전원전압을 인가받아 아날로그 데이터전압을 한 스캔타임 동안 불연속적으로 각 픽셀에 공급하는 단계

를 포함하는 액정표시장치의 구동 방법.

**청구항 16**

제 15 항에 있어서,

상기 듀티비 조절 단계에서, 상기 래치된 디지털 데이터들의 계조값을 통해 각 픽셀에 공급될 데이터전압의 레벨을 판단한 후, 상기 소정의 타이밍 데이터들 중에서 상기 판단된 데이터전압의 레벨에 맞는 타이밍 데이터를 기준으로 소정의 룩업테이블을 참조하여 한 스캔타임 동안 각 픽셀에 공급될 펄스폭변조신호의 듀티비를 결정하는 것을 특징으로 하는 액정표시장치의 구동 방법.

**청구항 17**

제 16 항에 있어서,

상기 소정의 룩업테이블에는 픽셀들에 공급될 다수의 데이터전압 레벨들과 다수의 펄스폭변조신호의 듀티비들이 일대일로 대응되어 설정된 것을 특징으로 하는 액정표시장치의 구동 방법.

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

<17> 본 발명은 액정표시장치에 관한 것으로, 특히 액정표시패널의 각 픽셀에 데이터전압을 펌프 방식으로 공급할 수 있는 액정표시장치 및 그의 구동 방법에 관한 것이다.

- <18> 액정표시장치는 비디오신호에 따라 액정셀들의 광투과율을 조절하여 화상을 표시하며, 그리고 액정셀마다 스위칭소자가 형성된 액티브 매트릭스(Active Matrix) 타입의 액정표시장치는 스위칭소자의 능동적인 제어가 가능하기 때문에 동영상 구현에 유리하다. 이러한 액티브 매트릭스 타입의 액정표시장치에 사용되는 스위칭소자로는 도 1과 같이 주로 박막트랜지스터(Thin Film Transistor; 이하 "TFT"라 한다)가 이용되고 있다.
- <19> 도 1을 참조하면, 액티브 매트릭스 타입의 액정표시장치는, 디지털 입력 데이터를 감마기준전압을 기준으로 아날로그 데이터 전압으로 변환하여 데이터라인(DL)에 공급함과 동시에 스캔펄스를 게이트라인(GL)에 공급하여 액정셀(C1c)을 충전시킨다.
- <20> TFT의 게이트전극은 게이트라인(GL)에 접속되고, 소스전극은 데이터라인(DL)에 접속되며, 그리고 TFT의 드레인전극은 액정셀(C1c)의 화소전극과 스토리지 캐패시터(Cst)의 일측 전극에 접속된다.
- <21> 액정셀(C1c)의 공통전극에는 공통전압(Vcom)이 공급된다.
- <22> 스토리지 캐패시터(Cst)는 TFT가 턴-온될 때 데이터라인(DL)으로부터 인가되는 데이터전압을 충전하여 액정셀(C1c)의 전압을 일정하게 유지하는 역할을 한다.
- <23> 스캔펄스가 게이트라인(GL)에 인가되면 TFT는 턴-온(Turn-on)되어 소스전극과 드레인전극 사이의 채널을 형성하여 데이터라인(DL) 상의 전압을 액정셀(C1c)의 화소전극에 공급한다. 이 때 액정셀(C1c)의 액정분자들은 화소전극과 공통전극 사이의 전계에 의하여 배열이 바뀌면서 입사광을 변조하게 된다.
- <24> 이와 같은 구조를 갖는 픽셀들을 구비하는 종래의 액정표시장치의 구성에 대하여 살펴보면 도 2에 도시된 바와 같다.
- <25> 도 2는 종래의 액정표시장치의 구성도이다.
- <26> 도 2를 참조하면, 종래의 액정표시장치(100)는, 데이터라인(DL1 내지 DLm)과 게이트라인(GL1 내지 GLn)이 교차되며 그 교차부에 액정셀(C1c)을 구동하기 위한 박막트랜지스터(TFT : Thin Film Transistor)가 형성된 액정표시패널(110)과, 액정표시패널(110)의 데이터라인들(DL1 내지 DLm)에 데이터를 공급하기 위한 데이터 구동부(120)와, 액정표시패널(110)의 게이트라인(GL1 내지 GLn)에 스캔펄스를 공급하기 위한 게이트 구동부(130)와, 감마기준전압을 발생하여 데이터 구동부(120)에 공급하기 위한 감마기준전압 발생부(140)와, 액정표시패널(110)에 광을 조사하기 위한 백라이트 어셈블리(150)와, 백라이트 어셈블리(160)에 교류 전압 및 전류를 인가하기 위한 인버터(160)와, 공통전압(Vcom)을 발생하여 액정표시패널(110)의 액정셀(C1c)의 공통전극에 공급하기 위한 공통전압 발생부(170)와, 게이트 하이전압(VGH)과 게이트 로우전압(VGL)을 발생하여 게이트 구동부(130)에 공급하기 위한 게이트구동전압 발생부(180)와, 데이터 구동부(120) 및 게이트 구동부(130)를 제어하기 위한 타이밍 컨트롤러(190)를 구비한다.
- <27> 액정표시패널(110)은 두 장의 유리기판 사이에 액정이 주입된다. 액정표시패널(110)의 하부 유리기판 상에는 데이터라인들(DL1 내지 DLm)과 게이트라인들(GL1 내지 GLn)이 직교된다. 데이터라인들(DL1 내지 DLm)과 게이트라인들(GL1 내지 GLn)의 교차부에는 TFT가 형성된다. TFT는 스캔펄스에 응답하여 데이터라인들(DL1 내지 DLm) 상의 데이터를 액정셀(C1c)에 공급하게 된다. TFT의 게이트전극은 게이트라인(GL1 내지 GLn)에 접속되며, TFT의 소스전극은 데이터라인(DL1 내지 DLm)에 접속된다. 그리고 TFT의 드레인전극은 액정셀(C1c)의 화소전극과 스토리지 캐패시터(Cst)에 접속된다.
- <28> TFT는 게이트라인(GL1 내지 GLn)을 경유하여 게이트단자에 공급되는 스캔펄스에 응답하여 턴-온된다. TFT의 턴-온시 데이터라인(DL1 내지 DLm) 상의 비디오 데이터는 액정셀(C1c)의 화소전극에 공급된다.
- <29> 데이터 구동부(120)는 타이밍 컨트롤러(190)로부터 공급되는 데이터구동 제어신호(DDC)에 응답하여 데이터라인들(DL1 내지 DLm)에 공급하며, 그리고 타이밍 컨트롤러(190)로부터 공급되는 디지털 비디오 데이터(RGB)를 샘플링하여 래치한 다음 감마기준전압 발생부(140)로부터 공급되는 감마기준전압을 기준으로 액정표시패널(110)의 액정셀(C1c)에서 계조를 표현할 수 있는 아날로그 데이터 전압으로 변환시켜 데이터라인들(DL1 내지 DLm)들에 공급한다.
- <30> 게이트 구동부(130)는 타이밍 컨트롤러(190)로부터 공급되는 게이트구동 제어신호(GDC)와 게이트슈프트클럭(GSC)에 응답하여 스캔펄스 즉, 게이트펄스를 순차적으로 발생하여 게이트라인(GL1 내지 GLn)들에 공급한다. 이 때, 게이트 구동부(130)는 게이트구동전압 발생부(180)로부터 공급되는 게이트 하이전압(VGH)과 게이트 로우전압(VGL)에 따라 각각 스캔펄스의 하이레벨전압과 로우레벨전압을 결정한다.

- <31> 감마기준전압 발생부(140)는 고전위 전원전압(VDD)을 공급받아 정극성 감마기준전압과 부극성 감마기준전압을 발생하여 데이터 구동부(120)로 출력한다.
- <32> 백라이트 어셈블리(150)는 액정표시패널(110)의 후면에 배치되며, 인버터(160)로부터 공급되는 교류 전압과 전류에 의해 발광되어 광을 액정표시패널(110)의 각 픽셀로 조사한다.
- <33> 인버터(160)는 내부에 발생하는 구형파신호를 삼각파신호로 변화시킨 후 삼각파신호와 상기 시스템으로부터 공급되는 직류 전원전압(VCC)을 비교하여 비교결과에 비례하는 버스트디밍(Burst Dimming)신호를 발생한다. 이렇게 내부의 구형파신호에 따라 결정되는 버스트디밍신호가 발생되면, 인버터(160) 내에서 교류 전압과 전류의 발생을 제어하는 구동 IC(미도시)는 버스트디밍신호에 따라 백라이트 어셈블리(150)에 공급되는 교류 전압과 전류의 발생을 제어한다.
- <34> 공통전압 발생부(170)는 고전위 전원전압(VDD)을 공급받아 공통전압(Vcom)을 발생하여 액정표시패널(110)의 각 픽셀에 구비된 액정셀(C1c)들의 공통전극에 공급한다.
- <35> 게이트구동전압 발생부(180)는 고전위 전원전압(VDD)을 인가받아 게이트 하이전압(VGH)과 게이트 로우전압(VGL)을 발생시켜 게이트 구동부(130)에 공급한다. 여기서, 게이트구동전압 발생부(180)는 액정표시패널(110)의 각 픽셀에 구비된 TFT의 문턱전압 이상이 되는 게이트 하이전압(VGH)을 발생하고 TFT의 문턱전압 미만이 되는 게이트 로우전압(VGL)을 발생한다. 이렇게 발생된 게이트 하이전압(VGH)과 게이트 로우전압(VGL)은 각각 게이트 구동부(130)에 의해 발생하는 스캔펄스의 하이레벨전압과 로우레벨전압을 결정하는데 이용된다.
- <36> 타이밍 컨트롤러(190)는 디지털 비디오 카드(미도시)로부터 공급되는 디지털 비디오 데이터(RGB)를 데이터 구동부(120)에 공급하고, 또한 클럭신호(CLK)에 따라 수평/수직 동기신호(H,V)를 이용하여 데이터 구동 제어신호(DDC)와 게이트 구동 제어신호(GDC)를 발생하여 각각 데이터 구동부(120)와 게이트 구동부(130)에 공급한다. 여기서, 데이터 구동 제어신호(DDC)는 소스슈프트클럭(SSC), 소스스타트펄스(SSP), 극성제어신호(POL) 및 소스출력인에이블신호(SOE) 등을 포함하고, 게이트구동 제어신호(GDC)는 게이트스타트펄스(GSP) 및 게이트출력인에이블(GOE) 등을 포함한다.
- <37> 상기한 바와 같은 구성 및 기능을 갖는 종래의 액정표시장치의 경우, 도 3에 보여지는 바와 같이 데이터 구동부(120)가 데이터전압을 일정시간 동안 연속적으로 각 픽셀에 공급함과 아울러 계조 별로 서로다른 레벨의 전압을 전원전압으로 사용하여 각 픽셀에 데이터전압을 공급하였기 때문에, 저계조에 비하여 매우 높은 전압을 전원전압으로 사용하는 고계조에서 전력 손실이 많았다.
- <38> 그리고, 종래의 액정표시장치의 경우, 데이터 구동부(120)에 구비된 D/A 컨버터(미도시)가 타이밍 컨트롤러(190)로부터 입력되는 디지털 데이터전압을 아날로그 데이터전압으로 변환하기 위하여 계조 별로 서로다른 레벨의 감마기준전압을 공급받았는데, 여기서 상기 D/A 컨버터가 미리 설정된 회로 구성을 통해 데이터를 처리하기 때문에 계조 별로 공급받아 처리할 수 있는 감마기준전압의 레벨 범위에 제약이 따랐으며, 이로 인해 하이비트 컬러딥스(High Bit Color Depth)의 구현이 어려웠다.

**발명이 이루고자 하는 기술적 과제**

- <39> 본 발명은 상기와 같은 문제점을 해결하기 위하여 안출된 것으로, 본 발명의 목적은 액정표시패널의 각 픽셀에 하나의 스캔타임 동안 공급되는 데이터전압의 공급 주기를 조절함으로써, 아날로그 데이터전압을 불연속적으로 공급할 수 있는 액정표시장치 및 그의 구동 방법을 제공하는 데 있다.
- <40> 본 발명의 목적은 액정표시패널의 각 픽셀에 하나의 스캔타임 동안 공급되는 데이터전압의 공급 주기를 조절함으로써, 일정한 전압을 전원전압으로 사용하여 계조 별로 다른 레벨의 데이터전압을 공급할 수 있는 액정표시장치 및 그의 구동 방법을 제공하는 데 있다.
- <41> 본 발명의 목적은 일정한 전압을 전원전압으로 사용하여 계조 별로 다른 레벨의 데이터전압을 공급함으로써, 고계조에서 전력 손실을 방지할 수 있는 액정표시장치 및 그의 구동 방법을 제공하는 데 있다.
- <42> 본 발명의 목적은 일정한 전압을 전원전압으로 사용하여 계조 별로 다른 레벨의 데이터전압을 하나의 스캔타임 동안 불연속적으로 공급함으로써, 하이비트 컬러딥스를 용이하게 구현할 수 있는 액정표시장치 및 그의 구동 방법을 제공하는 데 있다.

**발명의 구성 및 작용**

- <43> 이와 같은 목적을 달성하기 위한 본 발명의 액정표시장치는, 다수의 픽셀들이 형성된 액정표시패널; 데이터의 분주 및 래치를 제어하고 아날로그 데이터전압의 공급을 제어하기 위한 타이밍 컨트롤러; 및 상기 타이밍 컨트롤러의 제어에 따라, 입력되는 디지털 데이터를 다수의 디지털 데이터들로 분주하여 래치시키고, 래치된 디지털 데이터들의 계조값에 따라 하나의 스캔타임 동안 각 픽셀에 아날로그 데이터전압을 불연속적으로 공급하기 위한 데이터 구동수단을 포함한다.
- <44> 상기 데이터 구동수단은, 입력되는 디지털 데이터를 디코딩하기 위한 디코더; 상기 타이밍 컨트롤러로부터의 분주 제어신호에 따라 상기 디코더에 의해 디코딩된 디지털 데이터를 분주하기 위한 데이터 분주부; 상기 데이터 분주부에 의해 분주된 디지털 데이터들을 래치시키기 위한 래치부; 다수의 타이밍 데이터들을 저장하기 위한 저장부; 상기 타이밍 컨트롤러로부터의 동기신호에 의해 동기되어 상기 저장부의 타이밍 데이터들을 읽어오고, 상기 래치부에 의해 래치된 디지털 데이터들의 계조값에 따라 상기 읽어온 타이밍 데이터들을 기준으로 데이터전압의 공급 제어용 펄스폭변조신호의 듀티비를 조절하여 출력하기 위한 데이터공급 제어부; 및 상기 펄스폭변조신호의 듀티비에 따라 고전위 전원전압을 인가받아 아날로그 데이터전압을 한 스캔타임 동안 불연속적으로 각 픽셀에 공급하기 위한 데이터 공급부를 포함한다.
- <45> 본 발명의 액정표시장치는, 입력되는 디지털 데이터를 디코딩하기 위한 디코더; 분주제어신호에 따라 상기 디코더에 의해 디코딩된 디지털 데이터를 분주하기 위한 데이터 분주부; 상기 데이터 분주부에 의해 분주된 디지털 데이터들을 래치시키기 위한 래치부; 다수의 타이밍 데이터들을 저장하기 위한 저장부; 동기신호에 의해 동기되어 상기 저장부의 타이밍 데이터들을 읽어오고, 상기 래치부에 의해 래치된 디지털 데이터들의 계조값에 따라 상기 읽어온 타이밍 데이터들을 기준으로 데이터전압의 공급 제어용 펄스폭변조신호의 듀티비를 조절하여 출력하기 위한 데이터공급 제어부; 및 상기 펄스폭변조신호의 듀티비에 따라 고전위 전원전압을 인가받아 아날로그 데이터전압을 한 스캔타임 동안 불연속적으로 각 픽셀에 공급하기 위한 데이터 공급부를 포함한다.
- <46> 상기 데이터공급 제어부는 픽셀들에 공급될 다수의 데이터전압 레벨들과 다수의 펄스폭변조신호의 듀티비들이 일대일로 대응되어 설정된 룩업테이블을 저장하는 것을 특징으로 한다.
- <47> 상기 데이터공급 제어부는 상기 래치된 디지털 데이터들의 계조값을 통해 각 픽셀에 공급될 데이터전압의 레벨을 판단한 후, 상기 읽어온 타이밍 데이터들 중에서 상기 판단된 데이터전압의 레벨에 맞는 타이밍 데이터를 기준으로 상기 룩업테이블을 참조하여 한 스캔타임 동안 각 픽셀에 공급될 펄스폭변조신호의 듀티비를 결정하는 것을 특징으로 한다.
- <48> 상기 데이터공급 제어부는 상기 결정한 듀티비의 펄스폭변조신호를 상기 데이터 공급부에 공급하는 것을 특징으로 한다.
- <49> 상기 데이터 공급부는, 상기 데이터공급 제어부의 펄스폭변조신호 출력단들에 일대일로 대응되어 접속된 게이트, 상기 고전위 전원전압이 인가되는 드레인, 그리고 상기 액정표시패널에 접속된 소스를 갖는 N모스 트랜지스터들을 포함한다.
- <50> 상기 N모스 트랜지스터들은 게이트에 인가되는 상기 펄스폭변조신호에 의해 온/오프되어 상기 드레인에 인가된 고전위 전원전압을 불연속적으로 스위칭시켜 아날로그 데이터전압을 상기 액정표시패널에 공급하는 것을 특징으로 한다.
- <51> 본 발명의 액정표시장치의 구동 방법은, 입력되는 디지털 데이터를 디코딩하는 단계; 분주제어신호에 따라 상기 디코딩된 디지털 데이터를 분주하는 단계; 상기 분주된 디지털 데이터들을 래치시키는 단계; 상기 래치된 디지털 데이터들의 계조값에 따라 소정의 타이밍 데이터들을 기준으로 데이터전압의 공급 제어용 펄스폭변조신호의 듀티비를 조절하는 단계; 및 상기 펄스폭변조신호의 듀티비에 따라 고전위 전원전압을 인가받아 아날로그 데이터전압을 한 스캔타임 동안 불연속적으로 각 픽셀에 공급하는 단계를 포함한다. 여기서, 본 발명은 상기 래치된 디지털 데이터들의 계조값을 통해 각 픽셀에 공급될 데이터전압의 레벨을 판단한 후, 상기 소정의 타이밍 데이터들 중에서 상기 판단된 데이터전압의 레벨에 맞는 타이밍 데이터를 기준으로 소정의 룩업테이블을 참조하여 한 스캔타임 동안 각 픽셀에 공급될 펄스폭변조신호의 듀티비를 결정하는 것을 특징으로 한다.
- <52> 한편, 하나의 스캔타임은 하나의 게이트라인에 공급되는 스캔펄스의 공급기간이다.
- <53> 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세하게 설명한다.
- <54> 도 4는 본 발명의 실시예에 따른 액정표시장치의 구성도이다.
- <55> 도 4를 참조하면, 본 발명의 액정표시장치(200)는, 도 2에서와 마찬가지로, 액정표시패널(110), 게이트 구동부

(130), 백라이트 어셈블리(150), 인버터(160) 및 공통전압 발생부(170)를 구비한다.

- <56> 그리고, 본 발명의 액정표시장치(200)는, 데이터의 분주 및 래치를 제어하고 아날로그 데이터전압의 공급을 제어하기 위한 타이밍 컨트롤러(210)와, 타이밍 컨트롤러(210)의 제어에 따라 입력되는 디지털 데이터를 다수의 디지털 데이터들로 분주하여 래치시키고 래치된 디지털 데이터들의 계조값에 따라 각 픽셀에 아날로그 데이터전압을 펌프 방식으로 공급하기 위한 데이터 구동부(220)를 구비한다.
- <57> 타이밍 컨트롤러(210)는 디지털 비디오 카드(미도시)로부터 공급되는 디지털 비디오 데이터(RGB)를 데이터 구동부(220)에 공급하고, 또한 클럭신호(CLK)에 따라 수평/수직 동기신호(H,V)를 이용하여 데이터 구동 제어신호(DDC)와 게이트 구동 제어신호(GDC)를 발생하여 각각 데이터 구동부(220)와 게이트 구동부(130)에 공급한다. 여기서, 데이터구동 제어신호(DDC)는 소스쉬프트클럭(SSC), 소스스타트펄스(SSP), 극성제어신호(POL) 및 소스출력인에이블신호(SOE) 등을 포함하고, 게이트구동 제어신호(GDC)는 게이트스타트펄스(GSP) 및 게이트출력인에이블(GOE) 등을 포함한다.
- <58> 또한, 타이밍 컨트롤러(210)는 분주제어신호들(DCS1 내지 DCSm)을 데이터 구동부(220)에 공급하여 데이터 분주를 제어함과 아울러 동기신호(Sync)를 데이터 구동부(220)에 공급하여 아날로그 데이터전압의 공급을 제어한다.
- <59> 데이터 구동부(220)는 타이밍 컨트롤러(210)로부터 디지털 데이터가 입력되면 입력된 디지털 데이터를 디코딩한 다음, 분주제어신호들(DCS1 내지 DCSm)에 따라 디코딩된 디지털 데이터를 m(m은 2이상의 자연수임)개의 디지털 데이터들로 분주하여 래치시키고, 분주된 m개의 디지털 데이터들을 m개의 아날로그 데이터들로 변환시킨다.
- <60> 그리고, 데이터 구동부(220)는 타이밍 컨트롤러(210)로부터의 동기신호(Sync)에 의해 데이터 공급을 위한 동기를 이룬 다음, 래치된 m개의 디지털 데이터들의 계조값에 따라 고전위 전원전압(VDD)을 인가받아 소정의 타이밍 데이터들을 기준으로 아날로그 데이터전압을 한 스캔타임 동안 불연속적으로 각 픽셀에 공급한다. 여기서, 데이터 구동부(220)는 발생된 아날로그 데이터전압을 버퍼링하여 데이터라인들(DL1 내지 DLm)에 공급한다.
- <61> 이러한 기능을 갖는 데이터 구동부(220)에 대해 도 6을 참조하여 보다 구체적으로 설명한다.
- <62> 도 6은 본 발명의 실시예에 따른 액정표시소자의 구동 장치에 구비된 데이터 구동부의 회로도이다.
- <63> 도 6을 참조하면, 데이터 구동부(220)는, 입력되는 디지털 데이터를 디코딩하기 위한 디코더(221)와, 분주제어신호들(DCS1 내지 DCSm)에 따라 디코딩된 디지털 데이터를 m(m은 2이상의 자연수임)개의 디지털 데이터들로 분주하기 위한 데이터 분주부(222)와, 분주된 m개의 디지털 데이터들을 래치시키기 위한 래치부(223)와, 다수의 타이밍 데이터들을 저장하기 위한 저장부(224)와, 타이밍 컨트롤러(210)로부터의 동기신호(Sync)에 의해 동기되어 저장부(224)의 타이밍 데이터들을 읽어오고, 래치부(223)에 의해 래치된 m개의 디지털 데이터들의 계조값에 따라 읽어온 타이밍 데이터들을 기준으로 데이터전압의 공급 제어용 펄스폭변조신호(PWM)의 듀티비를 조절하여 출력하기 위한 데이터공급 제어부(225)와, 데이터공급 제어부(225)로부터의 펄스폭변조신호(PWM)의 듀티비에 따라 고전위 전원전압(VDD)을 인가받아 아날로그 데이터전압을 한 스캔타임 동안 불연속적으로 각 픽셀에 공급하기 위한 데이터 공급부(226)와, 데이터 공급부(226)로부터 발생하는 아날로그 데이터전압을 버퍼링하여 데이터라인들(DL1 내지 DLm)에 공급하기 위한 버퍼부(227)를 구비한다.
- <64> 디코더(221)는 타이밍 컨트롤러(210)로부터 입력되는 디지털 데이터를 디코딩하여 D/A 컨버터(224)에 적합한 신호체계로 만들어 준다. 그리고, 디코더(221)는 타이밍 컨트롤러(210)로부터 6개의 디지털 데이터들이 입력되면 6개의 디지털 데이터들을 조합한 64개의 디지털 데이터들 중에 1개의 디지털 데이터만을 선택하여 데이터 분주부(222)로 출력한다.
- <65> 데이터 분주부(222)는, 게이트가 타이밍 컨트롤러(210)의 분주제어신호들(DCS1 내지 DCSm)의 출력단에 각각 접속되고 소스가 디코더(221)의 출력단에 공통 접속되고 드레인이 래치부(223)에 각각 접속된 m개의 P모스 트랜지스터들(PM1-1 내지 PM1-m)을 구비한다. 여기서, P모스 트랜지스터들(PM1-1 내지 PM1-m)은 분주제어신호들(DCS1 내지 DCSm)에 의해 순차적으로 구동되어 소스에 인가된 디지털 데이터를 드레인에 접속된 래치부(223)로 스위칭시킨다. 즉, 분주제어신호들(DCS1 내지 DCSm)은 각각 일대일로 대응되는 P모스 트랜지스터들(PM1-1 내지 PM1-m)의 게이트에 공급되는 것이다.
- <66> 예를 들어, 타이밍 컨트롤러(210)가 최우선적으로 로우레벨의 분주제어신호(DCS1)를 첫번째 P모스 트랜지스터(PM1-1)의 게이트에 공급하여 P모스 트랜지스터(PM1-1)를 턴온시키면 P모스 트랜지스터(PM1-1)는 소스에 인가된 디지털 데이터를 스위칭시켜 드레인에 접속된 래치부(223)로 공급하며, 그리고 타이밍 컨트롤러(210)가 마지막으로 로우레벨의 분주제어신호(DCSm)를 마지막번째 P모스 트랜지스터(PM1-m)의 게이트에 공급하여 P모스 트랜지

스터(PM1-m)를 턴온시키면 P모스 트랜지스터(PM1-m)는 소스에 인가된 디지털 데이터를 스위칭시켜 드레인에 접속된 래치부(223)로 공급한다. 이와 같이 타이밍 컨트롤러(210)가 로우레벨의 분주제어신호들(DCS1 내지 DCSm)을 순차적으로 공급하되, 첫번째 P모스 트랜지스터(PM1-1)로부터 마지막번째 P모스 트랜지스터(PM1-m)까지 순차적으로 공급함으로써, P모스 트랜지스터들(PM1-1 내지 PM1-m)이 순차적으로 구동된다. 이에 따라, P모스 트랜지스터들(PM1-1 내지 PM1-m)은 디코딩된 1개의 데이터를 순차적으로 스위칭시켜 래치부(223)로 공급한다. 결국, 디코더(221)로부터 출력된 1개의 데이터는 P모스 트랜지스터들(PM1-1 내지 PM1-m)에 의해 순차적으로 스위칭됨으로써 m개의 디지털 데이터들로 분주되는 것이다.

<67> 래치부(223)는, 분주제어신호(DCSm)에 따라 분주된 m개의 디지털 데이터들을 동시에 스위칭하기 위한 스위칭부(223-1)와, 스위칭부(223-1)를 통해 스위칭된 m개의 디지털 데이터들의 레벨을 일차적으로 반전시키기 위한 제 1 반전부(223-2)와, 제 1 반전부(223-2)에 의해 반전된 m개의 디지털 데이터들의 레벨을 이차적으로 반전시켜 D/A 컨버터(224)로 공급하기 위한 제 2 반전부(223-3)를 구비한다.

<68> 스위칭부(223-1)는, 게이트가 타이밍 컨트롤러(210)의 분주제어신호(DCSm)의 출력단에 공통 접속되고, 소스가 데이터 분주부(222)의 P모스 트랜지스터들(PM1-1 내지 PM1-m)의 드레인에 각각 일대일로 대응되어 접속되며, 그리고 드레인이 제 1 반전부(223-2)의 m개의 입력단들에 일대일로 대응되게 접속된 P모스 트랜지스터들(PM2-1 내지 PM2-m)을 구비한다.

<69> P모스 트랜지스터들(PM2-1 내지 PM2-m)의 게이트에는 타이밍 컨트롤러(210)로부터 출력된 로우레벨의 분주제어신호(DCSm)가 동시에 인가되기 때문에, P모스 트랜지스터들(PM2-1 내지 PM2-m)은 동시에 턴온되어 데이터 분주부(222)에 의해 분주된 m개의 디지털 데이터들을 동시에 스위칭시켜 제 1 반전부(223-2)로 공급한다. 여기서, P모스 트랜지스터들(PM2-1 내지 PM2-m)의 소스는 각각 P모스 트랜지스터들(PM1-1 내지 PM1-m)의 드레인에 일대일로 대응되어 접속되므로, P모스 트랜지스터(PM2-1)는 P모스 트랜지스터(PM1-1)에 의해 분주된 디지털 데이터를 제 1 반전부(223-2)로 스위칭시키고, P모스 트랜지스터(PM2-2)는 P모스 트랜지스터(PM1-2)에 의해 분주된 디지털 데이터를 제 1 반전부(223-2)로 스위칭시키고, P모스 트랜지스터(PM2-3)는 P모스 트랜지스터(PM1-3)에 의해 분주된 디지털 데이터를 제 1 반전부(223-2)로 스위칭시키고, P모스 트랜지스터(PM2-4)는 P모스 트랜지스터(PM1-4)에 의해 분주된 디지털 데이터를 제 1 반전부(223-2)로 스위칭시키고, P모스 트랜지스터(PM2-5)는 P모스 트랜지스터(PM1-5)에 의해 분주된 디지털 데이터를 제 1 반전부(223-2)로 스위칭시키며, 그리고 P모스 트랜지스터(PM2-m)는 P모스 트랜지스터(PM1-m)에 의해 분주된 디지털 데이터를 제 1 반전부(223-2)로 스위칭시킨다. 이와 같이 다른 P모스 트랜지스터들(PM2-6 내지 PM2-(m-1))도 각각 자신의 소스와 일대일로 대응되어 드레인이 접속된 P모스 트랜지스터들(PM1-6 내지 PM1-(m-1))에 의해 분주된 디지털 데이터를 제 1 반전부(223-2)로 스위칭시킨다.

<70> 이때, 타이밍 컨트롤러(210)는 로우레벨의 분주제어신호(DCSm)를 데이터 분주부(222)의 마지막번째 P모스 트랜지스터(PM1-m)의 게이트와 스위칭부(223-1)의 P모스 트랜지스터들(PM2-1 내지 PM2-m)의 게이트에 동시에 공급하므로, 데이터 분주부(222)의 마지막번째 P모스 트랜지스터(PM1-m)와 스위칭부(223-1)의 P모스 트랜지스터들(PM2-1 내지 PM2-m)은 동시에 턴온된다. 즉, 데이터 분주부(222)에 의해 m개의 디지털 데이터들의 분주가 모두 끝남과 동시에 스위칭부(223)의 P모스 트랜지스터들(PM2-1 내지 PM2-m)이 턴온되어 분주된 m개의 디지털 데이터들을 동시에 제 1 반전부(223-2)로 스위칭시킨다.

<71> 제 1 반전부(223-2)는 입력단이 스위칭부(223-1)의 P모스 트랜지스터들(PM2-1 내지 PM2-m)의 드레인과 일대일로 대응되어 접속되고 출력단이 제 2 반전부(223-3)의 m개의 입력단들과 일대일로 대응되어 접속된 m개의 인버터들(IV1-1 내지 IN1-m)을 구비한다.

<72> 이렇게 m개의 인버터들(IV1-1 내지 IN1-m)의 입력단이 각각 P모스 트랜지스터들(PM2-1 내지 PM2-m)의 드레인과 일대일로 대응되어 접속되므로, 인버터(IV1-1)는 P모스 트랜지스터(PM2-1)에 의해 스위칭된 디지털 데이터의 레벨을 반전시키고, 인버터(IV1-2)는 P모스 트랜지스터(PM2-2)에 의해 스위칭된 디지털 데이터의 레벨을 반전시키고, 인버터(IV1-3)는 P모스 트랜지스터(PM2-3)에 의해 스위칭된 디지털 데이터의 레벨을 반전시키고, 인버터(IV1-4)는 P모스 트랜지스터(PM2-4)에 의해 스위칭된 디지털 데이터의 레벨을 반전시키고, 인버터(IV1-5)는 P모스 트랜지스터(PM2-5)에 의해 스위칭된 디지털 데이터의 레벨을 반전시키며, 그리고 인버터(IV1-m)는 P모스 트랜지스터(PM2-m)에 의해 스위칭된 디지털 데이터의 레벨을 반전시킨다. 이와 같이 다른 인버터들(IV1-6 내지 IN1-(m-1))도 각각 자신의 입력단과 일대일로 대응되어 드레인이 접속된 P모스 트랜지스터들(PM2-6 내지 PM2-(m-1))에 의해 스위칭된 디지털 데이터의 레벨을 반전시킨다.

<73> 제 2 반전부(223-3)는 입력단이 제 1 반전부(223-2)의 인버터들(IV1-1 내지 IN1-m)의 출력단과 일대일로 대응되

어 접속되고 출력단이 D/A 컨버터(224)에 접속된 m개의 인버터들(IV2-1 내지 IN2-m)을 구비한다.

<74> 이렇게 m개의 인버터들(IV2-1 내지 IN2-m)의 입력단이 제 1 반전부(223-2)의 인버터들(IV1-1 내지 IN1-m)의 출력단과 일대일로 대응되어 접속되므로, 제 2 반전부(223-3)의 인버터(IV2-1)는 제 1 반전부(223-2)의 인버터(IV1-1)에 의해 반전된 디지털 데이터의 레벨을 다시 반전시키고, 제 2 반전부(223-3)의 인버터(IV2-2)는 제 1 반전부(223-2)의 인버터(IV1-2)에 의해 반전된 디지털 데이터의 레벨을 다시 반전시키고, 제 2 반전부(223-3)의 인버터(IV2-3)는 제 1 반전부(223-2)의 인버터(IV1-3)에 의해 반전된 디지털 데이터의 레벨을 다시 반전시키고, 제 2 반전부(223-3)의 인버터(IV2-4)는 제 1 반전부(223-2)의 인버터(IV1-4)에 의해 반전된 디지털 데이터의 레벨을 다시 반전시키고, 제 2 반전부(223-3)의 인버터(IV2-5)는 제 1 반전부(223-2)의 인버터(IV1-5)에 의해 반전된 디지털 데이터의 레벨을 다시 반전시키며, 그리고 제 2 반전부(223-3)의 인버터(IV2-m)는 제 1 반전부(223-2)의 인버터(IV1-m)에 의해 반전된 디지털 데이터의 레벨을 다시 반전시킨다. 이와 같이 다른 인버터들(IV2-6 내지 IN2-(m-1))도 각각 자신의 입력단과 일대일로 대응되어 출력단이 접속된 인버터들(IV1-6 내지 IN1-(m-1))에 의해 반전된 디지털 데이터의 레벨을 다시 반전시킨다.

<75> 저장부(224)는 이이프롬(EEPROM) 등의 메모리소자로 구현되어 타이밍 데이터들을 저장한다. 이 타이밍 데이터들은 데이터의 계조값에 따라 변화되는 펄스폭변조신호의 듀티비의 조절 기준이 된다.

<76> 데이터공급 제어부(225)는 타이밍 컨트롤러(210)로부터 동기신호(Sync)가 입력되면 아날로그 데이터전압의 공급을 위한 동기를 이루고, 이와 동시에 저장부(224)의 타이밍 데이터들을 읽어온다. 이 상태에서, 데이터공급 제어부(225)는 래치부(223)로부터 래치된 디지털 데이터들이 입력되면 이 디지털 데이터들의 계조값을 통해 각 픽셀에 공급될 데이터전압의 레벨을 판단한 후, 읽어온 타이밍 데이터들 중에서 판단된 데이터전압의 레벨에 맞는 타이밍 데이터를 기준으로 소정의 룩업테이블을 참조하여 한 스캔타임 동안 각 픽셀에 공급될 펄스폭변조신호의 듀티비를 결정한다. 이렇게 펄스폭변조신호의 듀티비가 결정되면, 데이터공급 제어부(225)는 결정된 듀티비의 펄스폭변조신호를 데이터 공급부(226)에 공급한다.

<77> 여기서, 소정의 룩업테이블에는 액정표시패널(110)의 픽셀들에 공급될 다수의 데이터전압 레벨들과 다수의 펄스폭변조신호의 듀티비들이 일대일로 대응되어 설정된다. 이러한 소정의 룩업테이블은 데이터공급 제어부(225)에 저장되는 것으로 구현되었지만, 이에 한정되는 것은 아니고 저장부(224)에 저장되도록 구현될 수도 있다.

<78> 데이터 공급부(226)는 데이터공급 제어부(225)의 펄스폭변조신호 출력단들에 일대일로 대응되어 접속된 게이트, 고전위 전원전압이 인가되는 드레인, 그리고 버퍼부(227)에 접속된 소스를 갖는 N모스 트랜지스터들(NM1-1 내지 NM1-m)을 구비한다.

<79> N모스 트랜지스터들(NM1-1 내지 NM1-m)은 게이트에 인가되는 펄스폭변조신호에 의해 온/오프되며, 이 온/오프 주기는 펄스폭변조신호의 듀티비에 따라 조절된다. 이러한 N모스 트랜지스터들(NM1-1 내지 NM1-m)은 게이트에 하이레벨의 펄스폭변조신호가 인가되면 온(ON)되어 드레인에 인가된 고전위 전원전압(VDD)을 스위칭시켜 아날로그 데이터전압을 버퍼부(226)로 공급하고, 반대로 게이트에 로우레벨의 펄스폭변조신호가 인가되면 오프(OFF)되어 아날로그 데이터전압의 공급을 중단한다. 이렇게 펄스폭변조신호의 듀티비에 따라 N모스 트랜지스터들(NM1-1 내지 NM1-m)의 온/오프 주기가 조절되기 때문에, 도 6에 보여지는 바와 같이 아날로그 데이터전압이 한 스캔타임 동안 각 픽셀에 불연속적으로 공급된다.

<80> 이와 같이 본 발명은 일정한 고전위 전원전압(VDD)을 전원전압으로 사용하여 계조 별로 다른 레벨의 데이터전압을 불연속적으로 공급함으로써, 고계조에서 전력 손실을 방지함과 아울러 하이비트 컬러맵스를 용이하게 구현할 수 있다. 여기서, 하이비트 컬러맵스의 구현이 용이하도록 한다는 의미는 표시할 색의 갯수를 증가시킬 수 있다는 것이다.

<81> 버퍼부(227)는 N모스 트랜지스터들(NM1-1 내지 NM1-m)의 소스에 일대일로 대응되어 접속된 입력단과 데이터라인들(DL1 내지 DLm)에 일대일로 대응되어 접속된 출력단을 갖는 버퍼들(BF1 내지 BFm)을 구비한다.

<82> 이러한 버퍼들(BF1 내지 BFm)은 N모스 트랜지스터들(NM1-1 내지 NM1-m) 중에 자신의 입력단과 대응되어 접속된 N모스 트랜지스터로부터 공급되는 아날로그 데이터전압을 버퍼링하여 데이터라인들(DL1 내지 DLm) 중에 자신의 출력단에 접속된 데이터라인으로 출력한다.

**발명의 효과**

<83> 이상에서 설명한 바와 같이 본 발명은, 액정표시패널의 각 픽셀에 하나의 스캔타임 동안 공급되는 데이터전압의 공급 주기를 조절함으로써 일정한 전압을 전원전압으로 사용하여 계조 별로 다른 레벨의 데이터전압을 불연속적

으로 공급하고, 이로 인해 고계조에서 전력 손실을 방지함과 아울러 하이비트 컬러패스를 용이하게 구현할 수 있다.

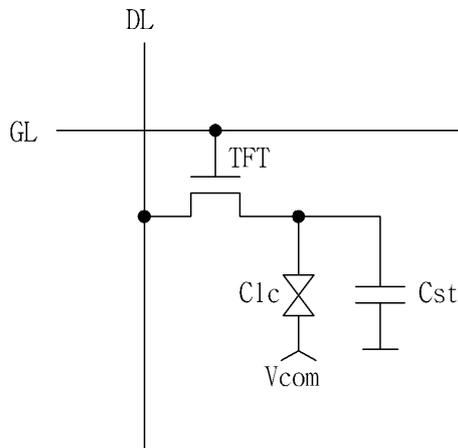
<84> 본 발명의 기술사상은 상기 바람직한 실시예에 따라 구체적으로 기술되었으나, 상기한 실시예는 그 설명을 위한 것이며, 그 제한을 위한 것이 아님을 주의하여야 한다. 또한, 본 발명의 기술분야의 통상의 전문가라면 본 발명의 기술사상의 범위에서 다양한 실시예가 가능함을 이해할 수 있을 것이다.

**도면의 간단한 설명**

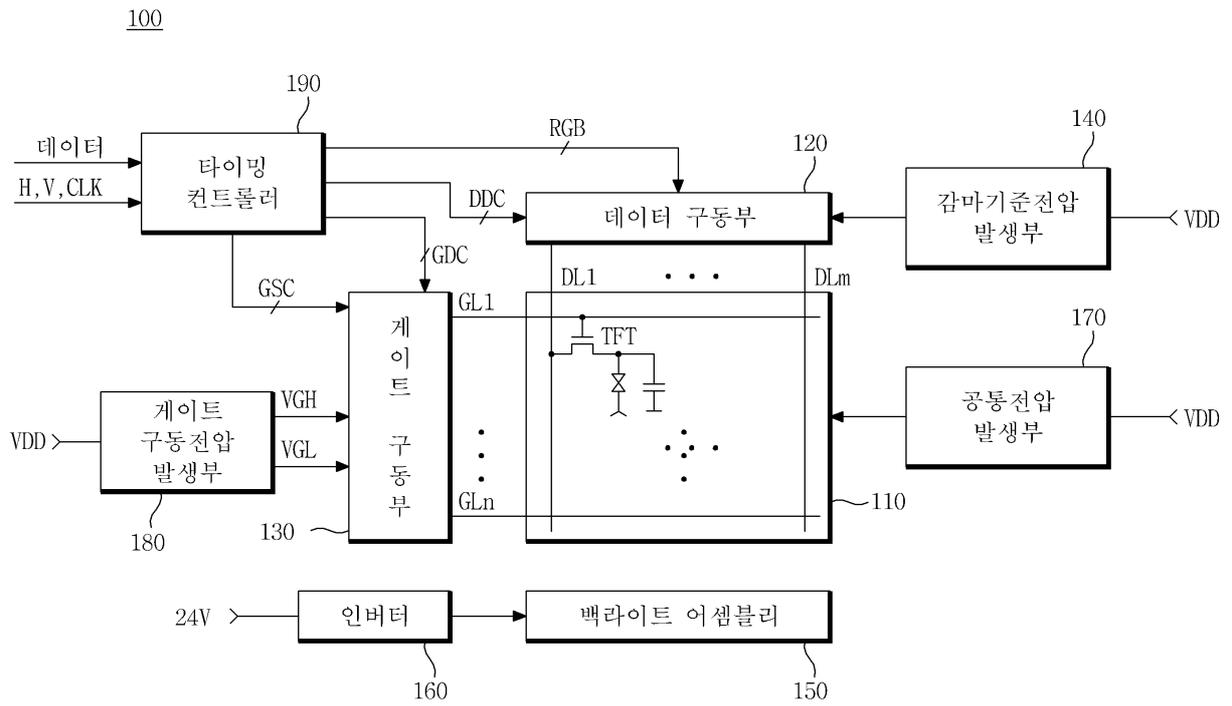
- <1> 도 1은 일반적인 액정표시장치에 형성되는 픽셀의 등가 회로도.
- <2> 도 2는 종래의 액정표시장치의 구성도.
- <3> 도 3은 종래의 액정표시장치의 각 픽셀에 공급되는 데이터전압의 특성도.
- <4> 도 4는 본 발명의 실시예에 따른 액정표시장치의 구성도.
- <5> 도 5는 도 4에서의 데이터 구동부의 회로도.
- <6> 도 6은 본 발명에 따른 액정표시장치의 각 픽셀에 공급되는 데이터전압의 특성도.
- <7> \* 도면의 주요 부분에 대한 부호의 설명 \*
- <8> 100, 200: 액정표시장치                      110: 액정표시패널
- <9> 120, 220: 데이터 구동부                      130: 게이트 구동부
- <10> 140: 감마기준전압 발생부                      150: 백라이트 어셈블리
- <11> 160: 인버터                                      170: 공통전압 발생부
- <12> 180: 게이트구동전압 발생부                      190, 210: 타이밍 컨트롤러
- <13> 221: 디코더                                      222: 데이터 분주부
- <14> 223: 래치부                                      224: 저장부
- <15> 225: 데이터공급 제어부                      226: 데이터 공급부
- <16> 227: 버퍼부

**도면**

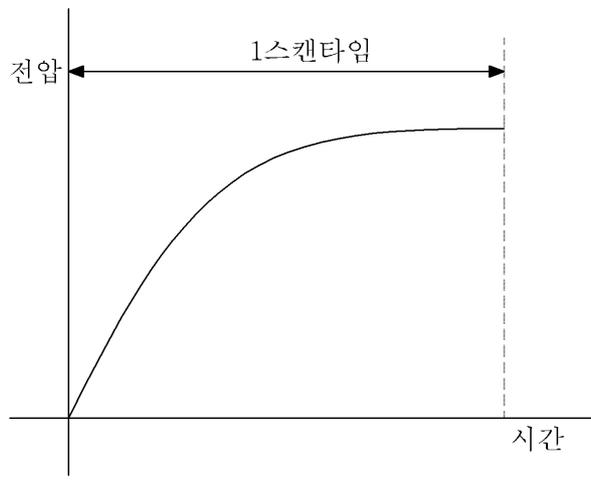
**도면1**



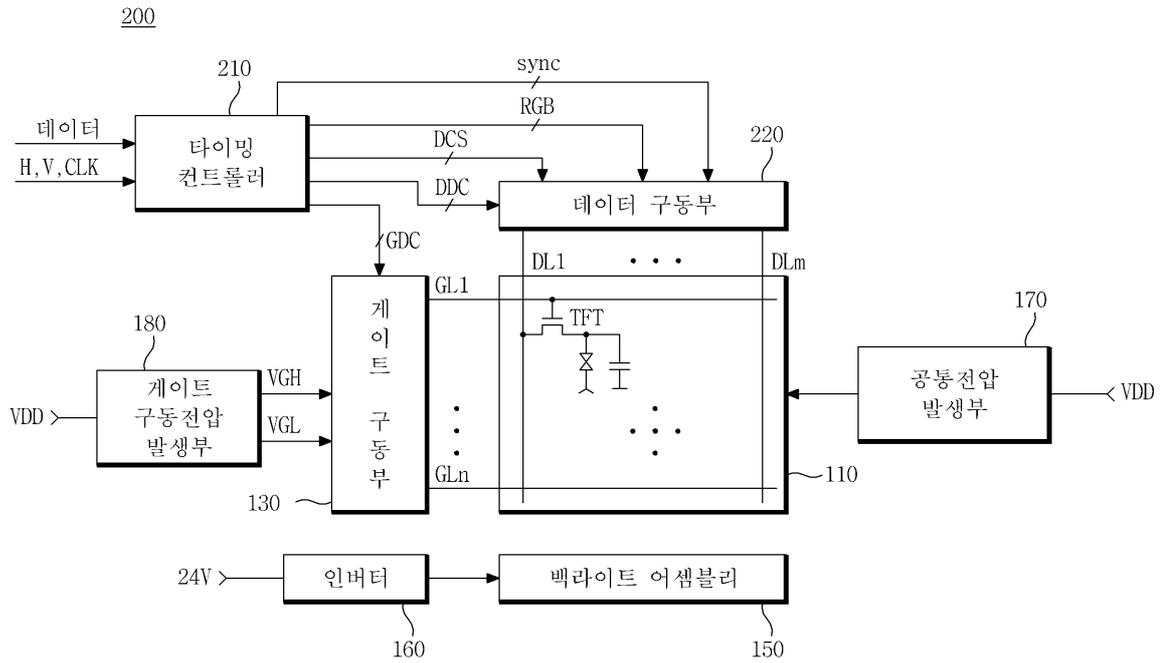
도면2



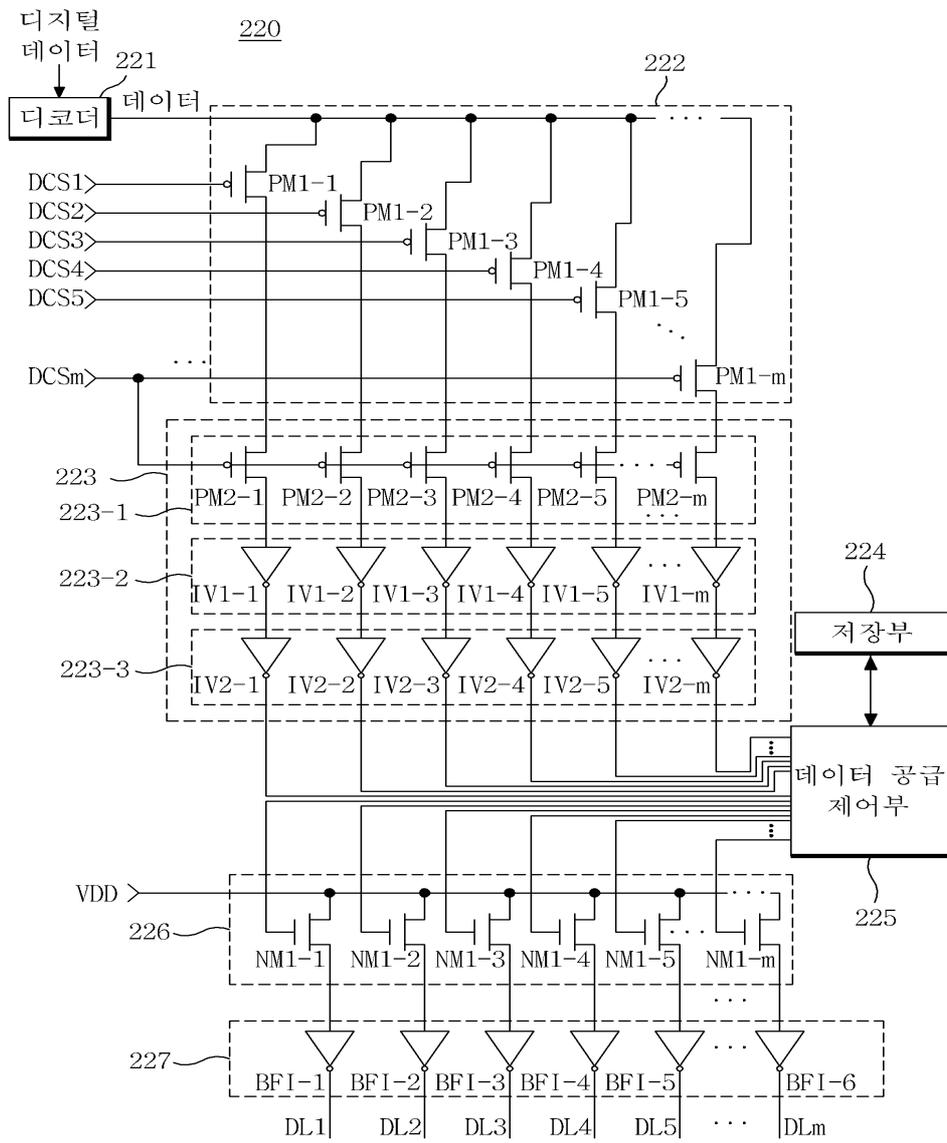
도면3



도면4



도면5



도면6

