



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl. (11) 공개번호 10-2007-0070401
G02F 1/133 (2006.01) (43) 공개일자 2007년07월04일

(21) 출원번호 10-2005-0132909
(22) 출원일자 2005년12월29일
심사청구일자 없음

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 이찬원
대전 유성구 구암동 598-3번지
황광희
대구 북구 동천동 칠곡화성3차 108-1105
조성현
서울 성북구 정릉동 우방아파트 101동 1512호

(74) 대리인 허용복

전체 청구항 수 : 총 11 항

(54) 액정표시장치

(57) 요약

안정적으로 공통전압(Vcom)을 공급할 수 있는 액정표시장치가 개시된다.

본 발명에 따른 액정표시장치는 제 1 및 제 2 공통전압 공급라인을 구비하고, 복수의 게이트라인과 복수의 데이터라인에 의해 화소영역이 정의되고, 상기 게이트라인과 평행하게 복수의 공통라인이 배치된 제 1 기판과, 상기 제 1 기판에 대향되고 공통전극이 구비된 제 2 기판과, 상기 제 1 기판의 상기 제 1 공통전압 공급라인과 상기 제 2 기판의 상기 공통전극을 전기적으로 연결하기 위한 도트 및 소정의 공통전압을 상기 제 1 및 제 2 공통전압 공급라인에 개별적으로 공급하기 위한 공통전압 생성부를 포함한다.

대표도

도 2

특허청구의 범위

청구항 1.

제 1 및 제 2 공통전압 공급라인을 구비하고, 복수의 게이트라인과 복수의 데이터라인에 의해 화소영역이 정의되고, 상기 게이트라인과 평행하게 복수의 공통라인이 배치된 제 1 기판;

상기 제 1 기관에 대항되고 공통전극이 구비된 제 2 기관;

상기 제 1 기관의 상기 제 1 공통전압 공급라인과 상기 제 2 기관의 상기 공통전극을 전기적으로 연결하기 위한 도트; 및
소정의 공통전압을 상기 제 1 및 제 2 공통전압 공급라인에 개별적으로 공급하기 위한 공통전압 생성부를 포함하는 것을
특징으로 하는 액정표시장치.

청구항 2.

제 1항에 있어서,

상기 공통라인은 상기 게이트라인과 스토리지 캐패시터를 형성하는 것을 특징으로 하는 액정표시장치.

청구항 3.

제 1항에 있어서,

상기 공통전압은 상기 제 2 공통전압 공급라인을 경유하여 상기 공통라인으로 공급되는 것을 특징으로 하는 액정표시장치.

청구항 4.

제 1항에 있어서,

상기 공통전압은 상기 제 1 기관의 상기 제 1 공통전압 공급라인 및 상기 도트를 경유하여 상기 제 2 기관의 공통전극으로
공급되는 것을 특징으로 하는 액정표시장치.

청구항 5.

제 1항에 있어서,

상기 제 1 및 제 2 공통전압 공급라인으로 공급된 공통전압은 동일한 것을 특징으로 하는 액정표시장치.

청구항 6.

제 1항에 있어서,

상기 제 1 기관의 일측에 접속된 제 1 TCP; 및

상기 제 1 기관의 타측에 접속되며 상기 공통전압 생성부와 연결된 제 2 TCP를 더 포함하고,

상기 제 1 및 제 2 공통전압 공급라인은 상기 제 2 TCP를 경유하고, 상기 제 2 TCP를 경유한 제 1 공통전압 공급라인은
상기 제 1 TCP를 경유하는 것을 특징으로 하는 액정표시장치.

청구항 7.

제 1항에 있어서,

상기 제 1 기관의 마주 대응된 제 1 및 제 2 측에 접속된 제 1 및 제 2 TCP; 및

상기 제 1 기관의 마주 대응된 제 3 측에 접속된 제 3 TCP를 포함하고,

상기 제 1 및 제 2 공통전압 공급라인은 상기 제 3 TCP를 경유하고, 상기 제 3 TCP를 경유한 제 1 공통전압 공급라인은 상기 제 1 및 제 2 TCP를 경유하는 것을 특징으로 하는 액정표시장치.

청구항 8.

제 1 및 제 2 공통전압 공급라인을 구비하고, 복수의 게이트라인과 복수의 데이터라인에 의해 화소영역이 정의되고, 상기 게이트라인과 평행하게 복수의 공통라인이 배치된 제 1 기관;

상기 제 1 기관의 일측에 접속되어 상기 제 1 및 제 2 공통전압 공급라인이 경유하는 제 1 TCP와, 상기 제 1 기관의 타측에 접속되어 상기 제 1 TCP를 경유한 제 1 공통전압 공급라인이 경유하는 제 2 TCP;

상기 제 1 기관에 대향되고 공통전극이 구비된 제 2 기관;

상기 제 1 기관의 상기 제 1 공통전압 공급라인과 상기 제 2 기관의 상기 공통전극을 전기적으로 연결하기 위한 도트; 및

소정의 공통전압을 상기 제 1 및 제 2 공통전압 공급라인에 개별적으로 공급하기 위한 공통전압 생성부를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 9.

제 8항에 있어서,

상기 공통라인은 상기 게이트라인과 스토리지 캐패시터를 형성하는 것을 특징으로 하는 액정표시장치.

청구항 10.

제 1 및 제 2 공통전압 공급라인을 구비하고, 복수의 게이트라인과 복수의 데이터라인에 의해 화소영역이 정의되고, 상기 게이트라인과 평행하게 복수의 공통라인이 배치된 제 1 기관;

상기 제 1 기관의 마주 대응된 제 1 측에 접속되어 상기 제 1 및 제 2 공통전압 공급라인이 경유하는 제 1 TCP와, 상기 제 1 기관의 마주 대응된 제 2 및 제 3 측에 접속되어 상기 제 1 TCP를 경유한 제 1 공통전압 공급라인이 경유하는 제 2 및 제 3 TCP;

상기 제 1 기관에 대향되고 공통전극이 구비된 제 2 기관;

상기 제 1 기관의 상기 제 1 공통전압 공급라인과 상기 제 2 기관의 상기 공통전극을 전기적으로 연결하기 위한 도트; 및

소정의 공통전압을 상기 제 1 및 제 2 공통전압 공급라인에 개별적으로 공급하기 위한 공통전압 생성부를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 11.

제 10항에 있어서,

상기 공통라인은 상기 게이트라인과 스토리지 캐패시터를 형성하는 것을 특징으로 하는 액정표시장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치에 관한 것으로, 특히 공통전압(Vcom)을 안정적으로 공급할 수 있는 액정표시장치에 관한 것이다.

정보화 사회가 발전함에 따라 표시장치에 대한 요구도 다양한 형태로 점증하고 있다. 이에 부응하여 근래에는 LCD(Liquid Crystal Display device), PDP(Plasma Display Panel), ELD(Electro Luminescent Display) 등 여러가지 평판표시장치가 연구되어 왔고 일부는 이미 여러장비에서 표시장치로 활용되고 있다.

그 중에, 현재 화질이 우수하고 경량, 박형, 저소비 전력 등의 장점으로 인하여 이동형 화상 표시장치의 용도로 브라운관(CRT)을 대체하면서 LCD(이하, '액정표시장치'라 함)가 가장 널리 사용되고 있으며, 액정표시장치는 노트북 컴퓨터의 모니터와 같은 이동형의 용도 이외에도 텔레비전 모니터 등으로 다양하게 개발되고 있다.

액정표시장치는 액정의 광학적 이방성과 분극성질을 이용하여 화상을 표시한다. 상기 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 가지고 있으며, 인위적으로 액정에 전기장을 인가하여 분자배열의 방향을 제어할 수 있다.

상기 액정표시장치는 소정의 화상이 표시되는 액정패널과 상기 액정패널을 구동하는 구동부로 이루어진다.

도 1은 종래의 액정표시장치를 나타낸 도면이다.

도 1에 도시된 바와 같이, 종래의 액정표시장치는 소정의 화상이 표시되는 액정패널(2)과, 상기 액정패널(2)의 일측면에 구비된 데이터 PCB(4)와, 상기 액정패널(2)의 일측면과 데이터 PCB(4) 사이에 접속된 복수의 데이터 TCP(10a ~ 10c)들과, 상기 복수의 데이터 TCP(10a ~ 10c)들 각각에 실장된 복수의 데이터 드라이버 IC(12a ~ 12c)들과, 상기 액정패널(2)의 타측면에 접속된 복수의 게이트 TCP(14a, 14b)들과, 상기 복수의 게이트 TCP(14a, 14b)들 각각에 실장된 복수의 게이트 드라이버 IC(16a, 16b)들을 구비한다.

또한, 상기 액정패널(2) 상에는 복수의 게이트라인(GL1 ~ GLn)과 데이터라인(DL1 ~ DLm)이 배열되고 그 교차부에는 박막트랜지스터(TFT)와 화소전극이 형성된다. 상기 액정패널(2) 상에는 상기 복수의 게이트라인(GL1 ~ GLn)과 평행하게 복수의 공통라인(VL1, VL2,,)이 배열되어 있다.

상기 복수의 공통라인(VL1, VL2,,)과 상기 화소전극 사이에서 게이트 절연층(미도시)을 사이에 두고 스토리지 캐패시터(Cst)가 형성된다. 즉, 상기 액정패널(2)은 스토리지 온 콰(Storage on common) 방식으로 이루어져 있다.

상기 액정패널(2)은 제 1 및 제 2 기판(1, 3)과 상기 제 1 및 제 2 기판(1, 3) 사이에 주입된 액정(미도시)으로 이루어진다. 상기 제 1 기판(1) 상에는 위에서 언급한 바와 같이, 복수의 게이트라인(GL1 ~ GLn), 데이터라인(DL1 ~ DLm) 및 공통라인(VL1, VL2,,)이 형성되며 상기 제 2 기판(3) 상에는 ITO 전극으로 이루어진 공통전극(미도시)이 형성된다.

상기 공통전압 생성부(8)에서 생성된 공통전압(Vcom)은 제 1 및 제 2 TCP 라인(17a, 17b)으로 공급된다. 상기 제 1 TCP 라인(17a)은 제 1 데이터 TCP(10a) 상에 패턴 형태로 형성되고 상기 제 2 TCP 라인(17b)은 제 3 데이터 TCP(10c) 상에 패턴 형태로 형성된다.

상기 제 1 TCP 라인(17a)은 상기 제 1 기판(1) 상에 형성된 제 1 및 제 2 공통전압 공급라인(18a, 18b)과 상기 제 1 기판(1)의 좌측에 형성된 은 도트(22)와 전기적으로 연결된다. 또한, 상기 제 2 TCP 라인(17b)은 제 3 및 제 4 공통전압 공급라인(18c, 18d)과 상기 제 1 기판(1)의 우측에 형성된 은 도트(22)와 전기적으로 연결된다.

상기 제 1 공통전압 공급라인(18a)은 상기 제 1 기판(1)상의 좌측면에 형성되어 제 1 및 제 2 게이트 TCP(14a, 14b)를 경유하여 상기 제 1 기판(1) 하부의 좌측면에 형성된 은 도트(22)와 연결된다. 또한, 상기 제 1 공통전압 공급라인(18a)은 상기 은 도트(22)를 통해 상기 제 1 기판(1)의 하부에 형성된 제 5 공통전압 공급라인(18e)과 연결된다.

상기 제 2 공통전압 공급라인(18b)은 상기 제 1 기판(1) 상에 배열된 상기 복수의 공통라인(VL1, VL2,,)과 연결되어 상기 제 1 기판(1)의 하부에 형성된 상기 제 5 공통전압 공급라인(18e)과 연결된다. 상기 제 1 및 제 2 공통전압 공급라인(18a, 18b)은 상기 제 1 기판(1) 상에서 제 1 연결라인(20a)을 통해 연결되므로 결국 상기 제 1 및 제 2 공통전압 공급라인(18a, 18b)은 서로 전기적으로 연결된다.

상기 제 1 기판(1)의 하부에는 복수의 은 도트(22)가 형성되어 있고 상기 복수의 은 도트(22)는 상기 제 5 공통전압 공급라인(18e)과 전기적으로 연결되어 있다.

상기 제 3 공통전압 공급라인(18c)은 상기 제 1 기판(1)상의 우측면에 형성되고 상기 제 4 공통전압 공급라인(18d)은 상기 제 1 기판(1)의 복수의 공통라인(VL1, VL2,,)와 연결되어 상기 제 1 기판(1)의 하부에 형성된 상기 제 5 공통전압 공급라인(18e)과 연결된다.

상기 제 3 및 제 4 공통전압 공급라인(18c, 18d)은 상기 제 1 기판(1) 상에서 제 2 연결라인(20b)을 통해 연결되므로 상기 제 3 및 제 4 공통전압 공급라인(18c, 18d) 역시 전기적으로 연결된다.

결국, 상기 제 1 내지 제 4 공통전압 공급라인(18a ~ 18d)은 상기 제 1 기판(1) 상에서 서로 전기적으로 연결된다.

상기 데이터 PCB(4)에는 상기 복수의 게이트 드라이버 IC(16a, 16b)와 상기 복수의 데이터 드라이버 IC(12a ~ 12c)를 제어하는 타이밍 컨트롤러(6)와 상기 액정패널(2)의 기준전압인 공통전압(Vcom)을 생성하는 공통전압 생성부(8)가 실장되어 있다.

상기 공통전압 생성부(8)에서 생성된 공통전압(Vcom)은 상기 제 1 및 제 2 TCP(17a, 17b)를 통해 상기 제 1 내지 제 4 공통전압 공급라인(18a ~ 18d)과 상기 복수의 은 도트(22)로 공급된다. 이로 인해 상기 공통전압(Vcom)은 상기 제 1 기판(1) 상에 배열된 복수의 공통라인(VL1, VL2,,) 뿐만 아니라 상기 제 2 기판(3) 상에 형성된 공통전극(미도시)으로 공급된다.

상기 액정패널(2)은 제 2 기판(3)의 공통전극(미도시)이 전면으로 형성되어 있는 TN 구조로 이루어져 있다.

상기 공통전압 생성부(8)에서 생성된 공통전압(Vcom)은 상기 제 1 기판(1) 상에 형성된 제 1 내지 제 4 공통전압 공급라인(18a ~ 18d)을 따라 복수의 은 도트(22)로 공급된다. 상기 복수의 은 도트(22)는 상기 제 1 기판(1)의 공급라인(VL1, VL2,,)과 상기 제 2 기판(3)의 공통전극 사이를 전기적으로 연결시킨다.

따라서, 상기 공통전압(Vcom)은 스토리지 캐패시터(Cst)를 형성하기 위해 복수의 공급라인(VL1, VL2,,)으로 공급될 뿐만 아니라 상기 복수의 은 도트(22)를 통해 상기 제 2 기판(3)의 공통전극으로 공급된다.

상기 공통전극으로 공급된 공통전압(Vcom)은 화소전극(미도시)으로 공급된 데이터 전압과 더불어 상기 제 1 및 제 2 기판(1, 3) 사이에 주입된 액정을 구동시키는 구동전압이다. 상기 액정패널(2)은 상기 액정의 구동으로 인해 소정의 화상이 표시되는데 상기 액정을 구동시키기 위해서는 상기 공통전극으로 일정한 공통전압(Vcom)이 공급되어야 한다.

한편, 상기 액정패널(2)은 TN 구조이면서 스토리지 온 커먼(storage on common) 구조로 이루어져 있기 때문에 상기 제 1 기판(1) 상에 복수의 공통라인(VL1, VL2,,)이 배열된다. 따라서, 상기 복수의 공통라인(VL1, VL2,,)으로도 위에서 언급한 바와 같이, 상기 공통전압 생성부(8)에서 생성된 공통전압(Vcom)이 공급된다.

결국, 상기 공통전압(Vcom)은 상기 제 1 기판(1) 상에 형성된 제 1 내지 제 4 공통전압 공급라인(18a ~ 18d)과 복수의 공통라인(VL1, VL2,,)과, 복수의 은 도트(22) 및 상기 제 2 기판(3) 상에 형성된 공통전극으로 공급된다.

상기 공통전극은 상기 제 2 기관(3) 상에 전면으로 형성되기 때문에 상기 제 1 기관(1) 상에 형성된 복수의 공통라인(VL1, VL2,,)의 라인저항보다 큰 면 저항을 갖고 있다. 상기 제 2 기관(3) 상에 형성된 공통전극이 큰 면 저항을 갖고 있기 때문에 상기 공통전압 생성부(8)에서 생성된 공통전압(Vcom)은 저항값이 작은 상기 제 1 내지 제 4 공통전압 공급라인(18a ~ 18d)과 상기 복수의 공통라인(VL1, VL2,,)으로 주로 공급된다.

결국, 저항값이 작은 상기 제 1 내지 제 4 공통전압 공급라인(18a ~ 18d)과 복수의 공통라인(VL1, VL2,,)으로 상기 공통전압 생성부(8)에서 생성된 공통전압(Vcom)이 공급됨에 따라 상기 제 2 기관(3) 상에 형성된 공통전극으로 공급되는 공통전압(Vcom)이 불안정하게 된다.

즉, 상기 제 1 기관(1) 상으로 공통전압(Vcom)의 대부분이 공급되어 상기 제 2 기관(3) 상의 공통전극으로 공급되어야 할 공통전압(Vcom)이 불안정하게 된다. 상기 공통전극으로 불안정한 공통전압(Vcom)이 공급됨에 따라 상기 액정이 원하는 만큼 구동되지 않아 화질저하가 발생하게 된다.

발명이 이루고자 하는 기술적 과제

본 발명은 안정적으로 공통전압을 공급하여 화질을 향상시킬 수 있는 액정표시장치를 제공함에 그 목적이 있다.

발명의 구성

상기 목적을 달성하기 위한 본 발명의 제 1 실시예에 따른 액정표시장치는 제 1 및 제 2 공통전압 공급라인을 구비하고, 복수의 게이트라인과 복수의 데이터라인에 의해 화소영역이 정의되고, 상기 게이트라인과 평행하게 복수의 공통라인이 배치된 제 1 기관과, 상기 제 1 기관에 대향되고 공통전극이 구비된 제 2 기관과, 상기 제 1 기관의 상기 제 1 공통전압 공급라인과 상기 제 2 기관의 상기 공통전극을 전기적으로 연결하기 위한 도트 및 소정의 공통전압을 상기 제 1 및 제 2 공통전압 공급라인에 개별적으로 공급하기 위한 공통전압 생성부를 포함한다.

상기 목적을 달성하기 위한 본 발명의 제 2 실시예에 따른 액정표시장치는 제 1 및 제 2 공통전압 공급라인을 구비하고, 복수의 게이트라인과 복수의 데이터라인에 의해 화소영역이 정의되고, 상기 게이트라인과 평행하게 복수의 공통라인이 배치된 제 1 기관과, 상기 제 1 기관의 일측에 접속되어 상기 제 1 및 제 2 공통전압 공급라인이 경유하는 제 1 TCP와, 상기 제 1 기관의 타측에 접속되어 상기 제 1 TCP를 경유한 제 1 공통전압 공급라인이 경유하는 제 2 TCP와, 상기 제 1 기관에 대향되고 공통전극이 구비된 제 2 기관과, 상기 제 1 기관의 상기 제 1 공통전압 공급라인과 상기 제 2 기관의 상기 공통전극을 전기적으로 연결하기 위한 도트 및 소정의 공통전압을 상기 제 1 및 제 2 공통전압 공급라인에 개별적으로 공급하기 위한 공통전압 생성부를 포함한다.

상기 목적을 달성하기 위한 본 발명의 제 3 실시예에 따른 액정표시장치는 제 1 및 제 2 공통전압 공급라인을 구비하고, 복수의 게이트라인과 복수의 데이터라인에 의해 화소영역이 정의되고, 상기 게이트라인과 평행하게 복수의 공통라인이 배치된 제 1 기관과, 상기 제 1 기관의 마주 대응된 제 1 측에 접속되어 상기 제 1 및 제 2 공통전압 공급라인이 경유하는 제 1 TCP와, 상기 제 1 기관의 마주 대응된 제 2 및 제 3 측에 접속되어 상기 제 1 TCP를 경유한 제 1 공통전압 공급라인이 경유하는 제 2 및 제 3 TCP와, 상기 제 1 기관에 대향되고 공통전극이 구비된 제 2 기관과, 상기 제 1 기관의 상기 제 1 공통전압 공급라인과 상기 제 2 기관의 상기 공통전극을 전기적으로 연결하기 위한 도트 및 소정의 공통전압을 상기 제 1 및 제 2 공통전압 공급라인에 개별적으로 공급하기 위한 공통전압 생성부를 포함한다.

이하, 첨부된 도면을 참조하여 본 발명의 실시예를 설명한다.

도 2는 본 발명의 제 1 실시예에 따른 액정표시장치를 나타낸 도면이다.

도 2에 도시된 바와 같이, 본 발명의 제 1 실시예에 따른 액정표시장치는 복수의 게이트라인(GL1 ~ GLn), 데이터라인(DL1 ~ DLm) 및 복수의 공통라인(VL1, VL2,,)이 배열되어 소정의 화상이 표시되는 액정패널(102)과, 상기 액정패널(102)의 일측면에 구비된 데이터 PCB(104)와, 상기 액정패널(102)과 데이터 PCB(104) 사이에 접속된 복수의 데이터 TCP(110a ~ 110c)들과, 상기 액정패널(102)의 타측면에 접속된 복수의 게이트 TCP(114a, 114b)들과, 상기 복수의 데이터 TCP(110a ~ 110c)들 각각에 실장된 복수의 데이터 드라이버 IC(112a ~ 112c)들과, 상기 복수의 게이트 TCP(114a, 114b)들 각각에 실장된 복수의 게이트 드라이버 IC(116a, 116b)들을 구비한다.

상기 데이터 PCB(104) 내부에는 상기 복수의 데이터 드라이버 IC(112a ~ 112c)와 복수의 게이트 드라이버 IC(116a, 116b)를 제어하는 소정의 제어신호를 생성하는 타이밍 컨트롤러(106)와 공통전압(Vcom)을 생성하는 공통전압 생성부(108)가 실장되어 있다.

상기 액정패널(102)에는 복수의 게이트라인(GL1 ~ GLn)과 데이터라인(DL1 ~ DLm)이 교차로 배열되고 상기 복수의 게이트라인(GL1 ~ GLn)과 평행하게 복수의 공통라인(VL1, VL2,,)이 배열된다. 상기 액정패널(102)은 제 1 및 제 2 기판(101, 103)과 상기 제 1 및 제 2 기판(101, 103) 사이에 주입된 액정으로 이루어져 있다.

상기 액정패널(102)은 TN 모드이고 스토리지 온 커먼(storage on common)구조로 이루어져 있다.

상기 공통전압 생성부(108)에서 생성된 공통전압(Vcom)은 제 1 내지 제 4 TCP 라인(117a ~ 117d)으로 공급된다.

상기 제 1 및 제 2 TCP 라인(117a, 117b)은 제 1 데이터 TCP(110a) 상에 패턴 형태로 형성되고 상기 제 3 및 제 4 TCP 라인(117c, 117d)은 제 3 데이터 TCP(110c) 상에 패턴 형태로 형성된다.

상기 제 1 TCP 라인(117a)은 상기 제 1 기판(101) 상에 형성된 제 1 공통전압 공급라인(118a)과 전기적으로 연결되고 상기 제 2 TCP 라인(117b)은 제 2 공통전압 공급라인(118b)과 전기적으로 연결된다. 또한, 상기 제 3 TCP 라인(117c)은 상기 제 1 기판(101) 상에 형성된 제 3 공통전압 공급라인(118c)과 전기적으로 연결되고 상기 제 4 TCP 라인(117d)은 제 4 공통전압 공급라인(118d)과 전기적으로 연결된다.

상기 제 1 공통전압 공급라인(118a)은 상기 제 1 기판(101)상의 좌측면에 형성되어 제 1 및 제 2 게이트 TCP(114a, 114b)를 경유하여 제 1 도트(122a)와 연결된다. 상기 제 2 공통전압 공급라인(118b)은 상기 복수의 공통라인(VL1, VL2,,)과 연결되어 상기 제 1 기판(101)의 하부에 형성된 제 5 공통전압 공급라인(118e)과 연결된다.

상기 제 1 공통전압 공급라인(118a)으로 공급된 공통전압(Vcom)은 상기 제 1 도트(122a)로 공급된다. 또한, 상기 제 1 도트(122a)는 상기 제 1 기판(101)의 하부에 형성된 제 6 공통전압 공급라인(118f)과 연결되어 있으므로, 상기 제 1 도트(122a)로 공급된 공통전압(Vcom)이 상기 제 6 공통전압 공급라인(118f)으로 공급된다.

상기 제 2 공통전압 공급라인(118a)으로 공급된 공통전압(Vcom)은 상기 복수의 공통라인(VL1, VL2,,)으로 공급되고 상기 제 5 공통전압 공급라인(118e)으로 공급된다.

상기 제 3 TCP 라인(117c)으로 공급된 공통전압(Vcom)은 제 3 도트(122c)로 공급된다. 상기 제 3 도트(122c)는 상기 제 3 공통전압 공급라인(118c)과 연결되기 때문에 상기 제 3 공통전압 공급라인(118c)으로도 상기 공통전압(Vcom)이 공급된다. 또한, 상기 제 3 공통전압 공급라인(118c)은 제 2 도트(122b)와 연결되어 있기 때문에 상기 공통전압(Vcom)이 상기 제 2 도트(122b)로 공급된다.

상기 제 2 도트(122b)는 상기 제 6 공통전압 공급라인(118f)과도 연결되어 있다.

위에서 언급한 상기 제 1 내지 제 3 도트(112a ~ 122c)는 상기 제 2 기판(103) 상에 형성된 공통전극(미도시)과 전기적으로 연결되어 있어서 상기 제 1 내지 제 3 도트(112a ~ 112c)로 공급된 공통전압(Vcom)이 상기 공통전극으로 공급된다.

다시 말하면, 상기 복수의 공통전압 공급라인(118a ~ 118f) 중에 제 1, 제 3 및 제 6 공통전압 공급라인(118a, 118c, 118f)은 상기 제 1 내지 제 3 도트(112a ~ 112c)와 연결되어 있기 때문에 상기 제 2 기판(103) 상에 형성된 공통전극으로 공통전압(Vcom)을 공급하는 역할을 한다.

제 4 TCP 라인(117d)은 제 3 데이터 TCP(110c)를 경유하여 상기 제 4 공통전압 공급라인(118d)과 전기적으로 연결되어 있다. 결국, 상기 제 4 TCP 라인(117d)으로 공급된 공통전압(Vcom)은 상기 제 4 공통전압 공급라인(118d)으로 공급된다. 이때, 상기 제 4 공통전압 공급라인(118d)은 상기 복수의 공통라인(VL1, VL2,,)과 전기적으로 연결되어 있어 상기 복수의 공통라인(VL1, VL2,,)으로도 상기 공통전압(Vcom)이 공급된다.

또한, 상기 제 4 공통전압 공급라인(118d)은 상기 제 5 공통전압 공급라인(118e)과 전기적으로 연결되어 있다.

위에서 언급한 바와 같이, 상기 복수의 공통라인(VL1, VL2,,)은 상기 복수의 공통전압 공급라인(118a ~ 118f) 중에 제 2, 제 4 및 제 5 공통전압 공급라인(118b, 118d, 118e)으로부터 공통전압(Vcom)을 공급받는다.

결국, 상기 제 1, 제 3 및 제 6 공통전압 공급라인(118a, 118c, 118f)과 제 1 내지 제 3 도트(122a ~ 122c)는 상기 제 2 기판(103) 상에 형성된 공통전극(미도시)으로 공통전압(Vcom)을 공급한다. 상기 제 2, 제 4 및 제 5 공통전압 공급라인(118b, 118d, 118e)은 상기 제 1 기판(101) 상에 형성된 복수의 공통라인(VL1, VL2,,)으로 공통전압(Vcom)을 공급한다.

이와 같이, 상기 제 2 기판(103) 상에 형성된 공통전극과 상기 제 1 기판(101) 상에 형성된 복수의 공통라인(VL1, VL2,,)으로 공통전압(Vcom)을 각각 공급함으로써, 상기 공통전극과 상기 복수의 공통라인(VL1, VL2,,)으로 안정적인 공통전압(Vcom)이 공급된다. 이로 인해, 종래의 액정표시장치에서 상기 공통전극으로 공통전압(Vcom)이 불안정하게 공급되어 발생했던 화질저하와 같은 문제점을 극복하고 화질을 향상시킬 수 있다.

위에서 언급한 바와 같이, 본 발명에 따른 액정표시장치는 제 1 기판에 형성된 복수의 공통라인과 제 2 기판 상에 형성된 공통전극으로 각각 따로 공통전압(Vcom)을 공급하여 상기 제 1 및 제 2 기판 상에 안정적인 공통전압(Vcom)을 공급하여 종래의 액정표시장치에서 발생했던 문제점을 극복하고 화질을 향상시킬 수 있다.

도 3은 본 발명의 제 2 실시예에 따른 액정표시장치를 나타낸 도면이다.

도 3에 도시된 바와 같이, 상기 액정표시장치는 소정의 화상을 표시하는 액정패널(302)과, 상기 액정패널(302)의 일측면에 구비되어 타이밍 컨트롤러(306)와 공통전압을 생성하는 공통전압 생성부(308)를 포함하는 데이터 PCB(304)와, 상기 액정패널(302)과 상기 데이터 PCB(304) 사이에 접속된 복수의 데이터 TCP(310a ~ 310e)와, 상기 액정패널(302)의 좌측면에 구비된 제 1 및 제 2 게이트 TCP(314a, 314b)와, 상기 액정패널(302)의 우측면에 구비된 제 3 및 제 4 게이트 TCP(314c, 314d)와, 상기 복수의 데이터 TCP(310a ~ 310e) 각각에 구비된 복수의 데이터 드라이버 IC(312a ~ 312e)와, 상기 제 1 내지 제 4 게이트 TCP(314a ~ 314d) 각각에 구비된 복수의 게이트 드라이버 IC(316a ~ 316d)를 포함한다.

상기 액정패널(302)에는 화소영역을 정의하는 복수의 게이트라인(GL1 ~ GLn)과 데이터라인(DL1 ~ DLm)이 배열된다. 또한, 상기 액정패널(302)에는 상기 복수의 게이트라인(GL1 ~ GLn)과 평행하게 복수의 공통라인(VL1, VL2,,)이 배열된다. 상기 액정패널(302)은 제 1 및 제 2 기판(301, 303)과 상기 제 1 및 제 2 기판(301, 303) 사이에 주입된 액정으로 이루어진다.

상기 화소영역을 정의하는 복수의 게이트라인(GL1 ~ GLn)과 데이터라인(DL1 ~ DLm) 교차부에는 스위칭 소자인 박막 트랜지스터(TFT)가 형성된다. 상기 박막트랜지스터(TFT)는 도시되지 않은 화소전극과 연결되어 있다.

상기 화소전극은 상기 복수의 공통라인(VL1, VL2,,)과 오버랩되어 스토리지 캐패시터(Cst)를 형성한다. 상기 스토리지 캐패시터(Cst)는 상기 화소전극으로부터 공급된 데이터 전압을 1 프레임 동안 유지한다.

상기 액정패널(302)은 TN 모드이고 스토리지 온 커먼(storage on common)구조로 이루어져 있다.

상기 액정표시장치에 관한 설명중 본 발명의 제 1 및 제 2 실시예에서 설명한 것과 동일한 부분은 생략한다.

상기 공통전압 생성부(308)는 상기 액정을 구동하는 구동전압 중 공통전압(Vcom)을 생성하여 제 1 내지 제 4 TCP 라인(317a ~ 317d)을 통해 상기 제 1 및 제 2 기판(301, 303)으로 상기 공통전압(Vcom)을 공급한다. 구체적으로 상기 공통전압(Vcom)은 상기 제 1 기판(301) 상에 형성된 복수의 공통라인(VL1, VL2,,)과 상기 제 2 기판(303) 상에 형성된 공통전극(미도시)으로 공급된다.

상기 공통전압 생성부(308)에서 생성된 공통전압(Vcom)은 제 1 TCP 라인(317a)으로 공급된다. 상기 제 1 TCP 라인(317a)은 제 1 데이터 TCP(310a)를 경유하여 제 1 공통전압 공급라인(318a)으로 상기 공통전압(Vcom)을 공급한다.

상기 제 1 공통전압 공급라인(318a)은 상기 제 1 기관(301)을 거쳐 상기 제 1 및 제 2 게이트 TCP(314a, 314b)를 경유하여 제 1 도트(322a)와 전기적으로 연결된다. 이로 인해, 상기 제 1 도트(322a)에는 상기 공통전압(Vcom)이 공급된다. 상기 제 1 도트(322a)는 상기 제 1 기관(301)의 하부에 형성된 제 6 공통전압 공급라인(318f)과 전기적으로 연결되어 있다. 따라서, 상기 제 6 공통전압 공급라인(318f)으로도 상기 공통전압(Vcom)이 공급된다.

또한, 상기 공통전압 생성부(308)에서 생성된 공통전압(Vcom)은 제 2 TCP 라인(317b)으로 공급된다. 상기 제 2 TCP 라인(317b)은 상기 제 1 데이터 TCP(310a)을 경유하여 제 2 공통전압 공급라인(318b)으로 상기 공통전압(Vcom)을 공급한다.

상기 제 2 공통전압 공급라인(318b)은 상기 제 1 기관(301) 상에 형성되어 상기 복수의 공통라인(VL1, VL2,,)과 전기적으로 연결된다. 이로 인해, 상기 복수의 공통라인(VL1, VL2,,)으로 상기 공통전압(Vcom)이 공급된다. 상기 제 2 공통전압 공급라인(318b)은 상기 제 1 기관(301)의 하부에 형성된 제 5 공통전압 공급라인(318e)과 전기적으로 연결되어 있다. 따라서, 상기 제 5 공통전압 공급라인(318e)으로도 상기 공통전압(Vcom)이 공급된다.

상기 공통전압 생성부(308)에서 생성된 공통전압(Vcom)은 제 3 TCP 라인(317c)으로 공급된다. 상기 제 3 TCP 라인(317c)은 제 5 데이터 TCP(310e)를 경유하여 제 3 공통전압 공급라인(318c)으로 상기 공통전압(Vcom)을 공급한다. 상기 제 3 공통전압 공급라인(318c)은 제 1 기관(301)을 거쳐 상기 제 3 및 제 4 게이트 TCP(314c, 314d)를 경유하여 제 2 도트(322b)와 전기적으로 연결된다.

이로 인해, 상기 제 2 도트(322b)로 상기 공통전압(Vcom)이 공급된다. 상기 제 2 도트(322b)는 상기 제 6 공통전압 공급라인(318f)과 연결된다.

또한, 상기 공통전압 생성부(308)에서 생성된 공통전압(Vcom)은 제 4 TCP 라인(317d)으로 공급된다. 상기 제 4 TCP 라인(317d)은 제 5 데이터 TCP(310e)를 경유하여 상기 제 1 기관(301) 상에 형성된 제 4 공통전압 공급라인(318d)으로 상기 공통전압(Vcom)을 공급한다. 상기 제 4 공통전압 공급라인(318d)은 복수의 공통라인(VL1, VL2,,)과 전기적으로 연결된다. 이로 인해, 상기 복수의 공통라인(VL1, VL2,,)으로 상기 공통전압(Vcom)이 공급된다.

상기 제 4 공통전압 공급라인(318d)은 상기 제 5 공통전압 공급라인(318e)과 연결된다.

상기 복수의 공통전압 공급라인(318a ~ 318f) 중 제 1, 제 3 및 제 6 공통전압 공급라인(318a, 318c, 318f)과, 상기 제 1 및 제 2 도트(322a, 322b)를 통해 공급된 공통전압(Vcom)은 상기 제 2 기관(303)으로 공급된다.

즉, 상기 제 1 및 제 2 도트(322a, 322b)는 상기 제 2 기관(303) 상에 형성된 공통전극(미도시)과 연결되어 있어서, 상기 제 1 및 제 2 도트(322a, 322b)로 공급된 공통전압(Vcom)은 상기 제 2 기관(303) 상에 형성된 공통전극으로 공급된다.

상기 복수의 공통전압 공급라인(318a ~ 318f) 중 제 2, 제 4 및 제 5 공통전압 공급라인(318b, 318d, 318e)을 통해 공급된 공통전압(Vcom)은 상기 제 1 기관(301) 상에 형성된 복수의 공통라인(VL1, VL2,,)으로 공급된다.

이와 같이, 상기 공통전압 생성부(308)에서 생성된 공통전압(Vcom)은 상기 제 1 내지 제 4 TCP 라인(317a ~ 317d)과 상기 제 1 내지 제 4 TCP 라인(317a ~ 317d)과 연결된 복수의 공통전압 공급라인(318a ~ 318f)을 통해, 상기 제 1 기관(301) 상에 형성된 복수의 공통라인(VL1, VL2,,)과 상기 제 2 기관(303) 상에 형성된 공통전극(미도시)으로 각각 공급된다.

결국, 상기 제 1, 제 3 및 제 6 공통전압 공급라인(318a, 318c, 318f)과 제 1 및 제 2 도트(322a, 322b)는 상기 제 2 기관(303) 상에 형성된 공통전극(미도시)으로 공통전압(Vcom)을 공급한다. 상기 제 2, 제 4 및 제 5 공통전압 공급라인(318b, 318d, 318e)은 상기 제 1 기관(301) 상에 형성된 복수의 공통라인(VL1, VL2,,)으로 상기 공통전압(Vcom)을 공급한다.

상기 제 2 기관(303) 상에 형성된 공통전극과 상기 제 1 기관(301) 상에 형성된 복수의 공통라인(VL1, VL2,,)으로 공통전압(Vcom)을 각각 공급함으로써, 상기 공통전극과 상기 복수의 공통라인(VL1, VL2,,)으로 안정적인 공통전압(Vcom)이 공급된다. 이로 인해, 종래의 액정표시장치에서 상기 공통전극으로 공통전압(Vcom)이 불안정하게 공급되어 발생했던 화질저하와 같은 문제점을 극복하고 화질을 향상시킬 수 있다.

위에서 언급한 바와 같이, 본 발명에 따른 액정표시장치는 제 1 기판에 형성된 복수의 공통라인과 제 2 기판 상에 형성된 공통전극으로 각각 따로 공통전압(Vcom)을 공급하여 상기 제 1 및 제 2 기판 상에 안정적인 공통전압(Vcom)을 공급하여 종래의 액정표시장치에서 발생했던 문제점을 극복하고 화질을 향상시킬 수 있다.

발명의 효과

이상에서 살펴본 바와 같이, 본 발명에 따른 액정표시장치는 제 1 및 제 2 기판으로 공통전압(Vcom)을 각각 분리하여 공급함으로써, 상기 제 1 및 제 2 기판 상에 안정적으로 공통전압(Vcom)을 공급하여 화질을 향상시킬 수 있다.

도면의 간단한 설명

도 1은 종래의 액정표시장치를 나타낸 도면.

도 2는 본 발명의 제 1 실시예에 따른 액정표시장치를 나타낸 도면.

도 3은 본 발명의 제 2 실시예에 따른 액정표시장치를 나타낸 도면.

<도면의 주요부분에 대한 간단한 설명>

101, 301:제 1 기판 102, 302:액정패널

103, 303:제 2 기판 104, 304:데이터 PCB

106, 306:타이밍 컨트롤러 108, 308:공통전압 생성부

110a ~ 110c:제 1 내지 제 3 데이터 TCP

112a ~ 112c:제 1 내지 제 3 데이터 드라이버 IC

114a, 314a:제 1 게이트 TCP 114b, 314b:제 2 게이트 TCP

116a, 316a:제 1 게이트 드라이버 IC

116b, 316b:제 2 게이트 드라이버 IC

117a ~ 117d, 317a ~ 317d:제 1 내지 제 4 TCP 라인

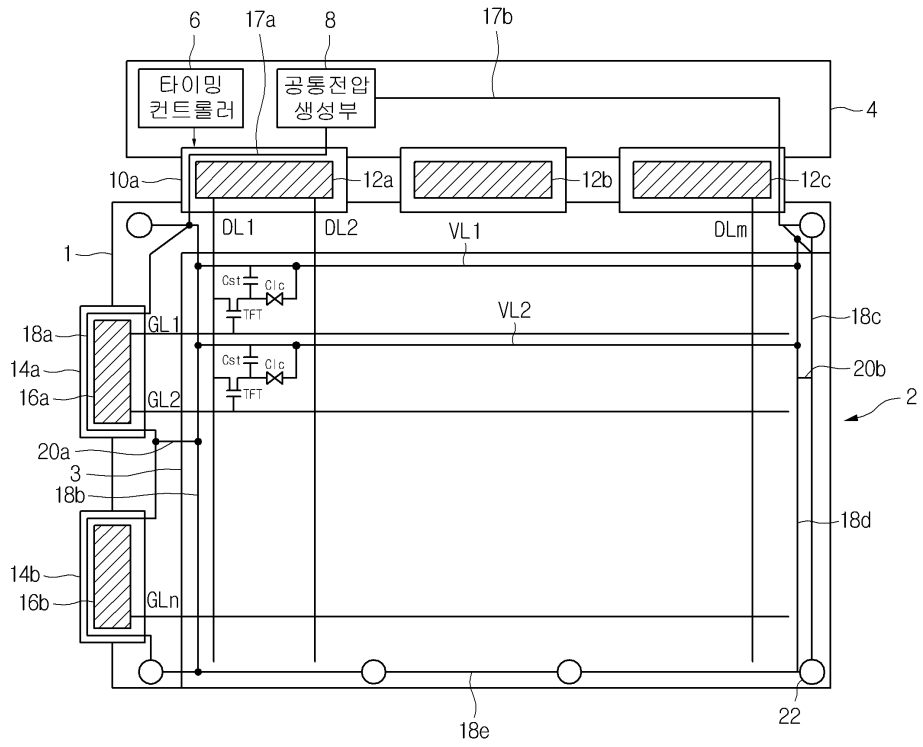
118a ~ 118f, 318a ~ 318f:제 1 내지 제 6 공통전압 공급라인

122a ~ 122c:제 1 내지 제 3 도트

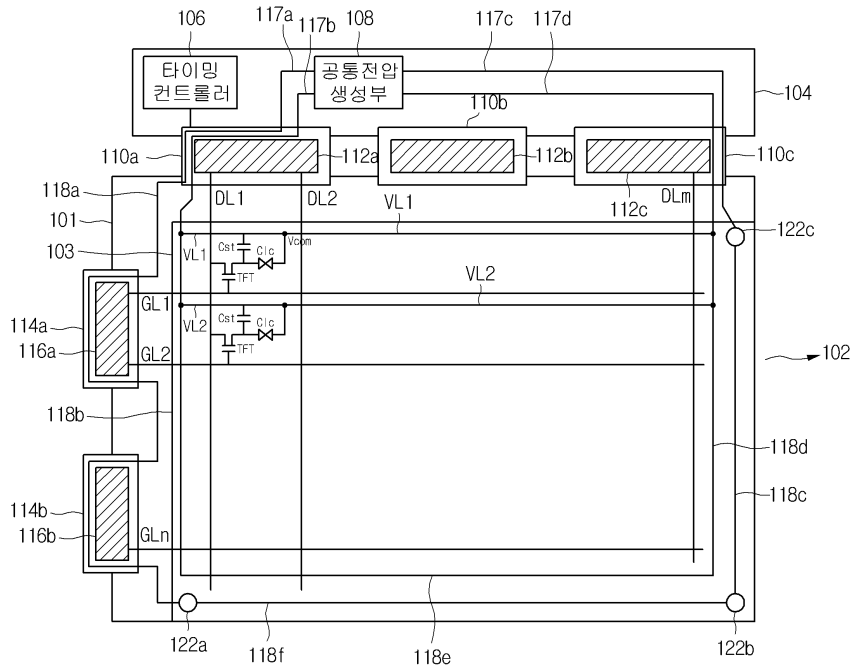
322a:제 1 도트 322b:제 2 도트

도면

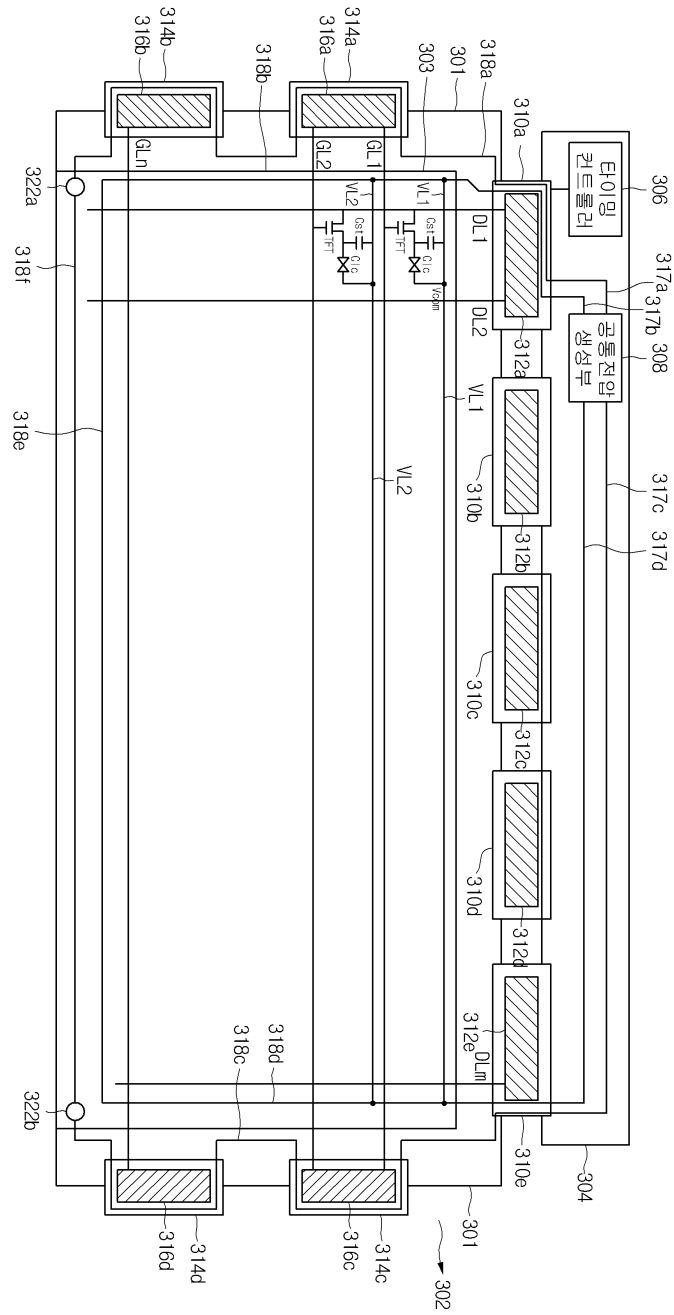
도면1



도면2



도면3



专利名称(译)	液晶显示器		
公开(公告)号	KR1020070070401A	公开(公告)日	2007-07-04
申请号	KR1020050132909	申请日	2005-12-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE CHAN WON 이찬원 HWANG KWANG HEE 황광희 CHO SUNG HYUN 조성현		
发明人	이찬원 황광희 조성현		
IPC分类号	G02F1/133		
CPC分类号	G02F1/13306 G02F1/1362 G02F1/136213 G09G3/3655 G09G2300/0426 G09G2320/0223		
代理人(译)	允许记录		
其他公开文献	KR101177593B1		
外部链接	Espacenet		

摘要(译)

目的：通过分别向第一基板和第二基板提供公共电压，提供稳定地向第一基板和第二基板提供公共电压并提高图像质量的液晶显示装置。组成：第一基板（101）具有第一和第二公共电压供应线（118a，118b），由多条栅极线（GL1-GLn）和多条数据线（DL1-DLm）限定的像素区域，以及多条公共线（VL1，VL2）与栅极线平行。第二基板（103）与第一基板相对，具有公共电极。形成点（122a-122c）以将第一基板的第一公共电压供应线与第二基板的公共电极连接。公共电压发生器（108）分别向第一和第二公共电压供应线提供预定的公共电压。
©KIPO 2007

