

(19)대한민국특허청(KR)

(12) 공개특허공보(A)

(51) 。 Int. Cl.
G02F 1/1335 (2006.01)

(11) 공개번호 10-2006-0045415
(43) 공개일자 2006년05월17일

(21) 출원번호 10-2005-0027493
(22) 출원일자 2005년04월01일

(30) 우선권주장 JP-P-2004-00235714 2004년08월13일 일본(JP)

(71) 출원인 샤프 가부시키가이샤
일본 오사카후 오사카시 아베노꾸 나가이게쵸 22방 22고

(72) 발명자 스기네 미쓰아끼
일본 가나가와켄 가와사키시 나카하라꾸 가미코다나카 4쵸메 1-1후지
쯔 디스플레이 테크놀로지스 코포레이션 내

(74) 대리인 장수길
구영창
주성민

심사청구 : 있음

(54) 어레이 기관의 제조 방법 및 그것을 이용한 액정 표시장치의 제조 방법

요약

본 발명은 반사형이나 반투과형의 액정 표시 장치에 이용되는 어레이 기관의 제조 방법 및 그것을 이용한 액정 표시 장치의 제조 방법에 관한 것으로, 제조 코스트를 삭감하면서 양호한 표시 품질이 얻어지는 어레이 기관의 제조 방법 및 그것을 이용한 액정 표시 장치의 제조 방법을 제공하는 것을 목적으로 한다. 불규칙한 요철을 표면에 갖는 기초층을 기관 상에 형성하고, 기초층 표면을 모방한 요철을 갖는 금속막(51)을 기초층 상에 형성하고, 금속막(51) 상에 착색 레지스트층을 형성하고, 착색 레지스트층을 패터닝하여 규칙적으로 배열하는 착색 레지스트 패턴(52)을 형성하고, 착색 레지스트 패턴(52)의 결함을 광학적으로 검출하기 위한 광학 검사를 행하여, 광학 검사에 의해 검출된 착색 레지스트 패턴(52)의 결함을 수복하여, 착색 레지스트 패턴(52)을 마스크로 하여 금속막(51)을 에칭한다.

대표도

도 1

색인어

패터닝, 착색, 요철, 에칭, 어레이 기관

명세서

도면의 간단한 설명

도 1은 본 발명의 일 실시 형태에 의한 어레이 기판의 제조 방법을 나타내는 도면.

도 2는 본 발명의 일 실시 형태에 의한 어레이 기판의 제조 방법을 나타내는 도면.

도 3은 본 발명의 일 실시 형태에 의한 어레이 기판의 제조 방법을 나타내는 플로우차트.

도 4는 본 발명의 일 실시 형태의 제1 실시예에 의한 어레이 기판의 제조 방법을 이용하여 제작된 TFT 기판의 구성을 나타내는 단면도.

도 5는 본 발명의 일 실시 형태의 제1 실시예에 의한 어레이 기판의 제조 방법을 나타내는 도면.

도 6은 본 발명의 일 실시 형태의 제1 실시예에 의한 어레이 기판의 제조 방법을 나타내는 도면.

도 7은 본 발명의 일 실시 형태의 제1 실시예에 의한 어레이 기판의 제조 방법을 나타내는 도면.

도 8은 본 발명의 일 실시 형태의 제1 실시예에 의한 어레이 기판의 제조 방법을 나타내는 도면.

도 9는 본 발명의 일 실시 형태의 제1 실시예에 의한 어레이 기판의 제조 방법을 도시하는 도면.

〈도면의 주요 부분에 대한 부호의 설명〉

10 : 글래스 기판

12 : 게이트 버스 라인(게이트 전극)

14 : 드레인 버스 라인

17 : 반사 전극

18 : 축적 용량 버스 라인

19 : 축적 용량 전극

20 : TFT

21 : 드레인 전극

22 : 소스 전극

23 : 채널 보호막

24, 26 : 콘택트홀

28 : 동작 반도체층

30 : 절연막

32 : 보호막

34 : 유기 절연막

50 : 구조물

51 : 금속막

52 : 착색 레지스트 패턴

54 : 접속부

56, 57 : 주름 형상 요철부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 어레이 기관의 제조 방법 및 그것을 이용한 액정 표시 장치의 제조 방법에 관한 것으로, 특히 반사형이나 반투과형의 액정 표시 장치에 이용되는 어레이 기관의 제조 방법 및 그것을 이용한 액정 표시 장치의 제조 방법에 관한 것이다.

박막 트랜지스터(TFT) 기관 등의 어레이 기관은, 일반적으로 다음과 같은 공정을 반복하여 제작된다. 우선, 절연성 기관 상에 스퍼터법이나 CVD법 등을 이용하여 도전성 박막이나 절연성 박막을 성막한다. 다음으로, 성막된 박막 상의 전면에도 포토레지스트를 도포하여 레지스트층을 형성하고, 소정의 포토마스크를 통하여 노광하여 현상하여, 소정 형상의 레지스트 패턴을 형성한다. 다음으로, 레지스트 패턴을 에칭 마스크로 이용하여 박막을 에칭하고, 소정 형상의 박막을 형성하여, 그 후 레지스트 패턴을 박리한다.

최근에는 액정 표시 장치의 고정밀화에 수반하여, 배선의 후막화나 화소의 고개구율화가 필요하게 되고 있다. 이 때문에, TFT 상에 형성되는 보호막으로서, 질화 규소(SiN)막 등이 아니고, 스퍼 코팅법 등을 이용하여 형성할 수 있는 유기 절연막이 이용되는 경우가 많아지고 있다. 유기 절연막은 비교적 두꺼운 막 두께로 형성하는 것이 용이하므로, 배선의 후막화에 의해 형성되는 단차를 평탄화할 수 있다. 또한, 유기 절연막을 두꺼운 막으로 형성함으로써, 화소 전극과 드레인 버스 라인 사이에 발생하는 기생 용량 Cds를 저감할 수 있어, 화소의 고개구율화가 가능하게 된다.

반사형이나 반투과형의 액정 표시 장치에서는, 반사 전극의 표면에 요철을 형성하고, 입사한 광을 산란 반사시켜 반사 표시 특성을 향상시키는 구성이 있다. 반사 전극의 요철은 하층의 유기 절연막의 표면에 여러가지 방법을 이용하여 요철을 만들음으로써 형성된다. 유기 절연막 표면의 요철은 화소마다 불규칙한 형상으로 형성되는 것이 있다. 유기 절연막 표면에 불규칙한 요철이 형성된 후의 공정에서는, 예를 들면 반사 전극 간의 단락 등의 불량 발생해도, 패턴 비교에 의해 결함을 광학적으로 검출하는 광학 검사가 곤란하다. 이 때문에, 종래는 TFT 기관이 완성한 후에 테스터를 이용하여 단락 결함의 어드레스를 특정하여, 레이저 리페어 등에 의해 단락부를 절단하여 결함을 수복하고 있다. 본래라면 단락 결함이 발생한 반사 전극의 층만을 수복하면 되지만, 특히 고개구율의 TFT 기관에서는 단락부에 포개어진 드레인 버스 라인 등의 다른 배선까지 절단되는 경우가 있다. 따라서, 점 결함 등이 증가하고 또한 리페어 공정수가 증가하므로, 액정 표시 장치의 표시 품질이 저하되고, 제조 코스트가 증가한다고 하는 문제가 발생하고 있다.

[특허 문헌 1]

일본 특개2002-258277호 공보

[특허 문헌 2]

일본 특개2002-174514호 공보

발명이 이루고자 하는 기술적 과제

본 발명의 목적은 액정 표시 장치의 제조 코스트를 삭감하면서 양호한 표시 품질을 얻을 수 있는 어레이 기관의 제조 방법 및 그것을 이용한 액정 표시 장치의 제조 방법을 제공하는 것에 있다.

발명의 구성 및 작용

상기 목적은 불규칙한 요철을 표면에 갖는 기초층을 기판 상에 형성하고, 상기 기초층 표면을 모방한 요철을 갖는 박막을 상기 기초층 상에 형성하고, 상기 박막 상에 레지스트층을 형성하고, 상기 레지스트층을 패터닝하여 규칙적으로 배열하는 레지스트 패턴을 형성하고, 상기 레지스트 패턴의 결함을 광학적으로 검출하기 위한 광학 검출을 행하여, 상기 레지스트 패턴을 마스크로 하여 상기 박막을 에칭하는 것을 특징으로 하는 어레이 기판의 제조 방법에 의해서 달성된다.

〈발명의 실시 형태〉

본 발명의 일 실시 형태에 의한 어레이 기판의 제조 방법 및 그것을 이용한 액정 표시 장치의 제조 방법에 대하여 도 1 내지 도 9를 이용하여 설명한다. 도 1 및 도 2는 본 실시의 형태에 의한 반사형 액정 표시 장치의 TFT 기판의 제조 방법을 모식적으로 나타내고 있다. 도 3은 본 실시의 형태에 의한 반사형 액정 표시 장치의 TFT 기판의 제조 공정의 주요부를 나타내는 플로우차트이다. 도 1의 (a)에 도시한 바와 같이 우선 도면의 좌우 방향으로 연장되는 게이트 버스 라인(12)과, 도면의 상하 방향으로 연장되는 드레인 버스 라인(14)을 기판 상에 형성한다. 게이트 버스 라인(12) 및 드레인 버스 라인(14)에 의해 획정된 화소 영역에는 화소마다 불규칙한 배치 패턴으로 배치되는 구조물(50)을 형성한다. 그 후, 예를 들면 유기 절연막을 기판 전면에 도포하고, 소정의 처리를 실시하여 유기 절연막 표면에 주름 형상 요철을 형성한다. 유기 절연막 표면에 형성되는 주름 형상 요철은 화소마다 불규칙한 형상으로 형성되어 있는 구조물(50)에 의해 방위가 제어되므로, 화소마다 불규칙한 형상으로 형성된다. 이에 의해, 불규칙한 요철을 갖는 기초층이 기판 상에 형성된다.

다음으로, 도 1의 (b)에 도시한 바와 같이, 예를 들면 광 반사성을 갖는 금속막(51)을 기판 위의 전면에 성막한다(단계 S1). 금속막(51) 표면에는 기초층의 표면을 모방한 요철이 형성된다. 계속해서, 금속막(51) 상의 전면에 착색 레지스트를 도포하고, 착색 레지스트층을 형성한다(단계 S2). 다음으로, 포토마스크를 이용하여 착색 레지스트층을 노광하여(단계 S3) 현상하고(단계 S4), 화소 영역마다 규칙적으로 배열하는 착색 레지스트 패턴(52)을 형성한다.

다음으로, 착색 레지스트 패턴(52)의 결함을 광학적으로 검출하기 위한 광학 검사를 행한다(단계 S5). 화소 영역마다 형성된 착색 레지스트 패턴(52)에 의해 광 투과율이 감소하므로, 이 광학 검사로서는 금속막(51) 표면의 요철이 인식되지 않게 되어 있다. 따라서, 금속막(51) 표면이 불규칙한 요철에 의한 화소마다의 콘트라스트의 변화가 발생하지 않기 때문에, 패턴 비교에 의해서 착색 레지스트 패턴(52)의 결함을 광학적으로 용이하게 검출할 수 있다. 광학 검사의 결과, 착색 레지스트 패턴(52)에 결함이 발생하여 있지 않으면 에칭 공정(단계 S6)으로 진행한다. 착색 레지스트 패턴(52)에, 수 화소에 미치는 결함이나 수많은 결함이 발생하여 있으면, 착색 레지스트 패턴(52)을 박리하여(단계 S7), 단계 S2로 되돌아가 재처리를 행한다. 착색 레지스트 패턴(52)에 발생한 결함이 수 개소 정도이면, 결함 수복 공정(단계 S8)으로 진행한다. 도 1의 (b)에 나타내는 기판에서는 인접하는 착색 레지스트 패턴(52)이 접속부(54)를 통하여 상호 접속된 결함이 발생하고 있다. 만일 이 대로의 상태에서 금속막(51)을 에칭하게 되면, 양 화소 영역에 형성되는 반사 전극(17)이 단락하게 된다. 본 실시의 형태에서는 금속막(51)을 에칭하기 전에, 예를 들면 저파장의 레이저광을 조사하여 접속부(54)를 절단한다. 이에 의해, 도 2의 (a)에 도시한 바와 같이 착색 레지스트 패턴(52)의 결함이 수복된다.

다음으로, 착색 레지스트 패턴(52)을 에칭 마스크로서 이용하여 금속막(51)을 에칭한다(단계 S6). 이에 의해, 화소 영역마다 반사 전극(17)이 형성된다. 계속해서, 도 2의 (b)에 도시한 바와 같이 착색 레지스트 패턴(52)을 박리한다(단계 S9). 반사 전극(17)의 표면에는 기초층의 요철을 모방한 요철이 형성된다. 이상의 공정을 거쳐, TFT 기판이 완성된다. 또한, 본 실시 형태에서는 금속막(51) 표면의 요철이 광학적으로 인식되지 않기 위한 레지스트 패턴으로서 착색 레지스트 패턴(52)을 이용하고 있지만, 막 두께가 두꺼운 후막 레지스트 패턴을 이용해도 된다. 후막 레지스트 패턴은 통상 이용되는 두꺼운 막 두께로 도포함으로써 얻어진다. 두꺼운 막 레지스트 패턴을 이용함으로써, 레지스트 패턴의 광 투과율이 감소함과 함께, 레지스트 패턴의 표면이 평탄화된다. 이 때문에, 금속막(51) 표면이 불규칙한 요철에 의한 화소마다의 콘트라스트의 변화가 인식되고 어렵게 되어, 패턴 비교에 의한 레지스트 패턴의 광학 검사가 용이하게 된다.

본 실시의 형태에서는 화소마다 불규칙한 요철을 갖는 금속막(51)을 패터닝할 때에, 착색 레지스트 패턴(52)(또는 후막 레지스트 패턴)이 이용되고 있다. 이 때문에, 화소마다의 콘트라스트의 변화가 인식되기 어려워, 패턴 비교에 의한 광학 검사가 용이하게 되어 있다. 또한, 본 실시의 형태에서는 착색 레지스트 패턴(52)을 형성한 후이고 금속막(51)을 에칭하기 전에, 착색 레지스트 패턴(52)의 광학 검사 및 결함 수복을 행하고 있다. 이 때문에, 결함이 없는 착색 레지스트 패턴(52)을 마스크로 하여 금속막(51)이 에칭되게 되므로, 반사 전극(17)에 단락 등의 결함이 발생하지 않는다. 도중 공정에서 행해지는 착색 레지스트 패턴(52)의 광학 검사 및 결함 수복은 TFT 기판 완성 후의 반사 전극(17)의 결함 검사 및 결함 수복에 비교하여 용이하므로, 결함 수복 공정의 공정수 증가나 점 결함의 증가를 억제할 수 있다. 따라서, 본 실시의 형태에 의한 어레이 기판의 제조 방법을 이용하면, 양호한 표시 품질의 액정 표시 장치를 저코스트로 제조할 수 있게 된다.

이하, 본 실시의 형태에 의한 어레이 기관의 제조 방법 및 그것을 이용한 액정 표시 장치의 제조 방법에 대하여, 실시예를 이용하여 보다 구체적으로 설명한다.

(제1 실시예)

우선, 본 실시의 형태의 제1 실시예에 의한 어레이 기관의 제조 방법 및 그것을 이용한 액정 표시 장치의 제조 방법에 대하여 설명한다. 도 4는 본 실시예에 의한 어레이 기관의 제조 방법을 이용하여 제작된 TFT 기관의 TFT 근방의 단면 구성을 나타내고 있다. 도 4에 도시한 바와 같이 절연성을 갖는 글래스 기관(10) 상에는, 예를 들면 알루미늄(Al)/ 질화 몰리브덴(MoN)/Mo의 적층으로 이루어지는 게이트 전극(게이트 버스 라인)(12)이 형성되어 있다. 게이트 전극(12) 상의 기관 전면에는, 예를 들면 SiN막으로 이루어지는 절연막(게이트 절연막)(30)이 형성되어 있다. 절연막(30) 상에는 아몰퍼스 실리콘(a-Si)으로 이루어지는 소정 형상의 동작 반도체층(28)이 형성되어 있다. 동작 반도체층(28) 상에는, 예를 들면 SiN막으로 이루어지는 채널 보호막(23)이 형성되어 있다. 채널 보호막(23) 상에는 드레인 전극(21)과 소스 전극(22)이 소정의 간극을 두고 상호 대향하여 형성되어 있다. 드레인 전극(21) 및 소스 전극(22)은, 예를 들면 티탄(Ti)/Al/Ti의 적층에 의해 형성되어 있다. 드레인 전극(21)은 인접하는 드레인 버스 라인(14)에 전기적으로 접속되어 있다. 드레인 전극(21) 및 소스 전극(22) 상의 기관 전면에는, 예를 들면 SiN막으로 이루어지는 보호막(32)이 형성되어 있다. 보호막(32) 상의 전면에는 주름 형상의 표면을 갖는 유기 절연막(34)이 형성되어 있다. 유기 절연막(34) 상의 화소 영역마다에는, 예를 들면 Mo/Al의 적층으로 이루어지는 반사 전극(화소 전극)(17)이 형성되어 있다. 반사 전극(17)은 소스 전극(22) 상의 유기 절연막(34) 및 보호막(32)이 개구된 콘택트홀(24)을 통하여, 소스 전극(22)에 전기적으로 접속되어 있다.

다음으로, 본 실시예에 의한 어레이 기관의 제조 방법 및 그것을 이용한 액정 표시 장치의 제조 방법에 대하여 설명한다. 도 5 내지 도 9는 본 실시예에 의한 어레이 기관의 제조 방법을 나타내고 있다. 우선, 글래스 기관(10) 상의 전면 Al/MoN/Mo를 이 순으로 성막하여 금속막을 형성한다. 다음으로, 금속막 상에 레지스트를 도포하여 레지스트층을 형성한다. 계속해서, 포토리소그래피법을 이용하여 레지스트층을 패터닝하고, 게이트 버스 라인(12), 축적 용량 버스 라인(18) 및 구조물(50)의 형성 영역에 레지스트 패턴을 형성한다. 이 레지스트 패턴을 마스크로 하여 금속막을 에칭하고, 그 후 레지스트 패턴을 박리하여, 도 5에 도시한 바와 같이 게이트 버스 라인(12), 축적 용량 버스 라인(18) 및 구조물(50)을 형성한다. 구조물(50)은 화소마다 불규칙한 배치 패턴으로 형성된다.

다음으로, SiN막, a-Si층, SiN막을 이 순으로 연속 성막하고, 기관 전면에 레지스트를 도포하여 레지스트층을 형성한다. 계속해서, 포토리소그래피법을 이용하여 레지스트층을 패터닝하여, 채널 보호막(23)의 형성 영역에 레지스트 패턴을 형성한다. 이 레지스트 패턴을 마스크로 하여 상층의 SiN막을 에칭하여, 그 후 레지스트 패턴을 박리하여, 채널 보호막(23)을 형성한다. 다음으로, Ti/Al/Ti를 이 순으로 성막하여 금속막을 형성한다. 다음으로, 금속막 상에 레지스트를 도포하여 레지스트층을 형성한다. 다음으로, 포토리소그래피법을 이용하여 레지스트층을 패터닝하여, 드레인 전극(21), 소스 전극(22), 드레인 버스 라인(14) 및 축적 용량 전극(19)의 형성 영역에 레지스트 패턴을 형성한다. 이 레지스트 패턴을 마스크로 하여 금속막을 에칭하고, 그 후 레지스트 패턴을 박리하여, 드레인 전극(21), 소스 전극(22), 드레인 버스 라인(14) 및 축적 용량 전극(19)을 형성한다.

다음으로, 드레인 전극(21), 소스 전극(22), 드레인 버스 라인(14) 및 축적 용량 전극(19) 상의 기관 전면에, 예를 들면 SiN막을 성막하여, 보호막(32)을 형성한다. 다음으로, 보호막(32) 상의 전면에 레지스트를 도포하여 레지스트층을 형성한다. 계속해서, 포토리소그래피법을 이용하여 레지스트층을 패터닝하여, 콘택트홀의 형성 영역이 개구된 레지스트 패턴을 형성한다. 이 레지스트 패턴을 마스크로 하여 보호막(32)을 에칭하고, 그 후 레지스트 패턴을 박리하여, 소스 전극(22) 상의 콘택트홀(24'), 및 축적 용량 전극(19) 상의 콘택트홀(26')을 형성한다.

다음으로, 보호막(32) 상의 전면에 유기 절연막(평탄화막, 레지스트막 등)(34)을 도포 형성한다. 다음으로, 유기 절연막(34)을 콘택트홀(24', 26')과 동일 위치에서 개구하여, 도 6에 도시한 바와 같이 콘택트홀(24, 26)을 형성한다. 다음으로, 150℃에서 1시간의 열 처리를 행한 후, PH₃를 40sccm, 100W, 가속 전압 20kV 정도의 조건에서 이온 도핑한다. 그 후, 215℃에서 1시간의 열 처리를 재차 행한다. 이에 의해, 유기 절연막(34)의 표면에는 구조물(50)에 의해 방위가 제어되어 화소마다 불규칙한 형상을 갖는 주름 형상 요철부(56)가 형성된다.

다음으로, 도 7에 도시한 바와 같이 유기 절연막(34) 상의 전면에 Mo/Al를 이 순으로 성막하여, 금속막(51)을 형성한다. 금속막(51) 표면에는 유기 절연막(34) 표면을 모방한 주름 형상 요철이 형성된다. 다음으로, 착색 레지스트(예를 들면, 흑

색 레지스트)를 금속막(51) 상의 전면에 도포하고, 막 두께 $1.5\mu\text{m}\sim 2.0\mu\text{m}$ 의 착색 레지스트층을 형성한다. 계속해서, 포토 리소그래피법을 이용하여 착색 레지스트층을 패터닝하여, 화소 영역마다 규칙적으로 배열하는 착색 레지스트 패턴(52)을 형성한다.

다음으로, 광학 검사 장치를 이용하여, 착색 레지스트 패턴(52)의 광학 검사를 행한다. 이 광학 검사에서는 화소 영역마다 형성된 착색 레지스트 패턴(52)에 의해, 금속막(51) 표면의 주름 형상 요철이 인식되지 않도록 되어 있다. 따라서, 금속막(51) 표면의 불규칙한 요철에 의한 화소마다의 콘트라스트의 변화가 발생하지 않아, 패턴 비교에 의해서 착색 레지스트 패턴(52)의 결함을 광학적으로 용이하게 검출할 수 있다. 광학 검사의 결과, 예를 들면 도 7에 도시한 바와 같이 인접하는 착색 레지스트 패턴(52) 사이가 접속부(54)를 통하여 상호 접속된 결함이 검출된다. 이러한 결함이 검출된 경우, 금속막(51)을 에칭하기 전에, 예를 들면 저과장의 레이저광을 조사하여 접속부(54)를 절단한다. 이에 의해, 도 8에 도시한 바와 같이 착색 레지스트 패턴(52)의 결함이 수복된다. 또한, 수 화소에 미치는 결함이나 수많은 결함이 착색 레지스트 패턴(52)에 발생하여 있으면, 착색 레지스트 패턴(52)을 박리하여 재처리를 행해도 된다.

다음으로, 착색 레지스트 패턴(52)을 마스크로 하여 금속막(51)을 에칭하고, 그 후 착색 레지스트 패턴(52)을 박리하여, 도 9에 도시한 바와 같이 화소 영역마다 반사 전극(17)을 형성한다. 반사 전극(17)은 콘택트홀(24)을 통하여 TFT(20)의 소스 전극(22)에 전기적으로 접속되고, 콘택트홀(26)을 통하여 축적 용량 전극(19)에 전기적으로 접속된다. 반사 전극(17) 표면에는 유기 절연막(34) 표면을 모방한 주름 형상 요철부(57)가 형성된다. 계속해서, 예를 들면 215°C 에서 1시간의 열 처리를 행하여, 반사형 액정 표시 장치의 TFT 기판이 완성된다. 그 후, TFT 기판과 CF 공정을 거쳐 제작된 CF 기판을 접합하여 양 기판 사이에 액정을 밀봉하는 셀 공정, 및 드라이버 IC 등을 실장하는 모듈 공정을 거쳐, 액정 표시 장치가 완성된다.

(제2 실시예)

다음으로, 본 실시의 형태의 제2 실시예에 의한 어레이 기판의 제조 방법에 대하여, 이미 도시한 도 5 내지 도 9를 참조하면서 설명한다. 우선, 글래스 기판(10) 상의 전면에 Al/MoN/Mo를 이 순으로 성막하여 금속막을 형성한다. 다음으로, 금속막 상에 레지스트를 도포하여 레지스트층을 형성한다. 계속해서, 포토리소그래피법을 이용하여 레지스트층을 패터닝하여, 게이트 버스 라인(12), 축적 용량 버스 라인(18) 및 구조물(50)의 형성 영역에 레지스트 패턴을 형성한다. 이 레지스트 패턴을 마스크로 하여 금속막을 에칭하고, 그 후 레지스트 패턴을 박리하여, 게이트 버스 라인(12), 축적 용량 버스 라인(18) 및 구조물(50)을 형성한다(도 5 참조). 구조물(50)은 화소마다 불규칙한 배치 패턴으로 형성된다.

다음으로, SiN막, a-Si층, SiN막을 이 순으로 연속 성막하고, 기판 전면에서 레지스트를 도포하여 레지스트층을 형성한다. 계속해서, 포토리소그래피법을 이용하여 레지스트층을 패터닝하여, 채널 보호막(23)의 형성 영역에 레지스트 패턴을 형성한다. 이 레지스트 패턴을 마스크로 하여 상층의 SiN막을 에칭하고, 그 후 레지스트 패턴을 박리하여, 채널 보호막(23)을 형성한다. 다음으로, Ti/Al/Ti를 이 순으로 성막하여 금속막을 형성한다. 다음으로, 금속막 상에 레지스트를 도포하여 레지스트층을 형성한다. 다음으로, 포토리소그래피법을 이용하여 레지스트층을 패터닝하여, 드레인 전극(21), 소스 전극(22), 드레인 버스 라인(14) 및 축적 용량 전극(19)의 형성 영역에 레지스트 패턴을 형성한다. 이 레지스트 패턴을 마스크로 하여 금속막을 에칭하고, 그 후 레지스트 패턴을 박리하여, 드레인 전극(21), 소스 전극(22), 드레인 버스 라인(14) 및 축적 용량 전극(19)을 형성한다.

다음으로, 드레인 전극(21), 소스 전극(22), 드레인 버스 라인(14) 및 축적 용량 전극(19) 상의 기판 전면에서 예를 들면 SiN막을 성막하여, 보호막(32)을 형성한다. 다음으로, 보호막(32) 상의 전면에서 레지스트를 도포하여 레지스트층을 형성한다. 계속해서, 포토리소그래피법을 이용하여 레지스트층을 패터닝하여, 콘택트홀의 형성 영역이 개구된 레지스트 패턴을 형성한다. 이 레지스트 패턴을 마스크로 하여 보호막(32)을 에칭하고, 그 후 레지스트 패턴을 박리하여, 소스 전극(22) 상의 콘택트홀(24'), 및 축적 용량 전극(19) 상의 콘택트홀(26')을 형성한다.

다음으로, 보호막(32) 상의 전면에서 유기 절연막(평탄화막, 레지스트막 등)(34)을 도포 형성한다. 다음으로, 유기 절연막(34)을 콘택트홀(24', 26')과 동일 위치에서 개구하여, 콘택트홀(24, 26)을 형성한다. 다음으로, 150°C 에서 1시간의 열 처리를 행한 후, PH_3 를 40sccm, 100W, 가속 전압 20kV 정도의 조건에서 이온 도핑한다. 그 후, 215°C 에서 1시간의 열 처리를 재차 행한다. 이에 의해, 유기 절연막(34)의 표면에는 구조물(50)에 의해 방위가 제어되어 화소마다 불규칙한 형상을 갖는 주름 형상 요철부(56)가 형성된다(도 6 참조).

다음으로, 유기 절연막(34) 상의 전면에서 Mo/Al를 이 순으로 성막하고, 금속막(51)을 형성한다(도 7 참조). 금속막(51) 표면에는 유기 절연막(34) 표면을 모방하여 주름 형상 요철이 형성된다. 다음으로, 금속막(51) 상의 전면에서 레지스트를 도포하여 레지스트층을 형성한다. 일반적으로, 레지스트층은 막 두께 $1\mu\text{m}\sim 2.0\mu\text{m}$ 정도로 형성되지만, 본 실시예에서는 레지스

트층을 막 두께 약 $3.0\mu\text{m}$ 이상의 두꺼운 막 두께로 형성한다. 단, 레지스트층의 막 두께가 두꺼우면 포토리소그래피 공정의 택트 타임이 길어지므로, 레지스트층의 막 두께는 약 $4.0\mu\text{m}$ 이하인 것이 바람직하다. 계속해서, $3.0\mu\text{m} \sim 4.0\mu\text{m}$ 정도의 두꺼운 막 두께로 형성된 두꺼운 막 레지스트층을 포토리소그래피법에 의해 패터닝한다. 이에 의해, 도 7에 나타난 착색 레지스트 패턴(52)과 마찬가지로 화소 영역마다 규칙적으로 배열하고, $3.0\mu\text{m} \sim 4.0\mu\text{m}$ 정도의 막 두께를 갖는 두꺼운 막 레지스트 패턴을 형성한다.

다음으로, 광학 검사 장치를 이용하여, 두꺼운 막 레지스트 패턴의 광학 검사를 행한다. 이 광학 검사에서는 화소 영역마다 형성된 후막 레지스트 패턴에 의해서, 금속막(51) 표면의 주름 형상 요철이 인식되지 않도록 되어 있다. 따라서, 금속막(51) 표면이 불규칙한 요철에 의한 화소마다의 콘트라스트의 변화가 발생하지 않기 때문에, 패턴 비교에 의해서 두꺼운 막 레지스트 패턴의 결함을 광학적으로 용이하게 검출할 수 있다. 광학 검사의 결과, 인접하는 두꺼운 막 레지스트 패턴 사이가 접속부(54)를 통하여 상호 접속된 결함이 검출된다. 이러한 결함이 검출된 경우, 금속막(51)을 에칭하기 전에, 예를 들면 저과장의 레이저광을 조사하여 접속부(54)를 절단한다. 이에 의해, 도 8에 나타난 착색 레지스트 패턴(52)과 마찬가지로 후막 레지스트 패턴의 결함이 수복된다. 또한, 수 화소에 미치는 결함이나 수많은 결함이 후막 레지스트 패턴에 발생하면, 두꺼운 막 레지스트 패턴을 박리하여 재처리를 행해도 된다.

다음으로, 두꺼운 막 레지스트 패턴을 마스크로 하여 금속막(51)을 에칭하고, 그 후 두꺼운 막 레지스트 패턴을 박리하여, 화소 영역마다 반사 전극(17)을 형성한다(도 9 참조). 반사 전극(17)은 콘택트홀(24)을 통하여 TFT(20)의 소스 전극(22)에 전기적으로 접속되고, 콘택트홀(26)을 통하여 축적 용량 전극(19)에 전기적으로 접속된다. 반사 전극(17) 표면에는 유기 절연막(34) 표면을 모방한 주름 형상 요철부(57)가 형성된다. 계속해서, 예를 들면 215°C 에서 1시간의 열 처리를 행하여, 반사형 액정 표시 장치의 TFT 기판이 완성된다.

본 발명은 상기 실시 형태에 한정되지 않고 여러가지의 변형이 가능하다.

예를 들면, 상기 실시 형태에서는 반사형의 액정 표시 장치를 예로 들었지만, 본 발명은 이에 한정되지 않고, 반투과형의 액정 표시 장치에도 적용할 수 있다.

또한, 상기 실시 형태에서는 채널 보호막형의 TFT를 구비한 TFT 기판을 예로 들었지만, 본 발명은 이에 한정되지 않고, 채널 에치형의 TFT를 구비한 TFT 기판에도 적용할 수 있다.

이상 설명한 실시 형태에 의한 어레이 기판의 제조 방법 및 그것을 이용한 액정 표시 장치의 제조 방법은, 다음과 같이 정리된다.

(부기 1) 불규칙한 요철을 표면에 갖는 기초층을 기판 상에 형성하고,

상기 기초층 표면을 모방한 요철을 갖는 박막을 상기 기초층 상에 형성하고,

상기 박막 상에 레지스트층을 형성하고,

상기 레지스트층을 패터닝하여 규칙적으로 배열하는 레지스트 패턴을 형성하고,

상기 레지스트 패턴의 결함을 광학적으로 검출하기 위한 광학 검사를 행하고,

상기 레지스트 패턴을 마스크로 하여 상기 박막을 에칭하는 것을 특징으로 하는 어레이 기판의 제조 방법.

(부기 2) 부기 1에 기재된 어레이 기판의 제조 방법에 있어서,

상기 레지스트 패턴은 상기 박막이 갖는 요철이 상기 광학 검사로 인식되지 않도록 형성되는 것을 특징으로 하는 어레이 기판의 제조 방법.

(부기 3) 부기 2에 기재된 어레이 기판의 제조 방법에 있어서,

상기 레지스트 패턴은 착색 레지스트 패턴인 것을 특징으로 하는 어레이 기판의 제조 방법.

(부기 4) 부기 2에 기재된 어레이 기판의 제조 방법에 있어서,

상기 레지스트 패턴은 막 두께가 두꺼운 후막 레지스트 패턴인 것을 특징으로 하는 어레이 기판의 제조 방법.

(부기 5) 부기 4에 기재된 어레이 기판의 제조 방법에 있어서,

상기 후막 레지스트 패턴의 막 두께는 $3.0\mu\text{m}$ 이상 $4.0\mu\text{m}$ 이하인 것을 특징으로 하는 어레이 기판의 제조 방법.

(부기 6) 부기 1 내지 5 중 어느 하나에 기재된 어레이 기판의 제조 방법에 있어서,

상기 박막을 에칭하기 전에, 상기 광학 검사에 의해 검출된 상기 레지스트 패턴의 결함을 수복하는 공정을 더 포함하는 것을 특징으로 하는 어레이 기판의 제조 방법.

(부기 7) 부기 1 내지 5 중 어느 하나에 기재된 어레이 기판의 제조 방법에 있어서,

상기 박막을 에칭하기 전에, 상기 광학 검사에 의해 결함이 검출된 상기 레지스트 패턴을 박리하고, 상기 박막 상에 재차 레지스트층을 형성하는 공정을 더 포함하는 것을 특징으로 하는 어레이 기판의 제조 방법.

(부기 8) 한쌍의 기판을 제작하고, 상기 기판을 상호 접합하여 상기 기판 사이에 액정을 밀봉하는 액정 표시 장치의 제조 방법에 있어서,

상기 기판 중 적어도 한쪽은 부기 1 내지 7 중 어느 하나에 기재된 어레이 기판의 제조 방법을 이용하여 제작되는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

발명의 효과

본 발명에 따르면, 액정 표시 장치의 제조 코스트를 삭감하면서 양호한 표시 품질을 얻을 수 있다.

(57) 청구의 범위

청구항 1.

불규칙한 요철을 표면에 갖는 기초층을 기판 상에 형성하고,

상기 기초층 표면을 모방한 요철을 갖는 박막을 상기 기초층 상에 형성하고,

상기 박막 상에 레지스트층을 형성하고,

상기 레지스트층을 패터닝하여 규칙적으로 배열하는 레지스트 패턴을 형성하고,

상기 레지스트 패턴의 결함을 광학적으로 검출하기 위한 광학 검사를 행하고,

상기 레지스트 패턴을 마스크로 하여 상기 박막을 에칭하는 것을 특징으로 하는 어레이 기판의 제조 방법.

청구항 2.

제1항에 있어서,

상기 레지스트 패턴은 상기 박막이 갖는 요철이 상기 광학 검사로 인식되지 않도록 형성되는 것을 특징으로 하는 어레이 기판의 제조 방법.

청구항 3.

제2항에 있어서,

상기 레지스트 패턴은 착색 레지스트 패턴인 것을 특징으로 하는 어레이 기판의 제조 방법.

청구항 4.

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 박막을 에칭하기 전에, 상기 광학 검사에 의해 검출된 상기 레지스트 패턴의 결함을 수복하는 공정을 더 포함하는 것을 특징으로 하는 어레이 기판의 제조 방법.

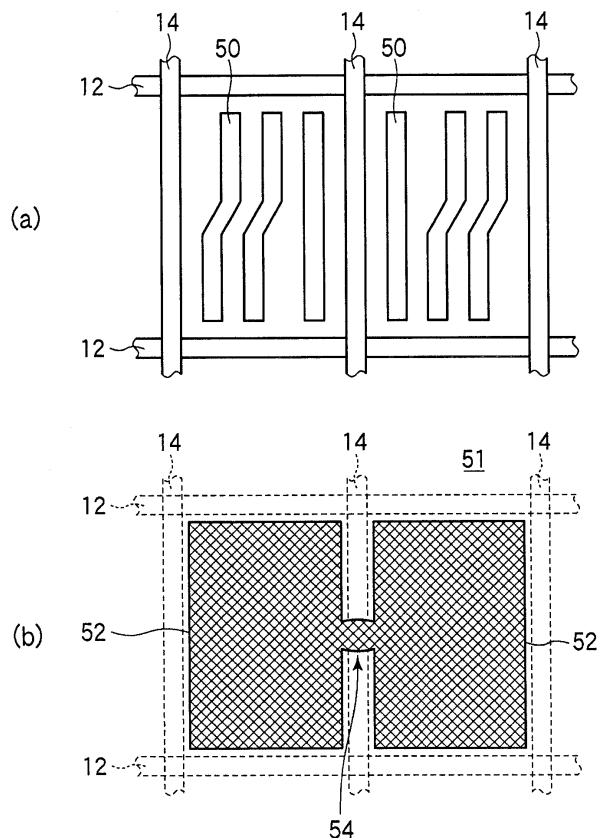
청구항 5.

한 쌍의 기판을 제작하고, 상기 기판을 상호 접합하여 상기 기판 사이에 액정을 밀봉하는 액정 표시 장치의 제조 방법으로서,

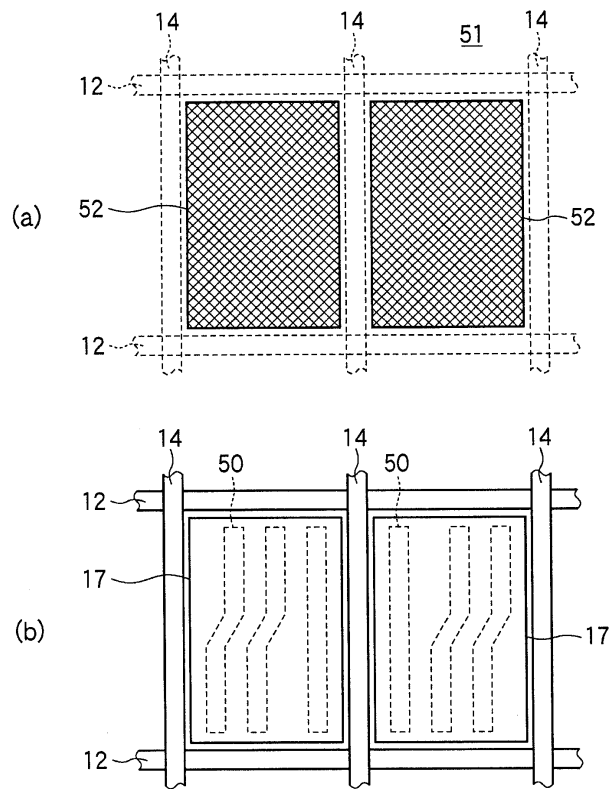
상기 기판 중 적어도 한쪽은 제1항 내지 제3항 중 어느 한 항의 어레이 기판의 제조 방법을 이용하여 제작되는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

도면

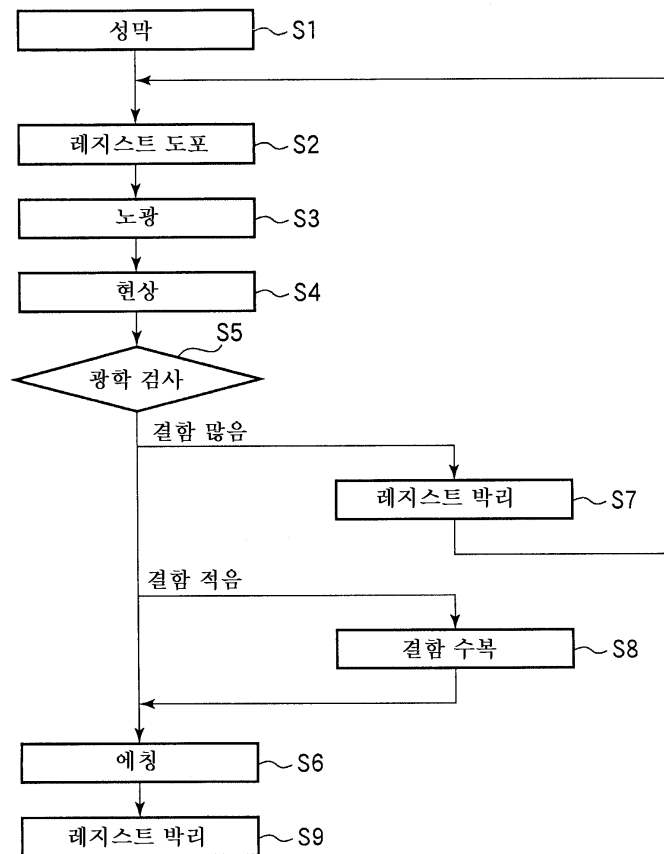
도면1



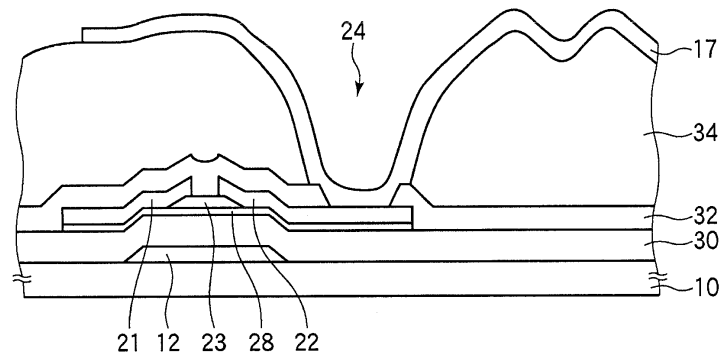
도면2



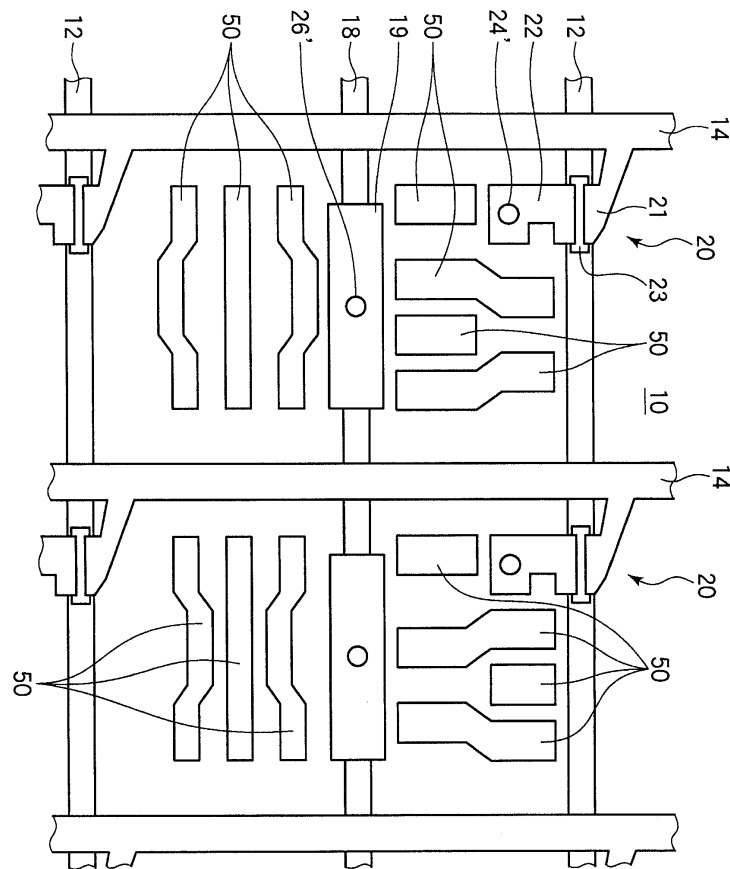
도면3



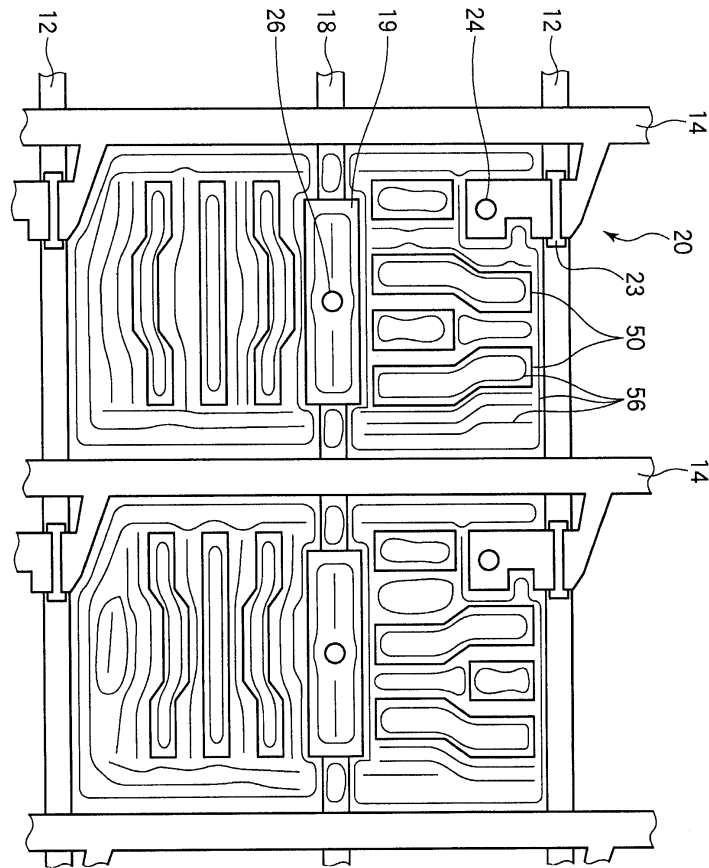
도면4



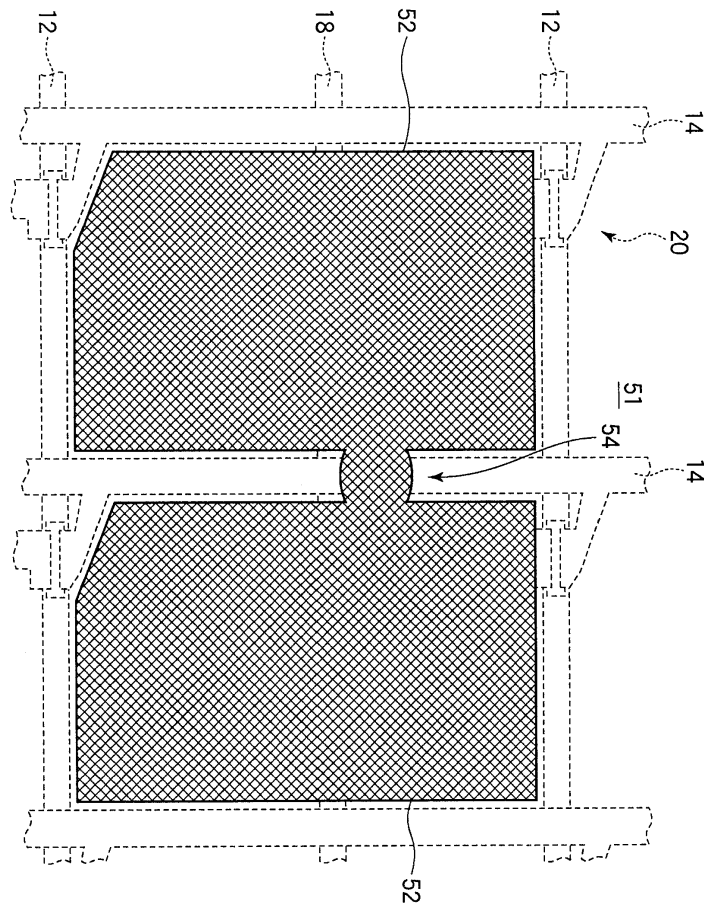
도면5



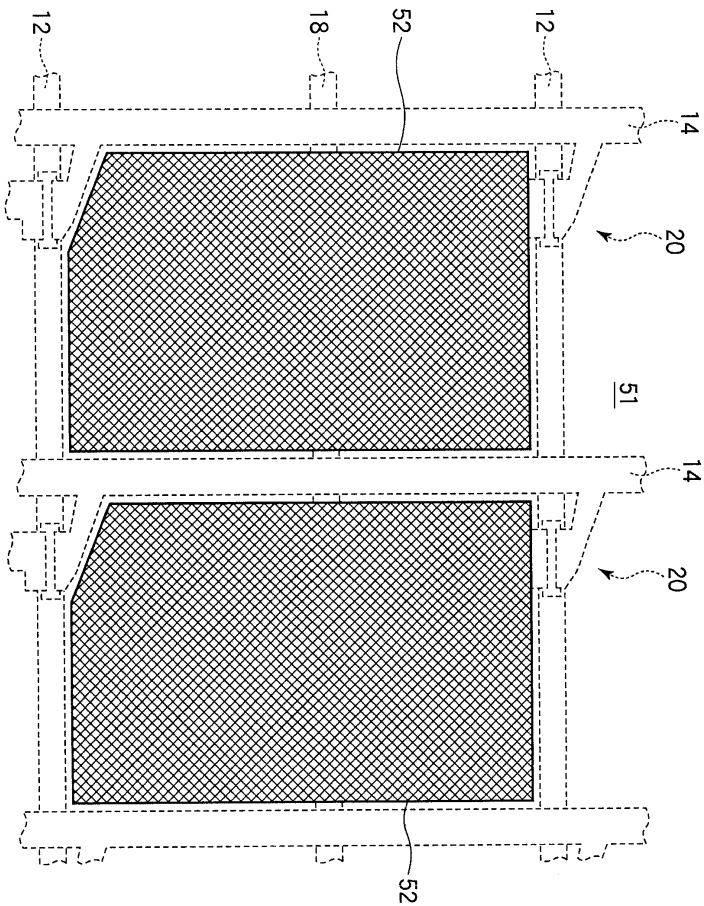
도면6



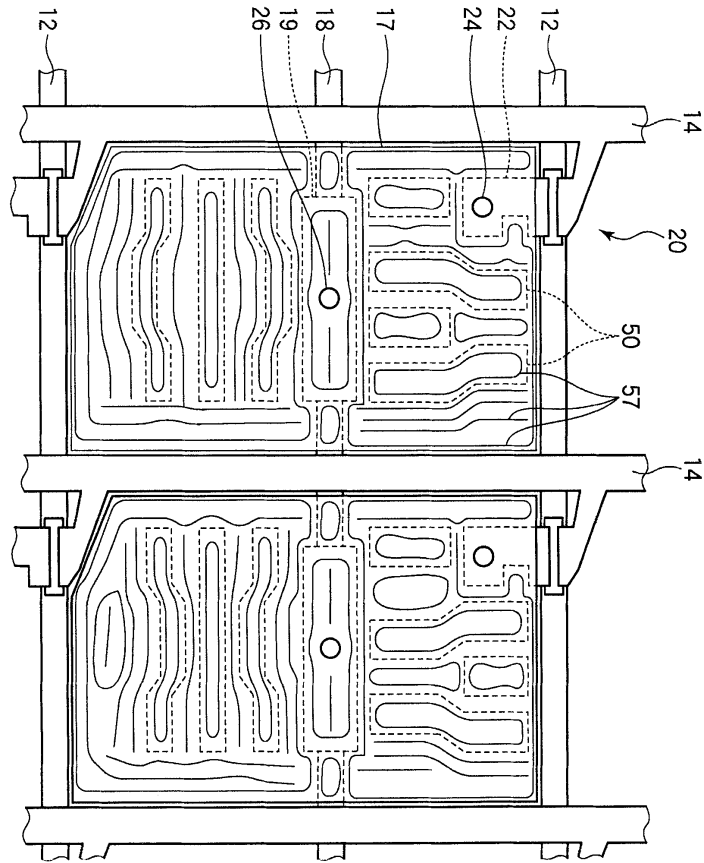
도면7



도면8



도면9



专利名称(译)	阵列基板的制造方法及使用其制造液晶显示器的方法		
公开(公告)号	KR1020060045415A	公开(公告)日	2006-05-17
申请号	KR1020050027493	申请日	2005-04-01
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	SUGINE MITSUAKI		
发明人	SUGINE, MITSUAKI		
IPC分类号	G02F1/1335		
CPC分类号	G02F1/136259 G02F1/133553 H01L22/24 H01L27/14692		
代理人(译)	CHU, 晟敏 CHANG, SOO KIL		
优先权	2004235714 2004-08-13 JP		
外部链接	Espacenet		

摘要(译)

本发明的目的是提供一种使用该液晶显示器的液晶显示器的制造方法和制造阵列基板的方法，其中显示质量良好，降低了制造成本，作为使用该液晶显示器的液晶显示器的制造方法制作用于反射或透反射液晶显示器的阵列基板的制作方法。具有形成基层的凹凸的金属层（51）在基板上具有不规则的凹凸表面，并且在基层上形成模仿基层表面。染色登记层形成在金属层（51）上。图案化染色注册层，并形成规则排列的染色注册图案（52）。进行光学检测染色登记图案（52）的变形的光学测试。恢复通过光学测试检测的染色登记图案（52）的变形。染色登记图案（52）是掩模，并且蚀刻金属层（51）。图案，着色，凹凸，蚀刻，阵列面板。

