

(19)대한민국특허청(KR)

(12) 공개특허공보(A)

(51) 。 Int. Cl. (11) 공개번호 10-2006-0029414
G02F 1/136 (2006.01) (43) 공개일자 2006년04월06일

(21) 출원번호 10-2004-0078340

(22) 출원일자 2004년10월01일

(71) 출원인 삼성전자주식회사
 경기도 수원시 영통구 매탄동 416

(72) 발명자 이재경
 경기 용인시 기흥읍 상갈리 주공아파트 308-403
 송인호
 충남 천안시 쌍용동 1040-2 동오트윈빌 B-106

(74) 대리인 정상빈
 김동진

심사청구 : 없음

(54) 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법

요약

게이트 배선과 투명 도전 물질의 접촉 특성을 향상시키는 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법이 제공된다. 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법은 투명 절연 기판 상에 알루미늄막 또는 제 1 알루미늄 합금막으로 제 1 게이트 배선용 도전막을 형성하는 단계, 제 1 게이트 배선용 도전막 상에 전이 금속을 증착하여 제 1 게이트 배선용 도전막의 표면에 제 2 알루미늄 합금막이 형성되는 제 2 게이트 배선용 도전막을 형성하는 단계, 제 1 게이트 배선용 도전막과 제 2 게이트 배선용 도전막을 함께 패터닝하여 게이트 패드, 게이트 라인 및 게이트 전극을 포함하는 게이트 배선을 형성하는 단계, 게이트 패드 상에 게이트 절연막과 보호막을 형성하는 단계 및 게이트 절연막과 보호막에 콘택홀을 형성하고, 콘택홀을 통해서 게이트 패드에 연결되며 투명 도전 물질로 이루어진 보조 게이트 패드를 형성하는 단계를 포함한다.

대표도

도 2

색인어

액정 표시 장치, 게이트 배선, 접촉 저항

명세서

도면의 간단한 설명

도 1은 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 배치도이다.

도 2는 도 1의 II-II' 선을 따라 절단한 단면도이다.

도 3은 다수의 알루미늄 합금과 ITO의 접촉 저항을 도시한 그래프이다.

도 4a 내지 도 4f는 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기관의 제조 공정 단계별 각각의 단면도들이다.

(도면의 주요부분에 대한 부호의 설명)

22: 게이트 라인 24: 게이트 패드

26: 게이트 전극 40: 반도체층

62: 데이터 라인 65: 소스 전극

66: 드레인 전극 68: 데이터 패드

82: 화소 전극 86: 보조 게이트 패드

88: 보조 데이터 패드

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치(Liquid Crystal Display; LCD)용 박막 트랜지스터(Thin Film Transistor; TFT) 기관의 제조 방법에 관한 것으로, 보다 상세하게는 게이트 배선과 투명 도전 물질의 접촉 특성을 향상시키는 액정 표시 장치용 박막 트랜지스터 기관의 제조 방법에 관한 것이다.

최근에 텔레비전 등의 표시 장치의 대형화 추세에 따라 음극선관 표시 장치(Cathode Ray Tube; CRT) 대신에 액정 표시 장치(LCD), 플라즈마 표시 장치(Plasma Display Panel; PDP), 유기 이엘 표시 장치(Organic ElectroLuminiscent Display; OLED) 등과 같은 평판 패널형 표시 장치가 개발되고 있다. 이러한 평판 패널형 표시 장치 중에서 경량화 및 박형화가 가능한 액정 표시 장치가 특히 주목 받고 있다.

액정 표시 장치는 공통 전극, 컬러 필터, 블랙 매트릭스 등이 형성되어 있는 상부 투명 절연 기관과 박막 트랜지스터, 화소 전극 등이 형성되어 있는 하부 투명 절연 기관 사이에 이방성 유전율을 갖는 액정 물질을 주입해 놓고, 화소 전극과 공통 전극에 서로 다른 전위를 인가함으로써 액정 물질에 형성되는 전기장의 세기를 조정하여 액정 물질의 분자 배열을 변경시키고, 이를 통하여 투명 절연 기관에 투과되는 빛의 양을 조절함으로써 원하는 화상을 표현하는 표시 장치이다. 이러한 액정 표시 장치는 박막 트랜지스터(Thin Film Transistor; TFT)를 스위칭 소자로 이용하는 박막 트랜지스터 액정 표시 장치(TFT LCD)가 주로 사용되고 있다.

박막 트랜지스터가 형성되어 있는 하부 투명 절연 기관에는 게이트 배선, 소스/드레인 전극 및 데이터 배선으로 금속 배선이 사용되고 있다. 이러한 금속 배선은 전기적인 신호가 전달되는 수단이며, 상기 전기적인 신호의 지연을 최소화하는 것이 요구된다. 특히, 액정 표시 장치가 상술한 것처럼, 대형화되고 있는 추세이므로, 전기적인 신호의 지연 현상을 억제하기 위하여 저저항을 갖는 배선 설계는 필수적이다.

여기에서 게이트 배선은 박막 트랜지스터의 게이트로 전기적인 신호를 전달하며, 이러한 게이트 배선은 전기적인 신호의 지연을 억제하기 위하여 저저항을 가지는 알루미늄(Al) 또는 알루미늄 합금(예를 들면, AlNd) 등과 같은 알루미늄 계열의 금속 물질을 사용하여 형성된다. 이 때 알루미늄 계열의 금속 물질로 이루어진 게이트 배선은 투명 도전 물질로 이루어진 보조 게이트 패드와 연결되는데, 상기 게이트배선과 상기 보조 게이트 패드와 접촉되는 부분의 접촉 저항이 커져서 접촉

특성이 불량해지는 문제점이 있다. 이러한 문제점을 해결하기 위해서 알루미늄 합금막 상부에 크롬(Cr)막을 형성하는 이중막 구조의 게이트 배선이 제시되고 있으나, 상기 이중막 구조의 게이트 배선은 제조 공정 단계가 많아서 생산성 및 수율(yield)이 떨어지는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

따라서 본 발명이 이루고자 하는 기술적 과제는 게이트 배선과 투명 도전 물질의 접촉 특성을 향상시키면서 제조 공정을 단순화할 수 있는 액정 표시 장치용 박막 트랜지스터의 제조 방법을 제공하는 것이다.

본 발명이 이루고자 하는 기술적 과제들은 이상에서 언급한 기술적 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

발명의 구성 및 작용

상기 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법은 투명 절연 기판 상에 알루미늄막 또는 제 1 알루미늄 합금막으로 제 1 게이트 배선용 도전막을 형성하는 단계, 상기 제 1 게이트 배선용 도전막 상에 전이 금속을 증착하여 상기 제 1 게이트 배선용 도전막의 표면에 제 2 알루미늄 합금막이 형성되는 제 2 게이트 배선용 도전막을 형성하는 단계, 상기 제 1 게이트 배선용 도전막과 상기 제 2 게이트 배선용 도전막을 함께 패터닝하여 게이트 패드, 게이트 라인 및 게이트 전극을 포함하는 게이트 배선을 형성하는 단계, 상기 게이트 패드 상에 게이트 절연막을 형성하는 단계, 상기 게이트 절연막 상에 반도체층 및 저항성 접촉층을 형성하는 단계, 상기 게이트 절연막 또는 저항성 접촉층 상에 데이터 배선을 형성하는 단계, 상기 데이터 배선 상에 보호막을 형성하는 단계 및 상기 게이트 절연막과 상기 보호막에 콘택홀을 형성하고, 상기 콘택홀을 통해서 상기 게이트 패드에 연결되며 투명 도전 물질로 이루어진 보조 게이트 패드를 형성하는 단계를 포함한다.

기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법은 알루미늄 또는 제 1 알루미늄 합금막으로 형성되는 제 1 게이트 배선용 도전막 및 상기 제 1 게이트 배선용 도전막 상에 몰리브덴 또는 니켈 등의 전이 금속을 증착하여 상기 제 1 게이트 배선용 도전막의 표면에 제 2 알루미늄 합금막이 형성되는 제 2 게이트 배선용 도전막을 포함하는 게이트 배선을 형성함으로써 게이트 배선과 투명 도전 물질의 접촉 특성을 향상시키면서 제조 공정을 단순화할 수 있다.

도 1 및 도 2를 참조하여, 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 구조를 설명한다. 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 배치도이고, 도 2는 도 1의 II-II' 선을 따라 절단한 단면도이다.

투명 절연 기판(10) 상에 알루미늄막 또는 알루미늄 네오디뮴 합금(AlNd) 등의 알루미늄 합금막으로 형성된 제 1 게이트 배선용 도전막(22_1, 24_1, 26_1) 및 상기 제 1 게이트 배선용 도전막(22_1, 24_1, 26_1) 상에 몰리브덴(Mo) 또는 니켈(Ni) 등의 전이 금속이 증착되어 제 1 게이트 배선용 도전막(22_1, 24_1, 26_1)의 표면에 알루미늄 몰리브덴 합금(AlMo) 또는 알루미늄 니켈 합금(AlNi) 등의 알루미늄 합금이 형성된 제 2 게이트 배선용 도전막(22_2, 24_2, 26_2)을 포함하는 게이트 배선(22, 24, 26)이 형성되어 있다.

여기에서, 게이트 배선(22, 24, 26)은 가로 방향으로 뻗어 있는 게이트 라인(22), 게이트 라인(22)의 끝에 연결되어 있어 외부로부터의 게이트 신호를 인가받아 게이트 라인으로 전달하는 게이트 패드(24) 및 게이트 라인(22)에 연결되어 있는 박막 트랜지스터의 게이트 전극(26)을 포함한다. 그리고 투명 절연 기판(10) 상에는 질화 실리콘(SiNx) 등으로 이루어진 게이트 절연막(30)이 게이트 배선(22, 24, 26)을 덮고 있다.

게이트 전극(24)의 게이트 절연막(30) 상부에는 비정질 실리콘 등의 반도체로 이루어진 반도체층(40)이 형성되어 있으며, 반도체층(40)의 상부에는 실리사이드 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 실리콘 등의 물질로 만들어진 저항성 접촉층(55, 56)이 각각 형성되어 있다.

저항성 접촉층(55, 56) 및 게이트 절연막(30) 위에는 게이트 배선(22, 24, 26)과 알루미늄 또는 알루미늄 네오디뮴 합금(AINd)으로 이루어져 있는 데이터 배선(62, 65, 66, 68)이 형성되어 있다. 여기에서 데이터 배선(62, 65, 66, 68)은 세로 방향으로 형성되어 게이트 라인(22)과 교차하여 화소를 정의하는 데이터 라인(62), 데이터 라인(62)의 분지이며 저항성 접촉층(54)의 상부까지 연장되어 있는 소스 전극(65), 데이터 라인(62)의 한쪽 끝에 연결되어 있으며 외부로부터의 화상 신호를 인가받는 데이터 패드(68), 소스 전극(65)과 분리되어 있으며 게이트 전극(26)을 중심으로 하여 소스 전극(65)의 반대쪽 저항성 접촉층(56) 상부에 형성되어 있는 드레인 전극(66)을 포함한다.

데이터 배선(62, 65, 66, 68) 및 이들이 덮지 않는 반도체층(40) 상부에는 질화 실리콘(SiNx) 등의 무기 절연물이나 수지 등의 유기 절연물로 이루어진 보호막(70)이 형성되어 있다.

보호막(70)에는 드레인 전극(66) 및 데이터 패드(68)를 각각 드러내는 콘택홀(76, 78)이 형성되어 있으며, 게이트 절연막(30)과 함께 게이트 패드(24)를 드러내는 콘택홀(74)이 형성되어 있다.

보호막(70) 상에는 콘택홀(76)을 통해서 드레인 전극(66)에 연결되어 있으며 화소 영역에 위치하는 화소 전극(82)이 형성되어 있다. 또한, 보호막(70) 상에는 콘택홀(74, 78)을 통해서 각각 게이트 패드(24) 및 데이터 패드(68)에 연결되어 있는 보조 게이트 패드(86) 및 보조 데이터 패드(88)가 형성되어 있다. 여기서, 화소 전극(82), 보조 게이트 패드(86) 및 보조 데이터 패드(86)는 ITO(indium tin oxide) 또는 IZO(indium zinc oxide) 등의 투명 도전 물질로 이루어져 있다.

도 3을 참조하면, 알루미늄 니켈 합금(ACX)과 ITO의 접촉 저항은 알루미늄 네오디뮴 합금(AINd)과 ITO의 접촉 저항보다 작으며, 알루미늄 네오디뮴 합금(AINd)과 크롬의 이중막과 ITO의 접촉 저항과 동일한 접촉 저항이 200 시간 이상 유지되는 것을 알 수 있다. 따라서 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터의 기관은 게이트 패드(24)가 알루미늄막 또는 알루미늄 네오디뮴 합금(AINd) 등으로 형성된 제 1 게이트 배선 도전막(24_1) 및 제 1 게이트 배선용 도전막(24_1)의 표면에 알루미늄 몰리브덴 합금(AIMo) 또는 알루미늄 니켈 합금(AINi) 등이 형성된 제 2 게이트 배선용 도전막(24_2)을 포함함으로써 투명 도전 물질로 이루어진 보조 게이트 패드(86)와의 접촉 저항을 효과적으로 감소시킬 수 있으므로, 보조 게이트 패드(86)와의 접촉 특성을 향상시킬 수 있다.

이하, 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기관의 제조 방법에 대하여 도 4a 내지 도 4f와 앞서의 도 1 및 도 2를 함께 참조하여 상세히 설명한다.

먼저, 도 4a에 도시된 것처럼, 투명 절연 기관(10) 상에 알루미늄 또는 알루미늄 네오디뮴 합금(AINd) 등의 알루미늄 합금막으로 스퍼터링 공정 등의 방법을 이용하여 2000 ~ 4000 Å의 두께의 제 1 게이트 배선용 도전막(20_1)을 형성한다. 이러한 제 1 게이트 배선용 도전막(20_1) 상에 몰리브덴(Mo) 또는 니켈(Ni) 등의 전이 금속을 증착하여 상기 제 1 게이트 배선용 도전막(20_1)의 표면에 알루미늄 몰리브덴 합금(AIMo) 또는 알루미늄 니켈 합금(AINi) 등의 알루미늄 합금이 형성되는 제 2 게이트 배선용 도전막(20_2)을 형성한다. 이 때, 제 2 게이트 배선용 도전막(20_2)은 스퍼터링 공정, 이온빔 스퍼터링 공정, 이온 주입 공정 중 어느 하나의 공정으로 100 ~ 500 Å로 형성된다.

다음으로, 도 4b에 도시된 것처럼, 상기 제 1 게이트 배선용 도전막(20_1)과 상기 제 2 게이트 배선용 도전막(20_2)을 사진 공정과 식각 공정을 수행하여 패터닝함으로써 게이트 라인(22_1, 22_2), 게이트 전극(26_1, 26_2) 및 게이트 패드(24_1, 24_2)를 포함하는 가로 방향으로 뻗어 있는 게이트 배선(22, 24, 26)을 형성한다. 상기 제 1 게이트 배선용 도전막(20_1)과 상기 제 2 게이트 배선용 도전막(20_2)을 동시에 패터닝하여 게이트 라인(22_1, 22_2), 게이트 전극(26_1, 26_2) 및 게이트 패드(24_1, 24_2)를 포함하는 게이트 배선(22, 24, 26)을 형성할 수 있으므로, 제조 공정을 단순화할 수 있다. 여기에서 제 2 게이트 배선용 도전막(22_2, 24_2, 26_2)의 두께가 100 Å 미만인 경우에는 게이트 라인(22_1, 22_2), 게이트 전극(26_1, 26_2) 및 게이트 패드(24_1, 24_2)를 포함하는 게이트 배선(22, 24, 26)의 제 2 게이트 배선용 도전막(22_2, 24_2, 26_2)의 프로파일을 균일하게 조절할 수 없다. 또한 제 2 게이트 배선용 도전막의 두께(22_2, 24_2, 26_2)가 500 Å 초과인 경우에는 게이트 패드(24)와 보조 게이트 패드(86)의 접촉 저항이 증가될 수 있으므로, 제 2 게이트 배선용 도전막(22_2, 24_2, 26_2)의 두께는 100 ~ 500 Å로 형성하는 것이 바람직하다.

다음으로, 도 4c에 도시된 것처럼, 질화 실리콘으로 이루어진 게이트 절연막(30), 비정질 실리콘으로 이루어진 반도체층(40), 도핑된 비정질 실리콘층(50)의 삼층막을 연속하여 적층하고, 반도체층(40)과 도핑된 비정질 실리콘층(50)을 사진 공정과 식각 공정을 수행하여 게이트 전극(24) 상부의 게이트 절연막(30) 상에 반도체층(40)과 저항성 접촉층(50)을 형성한다.

다음으로, 도 4d에 도시된 것처럼, 알루미늄 또는 알루미늄 네오디뮴 합금(AlNd)막을 증착하고 사진 공정과 식각 공정을 수행하여 게이트 라인(22)과 교차하는 데이터 라인(62), 데이터 라인(62)과 연결되어 게이트 전극(26) 상부까지 연장되어 있는 소스 전극(65), 데이터 라인(62)은 한쪽 끝에 연결되어 있는 데이터 패드(68) 및 소스 전극(65)과 분리되어 있으며 게이트 전극(26)을 중심으로 소스 전극(65)과 마주하는 드레인 전극(66)을 포함하는 데이터 배선(62, 65, 66, 68)을 형성한다. 그리고 데이터 배선(62, 65, 66, 68)으로 가리지 않는 도핑된 비정질 실리콘층 패턴(50)을 식각하여 게이트 전극(26)을 중심으로 양쪽으로 분리시키는 한편, 양쪽의 도핑된 비정질 실리콘층(55, 56) 사이의 반도체층(40)을 노출시킨다.

다음으로, 도 4e에 도시된 것처럼, 질화 실리콘막, a-Si:C:O 막 또는 a-Si:O:F 막을 화학 기상 증착(Chemical Vapor Deposition; CVD) 공정으로 성장시키거나 유기 절연막을 도포하여 보호막(70)을 형성한다. 그리고 사진 공정과 식각 공정을 수행하여 게이트 절연막(30)과 함께 보호막(70)을 패터닝하여, 게이트 패드(24), 드레인 전극(66) 및 데이터 패드(68)를 드러내는 콘택홀(74, 76, 78)을 형성한다.

다음으로, 도 4f에 도시된 것처럼, ITO 또는 IZO 등의 투명 도전 물질을 증착하고 사진 공정과 식각 공정을 수행하여 콘택홀(76)을 통해서 드레인 전극(66)에 연결되는 화소 전극(82)과 콘택홀(74, 78)을 통해서 게이트 패드(24) 및 데이터 패드(68)에 각각 연결되는 보조 게이트 패드(86) 및 보조 데이터 패드(88)를 형성한다.

이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

발명의 효과

상기한 바와 같이 이루어진 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기관의 제조 방법은 알루미늄 또는 제 1 알루미늄 합금막으로 형성되는 제 1 게이트 배선용 도전막 및 상기 제 1 게이트 배선용 도전막 상에 몰리브덴 또는 니켈 등의 전이 금속을 증착하여 상기 제 1 게이트 배선용 도전막의 표면에 제 2 알루미늄 합금막이 형성되는 제 2 게이트 배선용 도전막을 포함하는 게이트 배선을 형성함으로써 게이트 배선과 투명 도전 물질의 접촉 특성을 향상시키면서 제조 공정을 단순화할 수 있다.

(57) 청구의 범위

청구항 1.

투명 절연 기관 상에 알루미늄막 또는 제 1 알루미늄 합금막으로 제 1 게이트 배선용 도전막을 형성하는 단계;

상기 제 1 게이트 배선용 도전막 상에 전이 금속을 증착하여 상기 제 1 게이트 배선용 도전막의 표면에 제 2 알루미늄 합금막이 형성되는 제 2 게이트 배선용 도전막을 형성하는 단계;

상기 제 1 게이트 배선용 도전막과 상기 제 2 게이트 배선용 도전막을 함께 패터닝하여 게이트 패드, 게이트 라인 및 게이트 전극을 포함하는 게이트 배선을 형성하는 단계;

상기 게이트 패드 상에 게이트 절연막을 형성하는 단계;

상기 게이트 절연막 상에 반도체층 및 저항성 접촉층을 형성하는 단계;

상기 게이트 절연막 또는 저항성 접촉층 상에 데이터 배선을 형성하는 단계;

상기 데이터 배선 상에 보호막을 형성하는 단계; 및

상기 게이트 절연막과 상기 보호막에 콘택홀을 형성하고, 상기 콘택홀을 통해서 상기 게이트 패드에 연결되며 투명 도전 물질로 이루어진 보조 게이트 패드를 형성하는 단계를 포함하는 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법.

청구항 2.

제1항에 있어서,

상기 제 2 게이트 배선용 도전막을 형성하는 단계에서 상기 전이 금속은 몰리브덴(Mo) 또는 니켈(Ni)인 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법.

청구항 3.

제1항에 있어서,

상기 제 2 게이트 배선용 도전막을 형성하는 단계에서 상기 제 2 게이트 배선용 도전막은 100 ~ 500 Å의 두께로 형성하는 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법.

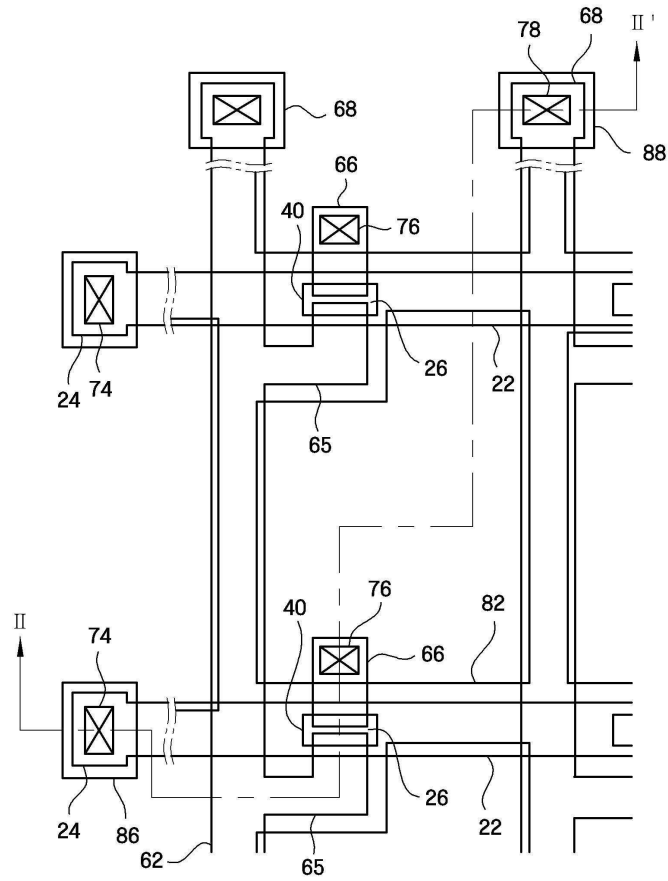
청구항 4.

제1항에 있어서,

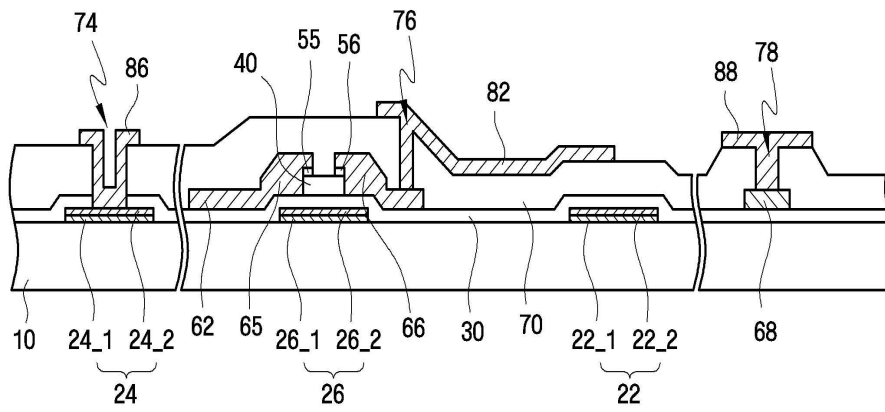
상기 제 2 게이트 배선용 도전막을 형성하는 단계에서 상기 제 2 게이트 배선용 도전막은 스퍼터링 공정, 이온빔 스퍼터링 공정, 이온 주입 공정 중 어느 하나의 공정으로 형성하는 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법.

도면

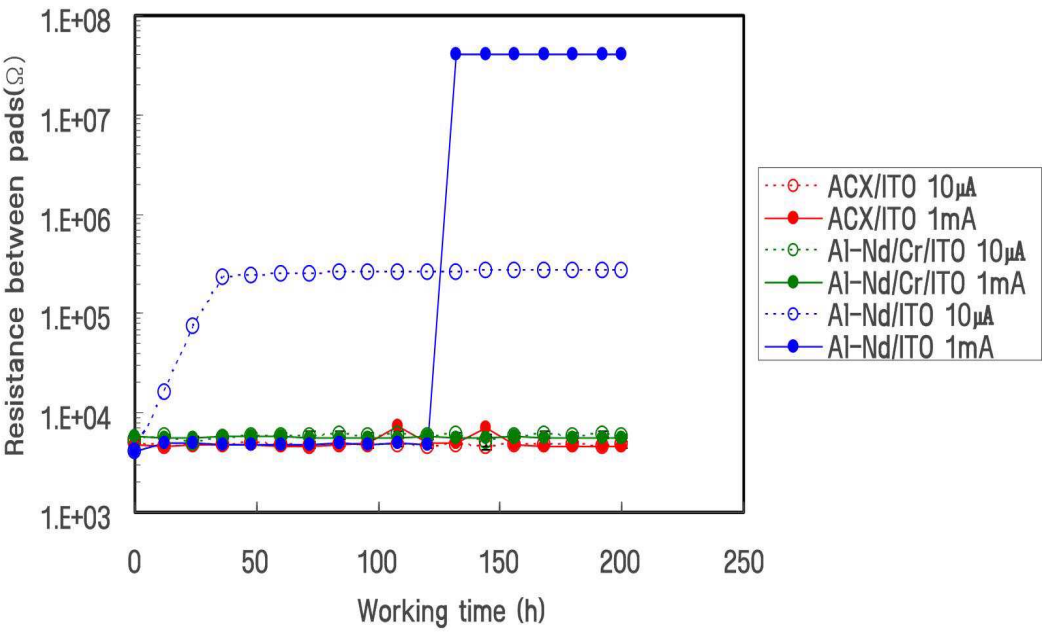
도면1



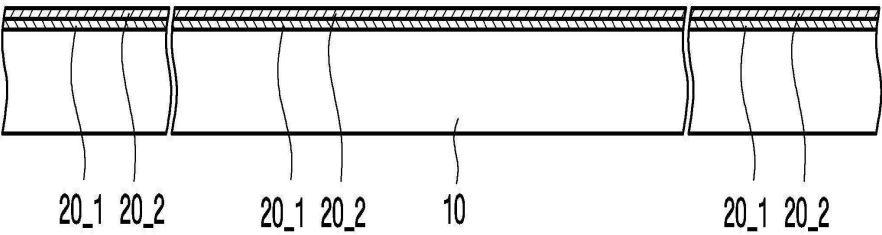
도면2



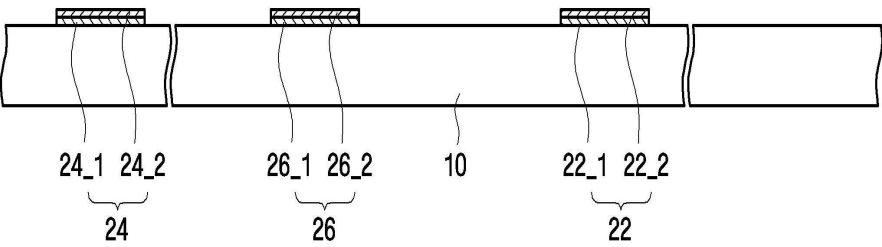
도면3



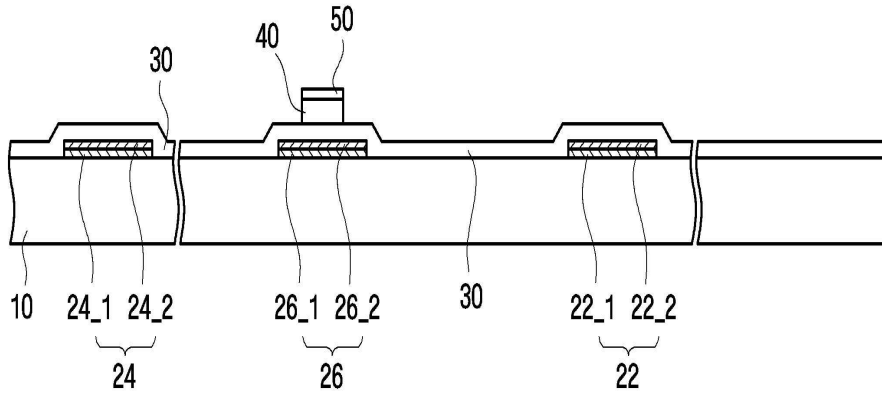
도면4a



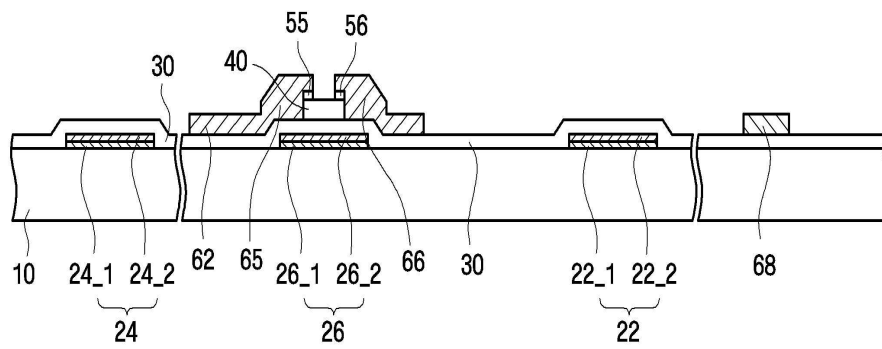
도면4b



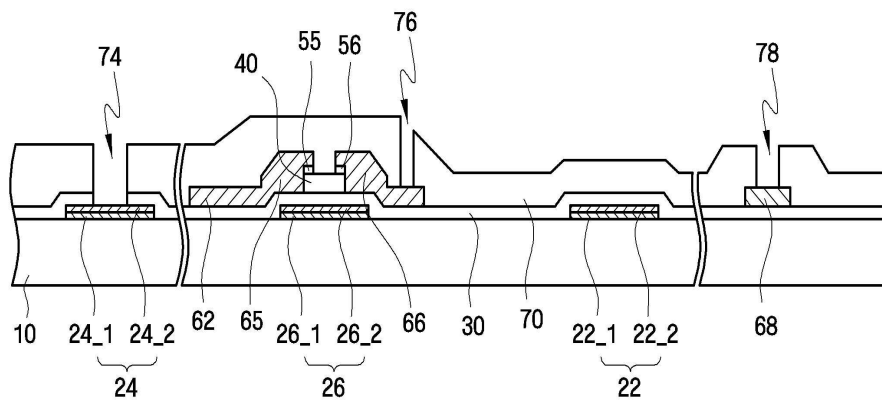
도면4c



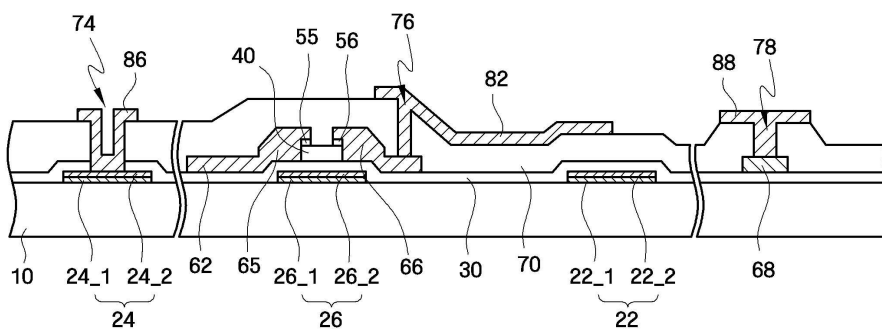
도면4d



도면4e



도면4f



专利名称(译)	制造用于液晶显示器的薄膜晶体管基板的方法		
公开(公告)号	KR1020060029414A	公开(公告)日	2006-04-06
申请号	KR1020040078340	申请日	2004-10-01
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	LEE JAEKYEONG 이재경 SONG INHO 송인호		
发明人	이재경 송인호		
IPC分类号	G02F1/136		
CPC分类号	G02F1/136286 G02F2001/136295 H01L27/124		
代理人(译)	JEONG , SANG BIN		
外部链接	Espacenet		

摘要(译)

本发明提供了一种用于液晶基板的薄膜晶体管的制造方法，其改善了透明导电材料和栅极布线的接触特征。用于lcd基板的薄膜晶体管的制造方法通过接触孔连接到栅极焊盘，在形成栅极绝缘层和保护膜的步骤上形成接触孔，形成导电的步骤用于沉积过渡金属的第二栅极布线的膜，其中第二铝合金层形成在用于第一栅极布线的导电膜的表面上，以及包括栅极焊盘的栅极布线，以及栅极线，导电膜对于第二栅极布线，一起被图案化，栅电极，栅极焊盘，栅极绝缘层和保护膜。并且包括形成由透明导电材料构成的辅助栅极焊盘的步骤。液晶显示器，栅极布线和恒定电阻。

