

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. (11) 공개번호 10-2006-0027984
G02F 1/133 (2006.01) (43) 공개일자 2006년03월29일

(21) 출원번호 10-2004-0076938
(22) 출원일자 2004년09월24일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지
(72) 발명자 김경석
경기 안양시 동안구 호계동 1121번지 샘마을아파트 109-701
김인환
서울 강북구 미아8동 314-41호
(74) 대리인 특허법인네이트

심사청구 : 없음

(54) 아이피에스 구조 액정표시장치

요약

본 발명은 액정표시장치에 관한 것으로서, 보다 상세하게는 더미라인이 구성된 액정표시장치에서 별도의 게이트드라이버 채널의 추가 없이 게이트라인 추가 구동을 수행할 수 있도록 하는 더미라인과 게이트드라이버의 활용 방법을 제시한 IPS 액정표시장치에 관한 것이다.

이는, 공통전압 스윙 방식의 IPS 구조 액정표시장치에서와 같이 픽셀의 구조가 동일 선 상에 수평하게 정렬되지 않고 지그-재그 형태를 가지는 경우에 더미라인을 게이트라인으로 활용함에 있어 증설된 게이트라인의 구동을 위한 게이트 채널이 기존의 게이트드라이버로도 충분히 확보 가능함을 보여주는 제안이라 하겠다.

이러한 방법은 기존의 게이트드라이버를 활용할 수 있어 별도로 채널수가 증가된 게이트드라이버의 개발이 필요 없기 때문에 생산 비용의 절약에 매우 효과적이라 할 수 있다.

대표도

도 4

명세서

도면의 간단한 설명

도 1은 종래의 IPS 모드 액정표시장치의 일 화소구조를 도시한 도면

도 2a 및 2b는 각각 도 1에 도시된 화소구조를 가지는 IPS 모드 액정 표시 소자의 구동을 설명하기 위한 화소구조 등가회로도 및 구동 신호 타이밍도

도 3은 종래의 대면적 IPS 구조의 액정표시장치 패널의 구조를 도시한 도면

도 4는 본 발명의 제1실시예에 따른 IPS 구조 액정표시장치 패널 구조를 도시한 도면

도 5는 본 발명의 제2실시예에 따른 IPS 구조 액정표시장치 패널 구조를 도시한 도면

<도면의 주요부분에 대한 간단한 설명>

G1, G2, ... ,Gn : 게이트라인 P : 패널

10 : 제1게이트드라이버군 20 : 제2게이트드라이버군

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치에 관한 것으로서, 보다 상세하게는 더미 게이트라인이 구성된 패널에서 공통전압 스위칭 방식을 구현함에 있어서 요구되는 게이트드라이버 채널의 요구를 별도의 게이트드라이버로 교체하지 않고도 구현되는 IPS 모드 액정표시장치에 관한 것이다.

일반적으로 TN(Twist Nematic)모드 액정표시장치는 공통전극과 화소전극이 분리된 구조를 가지는데, IPS(In-Plane Switching) 모드 액정 표시 소자는 TN 모드 액정 표시 소자의 큰 단점인 시야각이 좁다는 문제를 해결하기 위하여 개발된 광시야각을 갖는 액정표시소자이다. 이러한 IPS 모드 액정 표시 소자에서는 공통 전극 및 화소 전극이 동일 기판 상에 함께 형성되며, 상기 전극들 사이에서 발생하는 수평 전기에 의해 액정들이 구동됨으로써, TN 모드의 액정표시소자보다는 더 큰 시야각을 갖게 된다.

상기한 IPS 모드 액정 표시 소자의 구성은, 도 1에 도시된 바와 같이, 하부 유리 기판 상에 행 방향으로 게이트 라인(2A)이 형성되고, 상기 게이트 라인(2A)과 동일 층에 공통 전극(2B)이 형성된다. 여기서, 공통 전극(2B)은 액정의 구동이 일정 시간 동안 유지되도록 하는 보조 용량의 일측 전극역할을 겸하며, 게이트 라인(2A)과는 이격 배치되고, 그 형태는 단위 액정 셀을 한정하도록 사각의 틀 형상을 갖는다.

한편, 게이트 라인(2A)과 이후에 형성되어질 구성요소, 예를 들어, 데이터 라인(5A)과의 전기적 절연을 도모하기 위하여, 게이트 라인(2A) 및 공통 전극(2B)이 형성된 하부 기판의 전면에는 게이트 절연막(도시되지 않음)이 형성된다.

계속해서, 게이트 절연막의 소정 부분, 구체적으로, 게이트 라인(2A)의 일부분인 게이트 전극(미도시)의 상부 위치에는 박막 트랜지스터의 채널 역할을 하는 반도체층(4)이 형성된다.

그리고, 데이터 라인(5A)과 화소 전극(5B)은 동일 평면상에 형성되며, 이때, 데이터 라인(5A)은 게이트 라인(2A)과 수직 교차하도록 형성되고, 아울러, 데이터 라인(5A)은 반도체층(4)과 소정 부분 오버랩되어 드레인 전극(5A-1)을 이룬다. 한편, 화소 전극(5B)은 공통 전극(2B)으로 둘러싸인 면을 분할하도록 "I"자 형태로 형성되며, 이때, 게이트 라인(2A)과 평행하는 화소 전극(5B) 부분들은 각각 게이트 라인(2A)과 평행하는 공통 전극(2B) 부분과 오버랩되고, 아울러, 화소 전극(5B)의 일단은 반도체층(4)과 오버랩되도록 연장 배치된다. 여기서, 미설명 부호 (5B-1)은 박막 트랜지스터의 소스 전극을 나타낸다.

도 2a 및 2b는 각각 상기와 같은 화소구조의 IPS 모드 액정 표시 소자의 구동을 설명하기 위한 화소구조 등가회로도 및 구동 신호 타이밍도로서, 상기 각 게이트라인 G(N), G(n+1), G(n+2)이 순차적으로 온(on)되는 동안 상기 데이터라인(D)을 통해 아날로그 데이터 전압이 각 픽셀의 액정(L/C)에 인가되고 이때 상기 직류전압이 인가되는 공통전극과 화소전극(Vcom/Vstg)의 전압차로인해 발생한 액정의 회전각에 의해서 광의 투과량을 조절하게 된다.

이후 상기 저장커패시터(C_{STG})에 충전되며 이후 상기 각 게이트라인이 오프(off)되면 상기 저장커패시터(C_{STG})의 방전을 통해 액정(L/C)에 걸리는 픽셀전압(V_{rms})을 유지시키게 된다.

상기와 같이 횡전계를 이용한 IPS 구조의 액정표시장치 대면적 패널의 평면구조를 도 3에 예시하였다.

도시된 패널(P)의 구조를 보면, 게이트라인(G1~Gn)의 안정적인 구동을 위해 패널(P) 양측단에 게이트드라이버(A, B, C, A-I, B-I, C-I)들이 각각 구성되어 있으며, 각각의 게이트라인(G1, G2, ..., Gn)이 순차적으로 온(on)되면 소스드라이버(미도시)로부터 출력된 비디오 데이터가 화소에 입력되어 영상을 표시하게 된다.

그런데, 통상 액정패널을 구성할 때 패널(P)의 상단부 또는 하단부에 별도의 더미라인(DL)을 추가하여 패널을 구성하는데, 이는 게이트라인과 연결되는 박막트랜지스터의 게이트단자의 연결 관계에 따라 패널(P)의 상단부 또는 하단부에 구성될 수 있으며 일반적으로 사용되지 않아 게이트 구동신호 레벨의 DC 전압으로 충전된 상태만 유지하는 라인이다.

그런데, 액정패널의 인버전 구동(Inversion driving)을 위해 공통전압의 레벨을 반전시켜주는 공통전압 스윙 방식(V_{com} swing type) 구동 또는 별도의 구동방법 실현을 위해 하나의 게이트라인이 더욱 필요할 경우 상기 패널에 구성된 더미라인(DL)을 사용해야만 한다. 이때 대면적 패널의 구동을 위해 양방향에 게이트드라이버를 구성한 도 2의 구성에서 더미라인(DL)의 게이트라인 전용을 위해서는 게이트드라이버의 채널이 하나 부족하게 되는데, 현재 이러한 문제점을 해결하기 위해 채널의 개수가 더욱 추가된 별도의 게이트드라이버를 개발하여 적용하고 있는 실정이다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기와 같은 문제점을 해결하기 위해 안출된 것으로서, IPS 구조 액정패널의 구조를 개선하여 별도의 게이트드라이버가 필요 없이 기존의 게이트 드라이버를 사용하여 추가된 게이트라인을 구동할 수 있도록 하는 방안을 제시하는 데에 목적이 있다.

아울러 본 발명은 게이트라인과 게이트드라이버의 연결 구조를 간단히 변경하여 줌으로써 패널의 더미라인을 효율적으로 이용하며 게이트드라이버의 추가 또는 별도의 개발이 필요 없어 구동되어 제품의 생산성 및 시장 가격 경쟁력을 높이는 데 또다른 목적이 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위해 본 발명은, 기판과; 상기 기판 상에 구성되는 다수개의 데이터라인과; 상기 다수개의 데이터라인과 각각 교차되어 다수개의 화소영역을 형성하는 더미라인 및 N 개의 게이트라인과; 상기 다수개의 데이터라인에 비디오 데이터를 출력하는 데이터드라이버와; 상기 기판의 대향되는 양측에 구성되며, 상기 더미라인 또는 제1게이트라인과 연결되는 하나 이상의 게이트드라이버를 각각 구비한 제1게이트드라이버군 및 제2게이트드라이버군을 포함하는 IPS 구조 액정표시장치를 제안한다.

상기 제안에서, 상기 더미라인과 제1게이트라인은 서로 다른 게이트드라이버군에 연결되는 것을 특징으로 한다.

상기 각 게이트드라이버군은 모두 상기 기판 상에 구성되는 것을 특징으로 한다.

또한 본 발명은, 기판과; 상기 기판 상에 구성되는 다수개의 데이터라인과; 상기 다수개의 데이터라인과 각각 교차되어 다수개의 화소영역을 형성하는 복수개의 더미라인 및 N 개의 게이트라인과; 상기 다수개의 데이터라인에 비디오 데이터를 출력하는 데이터드라이버와; 상기 기판의 일측에 구성되며, 제1더미라인과 연결된 제1-1게이트드라이버와, 상기 제2더미라인 또는 N 번째 게이트라인과 연결된 제1-X게이트드라이버를 포함하는 X 개의 게이트드라이버로 구성된 제1게이트드라이버군과; 상기 기판을 중심으로 상기 제1게이트드라이버군과 대향되는 타측에 구성되며, 상기 N 개의 게이트라인 중 제1게이트라인과 연결된 제2-1게이트드라이버와, 상기 제2더미라인 또는 N 번째 게이트라인과 연결된 제2-Y게이트드라이버를 포함하는 Y 개의 게이트드라이버로 구성된 제2게이트드라이버군을 포함하는 IPS 구조 액정표시장치를 제시한다.

여기서 상기 각 더미라인은 하나의 게이트드라이버군에만 연결되는 것을 특징으로 한다.

상기 제1게이트라인 및 N 번째 게이트라인은 각각 하나의 게이트드라이버군에만 연결되는 것을 특징으로 한다.

상기 X와 Y는 각각 1보다 큰 자연수인 것을 특징으로 한다.

상기 각 게이트드라이버군은 모두 상기 기판 상에 구성되는 것을 특징으로 한다.

상기 더미라인은 2개이며, 각각 기관의 상단 및 하단에 구성되는 것을 특징으로 한다.

이하 첨부된 도면을 참조하여 본 발명에 따른 IPS 구조 액정표시장치에 대해 설명하기로 한다.

도 4는 본 발명의 제1실시예에 따른 IPS 구조 액정표시장치 패널 구조를 도시한 도면이다.

도시된 패널 구조는 대면적의 액정표시장치, 특히 IPS구조에서 공통전압 스윙 방식 또는 별도의 구동 방법의 실현을 위해 게이트라인이 더욱 요구될 경우, 종래에 구동되지 않던 더미라인(DL)(이하, 더미 게이트라인)을 게이트라인으로 사용하며 아울러 증가된 게이트라인의 구동을 위한 게이트드라이버 채널 증대 요구를 별도 게이트드라이버로의 교체 없이 구현하는 방법을 보여주고 있다. 여기서, 상기 더미라인(DL)은 패널의 제조 시에 요구되는 게이트라인의 개수보다 하나 이상 더욱 형성하여 실제 구동에서는 사용되지 않는 라인을 말한다.

구조를 설명하면, 글라스와 같은 기관(P) 상에 도시되지 않은 데이터라인이 다수개 형성되고, 상기 다수개의 데이터라인과 교차되도록 더미 게이트라인(DL)과 N 개의 게이트라인(G1, G2, ... , Gn)이 각각 형성된다.

상기 기관(P)을 중심으로 양측에는 하나 이상의 게이트드라이버로 구성된 제1게이트드라이버군(10)과 제2게이트드라이버군(20)이 각각 구성된다. 이때 상기 각 게이트드라이버군은 상기 기관(P) 상에 구성될 수 있다.

상기 제1게이트드라이버군(10)은, 상기 더미 게이트라인(DL)을 연결하여 구동하는 제1-1게이트드라이버{G(1-1)}을 포함하여 하나 이상의 게이트드라이버로 구성되는데, 상기 더미 게이트라인(DL)은 별도의 게이트드라이버에는 연결되지 않은 구조이다.

상기 제2게이트드라이버군(20)은 상기 기관(P)을 중심으로 상기 제1게이트드라이버군(10)과 대향되는 타측에 구성되며, 상기 더미 게이트라인(DL)을 제외한 N 개의 게이트라인 중 제1게이트라인(G1)을 연결하여 구동하는 제2-1게이트드라이버{G(2-1)}를 포함한 하나 이상의 게이트드라이버로 구성되는데, 역시 상기 제1게이트라인(G1)은 별도의 게이트드라이버에는 연결되지 않는다.

이후, 상기 더미 게이트라인(DL) 및 제1게이트라인(G1)을 제외한 나머지 게이트라인(G2~Gn)은 상기 제1게이트드라이버군(10)과 제2게이트드라이버군(20)의 일 게이트드라이버에 모두 양방향으로 연결되는 구조를 가진다.

즉, 더미라인의 게이트라인으로의 전용을 수행할 경우, 종래의 대면적 기관에서 일 게이트라인이 양방향의 게이트드라이버 채널에 모두 연결되어 구동하던 방식을 일 게이트라인의 증가에 따라 하나의 게이트라인의 양방향 채널 중 하나를 증가된 게이트라인에 배분하여 구동하는 구조이다.

도 5는 본 발명의 제2실시예에 따른 IPS 구조 액정표시장치 패널 구조를 도시한 도면이다.

도시된 패널 구조는 전술한 제1실시예와 같이, 대면적의 액정표시장치, 특히 IPS구조에서 픽셀의 구조가 지그-재그(Zig-zag) 방식으로 나열된 패널에서는 공통전압 스윙 방식의 구현을 위해서는 패널의 상부 및 하부에 각각 더미라인을 이용한 1 라인씩의 게이트라인 추가가 발생한다.

즉, 픽셀의 지그-재그 형태 구성을 통해 발생하는 1 쌍의 게이트라인의 추가 요구에 의해 종래에 구동되지 않던 두개의 더미라인을 게이트라인(이하, 더미 게이트라인)으로 사용하게 되는 것이다.

따라서, 증가된 1 쌍의 게이트라인을 구동하기 위한 게이트드라이버 채널의 추가가 요구되는데 이를 최상위 및 최하위에 위치되는 게이트라인의 양방향에 연결되어 구동되던 드라이버 채널을 각각 나누어 연결함으로써 게이트드라이버 채널 증대 요구를 드라이버의 교체 없이 만족시킬 수 있는 방법을 보여주고 있다.

구조를 보면, 글라스와 같은 기관(P) 상에 도시되지 않은 데이터라인이 다수개 형성되고, 상기 다수개의 데이터라인과 교차되는 패널 상부 및 하부의 1 쌍의 더미 게이트라인(DL)과 N 개의 게이트라인(G1, G2, ... , Gn)이 형성된다.

상기 기관(P)을 중심으로 양측에는 하나 이상의 게이트드라이버로 구성된 제1게이트드라이버군(30)과 제2게이트드라이버군(40)이 각각 구성된다. 이때 상기 각 게이트드라이버군은 각각 상기 기관(P) 상에 구성될 수 있다.

상기 제1게이트드라이버군(30)은 상기 기관(P)의 상부에 구성된 더미 게이트라인(DL-U)과 연결되는 제1-1게이트드라이버 {G(1-1)}를 포함하여 X 개의 게이트드라이버로 구성되는데, 특히 상기 N-1 번째 게이트라인 또는 N 번째 게이트라인과 연결된 제1-X 게이트드라이버 {G(1-X)}를 포함한다. 물론 상기 더미 게이트라인(DL)은 상기 제1-1게이트드라이버 {G(1-1)} 외 별도의 게이트드라이버에는 연결되지 않은 구조이다.

아울러, 상기 제2게이트드라이버군(40)은 상기 기관을 중심으로 상기 제1게이트드라이버군(30)과 대향되는 타측에 구성되며, 상기 더미 게이트라인(DL)을 제외한 N 개의 게이트라인 중 제1게이트라인(G1)과 연결되는 제2-1게이트드라이버 {G(2-1)}를 포함하여 Y 개의 게이트드라이버로 구성되는데, 특히 상기 N-1 번째 또는 N 번째 게이트라인과 연결되는 제1-Y 게이트드라이버 {G(1-Y)}를 포함한다. 역시 상기 제1게이트라인(G1)은 상기 제2-1게이트드라이버 {(G2-1)} 외 별도의 게이트드라이버에는 연결되지 않는 구조이다.

또한 상기 N-1 번째 게이트라인과 N 번째 게이트라인은 서로 다른 게이트라인에 연결되며, 상기 각 게이트드라이버군 (30)(40)에 포함된 게이트드라이버는 최소 하나 이상 구성된다.

발명의 효과

상기 각 실시예를 통해 설명한 바와 같이 본 발명은 더미라인이 형성된 패널에서의 더미라인 활용 방법을 제시하고 있다. 특히, 공통전압 스윙 방식의 IPS 구조 액정표시장치에서와 같이 픽셀의 구조가 동일 선 상에 수평하게 정렬되지 않고 지그-재그 형태를 가지는 경우에 더미라인을 게이트라인으로 활용함에 있어 증설된 게이트라인의 구동을 위한 게이트 채널이 기존의 게이트드라이버로도 충분히 확보 가능함을 보여주는 제안이라 하겠다.

이러한 방법은 기존의 게이트드라이버를 활용할 수 있어 별도로 채널수가 증가된 게이트드라이버의 개발이 필요 없기 때문에 생산 비용의 절약에 매우 효과적이라 할 수 있다.

(57) 청구의 범위

청구항 1.

기관과;

상기 기관 상에 구성되는 다수개의 데이터라인과;

상기 다수개의 데이터라인과 각각 교차되어 다수개의 화소영역을 형성하는 더미라인 및 N 개의 게이트라인과;

상기 다수개의 데이터라인에 비디오 데이터를 출력하는 데이터드라이버와;

상기 기관의 대향되는 양측에 구성되며, 상기 더미라인 또는 제1게이트라인과 연결되는 하나 이상의 게이트드라이버를 각각 구비한 제1게이트드라이버군 및 제2게이트드라이버군

을 포함하는 IPS 구조 액정표시장치

청구항 2.

청구항 제 1 항에 있어서,

상기 더미라인과 제1게이트라인은 서로 다른 게이트드라이버군에 연결되는 것을 특징으로 하는 IPS 구조 액정표시장치

청구항 3.

청구항 제 1 항에 있어서,

상기 각 게이트드라이버군은 모두 상기 기판 상에 구성되는 것을 특징으로 하는 IPS 구조 액정표시장치

청구항 4.

기판과;

상기 기판 상에 구성되는 다수개의 데이터라인과;

상기 다수개의 데이터라인과 각각 교차되어 다수개의 화소영역을 형성하는 복수개의 더미라인 및 N 개의 게이트라인과;

상기 다수개의 데이터라인에 비디오 데이터를 출력하는 데이터드라이버와;

상기 기판의 일측에 구성되며, 제1더미라인과 연결된 제1-1게이트드라이버와, 상기 제2더미라인 또는 N 번째 게이트라인과 연결된 제1-X게이트드라이버를 포함하는 X 개의 게이트드라이버로 구성된 제1게이트드라이버군과;

상기 기판을 중심으로 상기 제1게이트드라이버군과 대향되는 타측에 구성되며, 상기 N 개의 게이트라인 중 제1게이트라인과 연결된 제2-1게이트드라이버와, 상기 제2더미라인 또는 N 번째 게이트라인과 연결된 제2-Y게이트드라이버를 포함하는 Y 개의 게이트드라이버로 구성된 제2게이트드라이버군

을 포함하는 IPS 구조 액정표시장치

청구항 5.

청구항 제 4 항에 있어서,

상기 각 더미라인은 하나의 게이트드라이버군에만 연결되는 것을 특징으로 하는 IPS 구조 액정표시장치

청구항 6.

청구항 제 4 항에 있어서,

상기 제1게이트라인 및 N 번째 게이트라인은 각각 하나의 게이트드라이버군에만 연결되는 것을 특징으로 하는 IPS 구조 액정표시장치

청구항 7.

청구항 제 4 항에 있어서,

상기 X와 Y는 각각 1보다 큰 자연수인 것을 특징으로 하는 IPS 구조 액정표시장치

청구항 8.

청구항 제 4 항에 있어서,

상기 각 게이트드라이버군은 모두 상기 기판 상에 구성되는 것을 특징으로 하는 IPS 구조 액정표시장치

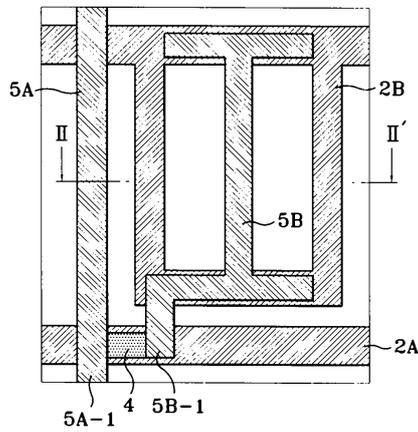
청구항 9.

청구항 제 4 항에 있어서,

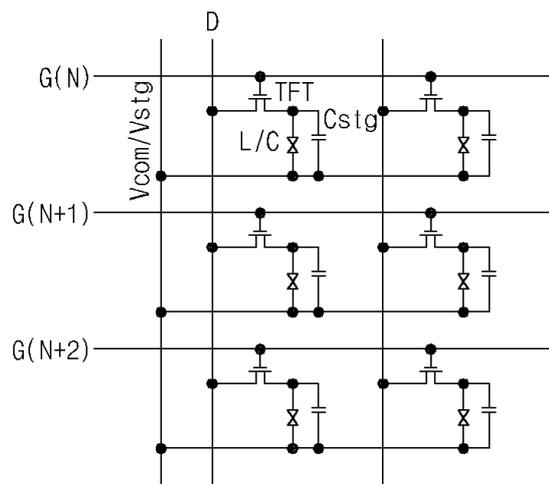
상기 복수개의 더미라인은 2개이며, 각각 기판의 상단 및 하단에 구성되는 것을 특징으로 하는 IPS 구조 액정표시장치

도면

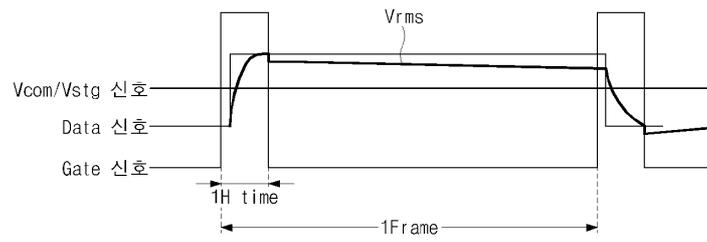
도면1



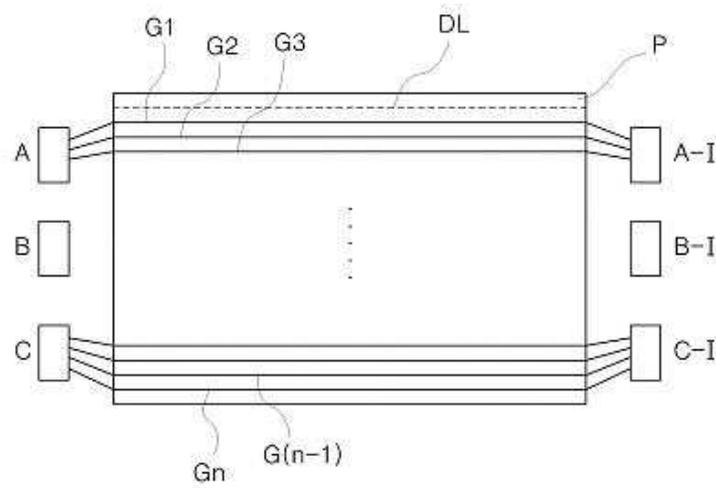
도면2a



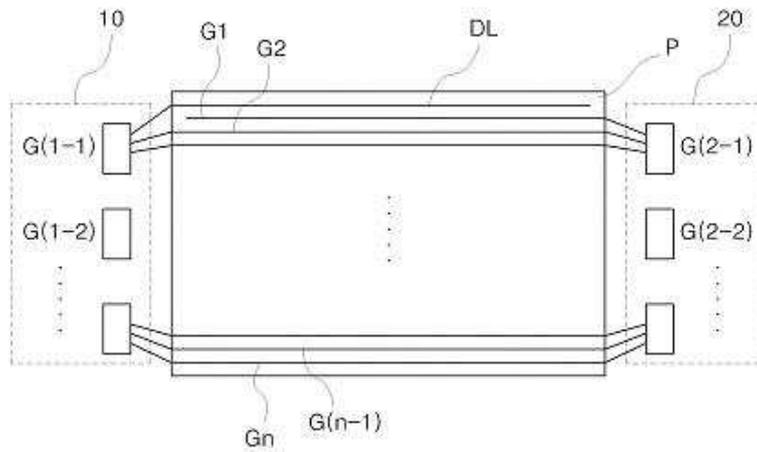
도면2b



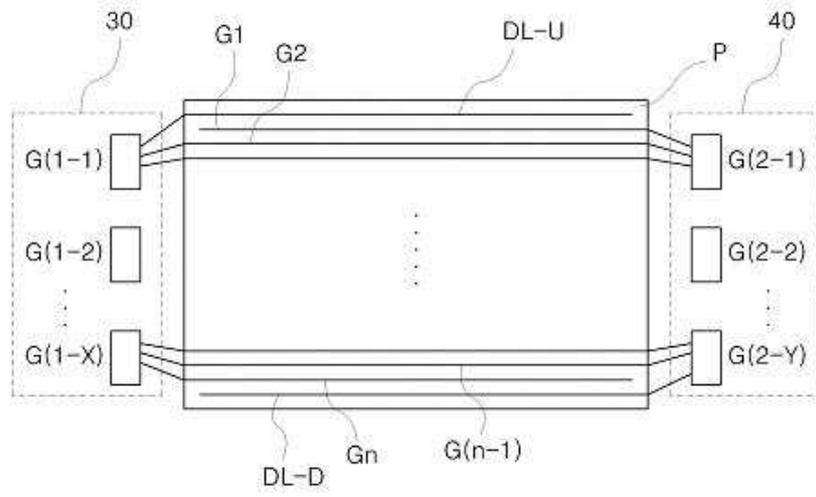
도면3



도면4



도면5



专利名称(译)	IPS液晶显示装置结构		
公开(公告)号	KR1020060027984A	公开(公告)日	2006-03-29
申请号	KR1020040076938	申请日	2004-09-24
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM KYONGSEOK 김경석 KIM INHWAN 김인환		
发明人	김경석 김인환		
IPC分类号	G02F1/133		
CPC分类号	G09G3/3677 G02F1/13306 G02F1/136286 G02F2001/136272		
外部链接	Espacenet		

摘要(译)

本发明涉及液晶显示器，更具体地说，涉及在液晶显示器中不添加单独的栅极驱动器通道而呈现栅极驱动器和虚拟线的利用方法的IPS液晶显示器，其执行栅极线添加驱动。其中包含虚拟线。对于这样的像素结构的锯齿形状，没有在共线上设置公共电压摆动技术的IPS结构液晶显示设备可以参考其中门通道的建议虱子在对现有栅极驱动器具有足够的显示以确保的情况下，利用虚拟线作为栅极线增加栅极线的驱动。由于通过增加通道数量的栅极驱动器的开发，这种方法可以利用现有的栅极驱动器是不必要的，因为它可以在节省生产成本方面非常有效。

