



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G02F 1/133 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년08월03일 10-0746288 2007년07월30일
---	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2005-0111283 2005년11월21일 2005년11월21일	(65) 공개번호 (43) 공개일자	10-2007-0053469 2007년05월25일
----------------------------------	---	------------------------	--------------------------------

(73) 특허권자 삼성전자주식회사
 경기도 수원시 영통구 매탄동 416

(72) 발명자 김형태
 경기 화성시 태안읍 진안리 주공 10단지 1005동 601호

 이우녕
 경기 용인시 기흥읍 농서리 7-1

(74) 대리인 권영규
 윤재석
 한지희

(56) 선행기술조사문헌 JP 2001-166741 A JP 2005-031700 A KR 10-2004-0105549 A	JP 2003-131637 A KR 10-2004-0079782 A
---	--

심사관 : 김정훈

전체 청구항 수 : 총 11 항

(54) 신호선 프리차아지 회로, 상기 회로를 포함하는 액정 표시장치의 구동장치 및 액정 표시 시스템

(57) 요약

신호선 프리차아지 회로, 상기 회로를 포함하는 액정 표시 장치의 구동장치 및 액정 표시 시스템이 개시된다. 본 발명의 액정표시 시스템은 TFT-LCD 패널 및 TFT-LCD 패널을 구동하는 적어도 하나의 구동 장치를 구비한다. LCD 구동 장치는 디코더, 출력 버퍼 및 프리차아지 회로를 구비한다. 프리차아지 회로는 신호선을 소정 전압으로 프리차아지하는 회로로서, 제1 및 제2 프리차아지 전압 발생 회로를 구비한다. 제1 프리차아지 전압 발생 회로는 제1 프리차아지 제어신호에 응답하여 소오스 데이터에 상응하는 계조 전압을 수신하고, 계조 전압의 레벨에 따라 가변되는 제1 프리차아지 전압을 신호선으로 출력한다. 제2 프리차아지 전압 발생 회로는 제2 프리차아지 제어신호에 응답하여 소오스 데이터에 상응하는 계조 전압을 수신하고, 계조 전압의 레벨에 따라 가변되는 제2 프리차아지 전압을 상기 신호선으로 출력한다. 본 발명에 의하면, 별도의 내부 전압 발생회로 없이 계조 전압을 바로 수신하여 프리차아지 전압을 결정함으로써 프리차아지 회로의 면적을 작게 할 수 있고, EMI 및 발열 문제를 방지할 수 있다

대표도

도 3

특허청구의 범위

청구항 1.

액정표시 장치의 신호선을 프리차아지하는 회로에 있어서,

제1 프리차아지 제어신호에 응답하여 소오스 데이터에 상응하는 계조 전압을 수신하고, 상기 계조 전압의 레벨에 따라 가변되는 제1 프리차아지 전압을 상기 신호선으로 출력하는 제1 프리차아지 전압 발생 회로; 및

제2 프리차아지 제어신호에 응답하여 상기 소오스 데이터에 상응하는 계조 전압을 수신하고, 상기 계조 전압의 레벨에 따라 가변되는 제2 프리차아지 전압을 상기 신호선으로 출력하는 제2 프리차아지 전압 발생 회로를 구비하며,

상기 제1 프리차아지 전압은 상기 계조 전압에 제1 트랜지스터의 문턱 전압을 뺀 전압이고,

상기 제2 프리차아지 전압은 상기 계조 전압에 제2 트랜지스터의 문턱 전압을 더한 전압인 상기 액정 표시 장치의 신호선 프리차아지 회로.

청구항 2.

제 1 항에 있어서, 상기 제1 프리차아지 전압 발생 회로는

상기 제1 프리차아지 제어신호에 응답하여 개폐되는 제1 스위치; 및

제1 단자는 제1 전원 전압에 연결되고, 제2 단자는 상기 제1 스위치의 일 단자에 연결되고 제3 단자는 상기 신호선에 연결되는 상기 제1 트랜지스터를 포함하며,

상기 제1 프리차아지 제어신호는 클럭 신호 및 극성제어신호에 응답하여 활성화되는 신호인 것을 특징으로 하는 액정 표시 장치의 신호선 프리차아지 회로.

청구항 3.

제 2 항에 있어서, 상기 제2 프리차아지 전압 발생 회로는

상기 제2 프리차아지 제어신호에 응답하여 개폐되는 제2 스위치; 및

제1 단자는 제2 전원 전압에 연결되고, 제2 단자는 상기 제2 스위치의 일 단자에 연결되고 제3 단자는 상기 신호선에 연결되는 상기 제2 트랜지스터를 포함하며,

상기 제2 프리차아지 제어신호는 상기 클럭 신호와 상기 극성제어신호에 응답하여 발생하는 신호인 것을 특징으로 하는 액정 표시 장치의 신호선 프리차아지 회로.

청구항 4.

제 3 항에 있어서,

상기 제1 트랜지스터는 엔모스 트랜지스터이고,

상기 제2 트랜지스터는 피모스 트랜지스터인 것을 특징으로 하는 액정 표시 장치의 신호선 프리차아지 회로.

청구항 5.

액정 표시 장치의 구동 장치에 있어서,

소오스 데이터를 수신하고, 상기 소오스 데이터에 상응하는 게조 전압을 출력하는 디코더;

상기 게조 전압을 버퍼링하여 상기 액정 표시 장치의 신호선으로 구동 전압을 출력하는 출력 버퍼; 및

상기 신호선을 소정 전압으로 프리차아지하는 프리차아지 회로를 구비하며,

상기 프리차아지 회로는,

제1 프리차아지 제어신호에 응답하여 상기 게조 전압을 수신하고, 상기 게조 전압의 레벨에 따라 가변되는 제1 프리차아지 전압을 상기 신호선으로 출력하는 제1 프리차아지 전압 발생 회로; 및

제2 프리차아지 제어신호에 응답하여 상기 소오스 데이터에 상응하는 게조 전압을 수신하고, 상기 게조 전압의 레벨에 따라 가변되는 제2 프리차아지 전압을 상기 신호선으로 출력하는 제2 프리차아지 전압 발생 회로를 구비하며,

상기 제1 프리차아지 전압은 상기 게조 전압에 제1 트랜지스터의 문턱 전압을 뺀 전압이고,

상기 제2 프리차아지 전압은 상기 게조 전압에 제2 트랜지스터의 문턱 전압을 더한 전압인 액정 표시 장치의 구동 장치.

청구항 6.

제 5 항에 있어서, 상기 제1 프리차아지 전압 발생 회로는

상기 제1 프리차아지 제어신호에 응답하여 개폐되는 제1 스위치; 및

제1 단자는 제1 전원 전압에 연결되고, 제2 단자는 상기 제1 스위치의 일 단자에 연결되고 제3 단자는 상기 신호선에 연결되는 상기 제1 트랜지스터를 포함하며,

상기 제1 프리차아지 제어신호는 클럭 신호와 극성제어신호에 응답하여 발생하는 신호인 것을 특징으로 하는 액정 표시 장치의 구동 장치.

청구항 7.

제 6 항에 있어서, 상기 제2 프리차아지 전압 발생 회로는

상기 제2 프리차아지 제어신호에 응답하여 개폐되는 제2 스위치; 및

제1 단자는 제2 전원 전압에 연결되고, 제2 단자는 상기 제2 스위치의 일 단자에 연결되고 제3 단자는 상기 신호선에 연결되는 상기 제2 트랜지스터를 포함하며,

상기 제2 프리차아지 제어신호는 상기 클럭 신호와 상기 극성제어신호에 응답하여 발생하는 신호인 것을 특징으로 하는 액정 표시 장치의 구동 장치.

청구항 8.

제 7 항에 있어서,

상기 제1 트랜지스터는 엔모스 트랜지스터이고,

상기 제2 트랜지스터는 피모스 트랜지스터인 것을 특징으로 하는 액정 표시 장치의 구동 장치.

청구항 9.

삭제

청구항 10.

제 5 항에 있어서, 상기 액정 표시 장치의 구동 장치는

상기 출력 버퍼와 상기 신호선 사이에 삽입되어, 출력 제어신호에 응답하여 개폐되는 출력 스위치; 및

상기 신호선과 다른 신호선 사이에 삽입되어, 소정의 세어 제어신호에 응답하여 개폐되는 세어 스위치를 더 구비하는 것을 특징으로 하는 액정 표시 장치의 구동 장치.

청구항 11.

액정 표시 시스템에 있어서,

TFT-LCD 패널; 및

상기 TFT-LCD 패널을 구동하는 적어도 하나의 구동 장치를 구비하며,

상기 적어도 하나의 구동 장치 각각은

소오스 데이터를 수신하고, 상기 소오스 데이터에 상응하는 게조 전압을 출력하는 디코더;

상기 게조 전압을 버퍼링하여 상기 TFT-LCD 패널의 신호선으로 구동 전압을 출력하는 출력 버퍼; 및

상기 신호선을 소정 전압으로 프리차아지하는 프리차아지 회로를 구비하며,

상기 프리차아지 회로는,

제1 프리차아지 제어신호에 응답하여 상기 게조 전압을 수신하고, 상기 게조 전압의 레벨에 따라 가변되는 제1 프리차아지 전압을 상기 신호선으로 출력하는 제1 프리차아지 전압 발생 회로; 및

제2 프리차아지 제어신호에 응답하여 상기 소오스 데이터에 상응하는 게조 전압을 수신하고, 상기 게조 전압의 레벨에 따라 가변되는 제2 프리차아지 전압을 상기 신호선으로 출력하는 제2 프리차아지 전압 발생 회로를 구비하며,

상기 제1 프리차아지 전압은 상기 게조 전압에 제1 트랜지스터의 문턱 전압을 뺀 전압이고,

상기 제2 프리차아지 전압은 상기 게조 전압에 제2 트랜지스터의 문턱 전압을 더한 전압인 액정 표시 시스템.

청구항 12.

제 11 항에 있어서,

상기 제1 프리차아지 전압 발생 회로는

상기 제1 프리차아지 제어신호에 응답하여 개폐되는 제1 스위치; 및

제1 단자는 제1 전원 전압에 연결되고, 제2 단자는 상기 제1 스위치의 일 단자에 연결되고 제3 단자는 상기 신호선에 연결되는 상기 제1 트랜지스터를 포함하며,

상기 제2 프리차아지 전압 발생 회로는

상기 제2 프리차아지 제어신호에 응답하여 개폐되는 제2 스위치; 및

제1 단자는 제2 전원 전압에 연결되고, 제2 단자는 상기 제2 스위치의 일 단자에 연결되고 제3 단자는 상기 신호선에 연결되는 상기 제2 트랜지스터를 포함하는 것을 특징으로 하는 액정 표시 시스템.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 박막 트랜지스터(Thin Film Transistor: TFT)형 액정 표시 장치(Liquid Crystal Device: LCD)에 관한 것으로, 보다 상세하게는 TFT-LCD의 신호선 프리차아지 회로 및 이를 포함하는 TFT-LCD 드라이버에 관한 것이다.

도 1은 통상의 TFT-LCD 장치의 개략적인 구성을 나타내는 블록도이다.

이를 참조하면, TFT-LCD 장치(100)는 소스 드라이버(200), 게이트 드라이버(300) 및 TFT-LCD 패널(400)을 구비한다.

TFT-LCD 패널(400)은 다수의 신호선들(50_1 내지 50_N)과 다수의 게이트 라인들 각각의 사이에 접속된 다수의 픽셀들을 구비한다. 픽셀은 커패시터(411)로 모델링될 수 있다. 게이트 드라이버(300)는 TFT(412)의 게이트 전극과 연결되는 게이트 라인들을 순차적으로 구동한다. 즉, 게이트 드라이버(300)는 TFT(412)의 게이트 전극에 소정의 전압을 인가하여 TFT(412)를 턴 온 상태로 만들어준다. 소스 드라이버(200)는 영상신호를 표시하기 위한 소스 구동 전압을 각 신호선(50_1, 50_2, ..., 50_N)에 인가함으로써, TFT-LCD 패널(400)의 화면이 표시된다.

소스 드라이버(200)의 출력 회로는 입력 전압의 구동 능력을 향상시켜 신호선으로 출력한다.

한편, 고해상도 혹은 대형 TFT-LCD 패널은 짧은 슬루율(slew rate)과 큰 부하(load)로 인해 큰 구동 능력을 필요로 한다. 또한 대형 TFT-LCD 패널의 경우에는 복수의 소스 드라이버 칩들을 필요로 하기도 한다.

전류 구동 능력의 증대는 순간적인 피크 전류(peak current)를 증가시켜, 전자 방해 문제(EMI: electro magnetic interference)와 발열 문제를 일으킬 수 있다. 발열 문제 및 EMI 문제를 해결하기 위해 피크 전류를 줄이기 위한 하나의 방안으로서, 신호선에 출력 전압을 인가하기 전에 신호선의 전압을 소정 레벨로 프리차아지하는 스킴이 채용되고 있다.

종래 기술에 따른 신호선 프리차아지 스킴 중의 하나가 한국공개특허 제 10-2003-0069652호에 개시되어 있다.

도 6은 한국공개특허 제 10-2003-0069652호에 개시된 LCD 장치의 개략도이다. 도 6을 참조하면, 종래 기술에 따른 LCD 장치는, 프리차아지 타이밍 제어회로(281), 모드 선택회로(282), 프리차아지전압 선택회로(283) 및 출력회로(284)를 구비한다.

프리차아지 타이밍 제어회로(281)는 클럭신호(CLK1)와 소정의 입력신호(CNT1)의 조합에 응답하여 프리차아지 타이밍 제어신호(PRECNT)를 출력회로(284)로 출력한다. 모드 선택회로(282)는 극성제어신호(POL)와 데이터(DATA)의 최상위 비트(MSB)를 조합하여 모드 선택신호(MOD)를 출력한다. 모드 선택신호(MOD)는 신호선(50_1, ..., 50_N)의 프리차아지 여부를 결정한다. 프리차아지 전압선택회로(283)는 극성제어신호(POL)와 데이터(DATA)의 최상위 비트(MSB)의 조합에 응답하여 서로 다른 전압레벨들을 갖는 2개의 프리차아지 전압(VHC 및 VLC)중에서 선택된 하나의 전압(VSEL)을 출력회로(284)로 출력한다.

출력회로(284)는 프리차아지 모드에서 프리차아지 타이밍 제어신호(PRECNT)에 응답하여 선택된 프리차아지 전압(VSEL)을 신호선(50_1, 50_2, ..., 50_N)으로 출력한다.

상술한 종래 기술에 따른 신호선 프리차아지 방법은 다수의 프리차아지 전압들(VHC 및 VLC)을 발생하기 위한 회로를 필요로 한다. 즉, 별도의 외부 혹은 내부 전압 발생기가 필요하다. 또한, 다수의 프리차아지 전압들(VHC 및 VLC) 중 어느 하나의 프리차아지 전압(VSEL)을 선택하기 위하여 채널(신호선)마다 데이터(DATA)의 최상위 비트(MSB)의 극성을 체크하는 로직이 필요하다. 따라서, 신호선을 프리차아지하기 위한 회로가 복잡하며, 소요 면적이 증가한다. 또한, 프리차아지 전압 레벨이 두 가지 중 하나(혹은 다수의 전압 레벨들 중 하나)로 결정되기 때문에, 프리차아지 전압 레벨을 다양하게 가변할 수 없다.

발명이 이루고자 하는 기술적 과제

따라서 본 발명이 이루고자 하는 기술적 과제는 회로가 간단하여 소요면적을 줄이며, 계조 전압에 비례하여 프리차아지 전압 레벨을 가변적으로 결정할 수 있는 신호선 프리차아지 회로, 이를 구비하는 액정 표시 장치의 구동 장치 및 액정 표시 시스템을 제공하는 것이다.

발명의 구성

상기 기술적 과제를 달성하기 위한 본 발명의 바람직한 일 면에 따른 액정 표시 장치 시스템은 TFT-LCD 패널 및 TFT-LCD 패널을 구동하는 적어도 하나의 구동 장치를 구비한다.

상기 적어도 하나의 구동 장치의 각각은 디코더, 출력 버퍼 및 프리차아지 회로를 구비한다. 디코더는 소오스 데이터를 수신하고, 상기 소오스 데이터에 상응하는 계조 전압을 출력한다. 출력 버퍼는 상기 계조 전압을 버퍼링하여 상기 액정 표시 장치의 신호선으로 구동 전압을 출력한다. 프리차아지 회로는 상기 신호선을 소정 전압으로 프리차아지하는 회로로서, 제1 및 제2 프리차아지 전압 발생 회로를 구비한다.

제1 프리차아지 전압 발생 회로는 제1 프리차아지 제어신호에 응답하여 상기 계조 전압을 수신하고, 상기 계조 전압의 레벨에 따라 가변되는 제1 프리차아지 전압을 상기 신호선으로 출력한다. 제2 프리차아지 전압 발생 회로는 제2 프리차아지 제어신호에 응답하여 상기 소오스 데이터에 상응하는 계조 전압을 수신하고, 상기 계조 전압의 레벨에 따라 가변되는 제2 프리차아지 전압을 상기 신호선으로 출력한다.

본 발명과 본 발명의 동작상의 이점 및 본 발명의 실시에 의하여 달성되는 목적을 충분히 이해하기 위해서는 본 발명의 바람직한 실시예를 예시하는 첨부 도면 및 첨부 도면에 기재된 내용을 참조하여야만 한다.

이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 설명함으로써, 본 발명을 상세히 설명한다. 각 도면에 제시된 동일한 참조부호는 동일한 부재를 나타낸다.

도 2는 본 발명의 일 실시예에 따른 소스 드라이버(200)의 개략적인 구성을 나타내는 블록도이다. 소스 드라이버(200)는 도 1에 도시된 바와 같이, TFT-LCD 패널(400)을 구동하는 장치로서, 게이트 드라이버(300)와 별도의 칩으로 구현될 수도 있고, 게이트 드라이버(300)와 함께 하나의 칩으로 구현될 수도 있다.

소스 드라이버(200)는 디코더(210) 및 출력회로(250)를 구비한다. 상기 출력회로(250)는 출력버퍼회로(220) 및 프리차아지 회로(230)를 구비한다.

디코더(210)는 다수의 소오스 데이터($D_1, D_2, \dots, D_N$)를 수신하여, 상기 소오스 데이터($D_1, D_2, \dots, D_N$)에 상응하는 각 계조전압($VA_1, VA_2, \dots, VA_N$)을 출력한다. 각 소오스 데이터($D_1, D_2, \dots, D_N$)는 복수의 비트들(예컨대, 8비트)로 구성된다.

출력 버퍼 회로(220)는 계조전압($VA_1, VA_2, \dots, VA_N$)을 버퍼링하여 신호선($50_1, 50_2, \dots, 50_N$)으로 출력한다. 프리차아지 회로(230)는 계조전압들($VA_1, VA_2, \dots, VA_N$)에 따라 가변되는 프리차아지 전압을 발생하여 신호선($50_1, 50_2, \dots, 50_N$)으로 출력한다. 또한, 프리차아지 회로(230)는 극성제어신호(POL)의 극성에 따라 서로 다른 프리차아지 전압을 발생한다.

도 3은 본 발명의 일 실시 예에 따른 출력회로(250)의 상세 회로도이다. 도 4는 출력 회로(250)의 주요 신호들의 타이밍도이다.

실제로는 각 신호선($50_1, 50_2, \dots, 50_N$)마다 대응되는 출력회로가 구비되지만, 각각의 신호선($50_1, 50_2, \dots, 50_N$)에 대응되는 출력회로는 동일하므로, 도 3에서는 제 1 신호선(50_1)에 대응되는 출력회로(250)만 대표적으로 도시된다.

출력회로(250)는 출력버퍼회로(220) 및 프리차아지 회로(230)를 구비한다. 상기 출력 회로(250)는 세어 스위치(241)를 더 구비한다. 출력버퍼회로(220)는 전압 팔로우식 증폭기(225), 출력 스위치(226), 저항(R) 및 캐패시터(C)를 구비한다. 프리차아지 회로(230)는 제1 프리차아지 전압 발생 회로(230a) 및 제2 프리차아지 전압 발생 회로(230b)를 구비한다.

세어 스위치(241)는 신호선(50_1)과 이웃하는 다른 신호선(예를들어, 50_2) 사이에 위치한다. 세어 스위치(241)는 세어 제어신호(SS) 및 반전 세어 제어신호(SSB)에 응답하여 개폐됨으로써, 상기 신호선(50_1)과 다른 신호선(50_2)이 상호 전압을 공유하도록 한다.

도 4를 참조하면, 클럭 신호(CLK1)는 TFT-LCD 패널(400) 상에 디스플레이되는 화면의 라인 동기를 위한 신호이다. 극성제어신호(POL)는 계조 전압(VA_1)의 극성을 반전시키기 위한 신호로서, 공통 전압(VCOM)을 기준으로 + 계조전압과 - 계조 전압이 교대로 선택되도록 제어한다. 극성제어신호(POL)는 클럭 신호(CLK1)의 주기 단위로 그 극성이 반전된다. 따라서, 극성제어신호(POL)는 클럭 신호(CLK1)의 2배의 주기를 가진다. 세어 제어신호(SS)는 클럭 신호(CLK1)에 응답하여 소정 시간 하이레벨로 활성화되는 신호이다. 세어 제어신호(SS)가 활성화된 구간에서는 세어 스위치(241)가 턴온되고, 이에 따라 신호선(50_1)과 다른 신호선(50_2)의 전압 레벨이 점점 같아져, 결국 동일한 전압 레벨을 갖게 된다.

제1 프리차아지 전압 발생회로(230a)는 제1 트랜지스터(231) 및 제1 프리차아지 제어신호(SA)에 응답하여 개폐되는 제1 스위치(233)를 포함한다. 제1 트랜지스터(231)는 드레인이 제1 전원 전압(VDD)에 연결되고, 게이트가 제1 스위치(233)의 일 단자에 연결되고, 소오스가 상기 신호선(50_1)에 연결되는 엔모스 트랜지스터(N 채널 트랜지스터)인 것이 바람직하다.

제 1스위치(233)는 제1 프리차아지 제어신호(SA)에 응답하여 개폐됨으로써, 계조전압(VA_1)을 선택적으로 제 1트랜지스터(231)의 게이트로 출력한다. 따라서, 제 1스위치(233)가 닫혀 있을 때, 제 1트랜지스터(231)는 게이트로 계조전압(VA_1)을 수신한다. 도 4를 참조하면, 제1 프리차아지 제어신호(SA)는 클럭 신호(CLK1)와 극성제어신호(POL)에 응답하여 발생하는 신호로서, 특히, 극성제어신호(POL)가 하이레벨일 때 소정 구간 활성화된다. 좀 더 구체적으로는, 제1 프리차아지 제어신호(SA)는 극성제어신호(POL)가 하이레벨인 구간에서 세어 제어신호(SS)가 비활성화된 후 소정 시간 하이레벨로 활성화된다. 제1 프리차아지 제어신호(SA)가 하이레벨로 활성화된 구간에서, 제1 트랜지스터(231)는 계조 전압(VA_1)에 따라 가변되는 제1 프리차아지 전압을 발생하여 상기 신호선(50_1)으로 출력한다. 이 때, 제1 프리차아지 전압은 제1 트랜지스터(231)의 소오스 전압이며, 이 소오스 전압은 게이트 전압(계조전압, VA_1)에서 제1 트랜지스터(231)의 문턱전압(V_{th1})을 뺀 전압이다.

제2 프리차아지 전압 발생회로(230b)는 제2 트랜지스터(232) 및 제2 프리차아지 제어신호(SB)에 응답하여 개폐되는 제2 스위치(234)를 포함한다. 제2 트랜지스터(232)는 드레인이 제2 전원 전압(VSS)에 연결되고, 게이트가 제2 스위치(234)의 일 단자에 연결되고, 소오스가 상기 신호선(50_1)에 연결되는 피모스 트랜지스터(P 채널 트랜지스터)인 것이 바람직하다.

제 2스위치는(234)는 제2 프리차아지 제어신호(SB)에 응답하여 개폐됨으로써, 계조전압(VA_1)을 선택적으로 제 2트랜지스터(232)의 게이트로 출력한다. 따라서, 제 2스위치(234)가 닫혀 있을 때 제 2트랜지스터(232)는 게이트로 계조 전압(VA_1)을 수신한다. 도 4를 참조하면, 제2 프리차아지 제어신호(SB)는 클럭 신호(CLK1)와 극성제어신호(POL)에 응답하

여 발생하는 신호로서, 특히, 극성제어신호(POL)가 로우레벨일 때 소정 구간 활성화된다. 좀 더 구체적으로는, 제2 프리차이지 제어신호(SB)는 극성제어신호(POL)가 로우레벨인 구간에서 세어제어신호(SS)가 비활성화된 후 소정 시간 하이레벨로 활성화된다. 제2 프리차이지 제어신호(SB)가 하이레벨로 활성화된 구간에서, 제2 트랜지스터(232)는 게조 전압(VA1)에 따라 가변되는 제2 프리차이지 전압을 발생하여 상기 신호선(50_1)으로 출력한다. 이 때, 제2 프리차이지 전압은 제2 트랜지스터(232)의 소오스 전압이며, 이 소오스 전압은 게이트 전압(게조전압, VA1)에서 제2 트랜지스터(232)의 문턱전압(V_{th2})을 더한 전압이다.

증폭기(225)는 게조전압(VA1)을 버퍼링하여 출력하고, 증폭기(225)의 출력 전압은 출력스위치(226)를 통하여 신호선(50_1)으로 출력된다. 증폭기(225)는 전압 팔로워(voltage follower), 즉, 게인(gain)이 '1'인 버퍼이다. 따라서, 증폭기(225)는 입력 전압(게조 전압, VA1)과 동일한 전압 레벨을 가지는 출력 전압을 발생하되, 큰 전류 구동 능력을 가진다.

출력스위치(226)는 출력제어신호(SO) 및 반전출력제어신호(SOB)에 응답하여 개폐됨으로써, 증폭기(225)의 출력신호를 선택적으로 신호선(50_1)으로 출력한다. 출력제어신호(SO)는 도 4에 도시된 바와 같이, 제1 및 제2 프리차이지 제어신호(SA, SB)가 비활성화된 시점에 활성화되고, 즉 제1 및 제2 프리차이지 제어신호(SA, SB)의 하강 에지에서 하이레벨로 활성화되고, 클럭 신호(CLK1)의 상승 에지에 응답하여 비활성화된다. 따라서, 제1 및 제2 프리차이지 제어신호(SA, SB)에 의해 신호선의 프리차이지가 완료된 후, 증폭기(225)의 출력 신호가 신호선(50_1)으로 출력된다.

도 5는 본 발명의 일 실시 예에 따른 소스와 벌크간의 전압차(V_{SB})에 따른 문턱전압(V_{th})의 관계를 나타낸 것이다.

일반적으로 게이트와 소스간의 전압을 문턱 전압(V_{th})이라 한다. 문턱전압(V_{th})은 소스와 벌크간의 전압차이가 없다면 상승하지 않는다. 하지만, 소스와 벌크간의 전압차(V_{SB})가 발생하면 문턱전압(V_{th})의 상승이 일어난다. 즉, 도 5에 도시된 바와 같이, 소스와 벌크간의 전압차(V_{SB})가 증가할수록, 문턱전압(V_{th})도 증가한다. 이와 같은 현상을 백 바이어스 이펙트(back bias effect) 또는 바디 이펙트(body effect)라 칭한다.

상술한 바와 같이, 도 3에 도시된 제1 및 제2 트랜지스터(231, 232)의 문턱 전압(V_{th1} , V_{th2}) 역시 신호선(50_1)의 전압 레벨에 따라 달라질 수 있다.

도 7은 도 3에 도시된 신호선(50_1)의 전압 레벨을 나타내는 그래프이다. 도 7에 도시된 그래프에서 제 1 구간(L31)은 세어 제어신호(SS)가 활성화된 구간으로서, 세어스위치(241)가 턴온되어 신호선(50_1)의 전압이 이웃하는 다른 신호선(예컨대, 50_2)의 전압과 같아지는 구간이다.

제 2구간(L32)은 제1 혹은 제2 프리차이지 신호(SA, SB)가 활성화됨으로써, 프리차이지 회로(230)에 의해 신호선(50_1)이 소정 전압 레벨로 프리차이지 되는 구간이다. 여기서는, 제1 프리차이지 신호(SA)가 활성화되어, 제1 프리차이지 전압 발생 회로에 의해 신호선(50_1)이 프리차이지되는 예가 도시된다. 도 7에 도시된 바와 같이, 프리차이지가 종료되는 시점에서의 신호선(50_1)의 전압은 게조 전압(VA1)에 따라 달라진다. 즉, 신호선(50_1)은 게조 전압에 비례(선형적인 비례를 의미하지는 않음)하는 프리차이지 전압으로 프리차이지된다.

제 3구간(L33)은 출력제어신호(SO)가 활성화되어, 증폭기(225)의 출력 전압(즉, 게조 전압, VA1)이 신호선으로 출력되는 구간이다. 신호선이 증폭기(225)의 출력 전압(즉, 게조 전압, VA1)에 비례하는 전압으로 이미 프리차이지되어 있기 때문에, 신호선의 전압 레벨은 급격히 변하지 않으며, 빠른 시간 내에 원하는 전압 레벨에 도달한다.

도 8은 종래 기술에 따른 신호선의 전압 레벨을 나타내는 그래프이다.

도 8의 (a)는 신호선 프리차이지 회로가 구비되지 않은 경우이다.

제 1구간(L11)은 세어스위치가 턴온되어 신호선의 전압이 이웃하는 다른 신호선의 전압과 같아지는 구간이다. 제 2구간(L12)은 증폭기(225)의 출력 전압(즉, 게조 전압, VA1)이 신호선으로 출력되는 구간이다. (a)의 경우에는, 신호선 프리차이지 회로가 별도로 구비되지 않기 때문에, 전압 공유가 끝난 후, 바로 증폭기의 출력 전압(즉, 게조 전압)이 신호선의 출력된다. 따라서, 제2 구간(L12)과 같이, 증폭기의 출력 전압에 의해 신호선의 전압 레벨이 급격히 달라질 수 있다. 그러므로, 이 경우에는, 순간 피크(peak) 전압이 높아져 EMI 문제 또는 발열문제가 발생할 수 있다.

도 8의 (b)는 도 6에 도시된 종래 기술에 따른 디스플레이 장치에서의 신호선의 전압 레벨을 나타낸다.

제 1구간(L21)은 세어스위치가 턴온되어 신호선의 전압이 이웃하는 다른 신호선의 전압과 같아지는 구간이다. 제 2구간(L22)은 프리차아지 회로에 의해 신호선이 소정 전압 레벨로 프리차아지되는 구간이다. 도 8의 (b)의 경우에는, 극성 제어 신호(POL)와 데이터(DATA)의 최상위 비트(MSB)의 조합에 응답하여 서로 다른 전압레벨들을 갖는 2개의 프리차아지 전압(VHC 및 VLC)중에서 선택된 하나의 전압(VSEL)으로 신호선이 프리차아지되기 때문에, 프리차아지 전압 레벨이 계조 전압에 의해서 가변되지 않는다. 따라서, 도 8의 (b)에 도시된 바와 같이, 프리차아지가 종료되는 시점에서의 신호선(50_1)의 전압은 계조 전압과 무관하게 일정하다.

제 3구간(L23)은 증폭기의 출력 전압이 신호선으로 출력되는 구간이다. 따라서, 도 8(b)의 경우에도 프리차아지 전압은 증폭기의 출력전압과 무관하기 때문에, 증폭기의 출력 전압과 프리차아지 전압 간에 큰 차이가 존재할 수 있으며, 이로 인하여, 신호선의 전압 레벨의 급격하게 변할 수 있다.

본 발명은 도면에 도시된 일 실시 예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 등록청구범위의 기술적 사상에 의해 정해져야 할 것이다.

발명의 효과

상술한 바와 같이, 본 발명에 따른 신호선 프리차아지 회로는 별도의 내부 전압 발생회로 없이 계조 전압을 바로 수신하여 프리차아지 전압을 결정함으로써 칩 면적을 작게 할 수 있다. 또한, 계조 전압에 비례하는 전압으로 신호선을 프리차아지함으로써, 신호선의 전압 레벨의 급격한 변화를 방지하여 EMI 및 발열 문제를 줄이는 효과가 있다.

도면의 간단한 설명

본 발명의 상세한 설명에서 인용되는 도면을 보다 충분히 이해하기 위하여 각 도면의 상세한 설명이 제공된다.

도 1은 통상의 TFT-LCD 장치의 개략적인 구성을 나타내는 블록도이다.

도 2는 본 발명의 일 실시예에 따른 소스 드라이버의 개략적인 구성을 나타내는 블록도이다.

도 3은 본 발명의 일 실시 예에 따른 출력회로의 상세 회로도이다.

도 4는 본 발명의 일 실시 예에 따른 출력회로의 주요 신호들의 타이밍도이다.

도 5는 본 발명의 일 실시 예에 따른 소스와 벌크 전압차에 따른 문턱전압의 변화를 나타낸다.

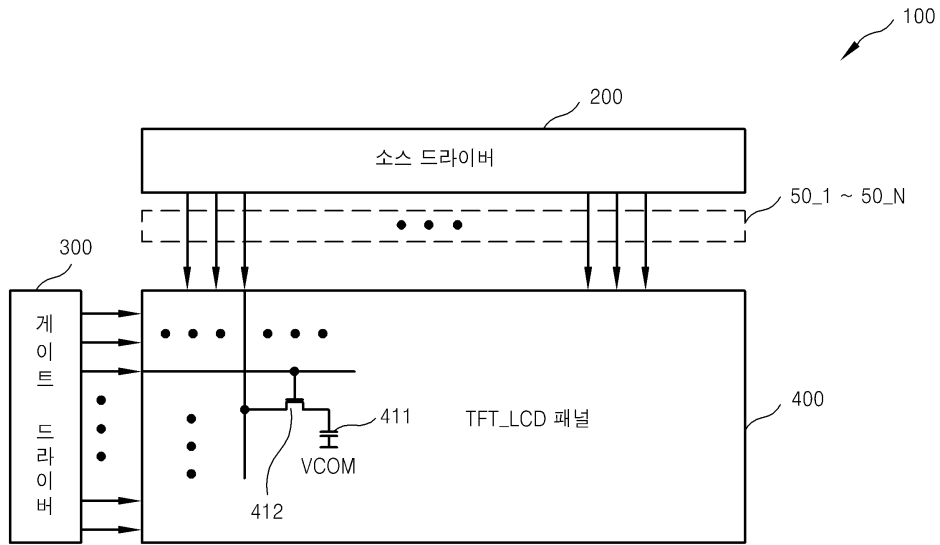
도 6은 한국공개특허 제 10-2003-0069652호에 개시된 LCD 장치의 개략도이다.

도 7은 도 3에 도시된 신호선의 전압 레벨을 나타내는 그래프이다.

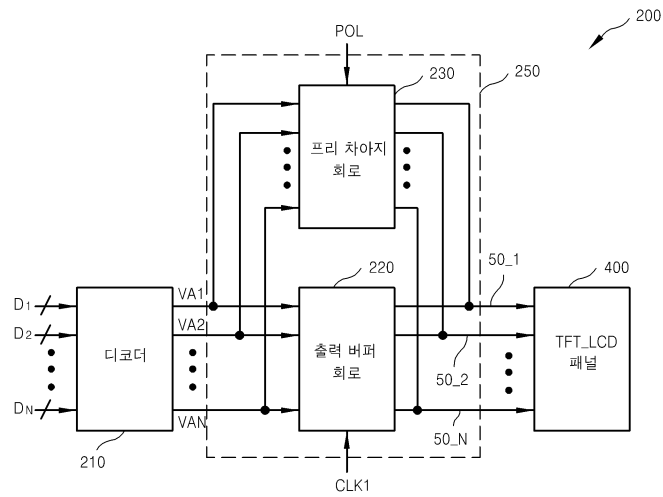
도 8은 종래 기술에 따른 신호선의 전압 레벨을 나타내는 그래프이다.

도면

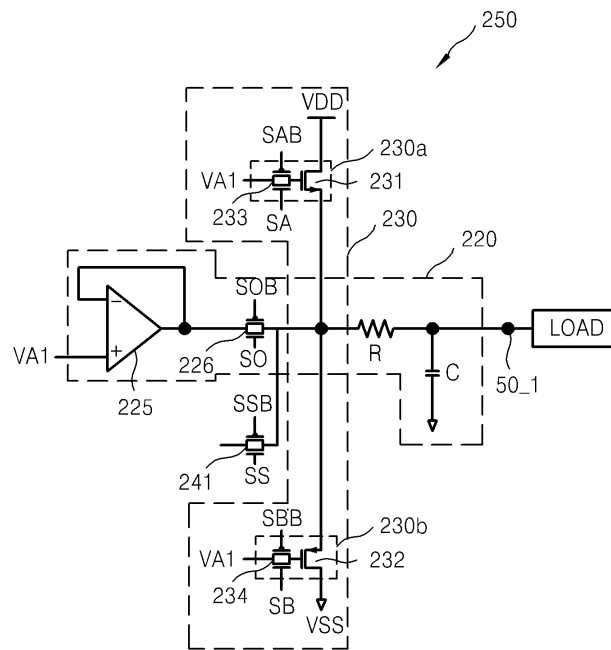
도면1



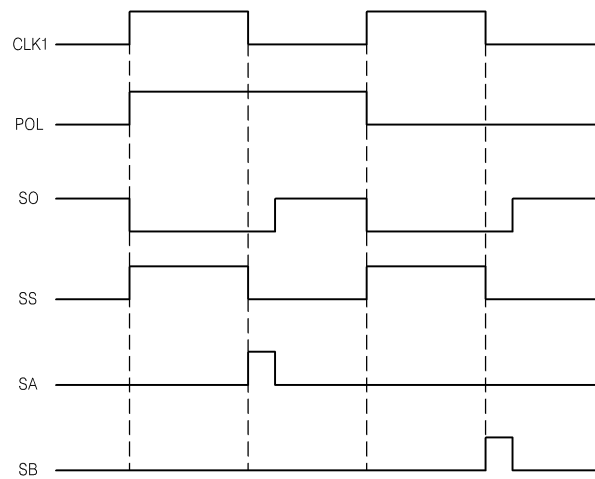
도면2



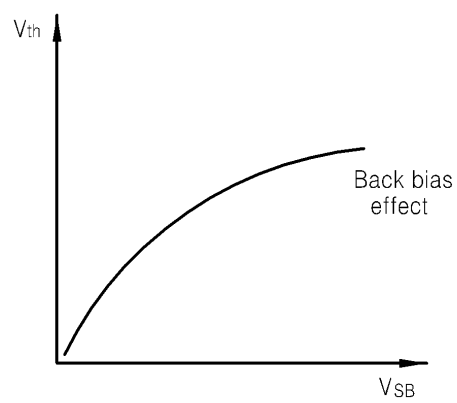
도면3



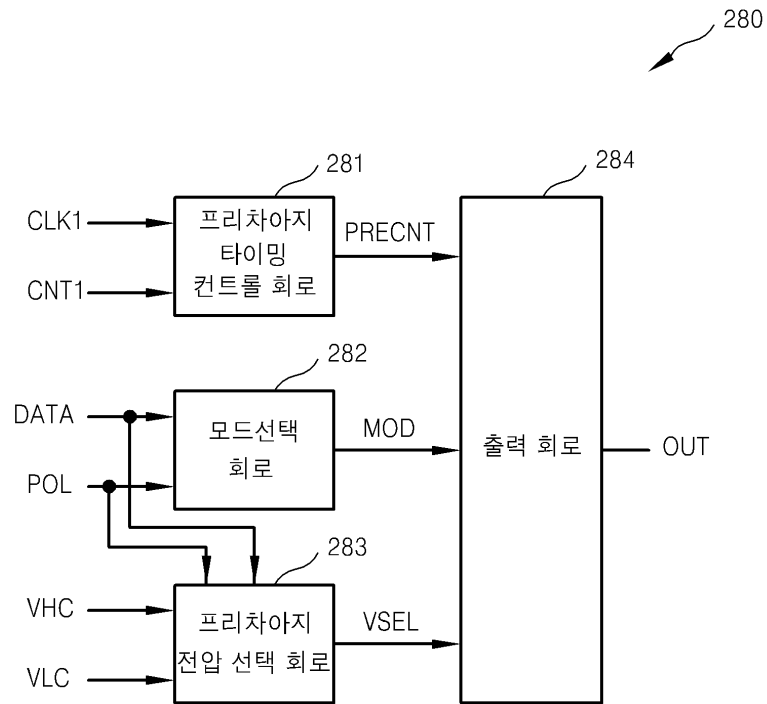
도면4



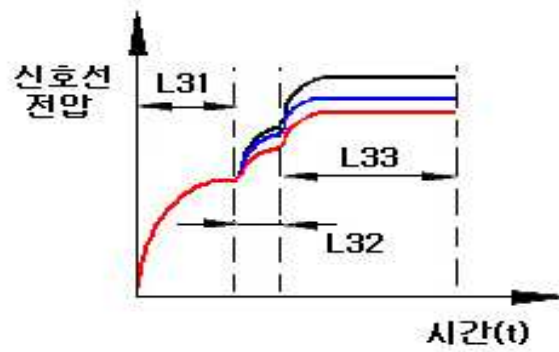
도면5



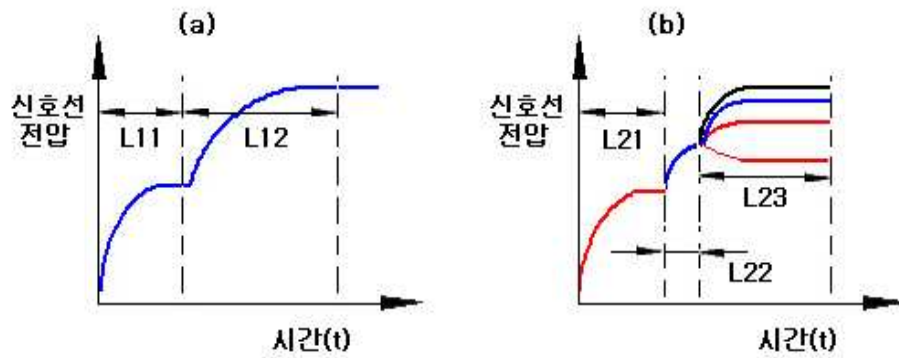
도면6



도면7



도면8



专利名称(译)	一种信号线自由充电电路，包括上述电路的液晶显示装置的驱动装置，以及液晶显示系统		
公开(公告)号	KR100746288B1	公开(公告)日	2007-08-03
申请号	KR1020050111283	申请日	2005-11-21
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	KIM HYUNG TAE 김형태 LEE WOO NYOUNG 이우녕		
发明人	김형태 이우녕		
IPC分类号	G02F1/133		
CPC分类号	G09G2310/0251 G09G2320/0252 G09G2330/06 G09G3/3688		
代理人(译)	韩之HEE YOON , JAE SEOK 吴邦国议员		
其他公开文献	KR1020070053469A		
外部链接	Espacenet		

摘要(译)

目的：提供一种用于预充电信号线的电路，包括该电路的LCD（液晶显示器）的驱动器，以及包括该驱动器的LCD系统，通过直接接收灰度电压而无需内部电路来减小电路面积电压产生电路并基于灰度电压确定预充电电压。

