



(19) 대한민국특허청(KR)  
 (12) 등록특허공보(B1)

(51) Int. Cl.

G02F 1/133 (2006.01)

(45) 공고일자

2007년01월18일

(11) 등록번호

10-0671211

(24) 등록일자

2007년01월12일

(21) 출원번호 10-2000-0001339  
 (22) 출원일자 2000년01월12일  
 심사청구일자 2005년01월03일

(65) 공개번호

10-2001-0069091

(43) 공개일자

2001년07월23일

(73) 특허권자 엘지.필립스 엘시디 주식회사  
 서울 영등포구 여의도동 20번지

(72) 발명자 김수만  
 경기도안양시동안구호계동1087-1

(74) 대리인 특허법인네이트

(56) 선행기술조사문현  
 05061072 1019990036614  
 \* 심사관에 의하여 인용된 문현

**심사관 : 이동윤**

전체 청구항 수 : 총 10 항

**(54) 액정표시장치용 어레이기판 제조방법**

**(57) 요약**

본 발명은 대면적 액정표시장치를 제작함에 있어서, 상기 액정표시장치의 상/하 일방향과 좌/우 일방향으로 여분의 화소를 더욱 설계하여, 상기 대면적 액정표시장치에 선결함 등의 불량이 발생하였을 경우, 상기 여분의 화소영역을 이용하여 분할함으로써, 대면적 또는 소면적으로 제작가능 하도록 한다.

**대표도**

도 5

**특허청구의 범위**

**청구항 1.**

기판을 구비하는 단계와;

상기 기판 상에  $(M+m)$ 개의 게이트배선과  $(N+n)$ 개의 데이터배선에 의해,  $(M \times N)$ 개의 표시화소와 상기 표시와 같이 구동 가능한  $(Mn + Nm + mn)$  개의 여분의 화소로 구분되는  $(M+m) \times (N+n)$ 개의 화소를 형성하는 단계와;

상기 표시화소의 결점을 확인하는 단계와;

상기 표시화소에 결점이 없을 경우, 상기 여분의 화소를 비구동상태로 만드는 단계;

를 포함하는 액정표시장치의 제조방법.

## 청구항 2.

제 1 항에 있어서,

상기 여분의 화소를 비구동상태로 만드는 방법은 상기 화소를 구동하는 구동회로부를 제어하여 달성되도록 하는 액정표시장치의 제조방법.

## 청구항 3.

제 1 항에 있어서,

상기 여분의 화소를 비구동상태로 만드는 방법은 상기 여분의 화소에 상기 화소를 구동하는 구동회로부를 부착하지 않는 액정표시장치 제조방법.

## 청구항 4.

제 1 항에 있어서,

상기 여분의 화소를 비구동상태로 만드는 방법은 상기 여분의 화소와 연결된 상기 게이트배선과 상기 데이터배선을 절단하는 액정표시장치 제조방법.

## 청구항 5.

제 1 항에 있어서,

상기 여분의 화소를 비구동상태로 만드는 방법은 상기 여분의 화소를 가리는 블랙매트릭스를 형성함으로써 달성되는 액정표시장치의 제조방법.

## 청구항 6.

제 1 항에 있어서,

상기 n과 m은 10에서 20사이의 정수인 액정표시장치의 제조방법.

## 청구항 7.

삭제

## 청구항 8.

제 1 기판을 구비하는 단계와;

상기 제 1 기판 상에  $(M+m)$ 개의 게이트배선과  $(N+n)$ 개의 데이터배선에 의해,  $(M \times N)$ 개의 표시화소와 상기 표시화소와 같이 구동가능한  $(Mn + Nm + mn)$  개의 여분의 화소로 구분되는  $(M+m) \times (N+n)$ 개의 화소를 형성하는 단계와;

상기 표시화소의 결점을 확인하는 단계와;

상기 표시화소에 결점이 확인된 경우, 상기 제 1 기판을 다수의 소기판으로 분할하여 절단하는 단계와;

상기 표시화소에 결점이 없는 상기 다수의 소기판과 각각 대응되는 다수의 제 2 기판을 구비하는 단계와;

상기 다수의 소기판과 상기 다수의 제 2 기판을 각각 합착하고, 상기 소기판과 상기 제 2 기판의 사이에 액정을 주입하고, 실링재를 사용하여 밀봉하는 단계;

를 포함하는 액정표시장치의 제조방법.

## 청구항 9.

제 8 항에 있어서,

상기 액정을 밀봉하는 실링재는 상기 화소의 일부에 겹쳐지게 위치하는 액정표시장치 제조방법.

## 청구항 10.

제 1 기판을 구비하는 단계와;

상기 제 1 기판 상에  $(M+m)$ 개의 게이트배선과  $(N+n)$ 개의 데이터배선에 의해,  $(M \times N)$ 개의 표시화소와 상기 표시화소와 같이 구동가능한  $(Mn + Nm + mn)$  개의 여분의 화소로 구분되는  $(M+m) \times (N+n)$ 개의 화소를 형성하는 단계와;

상기 표시화소의 결점을 확인하는 단계와;

상기 표시화소에 결점이 확인된 경우, 상기 제 1 기판을 다수의 소기판으로 분할하여 절단하는 단계와;

상기 표시화소에 결점이 없는 상기 다수의 소기판과 각각 대응되는 다수의 제 2 기판을 구비하는 단계와;

상기 다수의 소기판의 상기 표시화소의 일부를 비구동상태로 만드는 단계와;

상기 다수의 소기판과 상기 다수의 제 2 기판을 각각 합착하고, 상기 소기판과 상기 제 2 기판의 사이에 액정을 주입하고, 실링재를 사용하여 밀봉하는 단계;

를 포함하는 액정표시장치의 제조방법.

## 청구항 11.

제 1 항에 있어서,

상기 다수의 소기판과 각각 대응되는 상기 다수의 제 2 기판의 합착된 측면 중 상기 다수의 소기판의 절단된 측면으로 노출된 배선을 절연하기 위해 상기 다수의 소기판과 상기 다수의 제 2 기판의 합착된 면에 정전기 방지용으로 절연체를 도포하여 주는 액정표시장치 제조방법.

## 명세서

### 발명의 상세한 설명

#### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치에 관한 것으로, 대면적과 소면적에 이용 가능한 액정표시장치에 관한 것이다.

일반적으로 액정표시장치의 구성은 크게 표시부(display)와 패드부(pad)로 나눌 수 있고, 상기 패드부는 표시부에 신호를 전달하는 부분으로서, 구동회로를 포함하고 있고, 상기 표시부는 관측자에게 영상을 전달하는 부분으로서, 크게 상부기판과 하부기판 그리고 그 사이에 충진된 액정(liquid crystal)으로 구성된다.

도 1은 일반적인 박막트랜지스터형 액정표시장치의 기본구조를 도시한 분해사시도이다.

도시한 바와 같이, 컬러 액정표시장치(10)의 경우 상부기판(11)의 하측에는 컬러필터(13)와 투명한 공통전극(15)이 형성되어 있고, 이와 소정간격 이격되어 하부기판(17)이 위치하고, 상기 두 기판 사이에 소정의 액정(19)이 충진된다.

상기 하부기판(17)은 어레이기판(array substrate)이라 하고, 스위칭소자(switching device)(21)가 형성되어 있고 화소(pixel)(23)가 정의된다.

자세히 설명하면, 액정표시장치의 해상도(resolution)에 따라 상기 화소(pixel)(23)의 크기가 설계되며, 상기 화소(23)의 크기와 갯수에 따라 대면적과 소면적의 액정표시장치가 제작된다.

상기 화소(23)는 다수의 게이트배선(gate line)(25)과 데이터배선(data line)(27)이 매트릭스(matrix)형태로 교차되어 정의되는 영역이다. 상기 화소(23)에는 투명전극인 화소전극(29)이 형성되며, 상기 상부기판(15)에 형성된 공통전극(15)과 함께 상기 액정(19)에 전계를 인가하는 역할을 하게 된다.

상기 게이트배선(25)과 데이터배선(27)이 교차하는 지점에 박막트랜지스터(21)가 형성되어 있는데, 상기 박막트랜지스터는 상기 화소전극(29)에 전압을 인가하는 스위칭역할을 한다.

상기 박막트랜지스터(21)는 게이트전극(미도시)과 소스전극(미도시)과 드레인전극(미도시)으로 구성되어 있고, 상기 게이트전극은 상기 게이트배선(25)에 연결되며, 상기 소스전극은 상기 데이터배선(27)에 연결되어 형성된다.

이와 같은 구성을 갖는 액정표시장치는 상기 어레이기판에 형성된 화소의 개수에 따라 이미지의 선명함을 좌우하는 해상도(resolution)가 결정된다.

도 2는 구동회로부를 포함한 일반적인 액정표시장치의 평면도이다.

도시한 바와 같이, 액정시장치는 앞서 설명한 표시장치와, 표시장치에서 표현되는 영상을 제어하는 구동회로부를 포함한다.

따라서, 액정표시장치(40)에는 상기 게이트배선(도 1의 25참조)의 일끝단에 소정의 면적을 가지고 형성된 게이트패드와 연결되어 상기 게이트전극(미도시)에 주사신호를 인가하는 게이트구동회로부(41)와, 상기 데이터배선(도 1의 27참조)의 일끝단에 소정의 면적을 가지고 형성된 데이터패드와 연결되어 상기 화소전극(도 1의 29 참조)에 데이터신호를 인가하는 데이터구동회로부(43)가 부착된다.

또한, 전압인가회로 등 소정의 주변회로 또한 상기 구동회로부에 함께 배치된다.

앞서와 같은 구성을 갖는 액정표시장치는 초기에는 작은 시계나 계산기 등의 디스플레이(display)부분에 해당하였으나, 지금은 컴퓨터의 모니터(monitor)와 같이 대면적화 되어가는 추세에 있다.

액정표시장치를 대면적화하기 위해서 종래에는 소면적으로 어레이기판을 제작하고 각각의 기판을 서로 접합하여 대면적화하거나, 대면적의 유리기판 상에 어레이공정을 시행하여 대면적 어레이기판을 제작하고 있다.

도 3a와 도 3b는 종래의 대면적 액정표시장치 구성을 위한 어레이기판의 구성을 도시한 평면도이다.

도 3a에는 여러 장의 완성된 소면적 어레이기판을 이용하여 대면적화하기 위한 어레이기판의 구성을 도시한 평면도이다.

어레이기판(55)의 표시부(어레이부)(51)와 패드부(53)(57)를 간략히 나타내었다.

상기 표시부와 패드부는 동시에 공정이 행해지며, 패드부를 통해 상기 표시부에 신호가 인가된다. 상기 패드부 중 상기 게이트패드부(57)는 패널(55)의 좌측에 형성하고, 데이터패드부(53)는 상기 게이트패드부(51)와 평행하지 않은 패널(55)의 일측에 구성된다.

종래에는 이와 같이 구성하여 완성된 독립적인 소면적의 어레이기판을 접합하고, 접합된 면에 대응되는 상부기판을 구성하여, 상기 두기판을 합착 한후, 상기 하부기판의 패드부에 구동회로부를 연결하여 준다.

그러나, 독립적으로 완성된 어레이기판을 접합하기 위해서는 접합공정과 같은 추가 공정이 필요하고, 이 접합공정은 고난도의 기술을 요하고 있다.

또한, 접합공정 과정에서 나타나는 불량은 제조수율(yield)을 저하시키는 요인이 된다.

도 3b는 종래의 대면적 어레이기판을 도시한 평면도이다.

즉, 앞의 경우와는 달리 처음부터 대면적의 유리기판을 이용하여 어레이공정을 행하여 대면적 액정표시장치(61)를 제작할 수 있다.

그러나, 이러한 대면적 액정표시장치의 제작은 아래와 같은 불합리한 점이 있다.

일반적인 액정표시장치를 제조함에 있어서, 특히 하부기판인 어레이기판의 제작은 복잡한 공정을 필요로하며, 이러한 공정과정 중 배선의 단선(open)이나 단락(short)에 의한 여러 결함(defect)이 발생할 수 있다.

이러한 결함은 점결함(dot defect) 또는 선결함(line defect)의 형태로 나타나는데, 상기 점결함은 공정과정 중에 임의의 위치에 있는 박막트랜지스터(미도시)의 결함으로 인접화소가 구동회로에서 인가된 신호에 의해 동작하지 않을 경우를 예로들 수 있으며, 상기 선결함은 데이터배선(미도시)이나 게이트배선(미도시)의 단선이나 단락에 의해 상기 각 배선에 연결된 다수의 박막트랜지스터가 작동을 하지 않게되는 현상을 말한다.

소면적의 액정표시장치의 경우에 이러한 불량이 간혹 나타난다 해도 경제적 손실이 적으나, 대면적 액정표시장치에 이러한 선결함이나 점결함 등이 나타나면 단가가 높은 생산공정이 행해진 대형 어레이기판 전체를 사용할 수 없게 됨으로, 경제적인 손실은 크다고 할 수 있다.

### 발명이 이루고자 하는 기술적 과제

따라서, 전술한 바와 같은 문제점을 해결하기 위해 본 발명은 제조단가를 낭비하지 않고 대면적과 소면적의 액정표시장치를 자유롭게 제작할 수 있는 어레이 기판 제조방법을 제안하는 것을 그 목적으로 한다.

### 발명의 구성

전술한 바와 같은 목적을 달성하기 위해, 본 발명에 따른 액정표시장치용 어레이기판 제조방법은 기판을 구비하는 단계와; 상기 기판 상에  $(M+m)$ 개의 게이트배선과  $(N+n)$ 개의 데이터배선에 의해,  $(M \times N)$ 개의 표시화소와 상기 표시화소와 같이 구동 가능한  $(Mn+Nm+mn)$  개의 여분의 화소로 구분되는  $(M+m) \times (N+n)$ 개의 화소를 형성하는 단계와; 상기 표시화소의 결점을 확인하는 단계와; 상기 표시화소에 결점이 없을 경우, 상기 여분의 화소를 비구동상태로 만드는 단계;를 포함한다.

상기 여분의 화소를 비구동상태로 만드는 방법은 상기 화소를 구동하는 구동회로부를 제어하여 달성되도록 하는 것을 특징으로 한다.

상기 여분의 화소를 비구동상태로 만드는 방법은 상기 여분의 화소에 상기 화소를 구동하는 구동회로부를 부착하지 않는 것을 특징으로 한다.

상기 여분의 화소를 비구동상태로 만드는 방법은 상기 여분의 화소와 연결된 상기 게이트배선과 상기 데이터배선을 절단하는 것을 특징으로 하다.

상기 여분의 화소를 비구동상태로 만드는 방법은 상기 여분의 화소를 가리는 블랙매트릭스를 형성함으로써 달성되는 것을 특징으로 하다.

상기 n과 m은 10에서 20사이의 정수인 것을 특징으로 한다.

본 발명의 특징에 따른 액정표시장치 제조방법은 제 1 기판을 구비하는 단계와; 상기 제 1 기판 상에  $(M+m)$ 개의 게이트 배선과  $(N+n)$ 개의 데이터배선에 의해,  $(M \times N)$ 개의 표시화소와 상기 표시화소와 같이 구동 가능한  $(Mn+Nm+mn)$  개의 여분의 화소로 구분되는  $(M+m) \times (N+n)$ 개의 화소를 형성하는 단계와; 상기 표시화소의 결점을 확인하는 단계와; 상기 표시화소에 결점이 확인된 경우, 상기 제 1 기판을 다수의 소기판으로 분할하여 절단하는 단계와; 상기 표시화소에 결점이 없는 상기 다수의 소기판과 각각 대응되는 다수의 제 2 기판을 구비하는 단계와; 상기 다수의 소기판과 상기 다수의 제 2 기판을 각각 합착하고, 상기 소기판과 상기 제 2 기판의 사이에 액정을 주입하고, 실링재를 사용하여 밀봉하는 단계;를 포함한다.

상기 액정을 밀봉하는 실링재는 상기 화소의 일부에 겹쳐지게 위치하는 것을 특징으로 한다.

본 발명에 따른 액정표시장치 제조방법은 제 1 기판을 구비하는 단계와; 상기 제 1 기판 상에  $(M+m)$ 개의 게이트배선과  $(N+n)$ 개의 데이터배선에 의해,  $(M \times N)$ 개의 표시화소와 상기 표시화소와 같이 구동 가능한  $(Mn+Nm+mn)$  개의 여분의 화소로 구분되는  $(M+m) \times (N+n)$ 개의 화소를 형성하는 단계와; 상기 표시화소의 결점을 확인하는 단계와; 상기 표시화소에 결점이 확인된 경우, 상기 제 1 기판을 다수의 소기판으로 분할하여 절단하는 단계와; 상기 표시화소에 결점이 없는 상기 다수의 소기판과 각각 대응되는 다수의 제 2 기판을 구비하는 단계와; 상기 다수의 소기판의 상기 표시화소의 일부를 비구동상태로 만드는 단계와; 상기 다수의 소기판과 상기 다수의 제 2 기판을 각각 합착하고, 상기 소기판과 상기 제 2 기판의 사이에 액정을 주입하고, 실링재를 사용하여 밀봉하는 단계;를 포함한다.

상기 다수의 소기판과 각각 대응되는 상기 다수의 제 2 기판의 합착된 측면 중 상기 다수의 소기판의 절단된 측면으로 노출된 배선을 절연하기 위해 상기 다수의 소기판과 상기 다수의 제 2 기판의 합착된 면에 정전기 방지용으로 절연체를 도포하여 주는 것을 특징으로 한다.

이하 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 설명하도록 한다.

도 4는 본 발명에 따른 대면적 액정표시장치의 어레이기판을 도시한 평면도로서, 도 3b와 유사하다.

그러나, 본 실시예에서는 만일 매트릭스형상의  $M \times N$ 개의 화소를 가진 대면적 액정표시장치의 어레이기판을 제조하고자 하는 경우에  $(M+m) \times (N+n)$ 개의 화소를 형성한다.

즉, 여분의 화소(redundancy pixel)를 형성한다. 이러한 여분의 화소는 필요하지 않은 경우에는 구동하지 않으면 됨으로 액정표시장치에는 아무런 영향을 미치지 않는다. 본 발명에서는 상기 각 여분의 화소의 개수 m과 n을 각각 10 이상의 정수로 하여 화소를 설계하고 어레이기판을 제작하였다.

이하 설명하면 먼저, 대면적 유리기판 상에 어레이공정을 행하고 어레이기판 (171)를 제작한다.

도시하지는 않았지만 상기 어레이기판이 완성된 후, 어레이기판을 구성하는 다수의 게이트배선과 데이터배선의 단선(open)과 단락(short)을 테스트하는 과정을 거치게 된다.

상기 테스트를 거쳐 어레이기판에 불량이 발견되지 않았다면, 상기 대면적으로 제작된 어레이기판은 그대로 사용하면 된다.

그러나, 만약 상기 완성된 어레이기판에 결함이 발견되면, 도시한 바와 같이, 상기 4 영역(A영역,B영역,C영역,D영역)을 정의하는 점선(177)(179)을 따라 상기 기판을 절단하는 방식으로 상기 대면적 액정표시장치를 소면적 액정표시장치로 사용할 수 있다.

앞서 설명한 두 경우에 대해 이하 첨부한 도면을 참조하여 자세히 설명하도록 한다.

먼저, 전술한 바와 같이, 여분의 화소를 형성한 대면적 어레이기판을 그대로 사용할 경우를 설명하도록 한다.

도 5는 본 발명에 따른 액정표시장치의 어레이기판의 평면도로서, 상기 여분의 화소가 설계된 액정표시장치(201)를 분할하지 않고 그대로 사용할 경우에는 도시한 바와 같이, 빛금친 영역(203)인 여분의 화소(redundancy pixel)영역을 구동하지 않는 방법을 사용하면 된다.

즉, 상기 여분의 화소(203)를 다크상태로 구동하거나, 상기 화소영역을 블랙매트릭스(BM)로 가리는 방법으로 여분의 화소영역이 액정표시장치의 동작에 영향을 끼치지 않도록 하면 된다.

상기 여분의 화소를 다크상태로 구동하기 위해서는 도 5 의 E,F,G,H부분의 배선을 절단하는 방법을 사용한다.

도 6과 도 7은 각각 도 5의 E부분과 F부분을 확대한 확대 단면도로서, 액정패널의 하측 빛금친영역(도 5의 203)의 구동을 막기 위해서는 첫 번째로 도 6에 도시한 바와 같이, 상기 빛금친영역의 화소를 지나가는 게이트배선(207)에 연결된 게이트패드(207)를 레이저를 이용하여 절단한다. 이렇게 되면 첫 번째의 경우에는 절단된 게이트배선(207)에는 주사신호가 인가되지 않음으로 이 게이트배선(207)에 연결된 화소(미도시)에 상기 데이터 배선에 의한 데이터신호가 인가되더라도 전혀 구동을 하지 않게 된다.

두 번째 경우에는, 도 7에 도시한 바와 같이, 두 번째, 상기 빛금친영역(203)이 시작되는 부분의 다수의 데이터배선(209)을 일방향으로 절단하는 방식을 사용한다. 이때, 게이트배선(207)과 데이터배선(209)이 겹치지 않는 점선부분(206)을 레이저 등 소정의 절단수단으로 절단한다.

또한, 상기 절단된 데이터배선(209)하부의 화소는 게이트신호는 인가되더라도 데이터신호가 인가되지 못하는 상태임으로 구동을 하지 않게 되어 빛금친영역(203)의 화소가 구동을 하지 않게된다.

상기 우측 빛금친 영역의 화소를 구동하지 않게 위해서는, 첫 번째의 경우 도 5의 H부분에서 다수의 데이터배선(207)과 연결된 다수의 데이터패드(미도시)를 절단하여 주거나, 빛금친 영역이 시작되는 화소부의 게이트배선(209)을 일방향으로 일괄 절단하여 준다.

도 8은 도 5의 G를 확대한 확대 단면도로서, 도시한 바와 같이 상기 게이트배선(207)을 커팅할 때는 상기 데이터배선(209)과 겹치지 않는 점선부분(208)의 데이터배선을 절단한다.

전술한 바와 같은 방법으로 상기 빛금친영역을 구동하지 않거나, 빛금친 영역을 구동하지 않도록 하기 위한 다른 방법으로는 구동회로를 부착하지 않는 방법도 가능하다.

반대로, 상기 대면적 어레이기판에 결함이 발견되었을 경우, 상기 대면적의 어레이기판은 몇 개의 소면적 어레이기판으로 분할하여 사용할 수 있다.

도 9는 본 발명에 따른 액정표시장치의 분할방법을 도시한 평면도이다.

도시한 바와 같이, 액정표시장치의 상·하·일·방향의 다수의 화소영역(301)과 좌·우·일방향의 다수의 화소영역(302)을 리던시 화소영역으로 하고, 각각의 중앙을 일방향으로 절단한다.

그렇게 되면 도 10에 도시한 바와 같이, 소면적의 어레이기판으로 분할된다.

여러장으로 분할된 액정표시장치(401)에서 여분의 화소영역(411)은 접착제가 올라가거나 하는 여분의 공간으로 활용 가능하다.

도 10은 도 9의 J부분을 확대한 확대 단면도로서, 도시한 바와 같이, 절단된 어레이기판(하부기판)(403)과 상부기판(405)을 합착하되, 합착수단인 실런트(403)는 상기 어레이기판(403)의 여분의 화소영역에 형성한다.

다음으로, 상기 실런트(403)가 합착된 면에 절연물질(409)을 도포하여 준다.

이하 도 11을 참조하여 상세히 설명하면, 도 11은 도 10의 X-X를 따라 절단한 단면도이다.

상기 실런트(403)에 의해 합착된 상부기판(405)과 어레이기판(403)의 합착면 중 상기 어레이기판(403)의 절단면에 노출된 각 배선을 절연하기 위해 절연물질을 형성하여 준다. 다음으로 두 기판 사이에 액정이 주입되고 밀봉되어 액정패널이 완성된다.

다음으로 상기 패널의 각 패드부(데이터패드, 게이트패드)에 연결되는 각각의 데이터구동 회로(data drive IC)부와 게이트 구동 회로(gate drive IC)부를 구성함으로써 비로소 액정표시장치가 완성된다.

따라서, 본 발명에 따른 액정표시장치 제조방법을 이용하면, 액정패널의 불량에 의한 손실을 최대한 줄일 수 있는 장점이 있다.

### **발명의 효과**

따라서, 전술한 바와 같은 본 발명에 따른 액정표시장치는 첫째, 대면적으로 사용됨과 동시에 여분의 화소를 설계하여 줌으로서 상기 여분의 화소를 이용하여 소면적의 액정표시장치로의 분할이 손쉬운 효과가 있다.

둘째, 대면적 액정표시장치와 소면적 액정표시장치를 동시에 구성할 수 있음으로 제조비용이 줄어들고 제조수율이 향상되는 효과가 있다.

### **도면의 간단한 설명**

도 1은 일반적인 액정표시장치를 도시한 분해사시도이고,

도 2는 액정표시장치와 구동회로와의 개략적인 구성을 도시한 평면도이고,

도 3a는 종래의 대면적 액정표시장치구성을 위한 소면적 액정표시장치의 구성도이고,

도 3b는 종래의 대면적 액정표시장치의 어레이기판의 평면도이고,

도 4는 본 발명에 따른 액정표시장치의 어레이기판의 평면도이고,

도 5는 도 4의 액정표시장치의 어레이기판을 대면적으로 사용하는 경우를 도시한 본 발명에 따른 어레이기판의 평면도이고,

도 6은 도 5의 E부분의 개략적인 확대평면도이고,

도 7은 도 5의 F부분의 개략적인 확대평면도이고,

도 8은 도 5의 G부분의 개략적인 확대평면도이고,

도 9는 도 5의 액정표시장치를 소면적으로 사용할 경우 절단영역을 도시한 어레이기판의 평면도이고,

도 10은 본 발명에 따른 분할된 소면적 액정표시장치의 평면도이고,

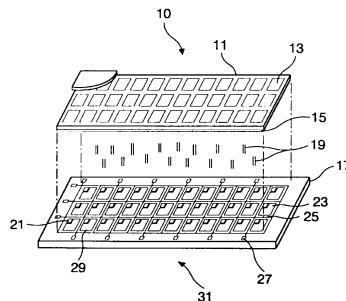
도 11은 본 발명에 따라 분할되어 완성된 소면적 액정표시장치의 일부 단면도이다.

#### <도면의 주요 부분에 대한 부호의 간단한 설명>

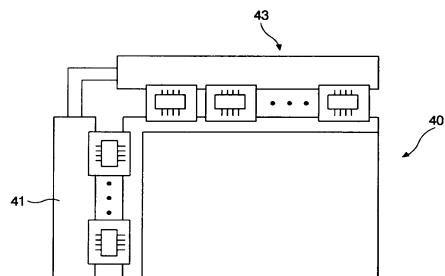
201 : 액정표시장치, 203 : 여분의 화영역.

#### 도면

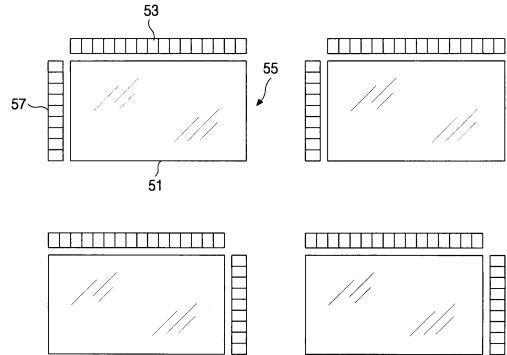
도면1



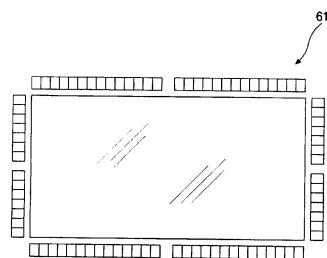
도면2



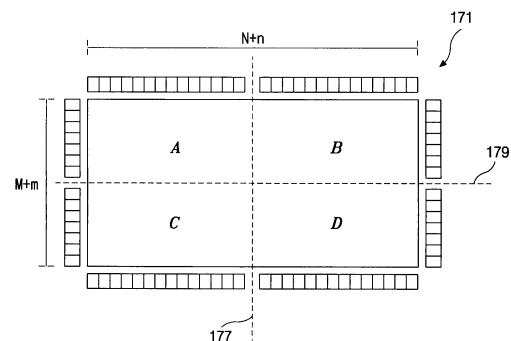
도면3a



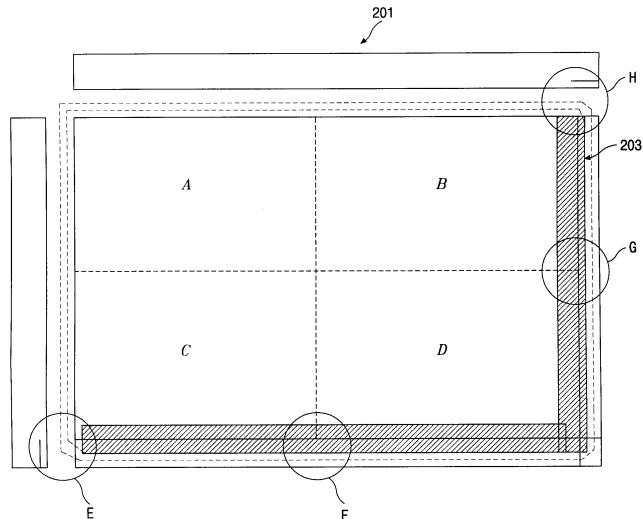
도면3b



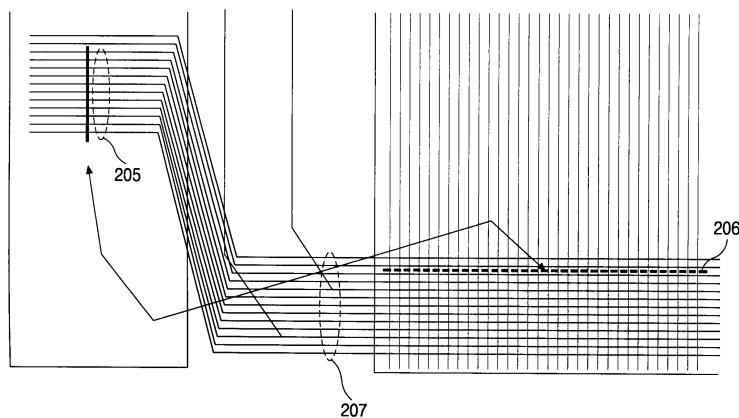
도면4



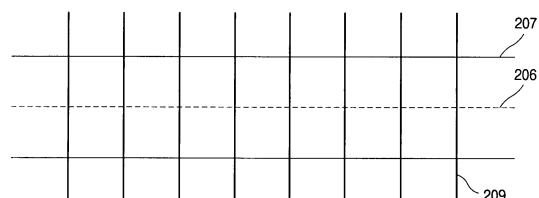
도면5



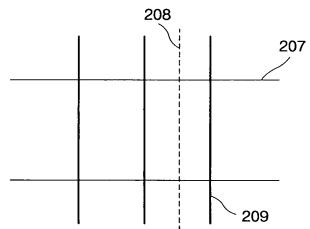
도면6



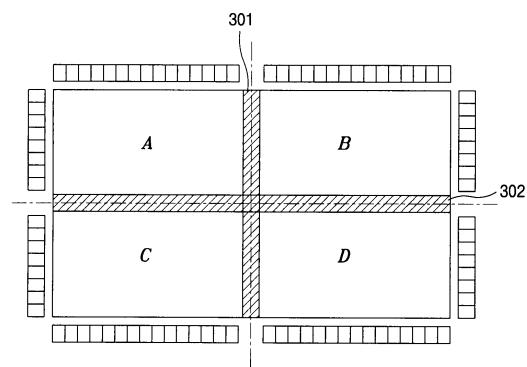
도면7



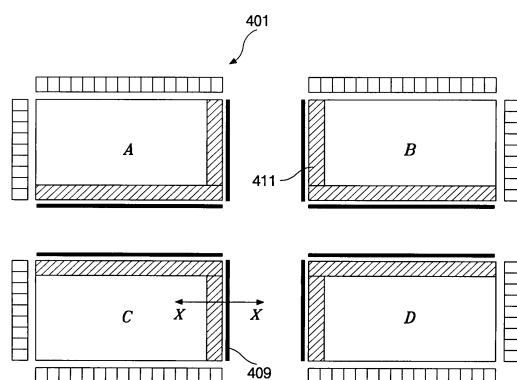
도면8



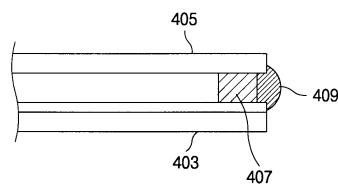
도면9



도면10



도면11



专利名称(译)	制造用于液晶显示器的阵列基板的方法		
公开(公告)号	<a href="#">KR100671211B1</a>	公开(公告)日	2007-01-18
申请号	KR1020000001339	申请日	2000-01-12
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM SOOMAHN		
发明人	KIM,SOOMAHN		
IPC分类号	G02F1/133 G02F1/13 G02F1/1333 G02F1/1343 G02F1/1362		
CPC分类号	G02F1/133351 G02F1/136259 G02F1/134336 G02F1/1309 G02F2201/123		
其他公开文献	KR1020010069091A		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

本发明涉及使用额外像素区域划分的大面积或小面积，制作大尺寸液晶显示装置，并且在特定方向上设计额外像素并预先确定等等的故障。在大尺寸液晶显示装置中。它可以制造。

