



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0043749
(43) 공개일자 2009년05월07일

(51) Int. Cl.

G02F 1/13 (2006.01)

(21) 출원번호 10-2007-0109479

(22) 출원일자 2007년10월30일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

정병혁

서울 관악구 봉천동 보라매 우성아파트 1609호

(74) 대리인

김용인, 박영복

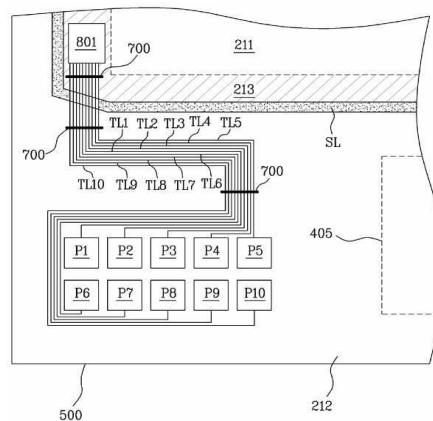
전체 청구항 수 : 총 10 항

(54) 액정표시장치

(57) 요약

본 발명은 정전기를 방지할 수 있는 액정표시장치에 관한 것으로, 화상을 표시하기 위한 표시부 및 상기 표시부에 화상이 표시될 수 있도록 각종 신호들을 제공하는 구동회로들이 실장되는 비표시부; 상기 비표시부에 형성되며, 상기 액정패널의 표시부에 화상이 정상적으로 표시되는가를 검사하는데 필요한 각종 신호들을 제공하는 검사장치의 니들이 접촉되는 다수의 검사패드들; 상기 검사패드들에 인가된 각종 신호들을 상기 표시부에 공급하기 위한 다수의 검사신호전송라인들; 및, 적어도 하나의 검사신호전송라인을 중첩하도록 형성된 적어도 하나의 정전기 방지패턴을 포함함을 그 특징으로 한다.

대표도 - 도4a



특허청구의 범위

청구항 1

화상을 표시하기 위한 표시부 및 상기 표시부에 화상이 표시될 수 있도록 각종 신호들을 제공하는 구동회로들이 실장되는 비표시부;

상기 비표시부에 형성되며, 상기 액정패널의 표시부에 화상이 정상적으로 표시되는가를 검사하는데 필요한 각종 신호들을 제공하는 검사장치의 니들이 접촉되는 다수의 검사패드들;

상기 검사패드들에 인가된 각종 신호들을 상기 표시부에 공급하기 위한 다수의 검사신호전송라인들; 및,

적어도 하나의 검사신호전송라인을 중첩하도록 형성된 적어도 하나의 정전기방지패턴을 포함함을 특징으로 하는 액정표시장치.

청구항 2

제 1 항에 있어서,

하나의 검사신호전송라인당 하나의 정전기방지패턴이 제공되는 것을 특징으로 하는 액정표시장치.

청구항 3

제 2 항에 있어서,

서로 인접한 정전기패턴들이 서로 연결된 것을 특징으로 하는 액정표시장치.

청구항 4

제 1 항에 있어서,

상기 정전기방지패턴은 상기 검사신호전송라인을 중첩하도록 상기 검사신호전송라인의 상측 또는 하측에 위치하는 것을 특징으로 하는 액정표시장치.

청구항 5

제 4 항에 있어서,

상기 정전기방지패턴과 상기 검사신호전송라인 사이에 형성된 층간 절연막을 더 포함함을 특징으로 하는 액정표시장치.

청구항 6

제 4 항에 있어서,

상기 정전기방지패턴과 상기 검사신호전송라인 사이에 형성된 층간 절연막; 및,

상기 층간 절연막과 상기 정전기방지패턴 사이에 형성된 보호막을 더 포함함을 특징으로 하는 액정표시장치.

청구항 7

제 1 항에 있어서,

상기 액정패널은 서로 교차하는 다수의 게이트 라인들 및 데이터 라인들을 포함하며;

상기 검사신호전송라인은 상기 게이트 라인과 동일한 물질로 형성되며; 그리고,

상기 정전기방지패턴은 상기 데이터 라인과 동일한 물질로 형성됨을 특징으로 하는 액정표시장치.

청구항 8

제 1 항에 있어서,

상기 액정패널은 서로 교차하는 다수의 게이트 라인들 및 데이터 라인들과, 화상을 표시하기 위한 다수의 화소 전극들을 포함하며;

상기 검사신호전송라인은 상기 게이트 라인과 동일한 물질로 형성되며; 그리고,
상기 정전기방지패턴은 상기 화소전극과 동일한 물질로 형성됨을 특징으로 하는 액정표시장치.

청구항 9

제 1 항에 있어서,
상기 정전기방지패턴은 상기 비표시부에 위치함을 특징으로 하는 액정표시장치.

청구항 10

제 1 항에 있어서,
상기 표시부는 상기 표시부의 가장자리 둘레를 따라 형성된 액정마진 영역을 더 포함하며, 상기 정전기방지패턴은 상기 액정마진 영역에 위치함을 특징으로 하는 액정표시장치.

명세서

발명의 상세한 설명

기술분야

<1> 본 발명은 액정표시장치에 관한 것으로, 특히 정전기를 방지할 수 있는 정전기패턴을 구비한 액정표시장치에 대한 것이다.

배경기술

- <2> 통상의 액정표시장치는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여 액정표시장치는 화소영역들이 매트릭스 형태로 배열되어진 액정패널과 이 액정패널을 구동하기 위한 구동회로를 구비한다.
- <3> 상기 액정패널에는 다수개의 게이트 라인들과 다수개의 데이터 라인들이 교차하게 배열되고, 그 게이트 라인들과 데이터 라인들이 수직교차하여 정의되는 영역에 화소영역이 위치하게 된다. 그리고, 상기 화소영역들 각각에 전계를 인가하기 위한 화소전극들과 공통전극이 상기 액정패널에 형성된다.
- <4> 이와 같은 액정패널이 제품으로 완성되기 전까지는 수많은 검사공정을 거치게 된다. 상기 액정패널에는 다수의 검사패드가 형성되어 있는데, 상기 액정패널은 상기 검사패드들을 통해 외부로부터의 각종 검사용 신호들을 공급받게 된다.
- <5> 상기 검사패드에는 검사장치의 검사침이 접촉된다. 상기 검사장치는 상기 액정패널의 표시부에 화상이 정상적으로 표시되는가를 검사하는데 필요한 각종 신호들을 제공하기 위한 것으로, 상기 검사침을 통해 상기 검사패드에 상기 신호들을 공급한다.
- <6> 한편, 상기 검사침이 상기 검사패드와 접촉하는 순간 정전기가 발생할 수 있는데, 이때 발생한 정전기는 상기 검사패드를 손상시킬 뿐만 아니라 상기 검사패드를 통해 액정패널 내부로 침투하여 상기 액정패널 내부의 각종 회로들에 심각한 손상을 줄 수 있다.
- <7> 도 1은 정전기에 의해서 손상된 검사패드를 나타낸 도면으로서, 이와 같이 상기 정전기는 검사패드에 손상을 일으킬 수 있다.

발명의 내용

해결하고자하는 과제

<8> 본 발명은 상기와 같은 문제점을 해결하기 위하여 안출한 것으로, 검사패드와 전기적으로 연결된 검사신호전송라인의 상부에 정전기방지패턴을 형성하여 액정패널의 내부로 정전기가 침투하는 것을 방지할 수 있는 액정표시장치를 제공하는데 그 목적이 있다.

과제 해결수단

<9> 상기와 같은 목적을 달성하기 위한 본 발명에 따른 액정표시장치는, 화상을 표시하기 위한 표시부 및 상기 표시부에 화상이 표시될 수 있도록 각종 신호들을 제공하는 구동회로들이 실장되는 비표시부; 상기 비표시부에 형성되며, 상기 액정패널의 표시부에 화상이 정상적으로 표시되는가를 검사하는데 필요한 각종 신호들을 제공하는 검사장치의 니들이 접촉되는 다수의 검사패드들; 상기 검사패드들에 인가된 각종 신호들을 상기 표시부에 공급하기 위한 다수의 검사신호전송라인들; 및, 적어도 하나의 검사신호전송라인을 중첩하도록 형성된 적어도 하나의 정전기방지패턴을 포함함을 그 특징으로 한다.

효 과

<10> 본 발명에 따른 액정표시장치는 정전기방지패턴을 통해 정전기가 액정패널의 내부, 즉 표시부로 침투하는 것을 방지할 수 있다.

<11> 구체적으로, 검사장치의 검사침과 검사패드가 접촉하는 순간 정전기가 발생할 경우, 상기 정전기의 높은 고전압이 정전기방지패턴에 의해 생성된 정전기방지용 커패시터에 걸리면서 상기 정전기방지용 커패시터가 절연파괴고, 이에 의해 상기 정전기방지용 패턴과 검사신호전송라인이 서로 단락됨에 따라 상기 정전기가 제거된다.

발명의 실시를 위한 구체적인 내용

<12> 도 2는 본 발명의 실시예에 따른 액정표시장치를 나타낸 도면이다.

<13> 본 발명의 실시예에 따른 액정표시장치는, 도 2에 도시된 바와 같이, 서로 마주보는 제 1 기관(500) 및 제 2 기관(도시되지 않음)이 합착된 액정패널(615)을 포함한다.

<14> 상기 액정패널(615)은 제 1 기관(500)과 제 2 기관이 실런트(sealant)에 의해 합착된 것으로, 상기 제 1 기관(500)과 제 2 기관 사이에는 액정층이 형성된다. 즉, 상기 액정층은 상기 제 1 기관(500), 제 2 기관, 및 상기 실런트에 의해 형성된 밀폐된 공간에 형성된다.

<15> 상기 제 1 기관(500)에는 서로 교차하는 다수의 게이트 라인(GL)들과 다수의 데이터 라인(DL)들이 형성되어 있으며, 제 2 기관에는 공통전극 및 컬러필터층이 형성되어 있다. 상기 각 게이트 라인(GL)과 각 데이터 라인(DL)에 의해 정의된 각 화소영역에는 화상을 표시하기 위한 화소셀이 형성된다.

<16> 하나의 화소셀은, 게이트 라인(GL)으로부터의 게이트 신호에 응답하여 데이터 라인(DL)으로부터의 데이터 신호를 스위칭하는 박막트랜지스터(TFT)와, 상기 박막트랜지스터(TFT)로부터의 데이터 신호를 공급받는 화소전극과, 상기 화소전극과 대향하여 위치한 공통전극과, 상기 화소전극과 공통전극 사이에 위치하여 상기 두 전극 사이에서 발생하는 전계에 따라 광 투과량을 조절하는 액정층(도시되지 않음)을 포함한다.

<17> 상기 공통전극과 상기 화소전극 사이에는 상기 액정층을 유전체로 하는 액정용량 커패시터(Clc)가 형성되며, 상기 화소전극과 상기 화소전극의 일부를 중첩하는 전단 게이트 라인(GL)간의 사이에는 절연막(도시되지 않음)을 유전체로 하는 보조용량 커패시터(Cst)가 형성된다. 다른 방법으로, 별도의 공통라인을 더 설치하여 이 공통라인을 상기 화소전극과 중첩시킴으로써 상기 보조용량 커패시터(Cst)를 형성할 수 있다. 이때, 상기 공통라인에는 공통전압이 공급된다.

<18> 액정패널(615)은 표시부(211) 및 비표시부(212)를 포함하는 바, 제 1 및 제 2 기관 역시 표시부(211) 및 비표시부(212)를 포함한다. 상기 표시부(211)는 화상을 표시하기 위한 영역이며, 상기 비표시부(212)는 상기 표시부(211)에 화상이 표시될 수 있도록 각종 신호들을 공급하고 제어하는 구동회로들이 형성되는 영역이다. 상기 표시부(211)는 액정마진영역(213)을 포함하는 바, 상기 액정마진영역(213)은 상기 액정패널(615)에 주입된 액정이 퍼져 나갈 수 있는 여유 공간으로서, 상기 액정마진영역(213)은 상기 제 2 기관에 형성된 블랙매트릭스층에 의해 가려지게 되어 화상이 표시되지 않는다. 따라서, 상기 표시부(211)중 실제 화상이 표시되는 유효 표시부는 상기 액정마진영역(213)을 제외한 표시부(211) 부분이다.

<19> 상기 비표시부(212)는 검사영역(301, 302), 구동회로영역(405), 및 FPC 접속영역(420)을 포함한다.

<20> 상기 검사영역(301, 302)에는 상기 액정패널(615)에 화상이 정상적으로 표시되는데 필요한 검사용 신호들이 공급되는 다수의 검사패드들이 형성된다.

<21> 상기 구동회로영역(405)에는 드라이버 IC(Integrated Circuit)가 설치되는데, 이 드라이버 IC는 상기 검사패드를 이용한 액정패널(615)의 화상검사가 완료된 후 이상이 없을 경우 상기 구동회로영역(405)에 설치된다. 상기

드라이버 IC는 상기 게이트 라인(GL)들을 구동하기 위한 게이트 드라이버(도시되지 않음)와 상기 데이터 라인(DL)들을 구동하기 위한 데이터 드라이버(도시되지 않음)를 포함한다.

<22> 상기 게이트 드라이버는 타이밍 콘트롤러(도시되지 않음)로부터의 게이트 제어신호에 응답하여 스캔펄스를 순차적으로 발생하는 쉬프트 레지스터(도시되지 않음)와, 스캔펄스의 스윙폭을 액정셀(C1c)의 구동에 적합한 레벨로 쉬프트 시키기 위한 레벨 쉬프터(도시되지 않음)와, 그리고 상기 레벨 쉬프터로부터의 출력을 버퍼링하여 출력하는 출력버퍼(도시되지 않음)등으로 구성된다. 이 게이트 드라이버는 스캔펄스를 게이트라인(46)에 공급함으로써 그 게이트 라인(GL)에 접속된 박막트랜지스터들을 턴-온(Turn-on)시켜 데이터 신호의 화소전압 즉, 아날로그 감마보상전압이 공급될 1 수평라인의 화소셀들을 선택한다. 데이터 드라이버로부터 발생하는 데이터 신호들은 상기 스캔펄스에 동기됨으로써 선택된 1수평라인의 화소셀들에 공급된다.

<23> 상기 FPC 접속영역(420)에는 FPC(Flexible Printed Circuit)가 설치되는데, 이 FPC는 상기 검사패드를 이용한 액정패널(615)의 화상검사가 완료된 후 이상이 없을 경우 상기 FPC 접속영역(420)에 부착된다. 상기 FPC는 외부 시스템으로부터의 각종 신호들을 상기 드라이버 IC 및 액정패널에 설치된 각종 회로에 전송하는 역할을 한다.

<24> 상기 비표시부(212)에는 다수의 게이트 링크라인들 및 다수의 데이터 링크라인들이 형성된다. 상기 게이트 링크라인은 상기 게이트 라인(GL)과 게이트 드라이버의 출력단자를 전기적으로 연결시키며, 상기 데이터 링크라인은 상기 데이터 라인(DL)과 데이터 드라이버의 출력단자를 전기적으로 연결시킨다.

<25> 도 3은 도 2의 박막트랜지스터의 단면도이다.

<26> 박막트랜지스터(TFT)는, 도 3에 도시된 바와 같이, 제 1 기판(500)의 전면에 형성된 버퍼층(116)과; 상기 버퍼층(116)상에 형성되며 소스 영역(114S), 드레인 영역(114D), 및 채널 영역(114C)을 포함하는 반도체층(114)과; 상기 반도체층(114)을 포함한 상기 제 1 기판(500)의 전면에 형성된 게이트 절연막(112)과; 상기 반도체층(114)의 일부를 중첩하도록 상기 게이트 절연막(112)상에 형성된 게이트 전극(106)과; 상기 게이트 전극(106)을 포함한 제 1 기판(500)의 전면에 형성된 층간 절연막(126)과; 상기 게이트 절연막(112) 및 상기 층간 절연막(126)을 관통하여 상기 반도체층(114)의 소스 영역(114S)을 노출시키는 소스 콘택홀과; 상기 게이트 절연막(112) 및 상기 층간 절연막(126)을 관통하여 상기 반도체층(114)의 드레인 영역(114D)을 노출시키는 드레인 콘택홀과; 상기 소스 콘택홀을 통해 노출된 반도체층(114)의 소스 영역(114S)과 접촉하는 소스 전극(108)과; 상기 드레인 콘택홀을 통해 노출된 반도체층(114)의 드레인 영역(114D)과 접촉하는 드레인 전극(110)과; 상기 소스 전극(108) 및 드레인 전극(110)을 포함한 제 1 기판(500)의 전면에 형성된 보호막(118)과; 상기 보호막(118)을 관통하여 상기 드레인 전극(114D)을 노출시키는 픽셀 콘택홀을 포함한다. 화소전극(122)은 상기 픽셀 콘택홀을 통해 노출된 드레인 전극(114D)과 접촉한다.

<27> 상기 반도체층(114)은 결정질 실리콘이 사용되는데, 상기 반도체층(114)은 저온 다결정 실리콘 결정화 기술이라는 LTPS(Low Temperature Polycrystalline silicon) 공정을 통해서 결정질 실리콘으로 만들어진다. 즉, 상기 버퍼층(214)이 형성된 기판(200) 상에 비정질 실리콘 (a-Si)의 반도체층(114)을 증착하고, 탈수소화(dehydrogenation) 과정을 거친 후, 결정화 단계를 통해 다결정(poly) 또는 단결정 실리콘과 같은 결정질 실리콘의 반도체층(114)을 형성한다. 상기 LTPS 결정화 기술은 ELA(Excimer Laser Annealing) 기술과, CGS(Continuous Grain Silicon) 기술, SLS(Sequential Lateral Solidification) 등이 있다.

<28> 도 4a 및 도 4b는 도 2의 검사영역(301, 302)을 확대하여 나타낸 도면이다.

<29> 도 4a 및 도 4b에 도시된 바와 같이, 제 1 및 제 2 검사영역(301, 302)에는 다수의 검사패드들(P1 내지 P19)이 형성되며, 각 검사패드(P1 내지 P19)는 각 검사신호전송라인(TL1 내지 TL19)에 연결된다. 여기서, SL은 실린트를 의미한다.

<30> 상기 검사패드들(P1 내지 P19)에는 검사장치의 검사침이 접촉된다. 상기 검사장치는 상기 액정패널(615)의 표시부(211)에 화상이 정상적으로 표시되는가를 검사하는데 필요한 각종 신호들을 제공하기 위한 것으로, 상기 검사침을 통해 상기 검사패드들(P1 내지 P19)에 상기 신호들을 공급한다.

<31> 상기 검사신호전송라인들(TL1 내지 TL19)은 검사패드들(P1 내지 P19)에 인가된 각종 신호들을 상기 액정패널(615)의 표시부(211)에 공급한다.

<32> 제 1 검사패드영역(301)에는 제 1 내지 제 10 검사패드들(P1 내지 P10)이 형성되어 있으며, 제 2 검사패드영역(302)에는 제 11 내지 제 19 검사패드들(P11 내지 P19)이 형성되어 있다. 상기 제 1, 제 15 및 제 19 검사패드(P1, P15, P19)는 더미 검사패드들로서 이 더미 검사패드(P1, P15, P19)는 검사장치의 검사침들이 모두 정확하

게 각 해당 검사패드에 올바르게 접촉하였는지는 판단하기 위한 것으로서, 이 더미 검사패드들(P1, P15, P19)에 검사침이 정확하게 접촉하면 상기 검사장치의 LED(Light Emitting Diode)에 불이 들어온다.

- <33> 제 7 검사패드(P7)에는 적색을 표현하기 위한 검사용 데이터가 공급되며, 제 8 검사패드(P8)에는 녹색을 표현하기 위한 검사용 데이터가 공급되며, 그리고 제 9 검사패드(P9)에는 청색을 표현하기 위한 검사용 데이터가 입력된다.
- <34> 제 5 검사패드(P5)에는 상기 검사용 데이터들의 출력을 제어하기 위한 검사용 데이터 인에이블 신호가 공급된다.
- <35> 제 4 검사패드(P4)에는 공통전극 및 공통라인에 필요한 공통전압이 공급된다.
- <36> 제 3 검사패드(P3)에는 게이트 신호의 로우전압을 제어하기 위한 제 1 로우전압 제어신호가 공급되고, 제 6 검사패드에는 상기 게이트 신호의 로우전압을 제어하기 위한 제 2 로우전압 제어신호가 공급된다.
- <37> 제 18 검사패드(P18)에는 게이트 신호의 하이전압을 제어하기 위한 하이전압 제어신호가 공급된다.
- <38> 제 12 검사패드(P12)에는 스타트 신호가 공급된다. 그리고, 제 13, 제 14, 제 16, 및 제 17 검사패드에는 각각 제 1, 제 2, 제 3, 및 제 4 클럭신호가 공급된다. 이 스타트 신호와 제 1 내지 제 4 클럭신호는 상기 게이트 신호를 생성하는데 사용된다.
- <39> 제 10 검사패드(P10)에는 정극성 전압이 공급되며, 상기 제 11 검사패드에는 부극성 전압이 공급된다. 상기 액정패널(615)은 상기 정극성 전압과 부극성 전압을 사용하여 교류 신호를 생성한다.
- <40> 제 2 검사패드(P2)에는 액정패널(615)내의 멀티플렉서(multiplexer)를 제어하기 위한 멀티 제어신호가 공급된다.
- <41> 이와 같이 구성된 제 1 내지 제 19 검사패드(P1 내지 P19)는 제 1 내지 제 19 검사신호전송라인(TL1 내지 TL19)에 접속된다. 상기 제 1 내지 제 19 검사신호전송라인(TL1 내지 TL19)은 제 1 내지 제 19 검사패드(P1 내지 P19)와 액정패널(615) 내부의 구동회로(801, 802)를 전기적으로 연결한다. 상기 액정패널(615)은 상기 제 1 내지 제 19 검사패드(P1 내지 P19)로부터 입력된 상술된 각종 신호를 사용하여 게이트 라인(GL)과 데이터 라인(DL)들을 구동하여 각 화소셀에 검사용 데이터를 공급함으로써 표시부(211)에 검사용 화상을 표시한다.
- <42> 상기 제 1 내지 제 19 검사신호전송라인(TL1 내지 TL19)은 상기 게이트 라인(GL)과 동일한 물질로 형성된다. 상기 제 1 내지 제 19 검사신호전송라인(TL1 내지 TL19)은 표시부(211)의 구동회로부(801, 802)에 연결되기 전기적으로 연결되기 위해서 상기 게이트 라인(GL)들과 교차할 수 있는데, 상기 제 1 내지 제 19 검사신호전송라인(TL1 내지 TL19)과 상기 게이트 라인(GL)들이 서로 단락되는 것을 방지하기 위해 상기 제 1 내지 제 19 검사신호전송라인(TL1 내지 TL19)과 상기 게이트 라인(GL)들이 교차하는 지점에서 상기 제 1 내지 제 19 검사신호전송라인(TL1 내지 TL19)은 단선된다. 이 단선된 부분은 데이터 라인(DL) 또는 화소전극(122)과 동일한 물질로 이루어진 연결부에 의해서 연결된다.
- <43> 상기 제 1 내지 제 19 검사신호전송라인(TL1 내지 TL19)의 상측 또는 하측에는 상기 제 1 내지 제 19 검사신호전송라인(TL1 내지 TL19)과 중첩하는 정전기방지패턴(700)이 형성된다. 도면에 도시되지 않았지만, 상기 정전기방지패턴(700)은 상기 제 1 내지 제 19 검사신호전송라인(TL1 내지 TL19)들 중 어느 하나와 중첩하여도 무방하다.
- <44> 상기 정전기방지패턴(700)은 비표시부(212) 또는 액정마진영역(213)에 형성될 수 있으며, 비표시부(212)와 액정마진영역(213) 모두에 형성되어도 무방하다.
- <45> 상기 정전기방지패턴(700)은 상기 데이터 라인(DL)과 동일한 물질로 형성되거나, 또는 상기 화소전극(122)과 동일한 물질로 형성될 수 있다.
- <46> 도 5 내지 도 8은 본 발명의 실시예에 따른 정전기방지패턴(700)의 구조를 나타낸 도면으로서, 각 도면에는 3개의 검사신호전송라인들(TL1 내지 TL3)이 도시되어 있다. 상기 검사신호전송라인은 사용목적에 따라 그 수가 달라질 수 있으나, 여기서는 설명의 편의상 그 수를 3개로 한정하여 설명하기로 한다.
- <47> 도 5에 도시된 바와 같이, 상기 정전기방지패턴(700)은 상기 검사신호전송라인들(TL1 내지 TL3)을 모두 중첩하는 구조를 가질 수 있다. 이때, 상기 정전기방지패턴(700)은 데이터 라인(DL)과 동일한 물질로 이루어질 수 있다. 상기 정전기방지패턴(700)과 상기 검사신호전송라인들(TL1 내지 TL3) 사이에는 층간 절연막(126)이 형성되

어 있는데, 이러한 구조에 의해 정전기방지용 커패시터(Cp)가 형성된다. 즉, 상기 정전기방지용 커패시터(Cp)는 제 1 전극으로서 상기 정전기방지패턴(700)을 가지며, 제 2 전극으로서 상기 검사신호전송라인들(TL1 내지 TL3)을 가지며, 그리고 유전체로서 상기 층간 절연막(126)을 갖는다.

<48> 도 6에 도시된 바와 같이, 각 정전기방지패턴(700a, 700b, 700c)은 각 검사신호전송라인(TL1 내지 TL3)을 독립적으로 중첩하는 구조를 가질 수 있다. 즉, 각 검사신호전송라인(TL1 내지 TL3)당 하나의 정전기방지패턴(700a, 700b, 700c)이 제공될 수 있다. 구체적으로, 제 1 정전기방지패턴(700a)은 제 1 검사신호전송라인(TL1)만을 중첩하며, 제 2 정전기방지패턴(700b)은 제 2 검사신호전송라인(TL2)만을 중첩하며, 그리고 제 3 정전기방지패턴(700c)은 제 3 검사신호전송라인(TL3)만을 중첩한다. 이때, 상기 정전기방지패턴(700a, 700b, 700c)은 데이터 라인(DL)과 동일한 물질로 이루어질 수 있다. 상기 각 정전기방지패턴(700a, 700b, 700c)과 상기 각 검사신호전송라인(TL1 내지 TL3) 사이에는 층간 절연막(126)이 형성되어 있는데, 이러한 구조에 의해 정전기방지용 커패시터(Cp)가 형성된다. 즉, 상기 각 정전기방지용 커패시터(Cp)는 제 1 전극으로서 상기 정전기방지패턴(700a, 700b, 700c)을 가지며, 제 2 전극으로서 상기 검사신호전송라인(TL1 내지 TL3)을 가지며, 그리고 유전체로서 상기 층간 절연막(126)을 갖는다.

<49> 도 7에 도시된 바와 같이, 상기 정전기방지패턴(700)은 상기 검사신호전송라인들(TL1 내지 TL3)을 모두 중첩하는 구조를 가질 수 있다. 이때, 상기 정전기방지패턴(700)은 화소전극(122)과 동일한 물질로 이루어질 수 있다. 상기 정전기방지패턴(700)과 상기 검사신호전송라인들(TL1 내지 TL3) 사이에는 층간 절연막(126) 및 보호막(118)이 형성되어 있다. 즉, 층간 절연막(126)은 상기 정전기방지패턴(700)과 상기 검사신호전송라인(TL1 내지 TL3) 사이에 형성되어 있으며, 상기 보호막(118)은 상기 층간 절연막(126)과 상기 정전기방지패턴(700) 사이에 형성되어 있다. 이러한 구조에 의해 정전기방지용 커패시터(Cp)가 형성된다. 즉, 상기 정전기방지용 커패시터(Cp)는 제 1 전극으로서 상기 정전기방지패턴(700)을 가지며, 제 2 전극으로서 상기 검사신호전송라인들(TL1 내지 TL3)을 가지며, 그리고 유전체로서 상기 층간 절연막(126) 및 보호막(118)을 갖는다.

<50> 도 8에 도시된 바와 같이, 각 정전기방지패턴(700a, 700b, 700c)은 각 검사신호전송라인(TL1 내지 TL3)을 독립적으로 중첩하는 구조를 가질 수 있다. 이때, 상기 정전기방지패턴(700a, 700b, 700c)은 화소전극(122)과 동일한 물질로 이루어질 수 있다. 상기 각 정전기방지패턴(700)과 상기 각 검사신호전송라인(TL1 내지 TL3) 사이에는 층간 절연막(126) 및 보호막(118)이 형성되어 있다. 즉, 층간 절연막(126)은 상기 각 정전기방지패턴(700a, 700b, 700c)과 상기 각 검사신호전송라인(TL1 내지 TL3) 사이에 형성되어 있으며, 상기 보호막(118)은 상기 층간 절연막(126)과 상기 각 정전기방지패턴(700a, 700b, 700c) 사이에 형성되어 있다. 이러한 구조에 의해 정전기방지용 커패시터(Cp)가 형성된다. 즉, 상기 각 정전기방지용 커패시터(Cp)는 제 1 전극으로서 상기 정전기방지패턴(700a, 700b, 700c)을 가지며, 제 2 전극으로서 상기 검사신호전송라인(TL1 내지 TL3)을 가지며, 그리고 유전체로서 상기 층간 절연막(126) 및 보호막(118)을 갖는다.

<51> 도 9 및 도 10은 정전기 발생시 이를 방지할 수 있는 본 발명의 원리를 설명하기 위한 도면이다.

<52> 즉, 검사장치의 검사침과 검사패드가 접촉하는 순간 정전기가 발생할 경우, 상기 정전기는 검사패드 및 검사신호전송라인(TL1 내지 TL3)을 따라 표시부(211)의 내부로 침투할 수 있다. 그러나, 이 정전기는 상기 정전기방지패턴(700)과 검사신호전송라인(TL1 내지 TL3) 사이에 형성된 정전기방지용 커패시터(Cp)에 의해서 더 이상 표시부(211)의 내부로 침투할 수 없다. 구체적으로, 상기 정전기의 높은 고전압이 상기 정전기방지용 커패시터(Cp)에 걸리면서 상기 정전기방지용 커패시터(Cp)가 절연 파괴되고, 이에 의해 상기 정전기방지패턴(700)과 검사신호전송라인들(TL1 내지 TL3) 중 어느 하나가 서로 단락됨에 따라 상기 정전기가 제거된다. 대부분의 정전기는 검사신호전송라인들 중 어느 한 곳에서 발생되므로, 정전기 발생시 상기 검사신호전송라인들(TL1 내지 TL3) 중 어느 하나만이 상기 정전기방지패턴(700)이 서로 단락된다. 따라서, 상술된 도 5 및 도 7에 도시된 바와 같이 하나의 정전기방지패턴(700)이 모든 검사신호전송라인들(TL1 내지 TL3)을 중첩하는 구조라 할지라도, 상기 정전기 발생에 의해 각 검사신호전송라인(TL1 내지 TL3)간이 서로 단락되는 일은 거의 발생하지 않는다.

<53> 물론, 두 개 이상의 검사신호전송라인(TL1 내지 TL3)에서 정전기가 발생할 경우에는 도 6 및 도 8에 도시된 바와 같은 구조를 사용하여 각 검사신호전송라인(TL1 내지 TL3)간이 서로 단락되는 것을 방지할 수 있다. 즉, 도 10에 도시된 바와 같이, 모든 검사신호전송라인(TL1 내지 TL3)에서 정전기가 발생할 경우, 각 검사신호전송라인(TL1 내지 TL3)은 해당 정전기방지패턴(700a, 700b, 700c)과 단락된다. 이때, 각 정전기방지패턴(700a, 700b, 700c)은 서로 전기적으로 분리된 상태이므로 각 검사신호전송라인(TL1 내지 TL3)간은 단락되지 않는다.

<54> 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술 분야에서

통상의 지식을 가진 자에게 있어 명백할 것이다.

도면의 간단한 설명

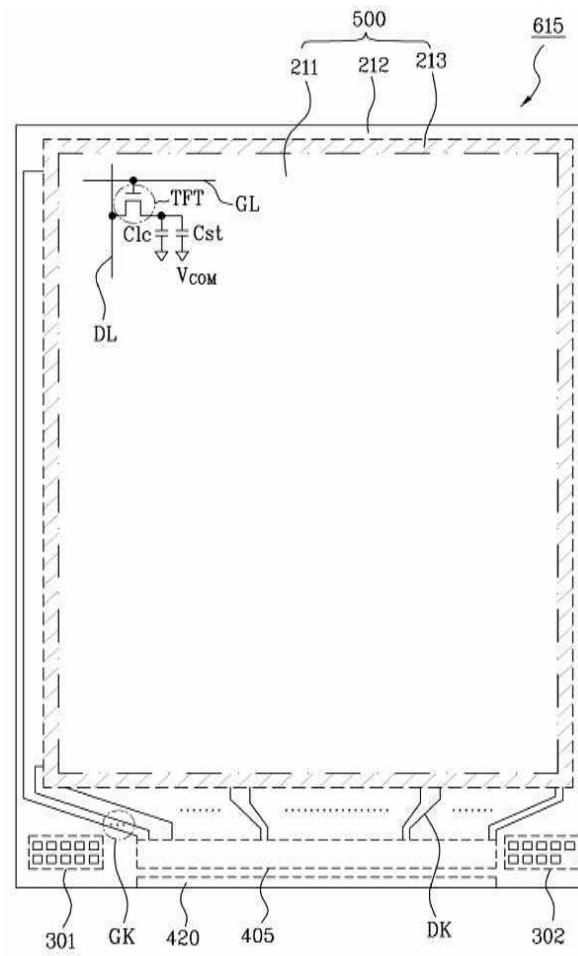
- <55> 도 1은 정전기에 의해서 손상된 검사패드를 나타낸 도면.
- <56> 도 2는 본 발명의 실시예에 따른 액정표시장치를 나타낸 도면.
- <57> 도 3은 도 2의 박막트랜지스터의 단면도.
- <58> 도 4a 및 도 4b는 도 2의 검사영역을 확대하여 나타낸 도면.
- <59> 도 5 내지 도 8은 본 발명의 실시예에 따른 정전기방지패턴의 구조를 나타낸 도면.
- <60> 도 9 및 도 10은 정전기 발생시 이를 방지할 수 있는 본 발명의 원리를 설명하기 위한 도면.

도면

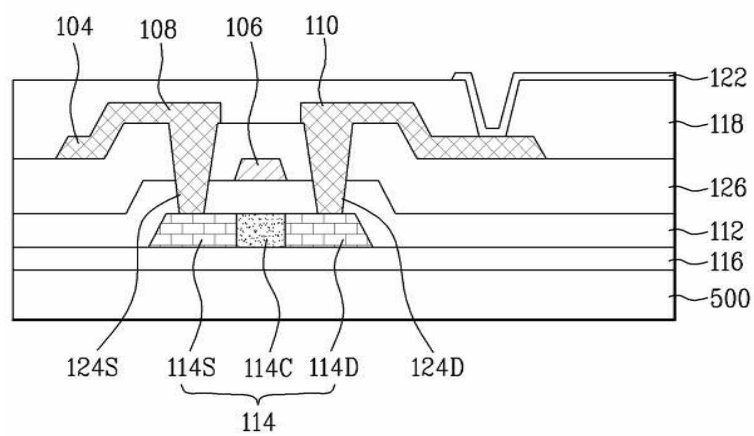
도면1



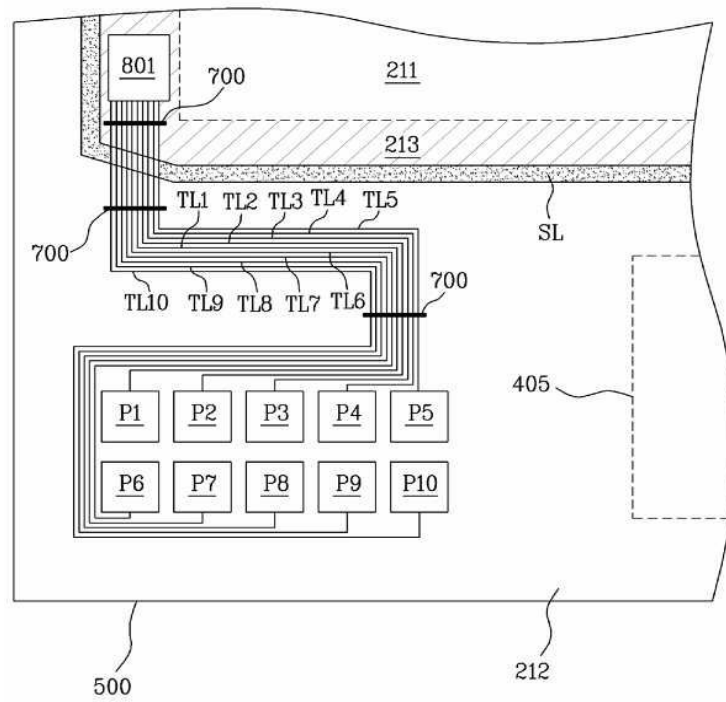
도면2



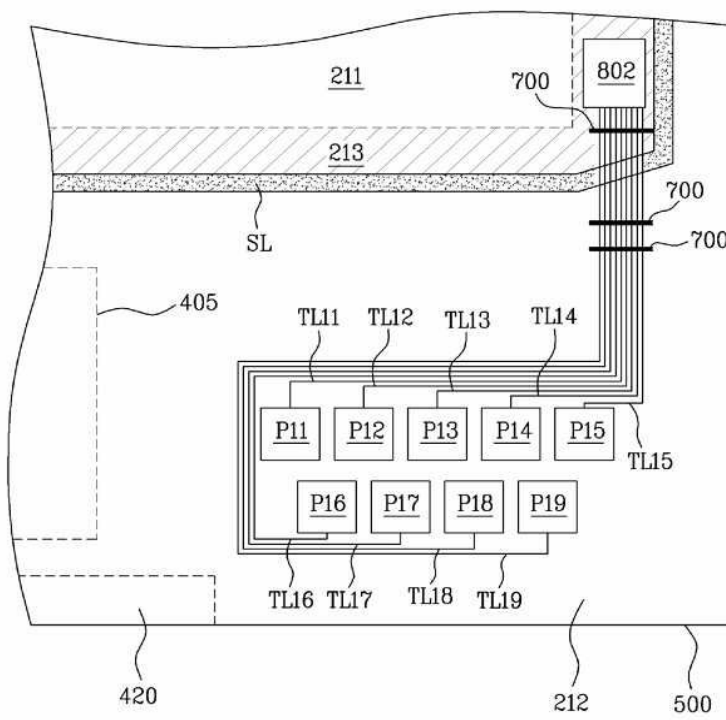
도면3



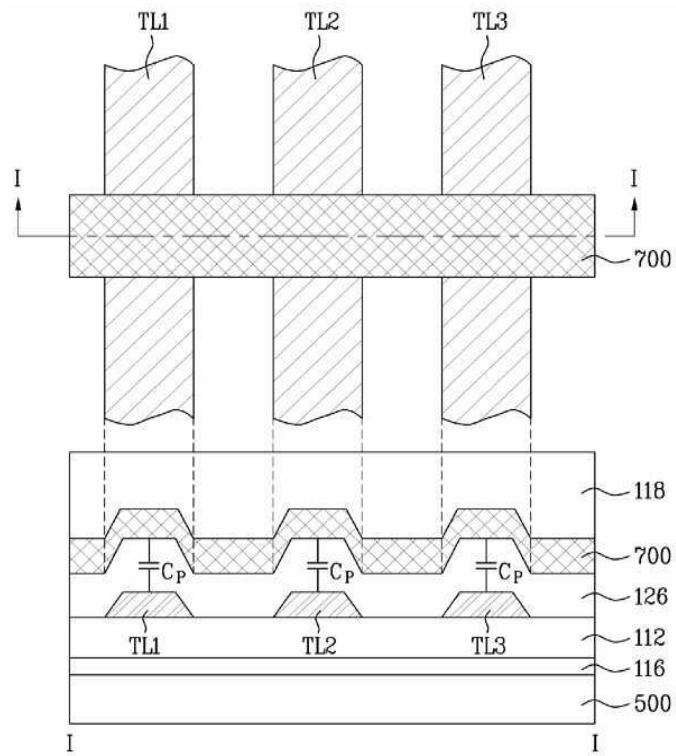
도면4a



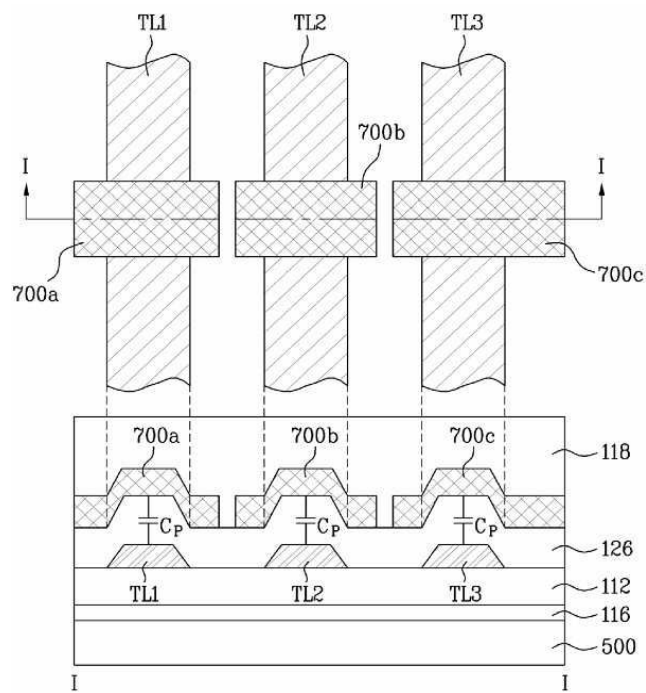
도면4b



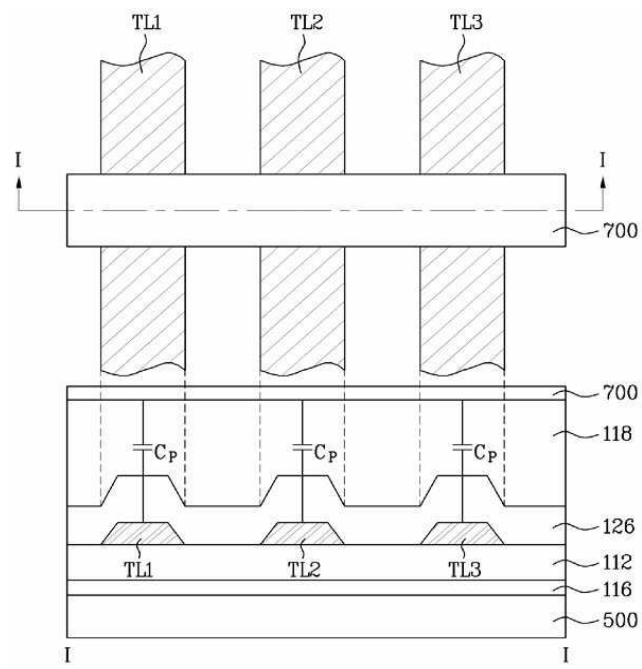
도면5



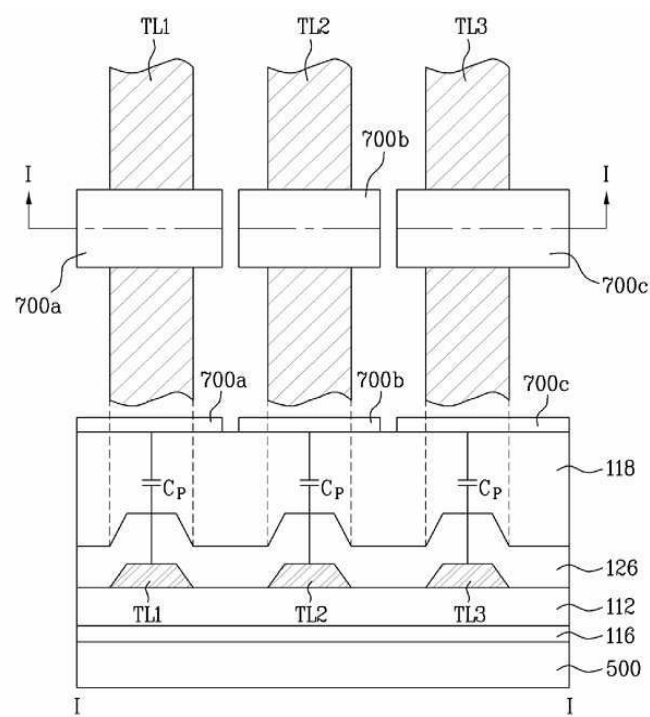
도면6



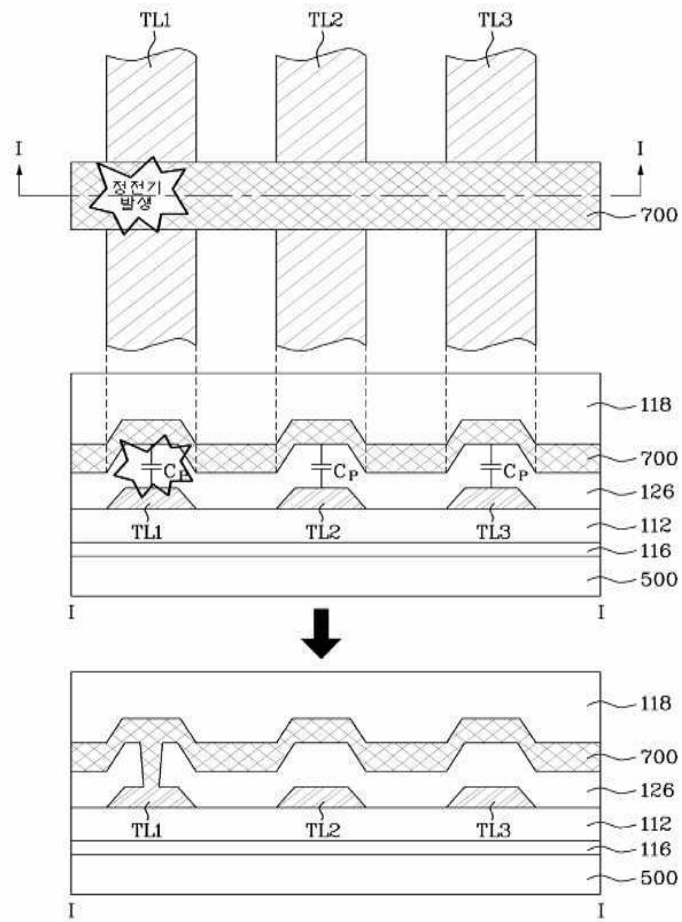
도면7



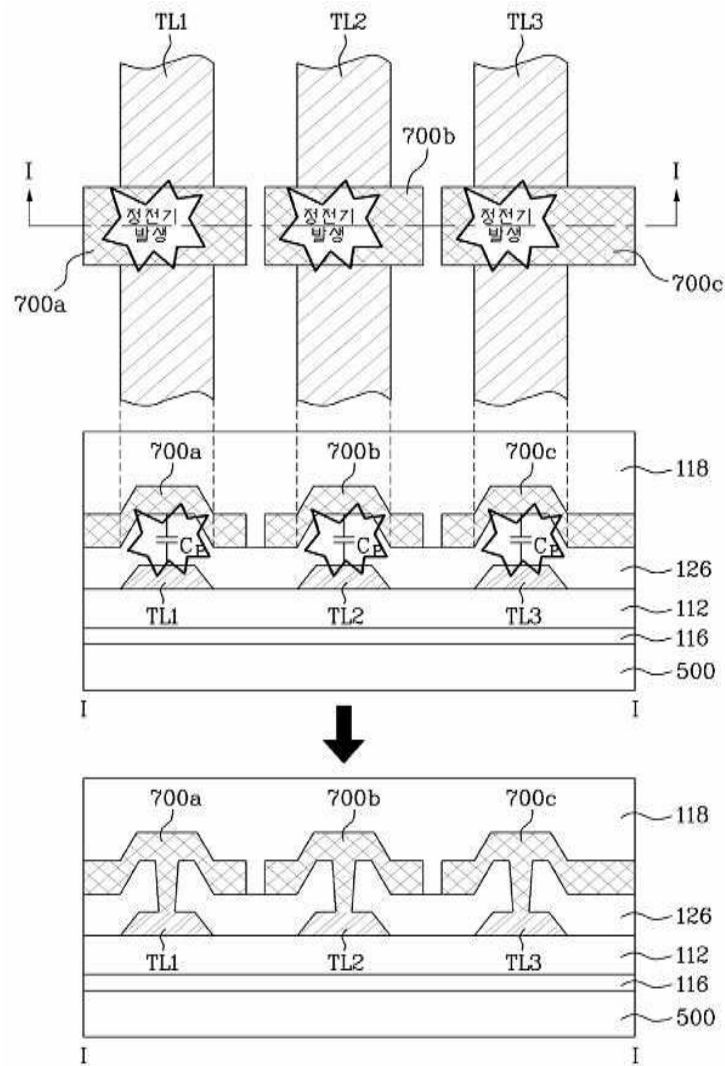
도면8



도면9



도면10



专利名称(译)	液晶显示器		
公开(公告)号	KR1020090043749A	公开(公告)日	2009-05-07
申请号	KR1020070109479	申请日	2007-10-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHUNG BYUNG HYUCK		
发明人	CHUNG,BYUNG HYUCK		
IPC分类号	G02F1/13		
CPC分类号	G02F1/136204 G02F1/13454 G02F1/136286 G02F2001/136254		
代理人(译)	金勇 年轻的小公园		
外部链接	Espacenet		

摘要(译)

本发明涉及一种能够防止静电的液晶显示装置，包括：非显示部分，其上安装有用于显示图像的显示单元和用于提供用于在显示单元上显示图像的各种信号的驱动电路；多个测试焊盘形成在非显示部分上，多个测试焊盘与检查装置的针接触，用于提供检查图像是否正常显示在液晶面板的显示部分上所需的各种信号；多个检查信号传输线，用于将施加到检查浆的各种信号提供给显示单元；并且形成至少一个抗静电图案以与至少一个检查信号传输线重叠。

