

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.
G02F 1/1343 (2006.01)

(11) 공개번호 10-2006-0077883
(43) 공개일자 2006년07월05일

(21) 출원번호 10-2004-0118365

(22) 출원일자 2004년12월31일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 박종진
경기도 안양시 동안구 평촌동 897-5 초원아파트 604동 602호

(74) 대리인 박장원

심사청구 : 없음

(54) 횡전계 모드 액정표시장치

요약

본 발명은 IPS 모드 액정표시장치에 관한 것으로, 공통전극을 구비하지 않고 단위화소마다 인접하는 데이터라인으로 부터 데이터전압을 인가 받아 횡전계를 형성할 수 있는 횡전극을 형성하여 라인딜레이 현상, 개구율 감소현상, 스위칭소자의 편차에 의한 화질 저하등의 문제를 개선할 수 있다.

대표도

도 4a

색인어

IPS모드, 횡전계, 횡전극, 데이터전압, 라인딜레이

명세서

도면의 간단한 설명

도 1 은 일반적인 IPS모드 액정표시소자의 평면도.

도 2 는 일반적인 IPS모드의 액정표시소자의 단위소자의 회로도.

도 3은 본 발명의 제 1 실시 예에 의한 단위화소의 회로도.

도 4a는 본 발명의 제 1 실시 예에 의한 단위화소의 평면도.

도 4b는 제 1 실시 예의 단위화소의 절단면도.

도 5a,5b는 본 발명의 제 1 실시 예의 다른 구성을 나타내는 평면도 및 절단면도.

도 6은 본 발명의 제 2 실시 예에 의한 단위화소의 회로도.

도 7은 본 발명의 제 2 실시 예에 의한 단위화소의 평면도.

***** 도면의 주요부분에 대한 부호의 설명 *****

401,601:게이트라인 402a,402b,602a,602b:데이터라인

403:드레인전극 410,420:박막트랜지스터

404,610:제 1 횡전극 405,620:제 2 횡전극

430,640,650;단위화소 400:기판

451:게이트절연층 452:층간절연층

453:보호층 450:게이트전극

460:액티브층 470:소스 전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 횡전계 모드(In Plane Switching mode)액정표시소자에 관한 것으로, 특히 이웃하는 횡전극사이에서 횡전계를 형성하는 IPS모드 액정표시소자에 관한 것이다.

근래, 핸드폰(Mobile Phone), PDA, 노트북 컴퓨터와 같은 각종 휴대용 전자 기기가 발전함에 따라 이에 적용할 수 있는 경박단소용의 평판표시소자(Flat Panel Display Device)에 대한 요구가 점차 증대되고 있다. 이러한 평판표시소자로 LCD(Liquid Crystal Display), PDP(Plasma Display Panel), FED(Field Emission Display), VFD(Vacuum Fluorescent Display) 등이 활발히 연구되고 있는데, 그 중 양산화 기술, 구동수단의 용이성, 고화질의 구현이라는 이유로 인해 현재에는 액정표시장치(LCD)가 각광을 받고 있다.

통상의 액정표시장치는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 구현하게 된다. 이를 위하여, 액정표시장치는 화소들이 매트릭스 형태로 배열되어진 액정패널과 이 액정패널을 구동하기 위한 구동회로를 구비한다.

도 1은 일반적인 횡전계방식 액정표시소자의 단위화소를 나타낸 것으로, 도면에 도시된 바와 같이, 액정패널의 제 1 기판에는 게이트라인(101)과 데이터라인(102)이 교차하게 배열되어 화소영역을 정의하며, 상기 게이트라인(101)과 데이터라인(102)이 교차 영역에는 스위칭소자인 박막트랜지스터(thin film transistor, TFT)가 형성된다. 액정패널의 화소 각각에는 화소전극(103)과 공통전극(105)이 교대로 배치되는데, 상기 화소전극(103)은 스위칭소자인 박막트랜지스터(TFT)의 소스/드레인전극(106, 107)으로부터 데이터신호를 인가 받아 공통전극(105)과 함께 제 1 기판 상에 횡전계를 형성한다. 박막트랜지스터(TFT)의 게이트전극(109)은 데이터신호가 1 라인 분씩의 화소전극(103)들에게 인가되도록 게이트라인(101)에 접속된다. 이에 따라, 액정표시장치는 화소별로 공급된 데이터신호에 따라 화소전극(103)과 공통전극(105) 사이에 인가되는 전계에 의해 액정층의 광투과율을 조절함으로써 화상을 표시한다.

또한, 도면에 도시하지는 않았지만, 제 2 기판 상에는 컬러필터층이 형성되며, 상기 제 1 기판 및 제 2 기판 사이의 이격 공간에 액정층이 형성된다.

상기 액정층의 액정분자는 화소전극(103) 및 공통전극(105) 사이에 형성되는 횡전계에 의해 구동되므로, TN(Twisted Nematic) 모드 액정표시소자에 비해 가시범위가 넓어지게 되어, 상, 하, 좌, 우 방향으로 약 80°~85°범위의 시야각을 확보할 수 있다.

도 2는 통상의 IPS모드 액정표시장치의 단위화소를 나타내는 회로도인데, 도 2를 참조하면, 액정표시소자는 게이트라인(Vgate) 및 데이터라인(Vdata)의 교차영역에 스위칭소자인 박막트랜지스터(TFT)가 형성되고 상기 TFT는 액정에 전계를 인가하는 일전극인 화소전극(미도시)과 연결된다. 상기 화소전극과 공통전극(Vcom) 사이에 횡전계가 형성되면서 상기 화소전극, 공통전극 및 두 층사이의 액정층은 하나의 커패시터(C_{LC})를 형성한다. 또한 상기 화소전극과 공통전극은 절연층을 사이에 두고 스토리지 커패시터(C_{ST})를 더 형성하며 데이터신호를 유지시켜 준다.

그런데, 액정표시소자가 대형화됨에 따라 기관상에 중첩으로 배열되는 게이트라인 및 데이터라인이 길어지게 되므로 선 저항이 증가하게 되어 하나의 게이트라인을 따라 형성되는 TFT들의 구동이 일정치 못한 라인딜레이(line delay)현상이 심해진다. 즉, 하나의 게이트라인에 주사신호가 인가되더라도 주사신호가 긴 게이트라인을 통해 인가되면 하나의 게이트라인의 제 1 번째 TFT와 N번째 TFT는 선 저항으로 인해 서로 다른 주사신호를 인가받는 문제가 있을 수 있다.

또한 대형의 액정표시장치는 한번의 포토공정에 의해 패턴이 형성되지 못하기 때문에 여러번의 포토공정을 실시한다. 따라서 하나의 기관에 여러번의 포토공정이 진행되므로 각 포토공정에 의해 형성되는 TFT의 성능이 달라 단위화소가 서로 다르게 구동하여 화질을 저하시키기도 한다.

또한 통상의 IPS 모드 액정표시소자는 횡전계를 인가하기 위해 화소전극과 상기 화소전극과 서로 평행하게 대향하는 공통전극을 구비하게 되는 데, 상기 공통전극은 개구율을 감소시키는 문제를 발생시킨다. 그러므로 개구율을 가능한 최대화하기 위해 공통전극라인을 게이트라인과 인접하도록 형성하는데, 이 과정에서 게이트라인과 단락(short)등이 발생할 수 있어 제조공정을 어렵게 한다.

발명이 이루고자 하는 기술적 과제

그러므로 본 발명은 IPS 모드 액정표시소자를 구성함에 있어 공통전극을 별도로 구성하지 않고, 이웃화소에 형성되는 횡전극거리 서로 횡전계를 형성할 수 있게 하여 라인딜레이 문제 및 TFT 성능의 편차에 따른 화질 저하를 방지하고자 한다. 또한 공통전극을 형성하지 않음으로서 공정을 단순화 할 수 있고, 게이트라인 형성시 발생하던 불량률을 줄여 액정표시장치의 제조공정을 단순화하는 것을 목적으로 한다.

발명의 구성 및 작용

상기 목적을 위해 본 발명은 복수의 게이트라인 및 상기 게이트라인과 수직교차하는 복수의 데이터라인에 의해 정의되는 단위화소; 상기 게이트라인 및 데이터라인의 교차영역에 형성되며 상기 단위화소마다 형성되는 한쌍의 스위칭소자; 상기 한쌍의 스위칭소자와 각각 연결되는 횡전극을 구비하는 것을 특징으로 하는 액정표시장치를 제공한다.

또한 본 발명의 다른 실시 예는 복수의 게이트라인 및 상기 게이트라인과 수직교차하는 복수의 데이터라인에 의해 정의되는 단위화소; 상기 단위화소마다 형성되는 스위칭소자; 상기 스위칭소자와 연결되는 횡전극을 구비하며, 상기 횡전극은 인접하는 단위화소에 각각 형성되는 제 1 횡전극과 제 2 횡전극으로 구성되는 것을 특징으로 하는 액정표시장치를 제공한다.

본 발명의 제 1 실시 예에 의한 IPS모드 액정표시소자는 단위화소마다 한쌍의 스위칭소자와, 상기 스위칭소자와 각각 연결되는 횡전극을 구비한다. 또한 본 발명은 IPS모드 액정표시소자를 구성함에 있어, 공통전극을 형성하지 않고 인접하는 데이터라인에 각각 연결되는 횡전극을 통해 횡전계를 형성하는 것을 특징으로 한다. 즉, 제 1 번째 데이터라인에 접하는 제 1 스위칭소자를 통해 데이터전압을 인가받는 제 1 횡전극과, 상기 제 1 번째 데이터라인에 이웃하는 제 2 번째 데이터라인에 접하는 제 2 스위칭소자를 통해 데이터전압을 인가받는 제 2 횡전극이 서로 인가받는 데이터전압으로 인해 횡전계를 형성한다.

그리고 상기 제 1 횡전극과 제 2 횡전극에 데이터전압을 인가함에 있어, 제 1 데이터라인을 통해 인가되는 데이터 전압과, 제 2 데이터라인을 통해 인가되는 데이터전압의 차가 화상정보가 되도록 상기 횡전극에 데이터전압을 인가한다.

또한 본 발명의 제 2 실시 예에 의한 액정표시소자는 단위화소마다 하나의 스위칭소자를 형성하고 상기 단위화소와 연결되는 횡전극을 형성하되, 상기 횡전극은 제 N번째 단위화소에 형성되는 제 1 횡전극과, 상기 제 N번째 단위화소에 인접하는 제 N-1번째 단위화소에 형성되는 제 2 횡전극을 구비하는 것을 특징으로 한다. 또한 상기 제 1 횡전극과 제 2 횡전극은 일체를 이룬다.

또한 제 N 번째 데이터라인으로 부터 제 1 횡전극에 인가되는 데이터전압과, 제 N+ 1번째 데이터라인으로 부터 상기 제 1 횡전극과 동일한 단위화소에 형성되는 제 2 횡전극에 인가되는 데이터전압에 의해 횡전계를 형성하며, 상기 두 데이터 전압의 차가 곧 화상정보가 되는 것을 특징으로 한다.

이하 도 3을 참조하여 본 발명의 제 1 실시 예의 기술적 사상을 살펴본다.

도 3은 본 발명의 제 1 실시 예에 의한 단위화소의 회로도이다. 도 3을 참조하면, 복수의 게이트라인(G1,G2...)과 상기 게이트라인과 수직교차하는 복수의 데이터라인(D1,D2,D3...)에 의해 단위화소가 정의된다.

상기 단위화소에는 스위칭소자로서 한쌍의 TFT(T1,T2)가 각각 구비되며, 상기 TFT는 각각 횡전극과 연결되는데, 상기 횡전극은 서로 평행을 이룬다. 또한 상기 횡전극은 액정층과의 사이에서 커패시터를 형성한다. 상기 횡전극간에는 데이터라인으로 부터 인가되는 전압에 의해 횡전계가 형성되며, 상기 횡전극간에는 커패시터가 형성된다.

이하 도 4를 참조하여 본 발명의 제 1 실시 예에 의한 액정표시소자의 구조와 그 동작을 살펴본다.

도 4를 참조하면, 복수의 게이트라인(401)과 상기 게이트라인(401)과 수직 교차하는 복수의 데이터라인(402a,402b)에 의해 단위화소(430)가 정의된다. 상기 단위화소(420)에는 스위칭소자인 한쌍의 박막트랜지스터(410,420)가 형성된다. 상기 한쌍의 박막트랜지스터를 편의상 제 1 TFT(410) 및 제 2 TFT(420)으로 칭한다.

상기 제 1 TFT(410)은 게이트라인(401)과 제 1 데이터라인(402a)의 교차영역에 형성되며, 상기 제 2 TFT(420)은 상기 게이트라인(401)과 제 2 데이터라인(402b)의 교차영역에 형성된다.

또한, 상기 제 1 TFT(410)에는 상기 제 1 TFT(410)의 드레인전극(403)을 통해 제 1 횡전극(404)이 연결되어 있고, 상기 제 2 TFT(420)에는 상기 제 2 TFT의 드레인전극을 통해 제 2 횡전극(404)이 연결되어 있다. 상기 제 1 횡전극(404) 및 제 2 횡전극(405)은 각각 적어도 하나이상의 서브 전극을 구비할 수 있으며, 상기 서브 전극은 서로 평행하다. 또한 상기 제 1 횡전극(404)과 제 2 횡전극(405)은 서로 평행하며, 상기 제 1 데이터라인(402a) 및 제 2 데이터라인(402b)으로 부터 인가되는 전압에 의해 횡전계를 형성한다. 상기 횡전계에 의해 액정이 구동된다.

한편, 상기 제 1 횡전극(404) 및 제 2 횡전극(405)은 투명전극물질로 구성되면서 동일층 상에 형성될 수 있고, 도 5a에 도시된 바와 같이, 어느 하나는 투명전극물질이며 다른 어느 하나는 게이트전극형성물질과 동일한 물질로 구성될 수 있다.

도 4a와 5a에 예시되는 액정표시소자는 단지 횡전극을 형성하는 과정에서 횡전극 형성순서를 어느 단계에서 행하느냐에 따라 달라지는 것뿐이며 기능은 동일하다.

다만, 도 4a에 도시된 바와 같이, 상기 제 1 횡전극(404) 및 제 2 횡전극(405)를 투명전극물질로 구성하므로써 개구율을 향상시킬 수 있다.

상술한 바와 같이, 본 발명의 일 실시 예에 의한 액정표시소자는 단위화소마다 제 1 및 제 2 TFT를 구비하고, 상기 제 1 및 제 2 TFT와 각각 연결되는 제 1 횡전극 및 제 2 횡전극을 구비하여 횡전계를 발생시키기 때문에 공통전극과 화소전극을 사용하여 횡전계를 발생시키는 종래의 IPS모드 액정표시소자에 비해 구조가 간단하며, 개구율을 향상시킬 수 있다. 특히 종래의 IPS모드 액정표시소자의 제조공정에서 공통전극은 게이트라인과 동시에 형성되며, 개구율을 증가시키기 위해 게이트라인과 공통전극을 가능한 접근하여 형성한다. 그 과정에서 게이트라인과 공통전극라인이 단락되는 문제가 발생하곤 하며, 단락된 게이트라인을 수리하기 위한 보수(rework)과정을 실시하기도 한다.

그러나 본 발명은 공통전극 라인을 근본적으로 형성하지 않으므로 게이트라인과 공통전극라인이 단락되는 문제는 발생하지 않으며, 게이트라인의 리워크(rework)공정도 불필요하다.

한편, 종래에는 공통전압이 인가되는 공통전극과 데이터라인으로 부터 데이터전압이 인가되는 화소전극에 의해 횡전계가 형성되어 액정에 화상정보가 구현되는데, 본 발명은 공통전극을 구비하지 않으므로 화소정보를 구현하는 방법이 종래와 다르다. 즉, 상기 단위화소에 동시에 인가되는 제 1 데이터전압과 제 2 데이터전압의 차이에 의해 화소정보가 구현된다.

이하 상기 화상정보를 구현하는 동작을 살펴본다.

게이트구동회로부터 주사신호가 게이트라인에 한 라인 분씩 인가되면, 게이트라인에 연결되어 있는 각 단위화소의 제 1 TFT(410)와 제 2 TFT(420)의 채널은 턴-온된다. 이어서, 데이터라인을 통해 게이트라인의 한 라인분에 해당하는 데이터신호가 각 TFT에 인가된다.

그러므로 제 1 데이터신호는 제 1 데이터라인(402a) 및 제 1 TFT(410)를 통해 제 1 횡전극(404)에 인가되고, 제 2 데이터신호는 제 2 데이터라인(402b) 및 제 2 TFT(420)를 통해 제 2 횡전극(404)에 인가된다. 그리고 제 1 횡전극 및 제 2 횡전극에 인가되는 데이터전압에 의해 상기 제 1 횡전극 및 제 2 횡전극사이에 횡전계가 발생하고 액정을 구동시킨다.

이때, 상기 제 1 횡전극 및 제 2 횡전극에 인가되는 데이터전압에 의해 액정이 구동되어야 하기 때문에, 상기 데이터전압의 차이는 종래의 공통전압과 화소전극사이에서 발생하는 전압차와 같아야 한다.

그러므로 제 1 데이터전압 및 제 2 데이터전압은 종래와 다르며, 제 1 데이터전압과 제 2 데이터전압의 전압차이가 종래의 공통전압 및 화소전극사이에서 발생하는 전압차와 같도록 제 1 및 제 2 데이터전압이 조정되어 인가될 필요가 있다. 즉, 단위화소에는 두개의 데이터전압이 인가되고, 인가되는 두 데이터전압의 차이가 곧 화상정보가 되도록 데이터신호를 인가한다.

상기 제 1 및 제 2 데이터전압의 조정은 타이밍 컨트롤러에서 이루어질 수 있으며, 화상정보의 구현은 외부로부터 인가되는 데이터전압을 상기 타이밍 컨트롤러에서 제어하여 새로운 데이터신호를 생성한 후 데이터라인에 인가함으로써 이루어질 수 있다.

한편, 횡전극에 데이터신호가 인가될 경우, 상기 횡전극간에는 커패시터가 형성되어 단위화소의 화상정보를 소정시간 유지시켜 주는 스토리지 커패시터 역할을 수행할 수 있다.

도 4b는 상기 도 4a의 절단선 I-I선을 기준으로 한 본 발명의 제 1 실시 예의 단면도이다.

도 4b를 참조하면, 본 발명의 단위화소에는 두개의 박막트랜지스터(410,420)가 형성되고 상기 박막트랜지스터와 연결되는 횡전극(404,405) 형성된다.

상기 구조를 더 자세히 살펴보면, 기관(400)상에 게이트전극(450)이 형성되며, 상기 게이트전극(450)은 게이트절연층(451)에 의해 절연된다.

상기 게이트절연층(451)상에는 반도체로 구성될 수 있는 액티브층(460)이 형성되며, 상기 액티브층(460)은 층간절연층(452)에 의해 절연되어 있다.

또한 상기 층간절연층(452)상에는 상기 액티브층(460)과 각각 연결되는 소스전극(470)과 드레인전극(403)이 형성되며, 상기 소스 및 드레인 전극상에는 보호층(453)이 형성된다.

상기 보호층(453)상에는 상기 드레인전극(403)과 연결되는 횡전극(404,405)이 형성된다. 상기 횡전극(404,405)은 상기 한쌍의 TFT(410,420)과 연결되는 제 1 횡전극(404)과 제 2 횡전극(404)으로 구성된다. 또한 상기 제 1 횡전극(404) 및 제 2 횡전극(405)은 투명전극물질로 구성되어 개구율을 향상시킬 수 있다.

한편, 본 발명의 제 1 실시 예의 액정표시소자에서 상기 횡전극은 투명전극물질 외에 게이트라인을 형성하는 금속층으로 구성되는 것도 가능하다.

도 5a는 대향하는 횡전극 중 일 횡전극을 게이트라인을 형성하는 금속물질로 구성한 것을 도시한다.

도 5a는 도 4a를 참조하여 설명된 본 발명의 제 1 실시 예와 거의 동일하다. 단지 도 5a에 도시되는 본 발명의 액정표시소자는 제 2 횡전극을 게이트라인과 동일한 물질로 구성하고 게이트라인과 동일층에 구성한 것이 차이점이다.

즉, 도 5a에 도시된 바와 같이, 상기 제 2 횡전극(406)은 알루미늄 또는 몰리브덴등의 금속층으로 구성될 수 있다.

그러므로 상기 제 2 횡전극(406)은 게이트라인이 형성되는 단계에서 동시에 패터닝되므로서 형성될 수 있다.

도 5b는 도 5a의 절단선 II-II를 기준으로 본 단면도로서, 상기 제 2 횡전극(406)이 게이트라인(406)과 동일한 층에 형성되고 제 2 박막트랜지스터(420)의 드레인전극(403)과 연결되는 것을 확인할 수 있다.

본 발명의 제 1 실시 예는 단위화소에 한쌍의 스위칭소자를 구성하고, 상기 스위칭소자에 각각 연결되는 횡전극을 형성하므로써 하나의 게이트라인이 길어져 선저항이 크게 발생하더라도 하나의 단위화소에 형성되는 한쌍의 박막트랜지스터는 거의 동일한 게이트전압을 인가받고 또 인접하는 데이터전압사이의 차에 의해 화상정보가 구현되기 때문에 라인딜레이(line delay)현상은 제거될 수 있다.

또한 상기 단위화소의 구동은 단위화소내의 박막트랜지스터와 각 단위화소를 정의하는 인접하는 데이터라인으로 부터 인가되는 데이터전압에 의해 결정되기 때문에 스위칭소자를 구성하는 박막트랜지스터가 기관 전체를 통해서는 다소의 편차가 발생하더라도 단위화소 내에서는 거의 특성에 편차가 없는 스위칭소자가 구성되기 때문에 박막트랜지스터 편차에 의한 화질저하는 방지될 수 있다.

한편, 본 발명은 단위화소에 하나의 박막트랜지스터만 구성하고 상기 박막트랜지스터의 드레인전극과 연결되면서 인접하는 두 화소에 걸쳐 형성되는 하나의 횡전극을 구비하여 이루어질 수 있다.

이하, 도 6 및 7을 참조하여 본 발명의 제 2 실시 예에 의한 액정표시소자를 살펴본다.

도 6은 본 발명의 제 2 실시 예의 단위화소에 형성되는 회로도를 도시한 것으로써, 단위화소는 하나의 박막트랜지스터를 구비하고, 상기 박막트랜지스터에는 인접하는 두 화소에 걸쳐 형성되는 하나의 횡전극이 연결되는 것이 특징이다.

상기 제 2 실시 예가 제 1 실시 예와 다른 점은 단위화소당 하나의 스위칭소자를 구비하는 것과, 일체를 이루는 하나의 횡전극이 인접하는 두 화소에 걸쳐 형성되는 것이며, 또한 상기 횡전극은 상기 하나의 스위칭소자에 의해 제어되는 것이다.

이하 도 7을 참조하여 본 발명의 제 2 실시 예의 액정표시소자의 구조 및 동작을 살펴본다.

도 7을 참조하면, 본 발명의 제 2 실시 예는 복수의 게이트라인(601)과 상기 게이트라인(601)과 수직교차하는 복수의 데이터라인(602a, 602b)에 의해 단위화소(640, 650)이 정의되고, 상기 단위화소마다 하나의 박막트랜지스터(610)가 형성되며, 상기 박막트랜지스터(610)에는 이웃하는 단위화소에 일체로 형성되는 횡전극을 구비한다.

상기 횡전극은 편의상 제 2 횡전극(630)과 제 1 횡전극(620)으로 구분하여 설명하며, 상기 제 1 횡전극(620) 및 제 2 횡전극(630)은 일체를 이룬다.

또한 상기 제 1 횡전극(620)이 N번째 화소에 형성되면 상기 제 2 횡전극(630)은 상기 N번째 화소의 좌측에 형성되는 N-1번째 화소에 형성되어 결국, 하나의 횡전극이 이웃하는 두 단위화소에 형성된다.

상기 제 1 횡전극(620) 및 제 2 횡전극(630)은 서로 평행한 복수의 서브 횡전극을 더 구비할 수 있으며, 이웃하는 단위화소에 형성되는 횡전극과 평행을 이룬다. 다시 말해,, 모든 단위화소마다 형성되는 박막트랜지스터는 상기 제 1 횡전극 및 제 2 횡전극이 일체를 이루는 하나의 횡전극과 연결되므로 임의의 단위화소에는 제 2 횡전극(630)과 제 1 횡전극(620)이 함께 형성되며, 상기 두 횡전극은 각각 서로 평행하다. 또한 하나의 화소에 같이 형성되는 제 1 횡전극(620) 및 제 2 횡전극(630)은 인접한 단위화소에 형성된 서로 다른 박막트랜지스터에 의해 구동되어 횡전계를 형성한다.

결국, 제 2 실시 예에 의한 액정표시소자는 단위화소마다, 하나의 박막트랜지스터와, 제 N번째 화소에 형성되는 제 1 횡전극(620)과, 상기 제 N번째 화소에 인접한 제 N+1번째 화소로부터 연장되는 제 2 횡전극(630)을 구비한다. 또한 상기 제 1, 2 횡전극은 서로 평행을 이룬다.

이하, 상기 구조를 가지는 본 발명의 제 2 실시 예의 동작을 살펴본다.

본 발명의 제 2 실시 예도 상기 제 1 실시 예와 동일하게 이웃하는 데이터라인을 통해 제공되는 데이터전압에 의해 횡전계가 형성되며 상기 횡전계에 의해 액정이 구동되는 것이다. 다만, 상기 데이터전압을 제어하는 것이 단위화소당 하나 형성되는 박막트랜지스터에 의해 이루어지는 점에 있어 제 1 실시 예와 다르다.

도 7을 참조하면, 게이트 드라이버(미도시)로부터 주사신호가 게이트라인에 한 라인분씩 제공되면 상기 게이트라인에 형성되는 복수의 박막트랜지스터(610)는 턴-온된다.

이어서, 데이터 드라이버(미도시)로부터 데이터 전압이 인가되면, 각 데이터라인과 연결되는 박막트랜지스터를 통해 각 횡전극에 데이터전압이 인가된다.

도 7의 단위화소 640을 참조하여 그 일 예를 들면, 게이트신호에 의해 박막트랜지스터가 턴 온된 다음, 제 1 데이터라인(602a) 및 제 2 데이터라인(602b)을 통해 제 1 데이터전압 및 제 2 데이터전압이 각각 박막트랜지스터에 인가된다.

그러면, 상기 제 1 데이터라인(602a)으로 부터 입력되는 제 1 데이터전압은 제 1 횡전극(620)에 인가된다. 그리고 제 2 데이터라인(602b)을 통해 입력되는 제 2 데이터전압은 제 2 데이터라인(602b)에 연결되는 박막트랜지스터에 의해 제어되면서 제 2 횡전극(630)에 인가된다. 그러므로 제 1 데이터전압이 인가되는 제 1 횡전극(620)과 제 2 데이터전압이 인가되는 제 2 횡전극(630)에 의해 횡전극이 형성되고 상기 횡전극에 의해 액정이 구동된다.

그러므로 제 1 데이터전압 및 제 2 데이터전압의 차이가 곧 단위화소를 구동하는 화상정보가 되므로, 화소전극과 공통전극을 구비하고 데이터전압을 인가 받아 화상정보를 구현하는 종래의 IPS모드 액정표시소자와는 다른 방식을 데이터전압이 인가되어야 한다.

즉, 하나의 단위화소에는 인접하는 두개의 데이터라인으로부터 인가되는 두개의 데이터 전압의 차이에 의해 화상정보가 결정되므로, 데이터신호를 데이터드라이버로 제공하기 전에 타이밍 컨트롤러는 N번째 데이터 전압과 N+1번째 데이터 전압의 차가 곧 화상정보가 되도록 데이터전압을 변환시킬 필요가 있다.

상기와 같이, 단위화소에는 항상 개별적으로 제공되는 데이터 전압에 의해 횡전계를 형성할 수 있으므로, 게이트라인이 길어짐에 의해 선저항이 발생하더라도 라인딜레이 현상이 발생하지 않게 된다.

즉, 종래에는 게이트전압과 데이터전압에 의해 화소전극의 전압이 결정되고 이렇게 결정된 화소전압과 공통전압에 의해 화상정보와 구현되지만, 본 발명은 인접하는 데이터 전압의 차이에 의해 화상정보가 결정되므로 단위화소 또는 인접하는 단위화소에 형성되는 박막트랜지스터의 특성이 거의 동일하기만 하면 화면전체를 통해 라인딜레이로 인한 불량을 발생하지 않게 된다.

또한 기관의 위치에 따라 박막트랜지스터의 성능에 편차가 발생하더라도 인접하는 박막트랜지스터사이에서만 편차가 없으면 화질이 저하되는 문제도 제거될 수 있다.

발명의 효과

본 발명은 상기에서 살펴본 바와 같이, 액정표시장치가 대형화됨에 따라 게이트라인이 길어지고 선저항이 증가되어 라인딜레이 현상이 발생하던 것을 인접하는 데이터라인으로 부터 인가되는 데이터전압에 의해 단위화소에 횡전계가 발생할 수 있으므로 라인딜레이 현상을 방지할 수 있다. 또한 대형의 기관에 박막트랜지스터를 형성함에 있어 형성되는 박막트랜지스터가 위치에 따라 편차가 발생하더라도 인접하는 트랜지스터 사이에서는 거의 편차가 없으므로 트랜지스터 편차에 의한 화질저하를 방지할 수 있다.

또한 본 발명은 공통전극을 형성하지 않기 때문에 공통전극으로 인한 개구율감소를 방지할 수 있으며, 공통전극을 형성하지 않기 때문에 게이트라인의 형성공정을 단순화하여 공정 단축에 기여할 수 있다.

(57) 청구의 범위

청구항 1.

복수의 게이트라인 및 상기 게이트라인과 수직교차하는 복수의 데이터라인에 의해 정의되는 단위화소;

상기 게이트라인 및 데이터라인의 교차영역에 형성되며 상기 단위화소마다 형성되는 한쌍의 스위칭소자;

상기 한쌍의 스위칭소자와 각각 연결되는 횡전극을 구비하는 것을 특징으로 하는 액정표시장치.

청구항 2.

제 1 항에 있어서, 상기 횡전극은 서로 평행하여 횡전계를 형성하는 것을 특징으로 하는 액정표시장치.

청구항 3.

제 1 항에 있어서, 상기 횡전극은 투명전극물질로 구성되는 것을 특징으로 하는 액정표시장치.

청구항 4.

제 1 항에 있어서, 상기 횡전극은 서로 평행하게 대응하는 투명전극물질 및 게이트라인 형성물질로 구성되는 것을 특징으로 하는 액정표시장치.

청구항 5.

제 1 항에 있어서, 상기 횡전극은 인접하는 데이터라인으로부터 각각 화상신호를 입력받아 서로 횡전계를 형성하는 것을 특징으로 하는 액정표시장치.

청구항 6.

제 5 항에 있어서, 인접하는 데이터라인으로부터 상기 한쌍을 스위칭소자를 통해 상기 횡전극에 각각 인가되는 데이터전압의 차가 화상정보가 되는 것을 특징으로 하는 액정표시장치.

청구항 7.

복수의 게이트라인 및 상기 게이트라인과 수직교차하는 복수의 데이터라인에 의해 정의되는 단위화소;

상기 단위화소마다 형성되는 스위칭소자;

상기 스위칭소자와 연결되는 제 1 횡전극과 상기 제 1 횡전극으로부터 연장되어 이웃하는 화소에 형성되는 제 2 횡전극을 구비하는 것을 특징으로 하는 액정표시장치.

청구항 8.

제 7 항에 있어서, 상기 제 1 횡전극 및 제 2 횡전극은 서로 일체를 이루는 것을 특징으로 하는 액정표시장치.

청구항 9.

제 7 항에 있어서, 상기 제 1 횡전극과 이웃하는 단위화소로부터 연장되어 형성되는 제 2 횡전극은 서로 평행을 이루는 것을 특징으로 하는 액정표시장치.

청구항 10.

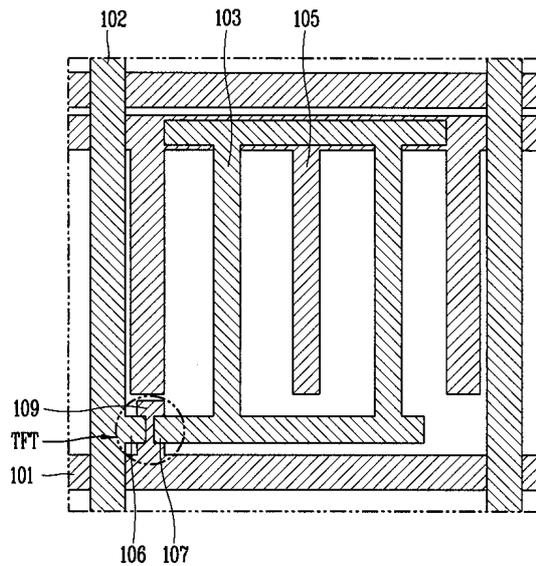
제 9 항에 있어서, 상기 제 1 횡전극은 제 N번째 데이터라인에 연결되고 제 2 횡전극은 제 N+1 번째 데이터라인과 연결되어 각각 데이터신호를 인가받는 것을 특징으로 하는 액정표시장치.

청구항 11.

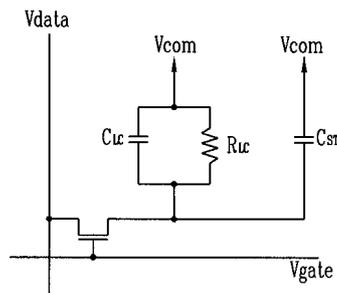
제 10항에 있어서, 상기 제 1 횡전극과 제 2 횡전극에 각각 인가되는 데이터전압의 차가 곧 화상정보가 되는 것을 특징으로 하는 액정표시장치.

도면

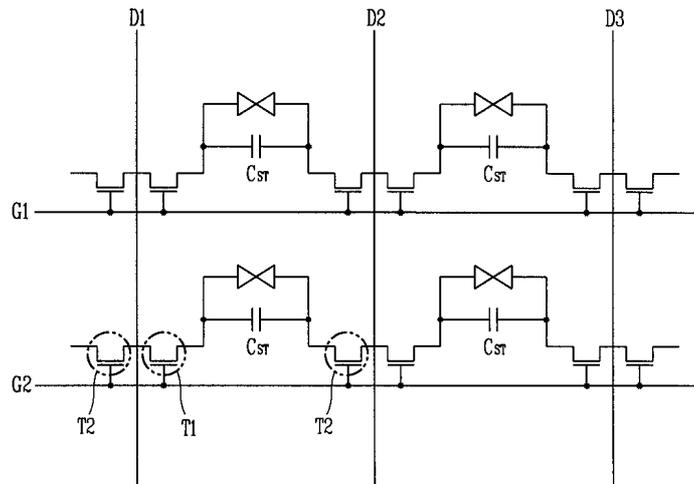
도면1



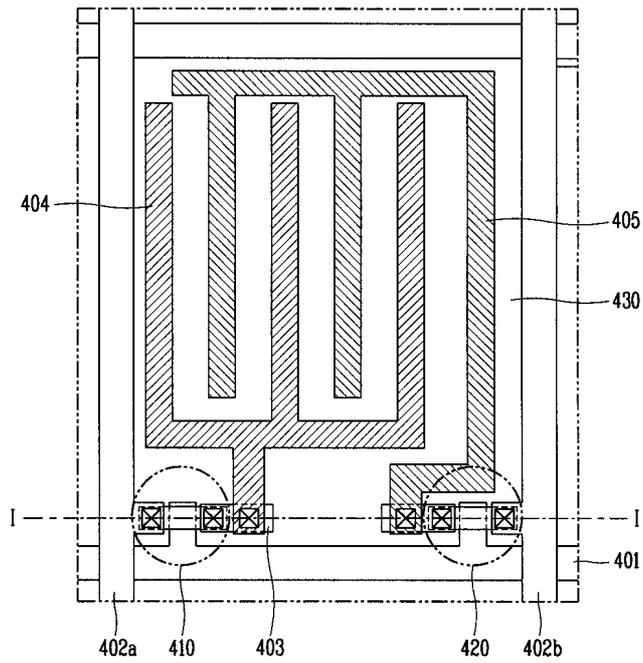
도면2



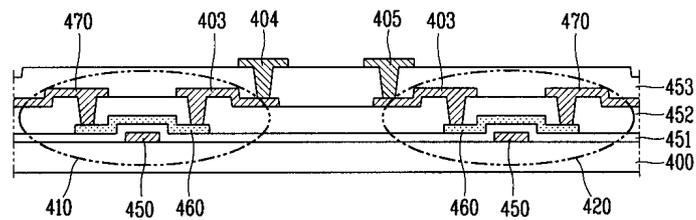
도면3



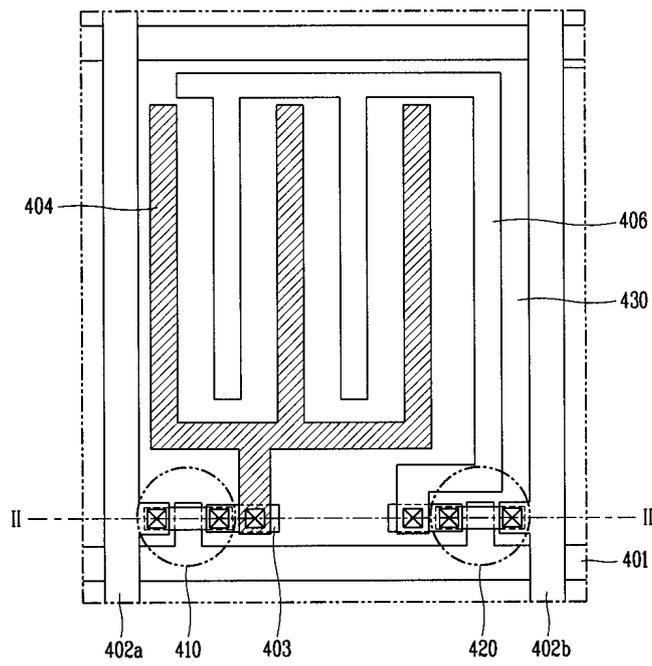
도면4a



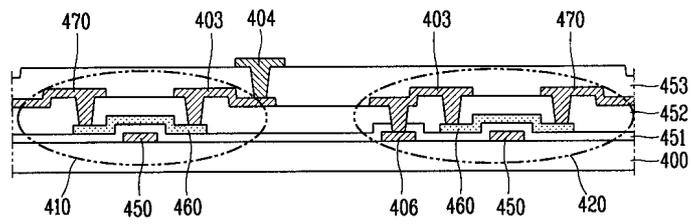
도면4b



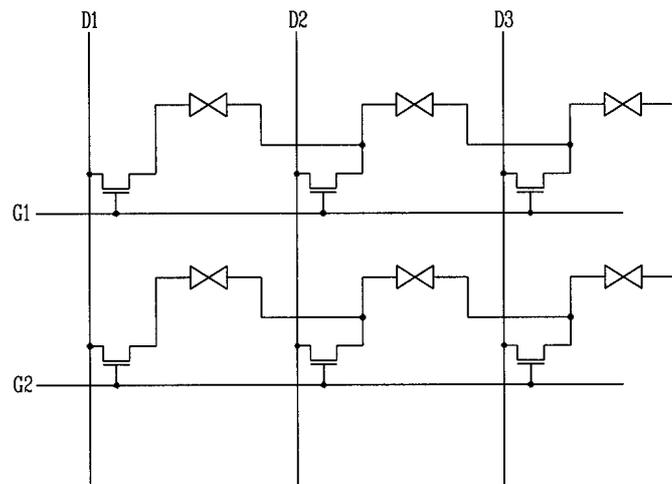
도면5a



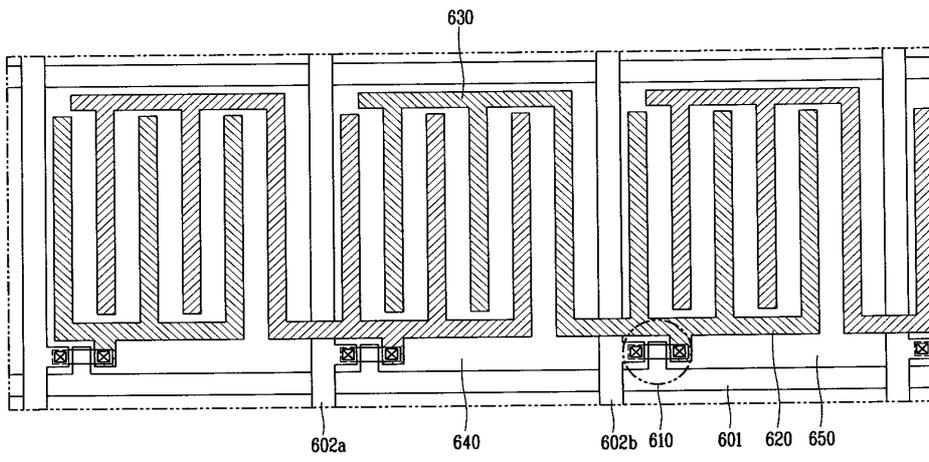
도면5b



도면6



도면7



专利名称(译)	横向电场模式液晶显示器		
公开(公告)号	KR1020060077883A	公开(公告)日	2006-07-05
申请号	KR1020040118365	申请日	2004-12-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK JONGJIN		
发明人	PARK,JONGJIN		
IPC分类号	G02F1/1343 G02F1/1362 G09G3/36		
CPC分类号	G09G2300/0809 G09G3/3659 G02F1/13624 G02F2201/124 G02F2201/40 G02F1/134363 G02F2201/122		
代理人(译)	PARK , JANG WON		
其他公开文献	KR101003623B1		
外部链接	Espacenet		

摘要(译)

[0001]本发明涉及IPS模式液晶显示器，更具体地，涉及IPS模式的液晶显示器，其中通过从与每个单位像素相邻的数据线接收数据电压来形成能够形成横向电场的横向电极，可以解决诸如显影，由于开关元件的偏差导致的图像质量劣化等问题。图4a 指数方面 IPS模式，横向电场，横向电极，数据电压，线路延迟

