

(19)대한민국특허청(KR)  
(12) 공개특허공보(A)(51) Int. Cl.<sup>7</sup>  
G02F 1/133(11) 공개번호 10-2005-0054215  
(43) 공개일자 2005년06월10일(21) 출원번호 10-2003-0087559  
(22) 출원일자 2003년12월04일(71) 출원인 엘지.필립스 엘시디 주식회사  
서울 영등포구 여의도동 20번지(72) 발명자 김병조  
대구광역시북구태전동중석타운104-607  
이경훈  
대전광역시중구부사동371-2(74) 대리인 김용인  
심창섭

심사청구 : 없음

## (54) 액정표시장치

## 요약

본 발명은 공통전압의 왜곡을 방지할 수 있는 액정표시장치에 관한 것으로, 화소영역을 정의하기 위한 다수개의 게이트 라인 및 다수개의 데이터 라인이 형성된 제 1 기판 및 공통전극이 형성된 제 2 기판이 대향하여 이루어지는 액정패널과; 상기 액정패널의 비표시 영역에 상기 각 데이터 라인에 수직하도록 형성되어 상기 데이터 라인과 커플링 현상에 의한 피드백 신호를 생성하는 메탈 라인과; 상기 메탈 라인으로부터 생성된 피드백 신호를 입력받아 공통전압을 보정하고, 보정된 공통전압을 상기 액정패널의 공통전극에 인가하는 공통전압발생회로를 포함하여 구성되는 것이다.

## 대표도

도 6

## 색인어

액정표시장치, 공통전압, 계조전압, 피드백 신호

## 명세서

## 도면의 간단한 설명

도 1 은 종래의 액정표시장치에서의 하나의 화소에 대한 등가회로도

도 2는 정상적인 공통전압을 나타내는 파형도

도 3은 정극성의 계조전압 및 부극성의 계조전압에 의한 공통전압의 왜곡을 나타낸 파형도

도 4는 종래의 공통전압발생회로에 대한 개략적인 구성도

도 5는 보정된 공통전압을 나타낸 파형도

도 6은 본 발명의 실시예에 따른 액정표시장치의 개략적인 구성도

도 7은 데이터 라인과 메탈 라인 사이의 커플링 현상에 의해 발생된 피드백 신호의 파형도

도 8은 피드백 신호에 의해 보정된 공통전압의 파형도

\* 도면의 주요부에 대한 부호 설명

41 : 액정패널 41a : 제 1 기판

41b : 제 2 기판 51 : 공통전압발생회로

51a : 공통전압발생부 51b : 공통전압보정부

61 : 표시 영역 61a : 액티브 영역

61b : 액정마진 영역 62 : 비표시 영역

A : 차동증폭기 D : 데이터 라인

G : 게이트 라인 M : 메탈 라인

DD : 데이터 드라이버 GD : 게이트 드라이버

R1 내지 R6 : 저항

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치에 관한 것으로, 특히 공통전압의 왜곡을 방지할 수 있는 액정표시장치에 대한 것이다.

정보화 사회가 발전함에 따라 표시장치에 대한 요구도 다양한 형태로 증증하고 있으며, 이에 부응하여 근래에는 LCD(Liquid Crystal Display), PDP(Plasma Display Panel), ELD(Electro Luminescent Display), VFD(Vacuum Fluorescent Display)등 여러 가지 평판 표시 장치가 연구되어 왔고, 일부는 이미 여러 장비에서 표시장치로 활용되고 있다.

그 중에, 현재 화질이 우수하고 경량, 박형, 저소비 전력의 장점으로 인하여 이동형 화상 표시장치의 용도로 CRT(Cathode Ray Tube)를 대체하면서 LCD가 가장 많이 사용되고 있으며, 노트북 컴퓨터의 모니터와 같은 이동형의 용도 이외에도 방송신호를 수신하여 디스플레이하는 텔레비전, 및 컴퓨터의 모니터 등으로 다양하게 개발되고 있다.

이와 같이 액정표시장치가 여러 분야에서 화면 표시장치로서의 역할을 하기 위해 여러 가지 기술적인 발전이 이루어 졌음에도 불구하고 화면 표시장치로서 화상의 품질을 높이는 작업은 상기 장점과 배치되는 면이 많이 있다.

따라서, 액정표시장치가 일반적인 화면 표시장치로서 다양한 부분에 사용되기 위해서는 경량, 박형, 저 소비전력의 특징을 유지하면서도 고정세, 고휘도, 대면적 등 고 품위 화상을 얼마나 구현할 수 있는가에 발전의 관건이 걸려 있다고 할 수 있다.

이와 같은 액정표시장치는, 화상을 표시하는 액정패널과 상기 액정패널에 구동신호를 인가하기 위한 구동부로 크게 구분될 수 있으며, 상기 액정패널은 공간을 갖고 함착된 제 1, 제 2 기판과, 상기 제 1, 제 2 기판 사이에 주입된 액정층으로 구성된다.

여기서, 상기 제 1 기판(TFT 어레이 기판)에는, 일정 간격을 갖고 일방향으로 배열되는 복수개의 게이트 라인과, 상기 각 게이트 라인과 수직인 방향으로 일정한 간격으로 배열되는 복수개의 데이터 라인과, 상기 각 게이트 라인과 데이터 라인이 교차되어 정의된 각 화소 영역에 매트릭스 형태로 형성되는 복수개의 화소 전극과 상기 게이트 라인의 신호에 의해 스위칭되어 상기 데이터 라인의 신호를 상기 각 화소 전극에 전달하는 복수개의 박막 트랜지스터가 형성되어 있다.

이하 도면을 첨부하여 종래의 액정표시장치를 상세히 설명하면 다음과 같다.

도 1 은 종래의 액정표시장치에서의 하나의 화소에 대한 등가회로도이다.

도 1에 도시된 바와 같이 액정표시패널의 각 화소의 등가회로는, 제 1 기판에 형성되는 데이터 라인(D) 및 게이트 라인(G)에 각각 소스 전극과 게이트 전극이 연결되는 박막트랜지스터(T)와, 상기 박막트랜지스터(T)의 드레인 전극에 연결되는 화소전극과 상부 기판에 형성되는 공통전극(C) 사이에 형성되는 액정 커패시턴스(CLC)와 상기 박막트랜지스터(T)의 드레인 전극에 연결된 화소전극과 인접한 게이트 라인 또는 별도의 스토리지 라인 사이에 형성되는 스토리지 커패시터(Cst)로 구성된다.

이와 같이 구성되는 각 화소의 등가회로의 동작은 다음과 같다.

먼저, 게이트 라인(G)에 게이트 신호가 인가되어 박막트랜지스터(T)가 턴-온 되면, 데이터 라인(D)으로부터 데이터 신호에 따라 설정된 게조 전압이 각 화소에 매 프레임마다 인가된다.

이 후, 상기 화소에 인가되는 게조전압과 공통전극(C)에 인가되는 공통전압의 차이에 해당하는 전계가 액정층에 인가되어 이 전계의 세기에 대응하는 투과율로 빛이 투과되도록 한다.

이때, 상기 스토리지 커패시터(Cst)는 화소에 인가된 상기 게조전압을 1 프레임 동안 유지함으로써 상기 1 프레임의 화상을 표시한다.

이때, 상기 액정층에 같은 방향의 전계가 계속해서 인가되면 상기 액정층이 열화되기 때문에, 상기 액정층의 열화를 방지하기 위해 상기 데이터 라인(D)으로부터 인가되는 게조전압을 공통전극(C)의 공통전압에 대하여 정극성(+) 또는 부극성(-)이 되도록 반복하여 구동한다.

즉, 하나의 화소에 게조전압을 인가하고자 한다면, 첫 번째 프레임에는 상기 공통전압에 대하여 정극성의 게조전압을 인가하고, 두 번째 프레임에서는 상기 공통전압에 대하여 부극성의 게조전압을 인가하여 상기 동일 화소에서 매 프레임마다 정극성의 게조전압과 부극성의 게조전압이 교번하여 인가되도록 한다.

이와 같은 구동 방식을 인버전 구동방식이라 한다.

여기서, 상기 액정층에 인가되는 전압의 실효치는 화소전극에 인가되는 게조전압과 공통전극(C)에 인가되는 공통전압 사이의 차에 해당하는 전압으로 정해지는데, 상기와 같은 인버전 구동방식으로 액정표시장치를 구동하는 경우에는, 상기 정극성의 게조전압 및 부극성의 게조전압이 상기 공통전압을 중심으로 대칭이 되도록 상기 공통전압의 레벨을 일정하게 유지하여 상기 각 화소에 걸리는 정극성의 게조전압과 부극성의 게조전압의 절대치가 서로 동일해지도록 해야한다.

그러나, 도 1에 도시된 바와 같이, 상기 공통전압을 전달하는 공통전극(C)과 상기 게조전압을 전달하는 데이터 라인(D)이 서로 교차하는 부분에는 기생 커패시턴스(Ccd)가 형성되고 이에 의해 커플링 현상이 발생되어 상기 공통전압은 상기 게조전압에 의해서 왜곡되게 된다.

도 2는 정상적인 공통전압을 나타내는 파형도이고, 도 3은 정극성의 게조전압 및 부극성의 게조전압에 의한 공통전압의 왜곡을 나타낸 파형도이다.

즉, 상기 공통전압은, 도 2에 도시된 바와 같이, 일정 직류 레벨(DC)을 가지는 직류전압이지만, 상기 커플링 현상에 의해 상기 공통전압은, 도 3에 도시된 바와 같이, 상기 정극성의 게조전압 및 부극성 게조전압의 상승 리플 및 하강 리플 방향으로 끌려 올라가거나 끌려 내려가면서 교류 레벨(AC)을 가지는 신호로 왜곡된다.

또한, 상기 데이터 라인(D)과 상기 게이트 라인(G)이 서로 교차하는 부분에서도 기생 커패시턴스(Cgd)가 형성되고 이에 의해 커플링 현상이 발생되어 상기 게이트 라인(G)으로부터 전달되는 게이트 신호도 상기 공통전압의 왜곡에 동기되어 상기 정극성의 게조전압 및 부극성의 게조전압의 상승 및 하강 방향으로 끌려 올라가거나 내려가면서 왜곡된다.

이와 같은 상기 공통전압의 왜곡을 방지하기 위하여 상기 왜곡된 공통전압과 180°의 위상을 가지는 반전된 공통전압을 사용하여 상기 공통전압의 왜곡을 보상하는 방법이 개발되었다.

이하 도면을 첨부하여 종래의 공통전압발생회로를 상세히 설명하면 다음과 같다.

도 4는 종래의 공통전압발생회로에 대한 개략적인 구성도이고, 도 5는 보정된 공통전압을 나타낸 파형도이다.

종래의 공통전압발생회로(31)는, 도 4에 도시된 바와 같이, 공통전압을 발생하기 위한 공통전압발생부(31a)와, 상기 공통전압발생부(31a)에서 출력된 공통전압을 입력받아 보정된 공통전압을 출력하는 공통전압보정부(31b)로 크게 구성되어 있다.

여기서, 상기 공통전압발생부(31a)는 기준전압과 접지단 사이에 직렬로 연결되어 상기 기준전압을 분압하기 위한 다수개의 저항(R1, R2, R3)으로 구성된 가변저항기로 이루어져 있다.

또한, 상기 공통전압보정부(31b)는 차동증폭기(A)로 구성되어 있으며, 상기 차동증폭기(A)의 반전단자(-)에는 커패시터(C1) 및 저항(R4)이 직렬로 연결되어 있고, 상기 차동증폭기(A)의 비반전단자(+)에는 상기 공통전압발생부(31a)로부터 출력된 공통전압이 입력되며, 상기 차동증폭기(A)의 출력단자에는 저항(R6)이 직렬로 연결되어 있다.

그리고, 상기 출력단자와 반전단자(-)의 사이에는 상기 출력단자와 상기 반전단자(-)를 서로 병렬로 연결하는 저항(R5)이 연결되어 있다.

한편, 상기 차동증폭기(A)의 반전단자(-)에는, 게이트 신호발생부(도시되지 않음)로부터 출력되어 상기 게이트 라인(G)에 인가되는 게이트 신호를 이루는 게이트 하이신호(Vgh) 및 게이트 로우신호(Vgl) 중 직류 레벨(DC)인 상기 게이트 로우신호(Vgl)가 상기 커패시터(C1) 및 저항을 통하여 입력된다.

여기서, 상기 반전단자(-)에 입력되는 상기 게이트 로우신호(Vgl)는 상기 공통전압이 공통전극(C)에 인가될 때, 상기 공통전압의 왜곡 여부를 판단하기 위한 센싱신호로 사용된다.

즉, 상술한 바와 같이, 상기 게이트 라인(G)에 인가되는 게이트 신호는 상기 데이터 라인(D)과 게이트 라인(G) 사이에 형성된 기생 커패시턴스(Cgd)에 의한 커플링 현상에 의해, 상기 데이터 라인(D)의 게조전압 파형을 따라 왜곡되게 되는데, 이때 상기 게이트 로우신호(Vgl)도 상기 게조전압 파형을 따라 반복적으로 상승 리플과 하강 리플을 가지는 교류 레벨(AC)을 가지는 왜곡 신호로 변환된다.

그리고, 상기 커플링 현상이 일어나지 않게 되면, 상기 게이트 신호 및 상기 게이트 로우신호(Vgl)는 왜곡을 일으키지 않게 되어 상기 게이트 로우신호(Vgl)는 일정한 직류 레벨(DC)을 가지는 신호 상태를 유지하게 된다.

따라서, 상술한 바와 같이, 상기 공통전압의 왜곡은 상기 게이트 신호 및 게이트 로우신호(Vgl)의 왜곡과 동기되어 발생하게 되므로, 상기 게이트 로우신호(Vgl)가 왜곡을 일으킬 경우 상기 공통전압이 상기 공통전극(C)에 인가될 경우 왜곡을 일으킨다고 볼 수 있으며, 상기 게이트 로우신호(Vgl)가 왜곡을 일으키지 않을 경우 상기 공통전압이 상기 공통전극(C)에 인가될 경우 왜곡을 일으키지 않는다고 볼 수 있다.

이와 같이 구성된 종래의 공통전압발생회로(31)의 동작을 상세히 설명하면 다음과 같다.

먼저, 공통전압발생회로(31)부의 가변저항기를 조절하여 상기 기준전압을 분압함으로써, 공통전압을 출력한다.

이와 동시에, 상기 게이트 신호발생부로부터 출력된 게이트 로우신호(Vgl)가 상기 커패시터(C1) 및 저항을 통하여 상기 차동증폭기(A)의 반전단자(-)로 입력된다.

이때, 상기 게이트 로우신호(Vgl)에 어떠한 왜곡도 일어나지 않게 되어, 상기 게이트 로우신호(Vgl)가 그대로 직류 레벨(DC)을 가지게 되면, 상기 게이트 로우신호(Vgl)는 상기 차동증폭기(A)의 반전단자(-)에 직렬로 연결된 커패시터(C1)를 통과하지 못하게 된다.

따라서, 상기 차동증폭기(A)는 상기 공통전압발생부(31a)로부터 입력된 공통전압을 그대로 공통전극(C)에 인가한다.

한편, 상기 커플링 현상에 의해 상기 게이트 로우신호(Vgl)에 왜곡이 발생하여, 상기 게이트 로우신호(Vgl)가 교류 레벨(AC)을 가지게 되면, 상기 게이트 로우신호(Vgl)는 상기 차동증폭기(A)의 반전단자(-)에 직렬로 연결된 커패시터(C1)를 통과하게 된다.

이후, 상기 게이트 로우신호(Vgl)는 상기 커패시터(C1) 및 저항(R4)을 통하여 차동증폭기(A)의 반전단자(-)에 입력된다.

그러면, 상기 차동증폭기(A)는 상기 비반전단자(+)에 입력된 상기 직류 레벨(DC)을 가지는 공통전압과 상기 반전단자(-)에 입력된 게이트 로우 신호의 차를 증폭시켜, 도 5에 도시된 바와 같이, 상기 게이트 로우신호(Vgl)와 180° 반전된 위상차를 가지는 보정된 공통전압을 출력단자를 통하여 출력한다.

이때, 상기 차동증폭기(A)의 반전단자(-)에 연결된 저항(R4)과, 상기 반전단자(-)와 출력단자 사이에 연결된 저항(R5)의 비에 의해 상기 보정된 공통전압의 증폭비가 결정된다.

이후, 상기 보정된 공통전압은 상기 공통전극(C)에 인가되며, 이때, 상기 보정된 공통전압은 상기 보정된 공통전압과 반대의 위상을 가지는 게조신호에 의해 상기 보정된 공통전압의 교류 성분(리플)이 상쇄되어 사라진다.

따라서, 상기 보정된 공통전압은 일정한 직류 레벨(DC)을 가지게 되어 안정화된다.

### 발명이 이루고자 하는 기술적 과제

그러나, 종래의 공통전압발생회로에는 다음과 같은 문제점이 있었다

종래의 공통전압발생회로는 커플링 현상에 의한 공통전압의 왜곡 여부를 판단하기 위하여 게이트 로우신호를 사용하는 데, 상기 게이트 로우신호는 게이트 신호를 생성하기 위한 신호이므로 내부에 많은 노이즈를 가지게 된다.

따라서, 상기 게이트 로우신호는 상기 커플링 현상에 의해 발생하는 리플뿐만 아니라 상기 노이즈에 의해서 발생하는 리플도 가지게 되며, 상기 노이즈에 의해서 발생하는 리플이 차동증폭기에서 증폭될 경우, 상기 차동증폭기에 입력된 상기 공통전압이 상기 노이즈에 의해서 원하지 않는 방향으로 왜곡될 수 있는 문제점이 있었다.

본 발명은 상기와 같은 문제점을 해결하기 위하여 안출한 것으로, 상기 데이터 라인과의 커플링 현상에 의한 센싱신호를 출력하기 위한 메탈 라인을 액정패널의 데이터 라인 상부에 형성함으로써 상기 센싱신호를 통하여 더 안정적인 공통전압을 전달할 수 있는 액정표시장치를 제공하는데 그 목적이 있다.

### 발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명에 따른 액정표시장치는, 화소영역을 정의하기 위한 다수개의 게이트 라인 및 다수개의 데이터 라인이 형성된 제 1 기판 및 공통전극이 형성된 제 2 기판이 대향하여 이루어지는 액정패널과; 상기 액정

패널의 비표시 영역에 상기 각 데이터 라인에 수직하도록 형성되어 상기 데이터 라인과의 커플링 현상에 의한 피드백 신호를 생성하는 메탈 라인과; 상기 메탈 라인으로부터 생성된 피드백 신호를 입력받아 공통전압을 보정하고, 보정된 공통전압을 상기 액정패널의 공통전극에 인가하는 공통전압발생회로를 포함하여 구성되는 것을 그 특징으로 한다.

여기서, 상기 데이터 라인과 상기 메탈 라인 사이에는 절연막이 형성되는 것을 특징으로 한다.

상기 공통전압발생회로는 공통전압을 출력하기 위한 공통전압발생부와, 상기 공통전압발생부에서 출력된 공통전압 및 상기 메탈 라인으로부터 인가된 피드백 신호를 인가받아 보정된 공통전압을 출력하기 위한 공통전압보정부로 구성되는 것을 특징으로 한다.

상기 공통전압발생부는 기준전압과, 접지단과, 상기 기준전압과 접지단 사이에 직렬로 연결되어 상기 기준전압을 전압분배하여 공통전압을 출력하기 위한 다수개의 저항으로 구성되는 가변저항기로 이루어지는 것을 특징으로 한다.

상기 공통전압보정부는 상기 공통전압이 입력되는 비반전단자와, 상기 피드백 신호가 입력되는 반전단자와, 상기 보정된 공통전압이 출력되는 출력단자를 포함하여 구성된 차동증폭기로 구성되는 것을 특징으로 한다.

상기 반전단자와 메탈 라인 사이에 직렬로 연결되는 저항을 더 포함하여 구성되는 것을 특징으로 한다.

상기 반전단자와 상기 출력단자 사이에 병렬로 연결되는 저항을 더 포함하여 구성되는 것을 특징으로 한다.

상기 출력단자에 직렬로 연결되는 저항을 더 포함하여 구성되는 것을 특징으로 한다.

이하 도면을 첨부하여 본 발명의 실시예에 따른 액정표시장치를 상세히 설명하면 다음과 같다.

도 6은 본 발명의 실시예에 따른 액정표시장치의 개략적인 구성도이고, 도 7은 데이터 라인과 메탈 라인 사이의 커플링 현상에 의해 발생된 피드백 신호의 파형도이며, 도 8은 피드백 신호에 의해 보정된 공통전압의 파형도이다.

본 발명의 실시예에 따른 액정표시장치는, 도 6에 도시된 바와 같이, 공통전극라인(도시되지 않음) 및 피드백 신호를 생성하여 출력하는 메탈 라인(M)이 형성된 제 1 기판(41a)과 공통전극(도시되지 않음)이 형성된 제 2 기판(41b)이 서로 마주보도록 합착되어 이루어진 액정패널(41)과, 상기 액정패널(41)에 구동 신호를 제공하기 위한 게이트 드라이버(GD) 및 데이터 드라이버(DD)와, 상기 액정패널(41)의 메탈 라인(M)으로부터 피드백 신호를 입력받아 보정된 공통전압을 출력하며, 상기 보정된 공통전압을 상기 액정패널(41)의 제 1 기판(41a)에 형성된 공통전극라인을 통하여 상기 제 2 기판(41b)의 공통전극에 제공하는 공통전압발생회로(51)로 크게 구성되어 있다.

여기서, 상기 액정패널(41)은, 실제 화상이 표시되는 표시 영역(61)(22a)과, 화상이 표시되지 않는 패드부인 비표시 영역(62)으로 구분되며, 상기 표시 영역(61)은 서로 수직교차하여 배열되는 복수개의 게이트 라인(G) 및 복수개의 데이터 라인(D)과, 상기 각 게이트 라인(G) 및 데이터 라인(D)이 교차되는 부분의 화소영역에 형성되는 박막트랜지스터(도시되지 않음) 등이 구비되는 액티브 영역(61a)과, 상기 액티브 영역(61a)의 가장자리에 형성되는 액정마진 영역(61b)으로 구분되며, 도면에 도시하지 않았지만, 상기 제 1, 제 2 기판(41a, 41b)사이에는 액정층이 형성되어 있다.

여기서, 상기 액정마진 영역(61b)은 상기 두 기판(41a, 41b)에 주입되는 액정이 퍼져나갈 수 있는 여유 영역으로서, 상기 액티브 영역(61a)의 외곽부 둘레에 소정 면적을 가지고 형성된다.

그리고, 상기 게이트 드라이버(GD)는 상기 액정패널(41)에 형성된 다수개의 게이트 라인(G)에 게이트 신호를 제공하며, 상기 데이터 드라이버(DD)는 상기 액정패널(41)에 형성된 다수개의 데이터 라인(D)에 데이터 신호에 따른 계조전압을 제공한다.

그리고, 상기 공통전극라인은 상기 제 1 기판(41a)의 액정마진 영역(61b)과 비표시 영역(62)의 경계부의 일부에 형성되어 있으며, 상기 제 1 기판(41a)의 공통전극라인은 Ag도트(도시되지 않음)를 매개로 하여 상기 제 2 기판(41b)의 공통전극과 전기적으로 연결된다.

따라서, 상기 공통전압발생회로(51)로부터 출력된 보정된 공통전압은 상기 제 1 기판(41a)의 공통전극라인에 인가되고, 상기 공통전극라인에 인가된 보정된 공통전압은 상기 Ag도트를 통하여 상기 제 2 기판(41b)의 공통전극에 인가된다.

그리고, 상기 메탈 라인(M)은 상기 제 1 기판(41a)의 비표시 영역(62)에 형성되며, 이때, 상기 메탈 라인(M)은 상기 비표시 영역(62)상에 형성된 모든 데이터 라인(D)을 일부를 오버랩하도록 상기 데이터 라인(D)의 상부에 형성된다.

또한, 상기 메탈 라인(M)과 상기 데이터 라인(D)의 사이에는 절연막이 개재되어 있으며, 평소에는 상기 메탈 라인(M)에는 어떠한 신호도 인가되지 않는다.

그러나, 상기 데이터 드라이버(DD)로부터 출력된 계조전압이 상기 데이터 라인(D)을 따라 흐르게 되면 상기 데이터 라인(D)과 상기 메탈 라인(M) 사이에 기생 커패시턴스가 발생할 수 있으며 이에 따라 상기 데이터 라인(D)과 메탈 라인(M)간에 커플링 현상이 발생한다.

그러면, 상기 커플링 현상에 의해 상기 메탈 라인(M)에는 상기 데이터 라인(D)에 인가된 계조전압에 따른 왜곡된 신호인 피드백 신호가 생성된다.

즉, 상기 데이터 라인(D)에는 정극성(+)의 계조전압 및 부극성(-)의 계조전압이 교대로 인가되는데, 이때 상기 메탈 라인(M)에 생성되는 피드백 신호는, 도 7에 도시된 바와 같이, 상기 계조전압이 정극성의 계조전압 및 부극성의 계조전압의 상승 리플 및 하강 리플을 반복적으로 가지게 된다.

한편, 상기 메탈 라인(M)으로부터 발생된 피드백 신호는 상기 공통전압발생회로(51)에 인가된다.

여기서, 상기 메탈 라인(M)으로부터 발생된 피드백 신호가 상기 공통전압발생회로(51)에서 어떤 역할을 하는지 상세히 설명하면 다음과 같다.

상기 공통전압발생회로(51)는, 도 6에 도시된 바와 같이, 공통전압을 발생하기 위한 공통전압발생부(51a)와, 상기 공통전압발생부(51a)에서 출력된 공통전압을 입력받아 보정된 공통전압을 출력하는 공통전압보정부(51b)로 크게 구성되어 있다.

여기서, 상기 공통전압발생부(51a)는 기준전압과 접지단 사이에 직렬로 연결되어 상기 기준전압을 분압하기 위한 다수개의 저항(R1, R2, R3)으로 구성된 가변저항기로 이루어져 있다.

또한, 상기 공통전압보정부(51b)는 차동증폭기(A)로 구성되어 있으며, 상기 차동증폭기(A)의 반전단자(-)와 상기 메탈 라인(M) 사이에 저항(R4)이 직렬로 연결되어 있고, 상기 차동증폭기(A)의 비반전단자(+)에는 상기 공통전압발생부(51a)로부터 출력된 공통전압이 입력되며, 상기 차동증폭기(A)의 출력단자와 상기 공통전극라인 사이에 저항(R6)이 직렬로 연결되어 있다.

그리고, 상기 차동증폭기(A)의 출력단자와 반전단자(-)의 사이에는 상기 출력단자와 상기 반전단자(-)를 서로 병렬로 연결하는 저항(R5)이 연결되어 있다.

여기서, 상기 차동증폭기(A)의 반전단자(-)에는 상기 메탈 라인(M)으로부터 출력되는 피드백 신호가 상기 저항(R4)을 통하여 입력되며, 상기 반전단자(-)에 입력되는 피드백 신호는 상기 공통전압이 상기 공통전극라인을 통하여 공통전극에 인가될 때, 상기 공통전극에 인가된 공통전압의 왜곡 여부를 판단하기 위한 센싱신호로 사용된다.

즉, 상술한 바와 같이, 상기 공통전극은 상기 공통전극의 상부에 형성된 데이터 라인(D)과 오버랩되어, 상기 데이터 라인(D)에 계조전압이 흐르게 되면 상기 공통전극과 상기 데이터 라인(D) 사이에 발생된 기생 커패시턴스에 의해 상기 데이터 라인(D)과 공통전극 사이간 커플링 현상이 발생하고, 상기 커플링 현상에 의해 상기 공통전극에 흐르는 공통전압은 상기 정극성의 계조전압 및 부극성의 계조전압의 상승 및 하강 리플을 반복적으로 가지면서 왜곡된다.

즉, 상기 공통전압은 원래는 일정한 레벨을 가지는 직류 레벨(DC)이지만, 상기 데이터 라인(D)의 계조전압에 이끌려서 교류 레벨(AC)을 가지도록 왜곡된다.

여기서, 상기 공통전극의 왜곡된 공통전압과 상기 메탈 라인(M)의 피드백 신호는 상기 데이터 라인(D)의 계조전압에 의해 동기되어 발생한다.

즉, 공통전극의 상부와 상기 메탈 라인(M)의 하부를 동시에 지나는 데이터 라인(D)에 계조전압이 인가되어 상기 공통전극과 상기 데이터 라인(D) 및 상기 메탈 라인(M)과 상기 데이터 라인(D) 사이에 커플링 현상이 발생하면, 상기 공통전극에서 출력된 공통전압은 왜곡됨과 동시에 상기 메탈 라인(M)에서는 피드백 신호가 생성되어 상기 공통전압발생회로(51)의 공통전압보정부(51b)로 입력된다.

따라서, 상기 메탈 라인(M)으로부터의 피드백 신호의 발생 여부를 판단하여 상기 공통전압이 정상인지 왜곡되었는지를 판단하게 된다.

상술한 바와 같이, 상기 메탈 라인(M)은 단지 상기 데이터 라인(D)의 계조전압에 의해 발생하는 피드백 신호만 흐르게 되며 어떠한 다른 신호도 인가되지 않으므로, 상기 메탈 라인(M)에 흐르는 피드백 신호에는 다른 신호의 간섭에 의한 노이즈가 발생하지 않게 된다.

또한, 상기 메탈 라인(M)과 상기 차동증폭기(A)의 반전단자(-) 사이에는 종래와 같이 직류 레벨(DC)을 차단하고 교류 레벨(AC)을 통과시키는 커패시터가 필요하지 않다.

이것은, 상기 메탈 라인(M)과 상기 데이터 라인(D)과 커플링 현상이 발생하지 않을 경우에는, 상기 메탈 라인(M)에 어떠한 신호(직류 레벨(DC) 및 교류 레벨(AC))도 발생되지 않기 때문이다.

이와 같이 구성된 본 발명의 실시예에 따른 액정표시장치의 동작을 상세히 설명하면 다음과 같다.

먼저, 상기 공통전압발생부(51a)의 가변저항기에 의해서 기준전압이 전압분배되어 일정한 직류 레벨(DC)을 가지는 공통전압이 출력된다.

이후, 상기 공통전압발생부(51a)로부터 출력된 공통전압은 차동증폭기(A)의 비반전단자(+)로 입력된다.

이때, 데이터 라인(D)과 메탈 라인(M) 사이에 커플링 현상이 발생하지 않은 경우, 상기 메탈 라인(M)에는 어떠한 신호도 발생하지 않게 되어, 상기 차동증폭기(A)의 반전단자(-)에는 어떠한 신호도 인가되지 않는다.



이것은 상기 데이터 라인(D)과 공통전극 사이에도 커플링 현상이 발생하지 않는다는 것을 의미한다.

따라서, 상기 차동증폭기(A)는 상기 비반전단자(+)에 입력된 공통전압을 출력단자로 출력시키고, 상기 출력된 공통전압은 제 1 기판(41a)의 공통전극라인 및 Ag도트를 통하여 제 2 기판(41b)의 공통전극에 인가된다.

한편, 상기 데이터 라인(D)과 메탈 라인(M) 사이에 커플링 현상이 발생하면, 상기 메탈 라인(M)에는 상기 데이터 라인(D)에 흐르는 계조전압과 동일한 위상의 리플을 가지는 피드백 신호가 생성된다.

이것은 상기 데이터 라인(D)과 공통전극 사이에도 커플링 현상이 발생되고, 상기 공통전극에 인가될 공통전압이 상기 데이터 라인(D)의 계조전압과 동일한 리플을 가지도록 왜곡된다는 것을 의미한다.

이때는, 상기 메탈 라인(M)에서 생성된 상기 피드백 신호가 상기 차동증폭기(A)의 반전단자(-)로 입력된다.

그러면, 상기 차동증폭기(A)는 상기 비반전단자(+)에 입력된 공통전압과 상기 반전단자(-)에 입력된 피드백 신호의 차를 증폭시켜, 도 8에 도시된 바와 같이, 상기 피드백 신호와 180°반전된 위상차를 가지는 보정된 공통전압을 출력단자를 통하여 출력시킨다.

이때, 상기 반전단자(-)에 연결된 저항(R4)과, 상기 반전단자(-)와 출력단자 사이에 연결된 저항(R5)의 비에 의해 상기 보정된 공통전압의 증폭비가 결정된다.

이후, 상기 보정된 공통전압은 상기 제 1 기판(41a)의 공통전극라인 및 Ag도트를 통하여 상기 제 2 기판(41b)의 공통전극에 인가되며, 이때, 상기 보정된 공통전압은 상기 보정된 공통전압과 반대의 위상을 가지는 계조신호에 의해 상기 보정된 공통전압의 교류 성분(리플)이 상쇄되어 사라진다.

따라서, 상기 보정된 공통전압은 일정한 직류 레벨(DC)을 가지게 되어 안정화된다.

이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

### 발명의 효과

이상에서 설명한 본 발명에 따른 액정표시장치에는 다음과 같은 효과가 있다.

본 발명에 따른 액정표시장치는 공통전극과 데이터 라인 사이에 발생하는 커플링 현상을 미리 감지할 수 있는 메탈 라인을 형성하여 커플링 현상에 의한 공통전극의 왜곡을 방지하도록 하고 있다.

상기 메탈 라인은 상기 커플링 현상을 센싱하기 위한 전용 라인으로 평소에는 아무런 신호도 흐르지 않으며, 단지 상기 메탈 라인의 하부에 형성된 데이터 라인에 계조전압에 의한 커플링 현상이 발생하였을 경우에만 상기 계조전압과 동일한 위상차의 리플을 가지는 피드백 신호가 발생하게 되어 있다.

즉, 상기 메탈 라인에는, 상술한 바와 같이, 평소에 아무런 신호(노이즈)도 흐르지 않으므로, 상기와 같은 커플링 현상이 발생하는 피드백 신호에는 노이즈에 의한 불필요한 리플이 발생하지 않게 되어 좀 더 안정적인 센싱신호(피드백 신호)를 출력할 수 있다.

### (57) 청구의 범위

#### 청구항 1.

화소영역을 정의하기 위한 다수개의 게이트 라인 및 다수개의 데이터 라인이 형성된 제 1 기판 및 공통전극이 형성된 제 2 기판이 대향하여 이루어지는 액정패널과;

상기 액정패널의 비표시 영역에 상기 각 데이터 라인에 수직하도록 형성되어 상기 데이터 라인과의 커플링 현상에 의한 피드백 신호를 생성하는 메탈 라인과;

상기 메탈 라인으로부터 생성된 피드백 신호를 입력받아 공통전압을 보정하고, 보정된 공통전압을 상기 액정패널의 공통전극에 인가하는 공통전압발생회로를 포함하여 구성되는 것을 특징으로 하는 액정표시장치.

#### 청구항 2.

제 1 항에 있어서,

상기 데이터 라인과 상기 메탈 라인 사이에는 절연막이 형성되는 것을 특징으로 하는 액정표시장치.

### 청구항 3.

제 1 항에 있어서,

상기 공통전압발생회로는 공통전압을 출력하기 위한 공통전압발생부와, 상기 공통전압발생부에서 출력된 공통전압 및 상기 메탈 라인으로부터 인가된 피드백 신호를 인가받아 보정된 공통전압을 출력하기 위한 공통전압보정부로 구성되는 것을 특징으로 하는 액정표시장치.

### 청구항 4.

제 3 항에 있어서,

상기 공통전압발생부는 기준전압과, 접지단과, 상기 기준전압과 접지단 사이에 직렬로 연결되어 상기 기준전압을 전압분배하여 공통전압을 출력하기 위한 다수개의 저항으로 구성되는 가변저항기로 이루어지는 것을 특징으로 하는 액정표시장치.

### 청구항 5.

제 3 항에 있어서,

상기 공통전압보정부는 상기 공통전압이 입력되는 비반전단자와, 상기 피드백 신호가 입력되는 반전단자와, 상기 보정된 공통전압이 출력되는 출력단자를 포함하여 구성된 차동증폭기로 구성되는 것을 특징으로 하는 액정표시장치.

### 청구항 6.

제 5 항에 있어서,

상기 반전단자와 메탈 라인 사이에 직렬로 연결되는 저항을 더 포함하여 구성되는 것을 특징으로 하는 액정표시장치.

### 청구항 7.

제 5 항에 있어서,

상기 반전단자와 상기 출력단자 사이에 병렬로 연결되는 저항을 더 포함하여 구성되는 것을 특징으로 하는 액정표시장치.

### 청구항 8.

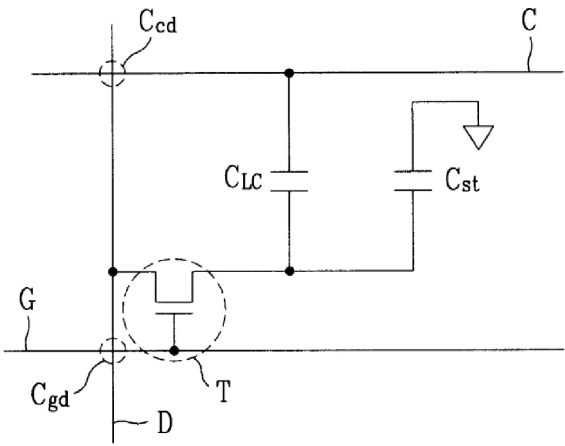
제 5 항에 있어서,

상기 출력단자에 직렬로 연결되는 저항을 더 포함하여 구성되는 것을 특징으로 하는 액정표시장치.

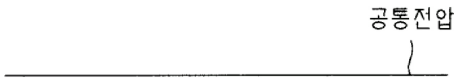
도면



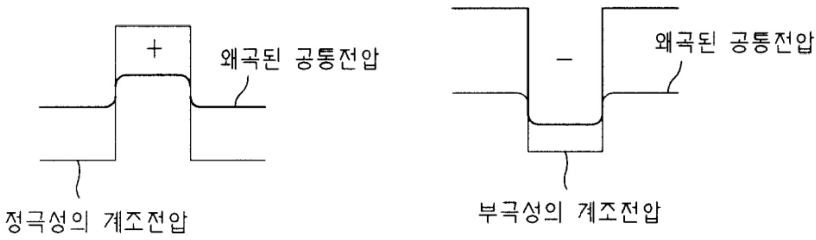
도면1



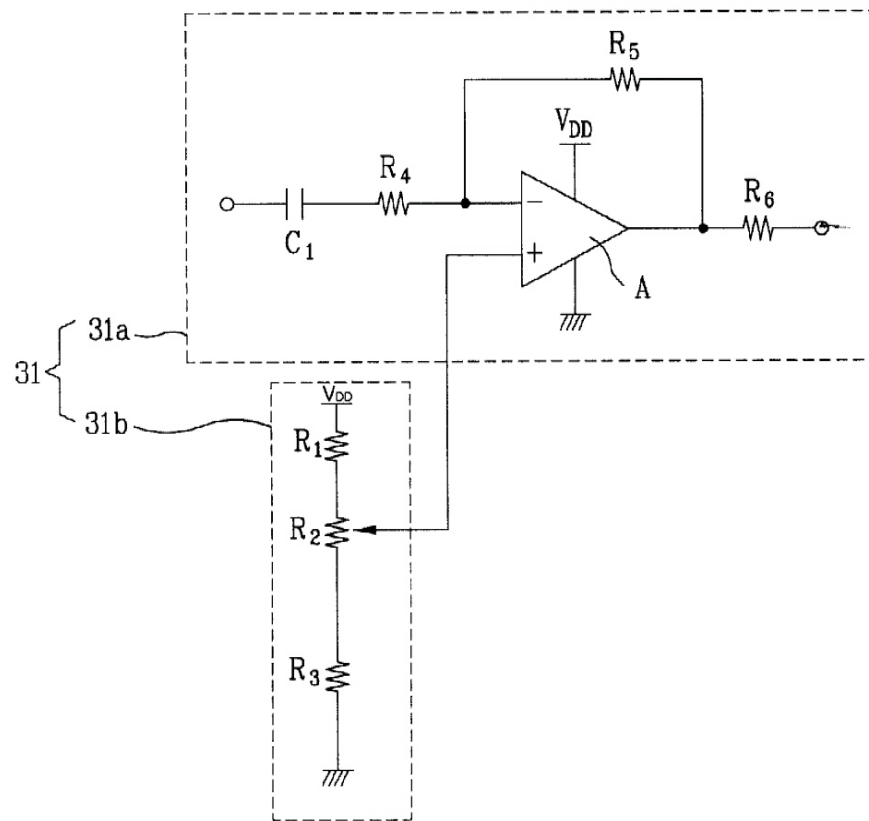
도면2



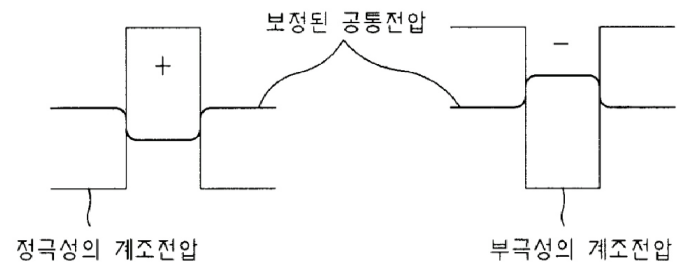
도면3



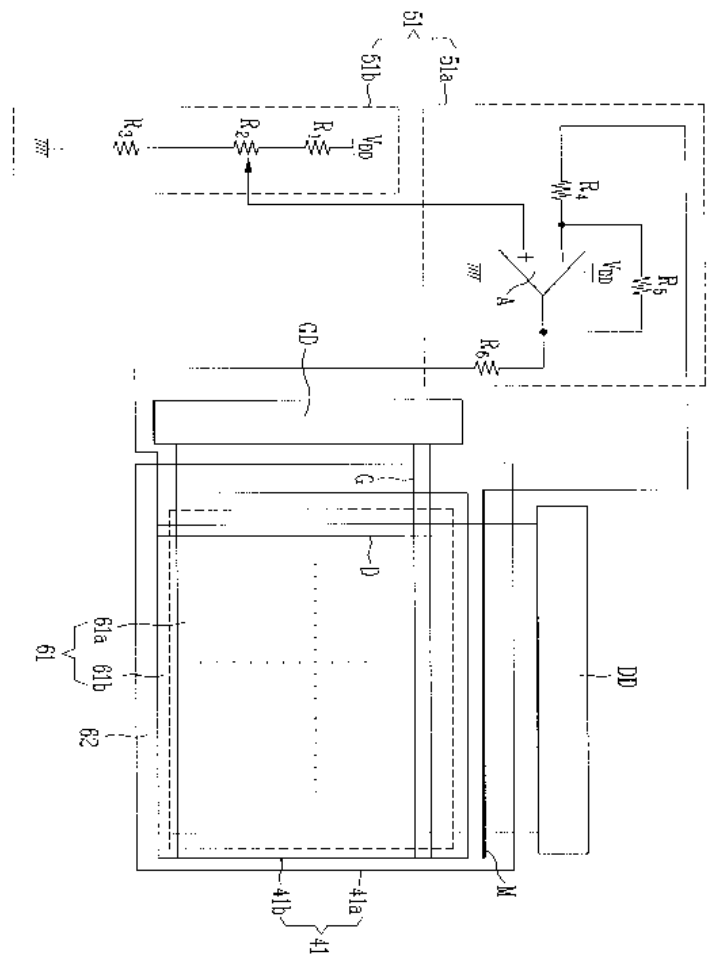
도면4



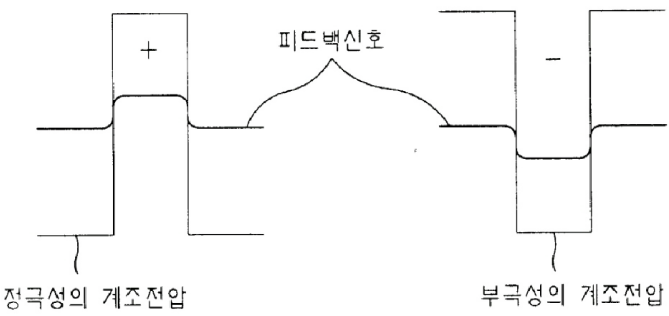
도면5



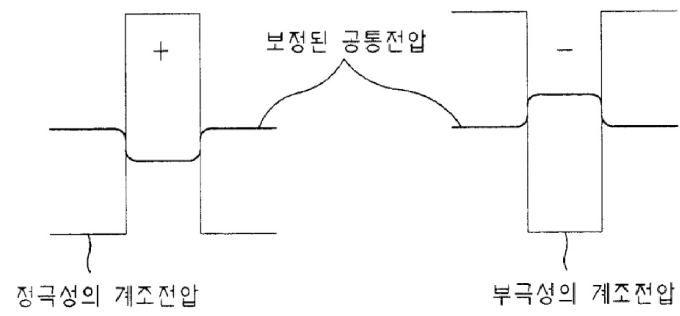
도면6



도면7



도면8



专利名称(译)	液晶显示器		
公开(公告)号	<a href="#">KR1020050054215A</a>	公开(公告)日	2005-06-10
申请号	KR1020030087559	申请日	2003-12-04
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM BYOUNGCHO 김병조 LEE KYOUNGHUN 이경훈		
发明人	김병조 이경훈		
IPC分类号	G09F9/35 G09G3/36 G09G5/00 G02F1/1362 G02F1/133		
CPC分类号	G09G2300/043 G09G2320/0209 G02F1/136286 G09G3/3655		
代理人(译)	金勇 新昌		
其他公开文献	KR100847823B1		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

本发明涉及能够防止公共电压失真的液晶显示器。并且它包括多条栅极线和多条相交的栅极线，液晶面板，耦合线和公共电压发生电路。关于液晶面板，形成公共电极。耦合线形成在液晶面板中以便与数据线重叠并通过数据线的耦合现象产生反馈信号。关于公共电压，从耦合线产生的反馈信号被输入并修改公共电压并授权在液晶面板的公共电极中校正的公共电压。液晶显示器，公共电压，灰度电压，反馈信号。

