(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl. [7]
G09G 3/36

(11) 공개번호 특2002-0059226
(43) 공개일자 2002년07월12일

(21) 출원번호 10-2001-0075271
(22) 출원일자 2001년11월30일

(30) 우선권주장 JP-P-2000-00365426 2000년11월30일 일본(JP)

(71) 출원인 가부시끼가이샤 도시바
니시무로 타이죠
일본국 도꾜도 미나또꾸 시바우라 1쪼메 1방 1고

(72) 발명자 기무라히로유끼
일본사이따마껭후까야시하따라쪼1-9-2가부시끼가이샤도시바후까야워크스내
마에다다까시
일본사이따마껭후까야시하따라쪼1-9-2가부시끼가이샤도시바후까야워크스내
쯔나시마다까노리
일본사이따마껭후까야시하따라쪼1-9-2가부시끼가이샤도시바후까야워크스내

(74) 대리인 장수길
구영창

심사청구 : 있음

(54) 표시 장치 및 그 구동 방법

요약

화소마다 디지털 메모리(DM) 셀을 구비한 표시 장치의 회로 구성을 개시한다. DM 셀을 하나의 인버터 회로에 의해 구성함과 함께, 화소 전극과 DM사이의 전기적인 통전을 제어하는 DM 스위치 회로를 설치한다. 통상 표시 시에는 DM 스위치 회로에 의해 DM 셀과 화소 전극 사이를 비도통으로 하고, 신호선에 공급된 동화상 데이터에 의해 풀컬러의 화상 표시를 행한다. 정지 화상 표시시에는 DM 스위치 회로에 의해 DM 셀과 화소 전극 간의 사이를 도통시키고, DM 셀에 보유된 정지 화상 데이터에 의해 멀티 컬러의 화상 표시를 행한다.

대표도
도 1

색인어

신호선, 화소 전극, 전원 배선, 디지털 메모리 셀, 전원 전압

명세서

도면의 간단한 설명

도 1은 실시예에 따른 액정 표시 장치의 회로 구성도.

도 2는 도 1의 개략 구성도.

도 3은 도 1에 도시한 표시 화소의 회로 구성도.

도 4는 정지 화상 표시를 행하는 경우의 구동 방법을 설명하기 위한 타이밍차트.

도 5는 도 3에 도시한 표시 화소의 다른 실시예를 나타내는 회로 구성도.

도 6은 도 5에 도시한 표시 화소의 상세한 회로 구성도.

도 7은 도 6의 인버터 회로에 용량 소자를 부가한 경우의 회로 구성도.

도 8은 정지 화상 표시를 행하는 경우의 다른 구동 방법을 나타내는 신호 파형의 타이밍차트.

도 9는 정지 화상 표시를 행하는 경우의 또 다른 구동 방법을 나타내는 신호 파형의 타이밍차트.

도 10은 도 6의 보조 용량 배선과 인버터 회로의 전원 배선을 공통화한 경우의 회로 구성도.

도 11은 도 7의 보조 용량 배선과 인버터 회로의 전원 배선을 공통화한 경우의 회로 구성도.

도 12a 도 12f는 액정 표시 장치의 제조 프로세스를 나타내는 개략 단면도.

< 도면의 주요 부분에 대한 부호의 설명 >

10 : 표시 화소

11 : 신호선

12 : 주사선

13 : 화소 전극

14 : 제1 스위치 소자

15 : 대향 전극

16 : 액정층

17 : DM 스위치 회로

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 휴대 전화나 전자 북 등의 디스플레이로서 사용되는 표시 장치에 관한 것이다. 자세히 설명하면, 화소 내에 디지털 메모리 셀을 내장한 액티브 매트릭스형 표시 장치, 및 이 표시 장치의 구동 방법에 관한 것이다.

액정 표시 장치는 경량, 박형, 저소비 전력이라는 이점을 살려 휴대형 정보 단말의 디스플레이로서 사용되고 있다. 이러한 휴대형 정보 단말은 일반적으로 배터리 구동 방식이 채용되고 있기 때문에, 저소비 전력화가 중요한 과제로 되고 있다. 특히 휴대 전화에서는 대기 시간 중에 저소비 전력으로 표시할 수 있는 것이 요구되고 있다.

이것을 실현하기 위한 기술로서, 하나의 화소 내에 영상 데이터를 정적으로 보유 가능한 기억 소자로서 디지털 메모리 셀(DM 셀)을 내장한 액티브 매트릭스형의 액정 표시 장치(이하, DM 셀을 내장한 액정 표시 장치라고 함)가 개발되고 있다. 이 종류의 DM 셀을 내장한 액정 표시 장치를 개시한 문헌으로서 USP5,712,652가 있다. 여기에 개시된 화상 표시 장치에서는, 대기 시(정지 화상 표시시)에 있어서, DM 셀에 보유한 2치 데이터에 의해 액정을 교류 구동하기 위한 회로만을 동작시키고, 그 밖의 주변 구동 회로를 멈추게 함으로써 대폭적인 소비 전력의 저감을 도모하고 있다.

발명이 이루고자 하는 기술적 과제

그런데, 종래의 DM 셀을 내장한 액정 표시 장치에서는 DM 셀로서 SRAM이 사용되고 있다. 이 SRAM은 통상은 5개의 트랜지스터로 구성되어 있다. 그 때문에, 기판 위에는 DM 셀을 배치하기 위해 어느 정도 크기의 영역이 필요해져, 고정세화가 곤란하였다.

발명의 구성 및 작용

본 발명의 목적은 DM 셀을 내장한 표시 장치에 있어서, 화소의 고정세화를 실현하는 것에 있다.

본 발명에 따른 표시 장치의 특징은 상호 교차하여 배치된 복수의 주사선과 복수의 신호선, 이들 양선의 각 교점부에 배치된 화소 전극, 상기 화소 전극과 전기적으로 병렬로 접속된 제1 용량 소자, 상기 주사선에 공급되는 행 선택 신호에 의해 온/오프 제어되고, 온 상태로 했을 때에 상기 신호선과 상기 화소 전극 사이를 도통시켜 상기 신호선에 공급된 영상 데이터를 상기 화소 전극에 기입하는 제1 스위치 소자를 포함하는 제1 전극 기판과, 상기 화소 전극에 대하여 소정 간격을 두고 대향 배치된 대향 전극을 포함하는 제2 전극 기판과, 상기 제1 전극 기판과 제2 전극 기판과의 사이에 협지된 표시층과, 1수평 주사 기간에 대응하여 상기 복수의 신호선에 영상 데이터를 공급하는 신호선 구동 회로와, 상기 1수평 주사 기간마다 상기 주사선에 행 선택 신호를 순차 공급하는 주사선 구동 회로를 구비하고, 상기 제1 전극 기판은 상기 신호선에 공급된 영상 데이터를 보유 가능한 하나의 인버터 회로에 의해 구성된 디지털 메모리 셀과, 상기 화소 전극과 상기 디지털 메모리 셀 사이의 도통을 제어하는 디지털 메모리 스위치 회로를 포함하는 것에 있다.

또한, 본 발명에 따른 표시 장치의 구동 방법의 특징은 제1 표시 기간에서는 상기 디지털 메모리 스위치 회로에 의해 상기 화소 전극과 상기 디지털 메모리 셀 사이를 비도통으로 하고, 또한 상기 제1 스위치 소자를 소정 주기로 온 상태로 하고, 상기 신호선에 공급된 제1 영상 데이터를 상기 화소 전극에 기입함으로써 표시를 행하며, 제2 표시 기간에서는 상기 디지털 메모리 스위치 회로에 의해 상기 화소 전극과 상기 디지털 메모리 셀 사이를 도통시켜, 상기 신호선에 공급된 제2 영상 데이터를 상기 디지털 메모리 셀에 보유시킨 후, 상기 제1 스위치 소자에 의해 상기 신호선과 상기 화소 전극 사이를 비도통으로 하고, 상기 디지털 메모리 셀에 보유된 제2 영상 데이터를 상기 화소 전극에 기입함으로써 표시를 행하는 것에 있다.

이하, 본 발명에 따른 표시 장치 및 표시 장치의 구동 방법을 액티브 매트릭스형의 액정 표시 장치 및 그 구동 방법에 적용한 실시예에 대하여 설명한다.

도 1은 실시예에 따른 액정 표시 장치(100)의 회로 구성도이다. 도 2는 도 1의 개략 단면도이다.

액정 표시 장치(100)는 복수의 표시 화소(10)가 형성된 표시 화소부(110), 주사선 구동 회로(120) 및 신호선 구동 회로(130)에 의해 구성되어 있다.

이 실시예의 주사선 구동 회로(120) 및 신호선 구동 회로(130)는 어레이 기판(101) 위에서, 후술하는 신호선(11), 주사선(12) 및 화소 전극(13) 등과 일체로 형성되어 있다.

표시 화소부(110)는 어레이 기판(101) 위에 복수개의 신호선(11) 및 이것과 교차하는 복수개의 주사선(12)이 도시하지 않은 절연막을 통해 매트릭스형으로 배치되어 있다. 그리고, 양선의 각 교차부에는 표시 화소(10)가 형성되어 있다.

어레이 기판(101) 위에는, 주사선(12)과 병행하여 메모리 제어 신호선(19)이 배치되어 있다. 이 메모리 제어 신호선(19)에는 도시하지 않은 외부 구동 회로로부터 메모리 제어 신호가 공급되고 있다. 후술하는 실시예에는 메모리 제어 신호선(19a, 19b)으로서 2개 배치한 구성예도 있다. 단, 도 1에서는 설명을 간단하게 하기 위해 메모리 제어 신호선(19)으로서 표시하고 있다.

표시 화소(10)는 화소 전극(13), 제1 스위치 소자(14), 대향 전극(15), 액정층 (16), DM 스위치 회로(17) 및 DM 셀(18)에 의해 구성되어 있다. 또, 도 1에서는 설명을 간단하게 하기 위해 제1 용량 소자(24)를 생략하고 있다.

제1 스위치 소자(14)의 소스 전극은 신호선(11)에 게이트 전극은 주사선(12)에, 드레인 전극은 화소 전극(13)에 각각 접속되어 있다. 또한 화소 전극(13)은 DM 스위치 회로(17)를 통해 DM 셀(18)에 접속되어 있고, 그 DM 스위치 회로(17)의 게이트 전극은 메모리 제어 신호선(19)에, 소스 전극은 화소 전극(13)에, 드레인 전극은 DM 셀(18)에 각각 접속되어 있다.

화소 전극(13)은 어레이 기판(101) 위에 형성되고, 이 화소 전극(13)과 서로 대향하는 대향 전극(15)은 대향 기판(102) 위에 형성되어 있다. 대향 전극(15)에는 도시하지 않은 외부 구동 회로로부터 소정의 대향 전극 전위가 제공되어 있다. 또한, 화소 전극(13)과 대향 전극(15) 사이에는 표시층으로서 액정층(16)이 협지되고, 표시 화소(10)마다 액정 용량 Clc를 형성하고 있다. 어레이 기판(101)과 대향 기판(102)의 주위는 시일재(103)에 의해 밀봉되어 있다. 도 2에서는 배향막이나 편광판 등의 도시는 생략되어 있다. 또, 어레이 기판(101), 대향 기판(102)은 각각 본 실시예에서의 제1 전극 기판, 제2 전극 기판이다.

주사선 구동 회로(120)는 시프트 레지스터(121) 및 도시하지 않은 버퍼 회로등으로 구성되어 있고, 도시하지 않은 외부 구동 회로로부터 공급되는 컨트롤 신호(수직의 클럭/스타트 신호)에 기초하여, 1수평 주사 기간마다 위로부터 순서대로 주사선(12)에 행 선택 신호를 출력한다.

주사선 구동 회로(120)에서는, 중간조 표시나 동화상 표시시(이하, 통상 표시시)에는 1수평 주사 기간마다 행 선택 신호를 주사선(12)으로 출력한다. 또한 정지 화상 표시시에는 모든 주사선(12)에 대하여 행 선택 신호의 출력을 정지시킨다.

신호선 구동 회로(130)는 시프트 레지스터(131), 아날로그 스위치(ASW : 132)로 구성되어 있고, 도시하지 않은 외부 구동 회로로부터 컨트롤 신호(수평의 클럭/스타트 신호) 및 비디오 버스(133)를 통하여 영상 데이터가 공급되고 있다. 신호선 구동 회로(130)에서는 수평의 클럭/스타트 신호에 기초하여, 시프트 레지스터(131)로부터 ASW(132)의 개폐 신호를 공급함으로써, 비디오 버스(133)로 공급된 영상 데이터를 소정의 타이밍으로 신호선(11)에서 샘플링한다.

이하의 설명에서는 통상 표시 기간에서 풀컬러에 의한 중간조 표시/동화상 표시를 행하기 위한 영상 데이터를 동화상 데이터라고 한다. 또한, 정지 화상 표시 기간에서, 멀티 컬러에 의한 정지 화상 표시를 행하기 위한 영상 데이터를 정지 화상 데이터라고 한다. 멀티 컬러에 의한 정지 화상 표시를 행하기 위한 영상 데이터는 2치의 정보를 갖는 영상 데이터이다. 도 1에 나타내는 하나의 표시 화소(10)는 각각 R(적), G(녹), B(청)를 표시하는 서브 화소를 나타내고 있다. 따라서, 3개의 서브 화소 R, G, B에 의해 표시 단위로서의 1 화소가 구성되면, 모두 합하여 8(2의 3승)색의 멀티 컬러 표시를 행할 수 있다.

상기 통상 표시 기간, 정지 화상 표시 기간은 각각 본 실시예에서의 제1 표시 기간, 제2 표시 기간이다. 또한, 동화상 데이터, 정지 화상 데이터는 각각 본 실시예에서의 제1 영상 데이터, 제2 영상 데이터이다.

여기서, 액정 표시 장치(100)를 통상의 액티브 매트릭스형의 액정 표시 장치로서 구동하는 경우의 동작에 대하여 간단히 설명한다.

주사선 구동 회로(120)로부터 1수평 주사 기간마다 행 선택 신호를 출력하여, 각 주사선(12)을 위로부터 순서대로 선택하면, 선택된 주사선(12)에 접속하는 모든 제1 스위치 소자(14)가 1수평 주사 기간만 온 상태가 된다. 이것과 동기하도록 신호선(11)에 동화상 데이터를 샘플링하면, 신호선(11)에 샘플링된 동화상 데이터는 제1 스위치 소자(14)를 통하여 화소 전극(13)에 기입된다. 이 때, 화소 전극(13)에 기입된 동화상 데이터의 전하의 크기에 따라 액정층(16)이 응답하고, 이에 따라 표시 화소로부터의 투과광량이 제어된다. 이러한 동작을 1 프레임 기간 내에 모든 주사선(12)에 대하여 실시함으로써, 한 화면의 영상이 완성된다. 화소 전극(13)에 기입된 동화상 데이터는 다음 프레임에서 극성 반전된 새로운 동화상 데이터가 기입될 때까지 보유된다.

이어서, 표시 화소(10)의 회로 구성을 도 3을 참조하면서, 더 상세히 설명한다.

도 3은, 도 1에 나타내는 표시 화소(10)의 회로 구성도이다. 제1 스위치 소자(14)의 드레인 전극측에는 화소 전극(13) 및 이것과 전기적으로 병렬로 제1 용량 소자(24)가 접속되어 있다. 제1 용량 소자(24)는 화소 전극(13)과 도시하지 않은 보조 용량선 사이에 보조 용량 Cs를 형성하고 있다. 상기 보조 용량선에는 도시하지 않은 외부 구동 회로로부터 소정의 보조 용량 전압이 공급되고 있다. 이 제1 용량 소자(24)는 화소 전극(13)에 기입된 동화상 데이터 또는 정지 화상 데이터를 안정적으로 보유하기 위해 접속되고 있다. 화소 전극(13)에 기입된 동화상 데이터 또는 정지 화상 데이터는 액정 용량 C1c와 보조 용량 Cs에 각각 충전 전하로서 보유된다.

DM 스위치 회로(17)는 N-chTFT로 이루어지는 제2 스위치 소자(21)와, 마찬가지로 N-chTFT로 이루어지는 제3 스위치 소자(22)로 구성되어 있다. DM 스위치 회로(17)는 DM 셀(18)의 입력 단자(26) 및 출력 단자(27)와, 화소 전극(13)과의 사이에 삽입되어 있다. DM 스위치 회로(17) 중, 제2 스위치 소자(21)의 게이트 전극은 메모리 제어 신호선(19a)에 접속되고, 제3 스위치 소자(22)의 게이트 전극은 메모리 제어 신호선(19b)에 접속되어 있다. 메모리 제어 신호선(19a, 19b)에는 도시하지 않은 외부 구동 회로로부터 온 또는 오프 레벨의 메모리 제어 신호가 공급되고 있다. 그리고, 메모리 제어 신호에 의해 제2 스위치 소자(21)와 제3 스위치 소자(22)의 온/오프는 독립하여 제어된다. 본 실시예에서, 제1 스위치 소자(14)와 DM 스위치 회로(17)는 모두 MOS 트랜지스터로 구성되어 있다.

또, 제2 스위치 소자(21)를 구성하는 N-chTFT와, 제3 스위치 소자(22)를 구성하는 N-chTFT는 본 실시예에서의 동일 도전형의 전계 효과 트랜지스터이다.

DM 셀(18)은 하나의 인버터 회로(23)와 제2 용량 소자(25)로 구성되어 있다. 정지 화상 표시시에 DM 셀(18)에 기입되는 정지 화상 데이터는 인버터 회로(23)만으로도 보유할 수 있다. 그러나, 제2 용량 소자(25)를 접속함으로써, 인버터 회로(23)에서의 충전 전하를 보다 안정적으로 보유할 수 있다. 즉, DM 셀(18)을 인버터 회로(23)만으로 구성한 경우, 정지 화상 데이터는 배선 용량과 인버터 자체의 용량 성분에 의해 보유되게 된다.

인버터 회로(23)의 양극성측과 음극성측에는 각각 도시하지 않은 플러스 전원 배선과 마이너스 전원 배선이 접속되어 있다. 그리고, 도시하지 않은 전원 전압 발생 회로로부터는 직류의 High 전원 전압과 Low 전원 전압이 각각 공급되어 있다.

본 실시예에서는 도 3에 도시된 바와 같이 DM 셀(18)을 하나의 인버터 회로(23)와 제2 용량 소자(25)로 구성하고 있다. 이 때문에, 종래는 5개 필요로 하는 DM 셀의 트랜지스터 수를, 인버터 회로를 위한 2개와 용량 소자 1개로 삭감시킬 수 있다. 또한, DM 셀(18)을 하나의 인버터 회로(23)만으로 구성한 경우에는 DM 셀의 트랜지스터 수를 인버터 회로를 위한 2개로 삭감시킬 수 있다. 따라서, 상기된 바와 같은 회로 구성을 채용함으로써, 기판 위에서의 DM 셀(18)의 배치 영역을 작게 할 수 있으며, 화소의 고정세화를 실현할 수 있다. 또한, 프로세스의 미세화가 진행되면, 수 화소를 표시 단위로서의 1 화소로 함에 따라 정지 화상 표시 시에도 계조 표시가 가능해진다.

또한 통상 표시 시에, 제2 스위치 소자(21)만을 온시키고, 제1 용량 소자(24)와 제2 용량 소자(25)와의 사이를 도통시키도록 구동한 경우에는 화소 전극(13)에 기입된 동화상 데이터의 전하의 일부를 제2 용량 소자(25)에 보유시킬 수 있다. 따라서, 제1 용량 소자(24)의 용량과 제2 용량 소자(25)의 용량을 합하여 통상 구동에 필요한 용량을 형성하면, 제2 용량 소자(25)를 부가한 만큼 제1 용량 소자(24)의 용량을 작게 할 수 있다. 그에 따르면, 기판 위에서의 회로 면적을 작게 하여, 고정세화와 수율의 향상을 실현할 수 있다.

이어서, 상기된 바와 같이 구성된 액정 표시 장치(100)에서 통상 표시 및 정지 화상 표시를 행하는 경우의 구동 방법에 대하여 설명한다.

우선, 통상 표시시에는 메모리 제어 신호선(19a)을 온 레벨, 메모리 제어 신호선(19b)을 오프 레벨로 하여, 제2 스위치 소자(21)만을 온 상태로 한다. 그리고, 주사선 구동 회로(120) 및 신호선 구동 회로(130)에 대하여, 각각 클럭 신호, 스타트 신호 및 동화상 데이터를 공급하여, 통상의 액티브 매트릭스형의 액정 표시 장치와 마찬가지로 구동을 행함으로써, 풀컬러에 의한 고화질의 중간조/동화상 표시를 행할 수 있다.

앞에서 설명한 바와 같이, 통상 표시 시에 제2 스위치 소자(21)만을 온 상태로 하도록 구동시킨 경우에는 화소 전극(13)에 기입된 동화상 데이터의 전하의 일부가 제2 용량 소자(25)에도 보유된다. 이 때문에, 제1 용량 소자(24)에서의 충전 전하를 더 안정적으로 보유할 수 있다. 또, 통상 표시 시에 있어서, 메모리 제어 신호선(19a, 19b)을 모두 오프 레벨로 하고, 제2 스위치 소자(21)와 제3 스위치 소자(22)를 모두 오프하도록 구동시킬 수도 있다. 이 경우, 화소 전극(13)에 기입된 동화상 데이터의 전하는 액정층(16)과 제1 용량 소자(24)에서 보유되게 된다.

이어서, 정지 화상 표시를 행하는 경우의 구동 방법을 도 4에 나타내는 신호 파형의 타이밍차트를 참조하면서 설명한다. 이 예에서는 전원 배선(28a, 28b)에 직류의 High 전원 전압, Low 전원 전압을 각각 공급하고 있다.

정지 화상 표시의 최초의 프레임이 되는 정지 화상 기입 프레임에 있어서, 메모리 제어 신호선(19a)을 온 레벨, 메모리 제어 신호선(19b)을 오프 레벨로 하고, 제2 스위치 소자(21)만을 온시킨다. 그리고, 제1 스위치 소자(14)가 행 선택 신호에 의해 온하는 동안 정지 화상 데이터를 신호선(11)에 샘플링하고, 이것을 제1 스위치 소자(14)로부터 DM 스위치 회로(17)의 제2 스위치 소자(21)를 통하여 DM 셀(18)에 기입한다.

DM 셀(18)에 정지 화상 데이터가 기입된 후에, 제1 스위치 소자(14)가 오프 상태가 되면, 정지 화상 데이터는 DM 셀(18)의 제2 용량 소자(25) 및 인버터 회로(23)에 보유된다(이후, " 정지 화상 데이터는 DM 셀(18)의 제2 용량 소자(25)에 보유된다." 로 기술함).

정지 화상 표시의 기간에 있어서, DM 셀(18)에 기입된 정지 화상 데이터를 장시간 보유하면 직류 성분에 의해 액정층(16)이 열화하기 때문에, 교류 구동할 필요가 있다. 본 실시예에서는 메모리 제어 신호선(19a, 19b)에 일정 주기로 교대로 온 레벨의 메모리 제어 신호를 공급하고, 제2 스위치 소자(21)와 제3 스위치 소자(22)를 교대로 온시키며, 동시에 대향 전극(15)의 전위를 반전시킴으로써 교류 구동을 실현하고 있다.

즉, 정지 화상 표시 기간의 각 프레임에서는 최초로 메모리 제어 신호선(19b)을 온 레벨로 하고, 제3 스위치 소자(22)를 온 상태로 함으로써 제2 용량 소자(25)에 보유되고 있는 정지 화상 데이터를 화소 전극(13)에 기입한다. 그 동안, 메모리 제어 신호선(19a)은 오프 레벨로 한다. 계속해서, 1 프레임의 종료 바로 직전에 메모리 제어 신호선(19a)을 온 레벨로 하고, 제2 스위치 소자(21)를 온 상태로 함으로써 화소 전극(13)에 기입되어 있던 정지 화상 데이터를 다시 제2 용량 소자(25)에 보유시킨다. 그 동안, 메모리 제어 신호선(19b)은 오프 레벨로 한다. 이러한 동작을 1 프레임마다 교대로 반복하면, 제2 용량 소자(25)로부터 정지 화상 데이터가 추출될 때마다 인버터 회로(23)에 의해 극성 반전되어 화소 전극(13)에 기입된다. 이 때문에, 이 주기에 맞추어 대향 전극(15)의 전위를 반전시킴으로써 극성 반전 구동을 행할 수 있다.

또한, 이러한 동작을 가능하게 하기 위해 정지 화상 표시 기간에서는 도 4에 도시된 바와 같이 제3 스위치 소자(22)의 온 시간이 제2 스위치 소자(21)의 온 시간보다도 길어지도록 설정한다. 본 실시예에서는 제2 스위치 소자(21)의 온 시간을, 제3 스위치 소자(22)의 온 시간의 1/10 정도로 하고 있다. 단, 제3 스위치 소자(22)의 온 시간은 액정 패널의 설계 조건에 따라 적절하게 설정할 수 있다.

이와 같이, 제2 스위치 소자(21)와 제3 스위치 소자(22)를 1 프레임마다 교대로 온 상태로 하면, 화소 전극(13)에는 High 전원 전압/Low 전원 전압의 전위가 교대로 출력된다. 이것과 동기시켜 대향 전극(15)의 전위를 High 전원 전압/Low 전원 전압에 상당하는 전위로 시프트하면, 대향 전극(15)과 극성이 동일한 표시 화소(10)에서는 액정층(16)에 전압이 걸리지 않고, 또한 역극성의 표시 화소(10)에서는 액정층(16)에 전압이 걸리게 된다. 따라서, 액정층(16)에 전압이 걸리는 상태와 걸리지 않은 상태를, 각각을 백색 화상 또는 흑색 화상에 대응시킴에 따라 흑백의 화상 표시를 행할 수 있다. 이 때, 표시 화소부(110)에서 동작하고 있는 것은 저주파수의 메모리 제어 신호선(19)과 대향 전극(15)만이 되기 때문에, 저소비 전력으로 정지 화상 표시를 행할 수 있다. 또, 그 동안 화소 전극(13)에의 전위의 공급은 DM 셀(18)로부터가 되기 때문에, 제1 용량 소자(24)와 도시하지 않은 보조 용량선과의 사이에 형성되는 보조 용량 Cs의 전위는 표시와 무관하게 된다. 이 때문에, 상기 보조 용량선에는 통상 표시에 있어서 제1 용량 소자(24)에 제공하고 있는 보조 용량 전위보다도 낮은 전위를 공급할 수 있으며, 저소비 전력화를 달성할 수 있다.

또한, 도 4에는 나타내지 않았지만, 정지 화상 표시로부터 통상 표시로 전환할 때는 정지 화상 최종 프레임을 거쳐 다시 메모리 제어 신호선(19a, 19b)을 오프 레벨(또는 19b만 오프 레벨)로 한다. 그리고, 주사선 구동 회로(120) 및 신호선 구동 회로(130)에 대하여 각각 클럭 신호, 스타트 신호 및 동화상 데이터를 공급한다.

이어서, DM 스위치 회로(17)의 다른 실시예에 대하여 설명한다. 도 5는, 도 3에 나타내는 표시 화소(10)의 다른 실시예를 나타내는 회로 구성도이다. 도 5에서는 도 3과 동등한 부분을 동일 부호로 나타내고 있다.

본 실시예의 DM 스위치 회로(37)는 N-chTFT로 이루어지는 제2 스위치 소자(31)와, P-chTFT로 이루어지는 제3 스위치 소자(32)로 구성되어 있다. 각 스위치 소자의 게이트 전극은 공통된 메모리 제어 신호선(19)에 접속되어 있고, 메모리 제어 신호선(19)으로부터 공급되는 메모리 제어 신호에 의해 제2 스위치 소자(31)와 제3 스위치 소자(32)의 온/오프가 동시에 제어된다. 즉, 도 5에 나타내는 DM 스위치 회로(37)에서는 제2 스위치 소자(31)가 온 상태일 때는

제3 스위치 소자(32)가 오프하고, 또한 제2 스위치 소자(31)가 오프 상태일 때는 제3 스위치 소자(32)가 온 상태가 된다.

통상 표시 시에 제2 스위치 소자(31)를 온하고, 제2 용량 소자(25)에도 동화상 데이터의 전하를 충전시키는 경우에는 두개의 스위치 소자를 동시에 오프로 할 필요가 없다. 이 때문에, 도 5와 같은 회로 구성으로 함으로써, 메모리 제어 신호선(19)의 수를 도 3의 회로 구성에 비교하여 반으로 줄일 수 있다.

또, 제2 스위치 소자(31)를 구성하는 N-chTFT와, 제3 스위치 소자(32)를 구성하는 P-chTFT는 본 실시예에서의 상호 다른 도전형의 전계 효과 트랜지스터이다. 본 실시예에서, 제2 스위치 소자(31)와 제3 스위치 소자(32)는 CMOS 트랜지스터로 구성되어 있다.

이어서, DM 셀(18)의 구체적인 회로 구성에 대하여 설명한다. 여기서는, 도 5의 회로 구성을 예로 들어 설명한다. 또한, 정지 화상 표시를 행하는 경우의 다른 구동 방법에 대해서도 설명한다.

도 6은, 도 5에 나타내는 표시 화소(10)의 상세한 회로 구성도이다. 도 6에서는 도 5와 동등 부분을 동일한 부호로 나타내고 있다.

DM 셀(18)에 포함되는 인버터 회로(23)는 직렬로 접속된 P-chTFT(231) 및 N-chTFT(232)에 의해 구성되어 있다. 양극성측이 되는 P-chTFT(231)에는 전원 배선(28a)이 접속되고, 음극성측이 되는 N-chTFT(232)에는 전원 배선(28b)이 접속되어 있다.

인버터 회로(23)에 기입된 정지 화상 데이터의 충전 전하를 제2 용량 소자(25)에서 안정적으로 보유할 수 없는 경우에는 도 7에 도시된 바와 같이 P-chTFT(231) 및 N-chTFT(232)에, 각각 제3 용량 소자(233) 및 제4 용량 소자(234)를 부가한다. 도 7에서, 제3 용량 소자(233)는 P-chTFT(231)의 게이트 전극과 전원 배선(28a)과의 사이에 접속되고, 제4 용량 소자(234)는 N-chTFT(232)의 게이트 전극과 전원 배선(28b)과의 사이에 접속되어 있다. 이러한 회로 구성으로 함으로써, 충전 전하를 더 안정적으로 보유시킬 수 있다.

이 경우도, 통상 표시 시에 제2 스위치 소자(31)만을 온시키고, 제1 용량 소자(24)와, 제2 용량 소자(25), 제3 용량 소자(233) 및 제4 용량 소자(234)와의 사이를 도통시키도록 구동시킨 경우에는 화소 전극(13)에 기입된 동화상 데이터의 전하의 일부를 DM 셀(18)측의 3개의 용량 소자(25, 233, 234)에 보유시킬 수 있다. 따라서, 제1 용량 소자(24)의 용량과 DM 셀(18)측의 3개의 용량 소자의 용량을 합하여, 통상 구동에 필요한 용량을 형성하면, DM 셀(18)측의 3개의 용량 소자를 부가한 만큼 제1 용량 소자(24)의 용량을 작게 할 수 있다. 이러한 구성에 따르면, 기판 위에서의 회로 면적을 작게 하여, 고정세화와 수율의 향상을 실현시킬 수 있다.

이어서, 도 6에 나타내는 회로 구성에서, 통상 표시 및 정지 화상 표시를 행하는 경우의 구동 방법에 대하여 설명한다. 단, 통상 표시를 행하는 경우의 구동 방법은 상기 실시예와 동일하기 때문에, 여기서는 정지 화상 표시를 행하는 경우의 구동 방법에 대해서만 설명한다.

도 8은 정지 화상 표시를 행하는 경우의 다른 구동 방법을 나타내는 신호 파형의 타이밍차트이다. 이 예에서는, 전원 배선(28a, 28b)에 직류의 High 전원 전압, Low 전원 전압을 각각 공급하고 있다.

본 실시예의 구동 방법에서는 정지 화상 표시 기간 중 수 프레임마다 정지 화상 데이터의 기입을 행하고 있다. 즉, 정지 화상 기입 프레임에서는 메모리 제어 신호선(19)을 온 레벨로 하고, 제2 스위치 소자(31)만을 온시킨다. 그리고, 제1 스위치 소자(14)가 행 선택 신호에 의해 온하고 있는 동안, 정지 화상 데이터를 신호선(11)으로 샘플링하고, 이것을

제1 스위치 소자(14)로부터 DM 스위치 회로(17)의 제2 스위치 소자(31)를 통하여 DM 셀(18)에 기입한다. 이 후, 제1 스위치 소자(14)가 오프 상태가 되면, 정지 화상 데이터는 DM 셀(18)의 제2 용량 소자(25)에 보유된다.

그 후에는, DM 셀(18)에 기입된 정지 화상 데이터에 의해 정지 화상 표시를 행하지만, 소정 프레임 수마다 한번의 비율로 정지 화상 기입 프레임을 설치하고, 정지 화상 데이터의 기입을 행한다. 이 때 기입되는 정지 화상 데이터는, 전회(前回)의 정지 화상 기입 프레임에서 기입된 정지 화상 데이터와는 반대 극성이 되고, 이것에 맞추어 대향 전극(15)의 전위를 반전시킴으로써 극성 반전 구동을 행할 수 있다.

본 실시예에서의 정지 화상 표시 기간에는 새로운 정지 화상 데이터가 기입되기까지의 소정 프레임 수 동안 액정층(16)에는 동일한 극성의 정지 화상 데이터가 인가되기 때문에, 그 동안은 메모리 제어 신호선(19)을 구동시킬 필요는 없다. 한편, 소정 프레임 수마다 주사선 구동 회로(120)와 신호선 구동 회로(130)를 구동하게 된다. 그러나, 본 발명자등에 따른 시뮬레이션에 따르면, 도 4에 나타내는 구동 방법과 비교하여, 정지 화상 표시 기간을 더 저소비 전력으로 구동할 수 있는 것이 확인되고 있다. 또, 정지 화상 데이터에 의한 정지 화상 표시의 프레임 수는 DM 셀(18)에 기입된 정지 화상 데이터의 전위가 액정 구동에 필요한 전위를 보유할 수 있는 프레임 수이면 충분하다.

도 9는 정지 화상 표시를 행하는 경우의 또 다른 구동 방법을 나타내는 신호 파형의 타이밍차트이다. 이 예에서는 전원 배선(28a, 28b)에 교류의 전원 전압(High 레벨/Low 레벨의 교번 전위)을 공급하고 있다.

본 실시예의 구동 방법에서는 도 8에 나타낸 실시예와 마찬가지로, 정지 화상 표시 기간 중에 수 프레임마다 정지 화상 데이터의 기입을 행하고 있다. 상위점은 1프레임마다 극성 반전 구동을 행한다는 것이다. 즉, DM 셀(18)에 기입된 정지 화상 데이터에 의한 정지 화상 표시동안에는 1 프레임마다 전원 배선(28a, 28b)의 전위를 반전시킴과 함께 이 주기에 맞추어 대향 전극(15)의 전위를 반전시키고 있다. 이하, 도 9와 도 6을 참조하면서 설명한다.

정지 화상 표시동안에는 메모리 제어 신호선(19)을 오프 레벨로 하고, 제2 스위치 소자(31)를 오프, 제3 스위치 소자(32)를 온 상태로 한다. 한편, 제2 용량 소자(25)에 보유되어 있는 정지 화상 데이터의 전위에 따라 인버터 회로(23)의 P-chTFT(231) 또는 N-chTFT(232) 한쪽이 온 한다. 이 정지 화상 데이터의 전위는 그 표시 화소에 기입된 정지 화상 데이터의 전위이고, High 레벨 또는 Low 레벨의 2치 정보이다.

인버터 회로(23)의 P-chTFT(231) 또는 N-chTFT(232)의 한쪽이 온상태가 되면, DM 셀(18)에 기입된 정지 화상 데이터의 전위가 P-chTFT(231) 또는 N-chTFT(232)로부터 출력 단자(27), 제3 스위치 소자(32)를 거쳐 화소 전극(13)에 기입된다. 따라서, 임의의 프레임에서 정지 화상 데이터의 전위가 High 레벨이면, N-chTFT(232)를 온 상태로 하기 때문에, 전원 배선(28b)으로부터 제3 스위치 소자(32)를 통하여 Low 레벨의 전위가 화소 전극(13)에 공급된다. 이 때, 대향 전극(15)은 역 전위가 되기 때문에, 액정층(16)에 전압이 걸리게 된다. 또한, 동일 프레임에 있어서, 정지 화상 데이터의 전위가 Low 레벨이면, P-chTFT(231)가 온하기 때문에, 전원 배선(28a)으로부터 제3 스위치 소자(32)를 통하여 High 레벨의 전위가 화소 전극(13)에 인가된다. 이 때, 대향 전극(15)은 동일한 전위가 되기 때문에, 액정층(16)에 전압이 걸리지 않게 된다. 따라서, 액정층(16)에 전압이 걸리는 상태와 걸리지 않은 상태를, 각각을 백색 화상 또는 흑색 화상에 대응시킴에 따라 흑백색의 화상 표시를 행할 수 있다.

다음 프레임에서 전원 배선(28a, 28b)에 공급되는 전원 전압의 극성이 반전한 경우도, 화소 전극(13)에 공급되는 정지 화상 데이터의 전위와 대향 전극(15)의 전위와의 관계가 반전하기 때문에, 상기된 바와 같은 결과가 된다. 이와 같이, 1 프레임마다 전원 배선(28a, 28b)의 전위를 반전시킴과 함께 이 주기에 맞추어 대향 전극(15)의 전위를 반전시킴에 따라 소정 프레임 수에 미치는 정지 화상 표시에서도 극성 반전 구동을 행할 수 있다.

또, 제1 용량 소자(24)에 보조 용량 전위를 공급하는 전원 배선과 인버터 회로(23)의 전원 배선을 공통화할 수도 있다.

이 경우의 회로 구성을 도 10, 및 도 11에 나타낸다. 도 10은 도 6에 대응하고, 도 11은 도 7에 대응한다. 도 10 및 도 11에서는 제1 용량 소자(24)의 전원 배선인 보조 용량선(29)과 전원 배선(28b)을 공통화한 회로 구성을 나타내고 있다. 단, 보조 용량선(29)과 전원 배선(28a)을 공통화한 회로 구성으로 해도 무방하다. 도 10 및 도 11에 도시된 바와 같이 보조 용량선(29)과 인버터 회로(23)의 전원 배선(28b)(또는 28a)을 공통화한 경우에는 기판 위에 전원 배선을 개별로 배선할 필요가 없기 때문에, 기판 위에서의 배선 수를 적게 할 수 있다. 따라서, 종래보다도 화소 피치를 좁힐 수 있게 되어, 화면의 고정세화를 달성할 수 있다. 또한, 배선 수가 적어지기 때문에, 배선간에서의 쇼트 불량의 발생도 적어져 수율을 향상시킬 수 있다.

이어서, 본 실시예에 따른 액정 표시 장치(100)의 제조 방법을 도 12를 이용하여 설명한다. 도 12a 도 12f는 액정 표시 장치의 제조 프로세스를 나타내는 개략 단면도이다. 도면의 우측 영역은 표시 화소부(110)에 상당하는 화소부, 좌측의 영역은 도 1의 주사선 구동 회로(120) 등에 상당하는 구동 회로부를 나타내고 있다. 이하, 제조 프로세스를 (1) (6)의 순서로 설명한다.

(1) 다결정 실리콘막의 형성(도 12a 참조)

유리 등의 투명 절연 기판(50) 위에 플라즈마 CVD법에 의해 두께 50㎚의 비정질 실리콘(a-Si) 박막(51)을 퇴적시킨다. 그리고, 이 비정질 실리콘 박막(51)을 도시하지 않은 XeCl 엑시머 레이저 장치로 어닐링함으로써 다결정화한다. 여기서, 상기 XeCl 엑시머 레이저 장치로부터의 레이저광(52)은 화살표 A의 방향으로 주사되어, 이 레이저광(52)이 조사된 영역은 결정화되어 다결정 실리콘막(53)이 된다. 그 때, 레이저 조사 에너지를 단계적으로 올려 복수회 조사를 행하면, 비정질 실리콘막 내의 수소를 효과적으로 방출시킬 수 있으므로, 결정화시의 마모를 방지할 수 있다. 또, 레이저 조사 에너지는 200 500mJ/㎠로 하는 것이 바람직하다.

(2) 패터닝(도 12b 참조)

다결정 실리콘막(53)을 포토리소그래피법을 이용하여 패터닝하고, 박막 트랜지스터의 활성층(54)을 형성한다.

(3) 게이트 전극의 형성(도 12c 참조)

실리콘 산화막에 의한 게이트 절연막(55)을 플라즈마 CVD법으로 형성한 후, 몰리브덴 텅스텐 합금막을 스퍼터법으로 성막, 패터닝함으로써 게이트 전극(56)을 형성한다. 또한, 상기 패터닝 시에 주사선도 동시에 형성한다. 게이트 절연막(55)으로는 상기한 것 이외에 질화실리콘막이나 상압 CVD법에 따른 실리콘 산화막을 사용할 수 있다.

게이트 전극(56)을 형성한 후에 게이트 전극(56)을 마스크로 하여 이온 도핑법으로 불순물을 주입하고, 박막 트랜지스터의 소스/드레인 영역(54a)을 형성한다. 불순물로는 N-ch 트랜지스터에 대해서는 인을, P-ch 트랜지스터에 대해서는 붕소를 이용할 수 있다. 화소부의 트랜지스터에 대해서는 오프 시의 누설 전류를 억제하기 위해 LDD(Lightly Doped Drain) 구조를 이용하는 것이 효과적이다. 이 경우, 소스/드레인 영역(54a)에의 불순물 주입 후에 게이트 전극(56)을 재패터닝하고, 일정량만큼 미세하게 한 후, 재차 저농도의 불순물 주입을 행한다.

(4) 제1 층간 절연막의 형성(도 12d 참조)

게이트 전극(56) 위에 플라즈마 CVD법 또는 상압 CVD법으로 실리콘 산화막에 의한 제1 층간 절연막(57)을 형성한다.

(5) 소스/드레인 전극의 형성(도 12e 참조)

제1 층간 절연막(57) 및 게이트 절연막(55)에 컨택트홀을 형성한 후, 스퍼터법으로 Al 막을 형성하고, 패터닝함으로써 소스/드레인 전극(59, 60)을 형성한다. 이 때, 신호선도 동시에 형성한다.

(6) 화소 전극의 형성(도 12f 참조)

상기 Al막 위에 저유전률 절연막(제2 층간 절연막 : 61)을 형성한다. 저유전률 절연막(61)으로는 플라즈마 CVD법으로 작성한 질화실리콘막이나, 산화 실리콘막, 유기 절연막 등의 저유전률 절연막을 이용할 수 있다. 그리고, 저유전률 절연막(61)에 컨택트홀을 형성함과 함께, Al 박막(62)을 형성하고, 패터닝함으로써 화소 전극을 형성한다.

이상의 6 단계의 프로세스에 의해 투명 절연 기판(50) 위에 화소부와 구동 회로부를 일체로 형성할 수 있다. 이 후, 투명 절연 기판(50)과, 도시하지 않은 대향 전극이 형성된 대향 기판을 대향하고, 주위를 에폭시로 이루어지는 시일재로 밀폐하고, 내부에 액정 조성물을 주입, 밀봉함으로써 액정 표시 장치를 완성시킬 수 있다(도 2 참조).

또, p-Si(폴리실리콘) TFT는, a-SiTFT에 비교하여 전자의 이동도가 두자릿수 정도 높기 때문에, TFT 사이즈를 작게 하는 것이 가능하고, 주변 구동 회로도 동시에 기판 위에 일체로 형성할 수 있다. 이 주변 회로로서는 고속화, 저소비 전력화를 도모하기 위해 COMS 구조로 하는 것이 바람직하다. 그 때문에, 상기 불순물 도핑 공정은 레지스트 마스크를 이용하여 P형 및 N형 불순물 도핑 공정의 2회로 나눠 행하고 있다.

또한, 본 실시예와 같이 화소 전극(13)을 금속 박막으로 구성된 광반사형의 화소 전극으로 한 경우에는 백 라이트가 불필요해지기 때문에, 백 라이트를 이용한 투과형의 구성에 비교하여, 더 저소비 전력으로의 구동이 가능해진다. 즉, 대각 5㎝, 25만 화소의 액정 패널에 대하여 프레임 주파수 60Hz에서 정지 화상 표시를 행한 바, 소비 전력을 5㎽로 할 수 있었다.

상기 실시예에서는 본 발명을 액정 표시 장치에 적용한 예에 대하여 설명하였다. 그러나, 본 발명의 구성 요건 중 하나인 표시층은 액정층에 한정되는 것은 아니고, 다른 물질층에 의해 치환할 수 있다. 예를 들면, 표시층으로서 형광체 발광층을 이용할 수 있다. 이 경우에는 본 발명을 유기 EL(Electro Luminescence) 패널로서 구성할 수 있다.

이상, 본 발명에 따른 표시 장치 및 표시 장치의 구동 방법에 관한 실시예에 대하여 설명했지만, 본 발명은 상기 실시예에 한정되는 것은 아니고, 그 취지를 일탈하지 않은 범위 내에서 여러가지로 변형하여 실시하는 것이 가능하다. 또한, 상기 실시예에는 여러 단계의 발명이 포함되어 있으며, 개시된 구성 요건을 적절하게 조합함에 따라 여러 발명이 추출될 수 있다. 예를 들면, 개시된 구성 요건으로부터 몇갠가 삭제되어도, 소정의 효과를 얻을 수 있으면, 발명으로서 추출될 수 있다.

발명의 효과

본 발명에 따르면, DM 셀을 하나의 인버터 회로와 제2 용량 소자로 구성함으로써, 기판 위에서의 DM 셀의 배치 영역을 작게 할 수 있으며, 화소의 고정세화를 실현할 수 있고, 또한 프로세스의 미세화가 진행되면 수 화소를 표시 단위로서의 1화소로 함에 따라 정지 화상 표시 시에도 계조 표시가 가능해지는 효과가 있다.

(57) 청구의 범위

청구항 1.

상호 교차하여 배치된 복수의 주사선과 복수의 신호선, 이들 양선의 각 교점부에 배치된 화소 전극, 상기 화소 전극과 전기적으로 병렬로 접속된 제1 용량 소자, 상기 주사선에 공급되는 행 선택 신호에 의해 온/오프 제어되고, 온 상태일 때에 상기 신호선과 상기 화소 전극 사이를 도통시켜 상기 신호선에 공급된 영상 데이터를 상기 화소 전극에 기입하는 제1 스위치 소자를 포함하는 제1 전극 기판과,

상기 화소 전극에 대하여 소정 간격을 두고 대향 배치된 대향 전극을 포함하는 제2 전극 기판과,

상기 제1 전극 기판과 제2 전극 기판 사이에 협지된 표시층과,

1수평 주사 기간에 대응하여 상기 복수의 신호선에 영상 데이터를 공급하는 신호선 구동 회로와,

상기 1수평 주사 기간마다 상기 주사선에 행 선택 신호를 순차 공급하는 주사선 구동 회로를 구비하고,

상기 제1 전극 기판은,

상기 신호선에 공급된 영상 데이터를 보유 가능한 하나의 인버터 회로에 의해 구성된 디지털 메모리 셀과,

상기 화소 전극과 상기 디지털 메모리 셀 사이의 도통을 제어하는 디지털 메모리 스위치 회로

를 포함하는 것을 특징으로 하는 표시 장치.

청구항 2.

제1항에 있어서,

상기 디지털 메모리 셀은 하나의 인버터 회로와 제2 용량 소자에 의해 구성되는 표시 장치.

청구항 3.

제1항에 있어서,

상기 인버터 회로는 CMOS 회로로 구성되는 표시 장치.

청구항 4.

제1항에 있어서,

상기 화소 전극은 금속 박막으로 구성된 광 반사형의 화소 전극인 표시 장치.

청구항 5.

제1항에 있어서,

상기 디지털 메모리 스위치 회로는, 상기 디지털 메모리 셀의 입력 단자에 접속하는 제2 스위치 소자와, 상기 디지털 메모리 셀의 출력 단자에 접속하는 제3 스위치 소자로 구성되는 표시 장치.

청구항 6.

제2항에 있어서,

상기 디지털 메모리 스위치 회로는, 상기 디지털 메모리 셀의 입력 단자에 접속하는 제2 스위치 소자와, 상기 디지털 메모리 셀의 출력 단자에 접속하는 제3 스위치 소자로 구성되고,

상기 제2 용량 소자는 상기 제2 스위치 소자와 상기 인버터 회로와의 사이에 접속되는 표시 장치.

청구항 7.

제5항에 있어서,

상기 제2 스위치 소자 및 상기 제3 스위치 소자는 동일 도전형의 전계 제어 트랜지스터로 구성되고, 각각 서로 다른 제어 신호선에 접속되는 표시 장치.

청구항 8.

제5항에 있어서,

상기 제2 스위치 소자 및 상기 제3 스위치 소자는 상호 서로 다른 도전형의 전계 제어 트랜지스터로 구성되고, 각각 공통의 제어 신호선에 접속되는 표시 장치.

청구항 9.

제3항에 있어서,

상기 인버터 회로를 구성하는 CMOS 회로에, 제3 및 제4 용량 소자가 접속되는 표시 장치.

청구항 10.

제1항에 있어서,

상기 디지털 메모리 셀의 전원 배선의 한쪽과, 상기 제1 용량 소자에 소정의 전압을 공급하는 전원 배선을 공통화한 표시 장치.

청구항 11.

제1항에 있어서,

상기 표시층은 액정층인 표시 장치.

청구항 12.

표시 장치의 구동 방법에 있어서,

제1항에 기재된 표시 장치에서,

제1 표시 기간에서는 상기 디지털 메모리 스위치 회로에 의해 상기 화소 전극과 상기 디지털 메모리 셀 사이를 비도통으로 하고, 또한 상기 제1 스위치 소자를 소정 주기로 온 상태로 하여, 상기 신호선에 공급된 제1 영상 데이터를 상기 화소 전극에 기입함으로써 표시를 행하며,

제2 표시 기간에서는 상기 디지털 메모리 스위치 회로에 의해 상기 화소 전극과 상기 디지털 메모리 셀 사이를 도통시켜, 상기 신호선에 공급된 제2 영상 데이터를 상기 디지털 메모리 셀에 보유시킨 후, 상기 제1 스위치 소자에 의해 상기 신호선과 상기 화소 전극 사이를 비도통으로 하여, 상기 디지털 메모리 셀에 보유된 제2 영상 데이터를 상기 화소 전극에 기입함으로써 표시를 행하는 표시 장치의 구동 방법.

청구항 13.

제12항에 있어서,

상기 제1 표시 기간에서는, 상기 디지털 메모리 스위치 회로에 있어서 상기 제2 스위치 소자와 화소 전극 사이만 도통시키는 표시 장치의 구동 방법.

청구항 14.

제12항에 있어서,

상기 제2 표시 기간에서는, 1 프레임마다 상기 제2 스위치 소자와 제3 스위치 소자를 교대로 도통시켜, 상기 화소 전극에 상기 디지털 메모리 셀로부터 1 프레임마다 극성이 서로 다른 제2 영상 데이터를 공급하고, 또한 상기 주기에 맞추어 상기 대향 전극의 전위를 반전시키는 표시 장치의 구동 방법.

청구항 15.

제14항에 있어서,

상기 제2 표시 기간에서는, 상기 제3 스위치 소자의 도통 시간을 상기 제2 스위치 소자의 도통 시간보다도 길게 한 표시 장치의 구동 방법.

청구항 16.

제12항에 있어서,

상기 제2 표시 기간에서는, 소정 프레임 수마다 상기 디지털 메모리 스위치 회로에 의해 상기 화소 전극과 상기 디지털 메모리 셀 사이를 도통시켜, 상기 신호선에 공급된 제2 영상 데이터를 상기 디지털 메모리 셀에 보유시킨 후, 상기 제1 스위치 소자에 의해 상기 신호선과 상기 화소 전극 사이를 비도통으로 하고, 상기 디지털 메모리 셀에 보유된 제2 영상 데이터를 소정 프레임 수 동안, 상기 화소 전극에 기입함으로써 표시를 행하는 표시 장치의 구동 방법.

청구항 17.

제16항에 있어서,

상기 제2 표시 기간에서는, 소정 프레임 수마다 상기 디지털 메모리 셀에 극성이 서로 다른 제2 영상 데이터를 보유시키고, 또한 상기 주기에 맞추어 상기 대향 전극의 전위를 반전시키는 표시 장치의 구동 방법.

청구항 18.

제14항에 있어서,

상기 디지털 메모리 셀에 직류의 전원 전압을 공급하는 표시 장치의 구동 방법.

청구항 19.

제16항에 있어서,

상기 디지털 메모리 셀에 직류의 전원 전압을 공급하는 표시 장치의 구동 방법.

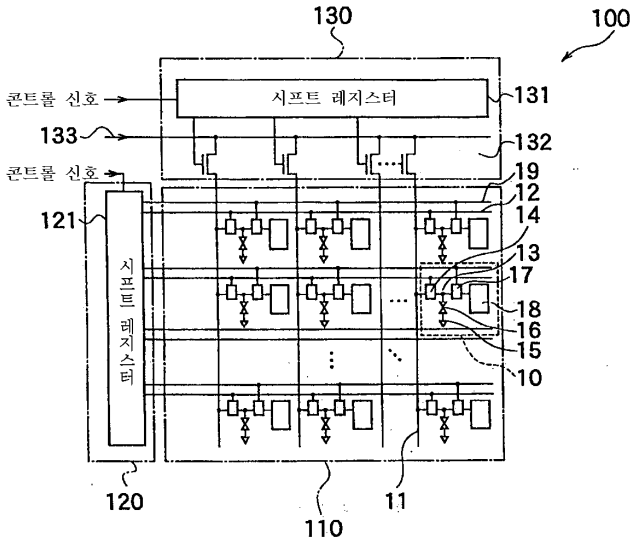
청구항 20.

제16항에 있어서,

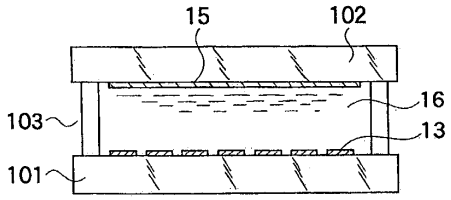
상기 디지털 메모리 셀에 교류의 전원 전압을 공급하고, 또한 상기 교류의 주기에 맞추어 상기 대향 전극의 전위를 반전시키는 표시 장치의 구동 방법.

도면

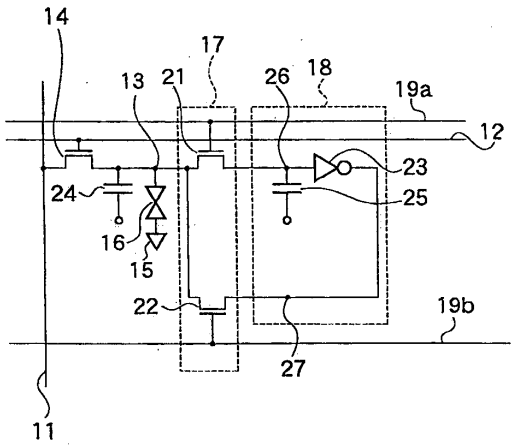
도면 1



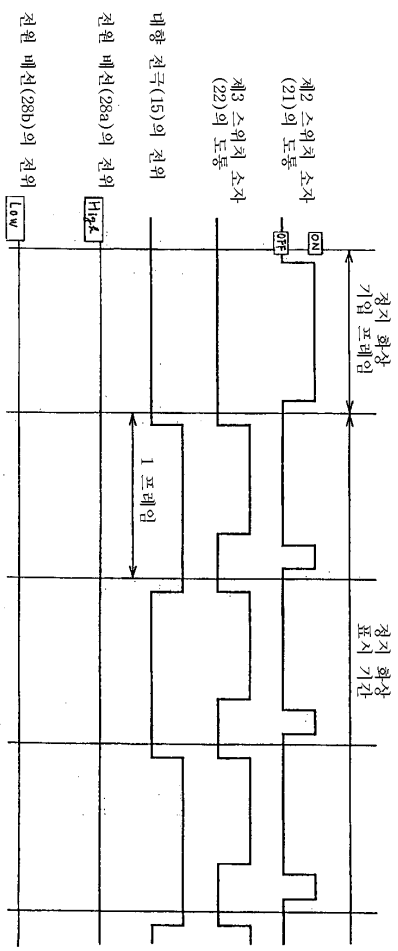
도면 2



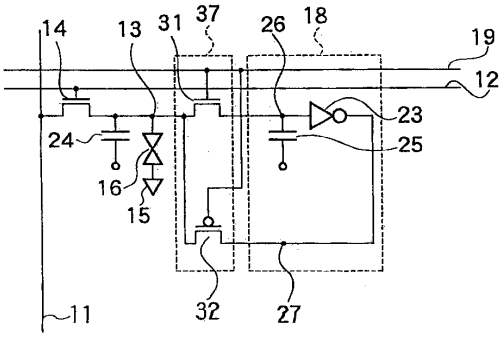
도면 3



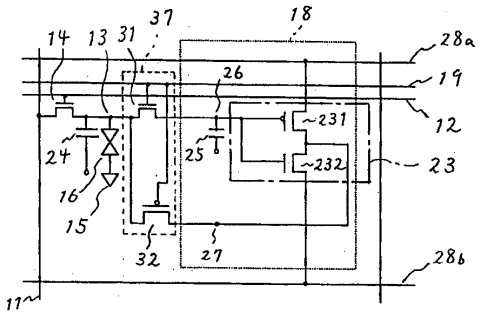
도면 4


전원 배선(28b)의 전위
전원 배선(28a)의 전위
대향 전극(15)의 전위
제3 스위치 소자 (22)의 도통
제2 스위치 소자 (21)의 도통
Low
High
OFF
ON
1 프레임
정지 화상 기입 프레임
정지 화상 표시 기간

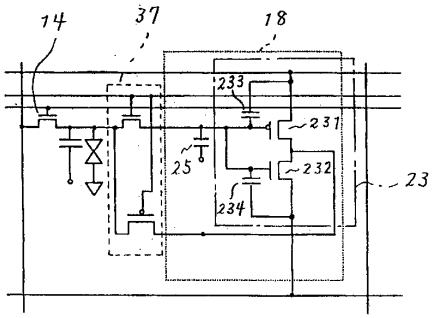
도면 5


14
13
31
37
26
18
19
12
23
25
24
16
15
11
32
27

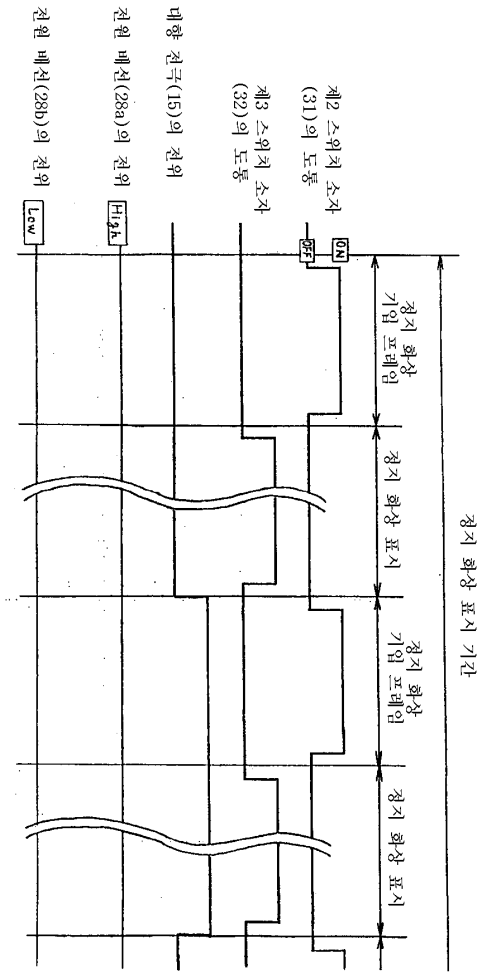
도면 6


14
13
31
37
18
28a
19
12
26
231
232
23
24
25
16
15
32
27
28b
11

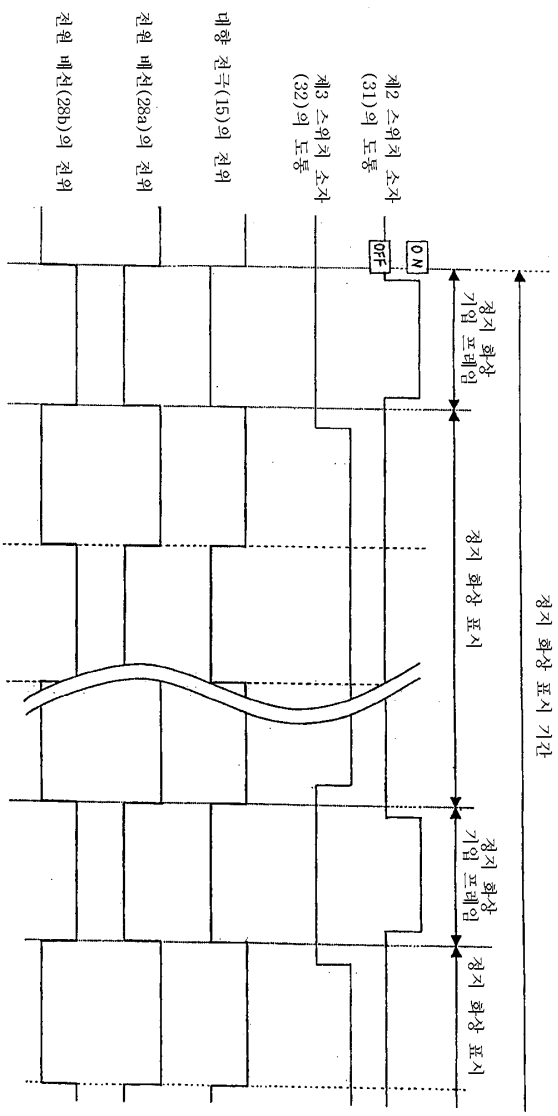
도면 7


14
37
18
233
231
25
232
23
234

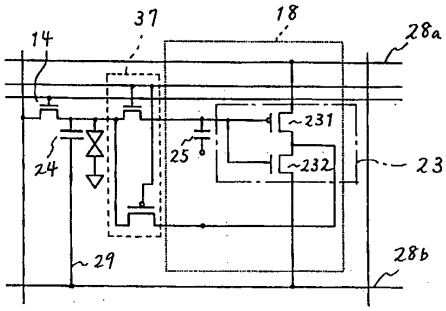
도면 8


전원 배선(28b)의 전위
전원 배선(28a)의 전위
대향 전극(15)의 전위
제3 스위치 소자 (32)의 도통
제2 스위치 소자 (31)의 도통
Low
High
OFF
ON
정지 화상 기입 프레임
정지 화상 표시
정지 화상 기입 프레임
정지 화상 표시
정지 화상 표시 기간

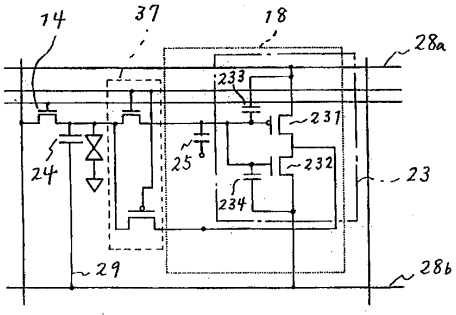
도면 9


제2 스위치 소자
(31)의 도통
제3 스위치 소자
(32)의 도통
대향 전극(15)의 전위
전원 배선(28a)의 전위
전원 배선(28b)의 전위
ON
OFF
경지 화상
기입 프레임
경지 화상 표시
경지 화상
기입 프레임
경지 화상 표시
경지 화상 표시 기간

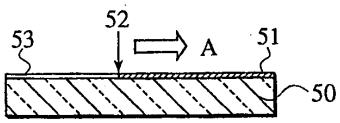
도면 10



도면 11

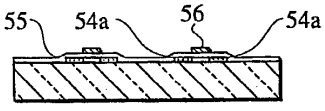


도면 12a

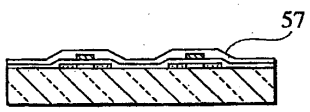


도면 12b

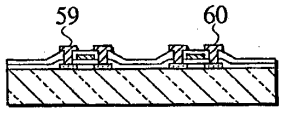
도면 12c



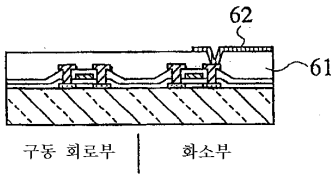
도면 12d



도면 12e



도면 12f



专利名称(译)	显示装置及其驱动方法		
公开(公告)号	KR1020020059226A	公开(公告)日	2002-07-12
申请号	KR1020010075271	申请日	2001-11-30
[标]申请(专利权)人(译)	株式会社东芝		
申请(专利权)人(译)	Sikki东芝股份有限公司		
当前申请(专利权)人(译)	Sikki东芝股份有限公司		
[标]发明人	KIMURA HIROYUKI 기무라히로유끼 MAEDA TAKASHI 마에다다까시 TSUNASHIMA TAKANORI 쯔나시마다까노리		
发明人	기무라히로유끼 마에다다까시 쯔나시마다까노리		
IPC分类号	G09G3/36		
代理人(译)	CHANG, SOO KIL		
优先权	2000365426 2000-11-30 JP		
其他公开文献	KR100406454B1		
外部链接	Espacenet		

摘要(译)

目的：提供一种包括DM（数字存储器）单元的显示装置及其驱动方法，其实现像素的高纵横比。组成：液晶显示装置（100）由显示像素部分（110）构成，其中形成多个显示像素（10）;扫描驱动器（120）;和数据驱动器（130）。在阵列基板上，本实施例的扫描驱动器（120）和数据驱动器（130）与稍后描述的信号线（11），稍后描述的扫描线（12）和稍后描述的像素一体形成。电极（13）等。在显示像素部分（110）中，多条信号线（11）和与信号线（11）交叉的多条扫描线（12）被布置成在阵列基板上形成具有绝缘膜的矩阵（未示出）插入其间。显示像素（10）形成在两条线的交叉点处。