



(19) 대한민국특허청(KR)
 (12) 등록특허공보(B1)

(45) 공고일자 2010년12월02일
 (11) 등록번호 10-0997978
 (24) 등록일자 2010년11월26일

(51) Int. Cl.

G02F 1/133 (2006.01)

(21) 출원번호 10-2004-0012739
 (22) 출원일자 2004년02월25일
 심사청구일자 2009년02월24일
 (65) 공개번호 10-2005-0087122
 (43) 공개일자 2005년08월31일

(56) 선행기술조사문현

JP11052919 A*

JP2001337652 A*

KR1019970010279 B1*

KR1020010098184 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

권수현

경기도수원시팔달구매탄3동매탄그린빌101동504호

김명수

경기도수원시팔달구원천동원천삼성아파트2동909호

(74) 대리인

팬코리아특허법인

전체 청구항 수 : 총 8 항

심사관 : 차건숙

(54) 액정 표시 장치

(57) 요 약

본 발명은 복수의 FRC 데이터 패턴을 신호 제어부의 룩업 테이블에 기억시킨 후 FRC 처리를 실시하는 액정 표지 장치에 관한 것이다. 룩업 테이블에 기억된 FRC 데이터 패턴은 4×4 데이터 행렬을 기본 단위로 하고, 각 데이터 원소는 "1" 또는 "0"의 데이터 값을 갖는다. 이 4×4 데이터 행렬에 대응하는 4×4 화소 행렬은 2×1 도트 반전과 프레임 반전이 행해지며, 매 프레임에 해당하는 FRC 데이터 패턴에서 "+" 극성을 갖는 화소에 대응하고 "1"의 값을 갖는 데이터 원소의 수와 "-" 극성을 갖는 화소에 대응하고 "1"의 값을 갖는 데이터 원소의 수는 서로 동일하다. 이로 인해, 동일한 FRC 데이터 값을 갖는 상반된 극성의 화소 수가 서로 동일하게 된다.

대 표 도 - 도8

하위2비트	프레임 번호			
	1	2	3	4
01	+ + + - - + - * + + + + + - + -	+ + + - + - + - + + + + - * - +	+ - + + - + - + + + + + + - + -	- + + + + - + - + + + + + - + -
10	+ - + + - + - + + + + + + - + -	+ - + + + + - + + + + + - + - +	+ + + - + - + - + + + + + - + -	- + + + + - + - + + + + + - + -
11	+ - + + + + + + - + - + + + + +	- + + + + + + + + - + - + + + +	+ + + - + + + + + - + - + + + +	- + + + + + + + + - + - + + + +

특허청구의 범위

청구항 1

복수의 화소를 포함하는 액정 표시판 조립체,

제1 값 또는 제2 값을 갖는 데이터 원소로 이루어진 복수의 FRC 데이터 패턴을 기억하고, 상기 복수의 FRC 데이터 패턴 중에서 제1 비트수의 입력 영상 데이터에 대응하는 4X4 행렬의 형태를 가지는 FRC 데이터 패턴을 선택하고, 상기 선택된 FRC 데이터 패턴에 기초하여 상기 입력 영상 데이터를 상기 제1 비트수보다 작은 제2 비트수의 출력 영상 데이터로 4 프레임 주기로 변환하여 출력하는 신호 제어부, 그리고

상기 신호 제어부로부터의 출력 영상 데이터에 해당하는 데이터 전압을 상기 화소에 인가하는 데이터 구동부를 포함하고,

상기 제1 비트수와 상기 제2 비트수의 차이는 2비트이고,

상기 복수의 FRC 데이터 패턴 중에서 상기 입력 영상 데이터에 대응하는 FRC 데이터 패턴은 상기 입력 영상 데이터의 하위 2비트와 프레임 번호에 의하여 결정되고,

상기 FRC 데이터 패턴은 네 개의 2X2 데이터 행렬을 포함하고,

상기 하위 2비트가 (10)인 경우,

상기 각 2X2 데이터 행렬에서 동일한 행의 데이터 원소는 동일한 값을 가지거나, 동일한 열의 데이터 원소는 동일한 값을 가지는 액정 표시 장치.

청구항 2

제 1항에서,

상기 데이터 전압은 제1 극성 또는 제2 극성을 갖고,

상기 제1 값에 기초하는 상기 출력 영상 데이터에 해당하고 상기 제1 극성을 갖는 데이터 전압이 인가되는 화소의 수는 상기 제1 값에 기초하는 상기 출력 영상 데이터에 해당하고 상기 제2 극성을 갖는 데이터 전압이 인가되는 화소의 수와 동일한 액정 표시 장치.

청구항 3

제1항에서,

상기 신호 제어부는 상기 복수의 FRC 데이터 패턴을 기억하는 룩업 테이블과 상기 룩업 테이블에 기억된 상기 복수의 FRC 데이터 패턴에 기초하여 상기 입력 영상 데이터를 변환하는 데이터 처리부를 포함하는 액정 표시 장치.

청구항 4

삭제

청구항 5

삭제

청구항 6

제1항에서,

상기 데이터 처리부는 상기 입력 영상 데이터의 하위 2 비트의 값이 (00)일 때, 상기 하위 2비트를 제외한 상위 비트를 출력 영상 데이터의 데이터 값으로 정하는 액정 표시 장치.

청구항 7

제1항에서,

상기 하위 2 비트가 (01)인 경우,

상기 하위 2비트의 각 값에 대하여 4 개의 프레임마다 각기 다른 FRC 데이터 패턴이 존재하고,

상기 각 FRC 데이터 행렬의 데이터 원소 16개중 4개가 상기 제1 값을 가지며, 4개의 행 각각에서는 한열의 데이터 원소만 상기 제1 값을 가지고, 4개의 열 각각에서는 한행의 데이터 원소만 상기 제1 값을 갖는 액정 표시 장치.

청구항 8

제1항에서,

상기 하위 2 비트가 (11)인 경우,

상기 하위 2비트의 각 값에 대하여 4 개의 프레임마다 각기 다른 FRC 데이터 패턴이 존재하고,

상기 각 FRC 데이터 행렬의 데이터 원소 16개중 4개가 상기 제2 값을 가지며, 4개의 행 각각에서는 한열의 데이터 원소만 상기 제2 값을 가지고, 4개의 열 각각에서는 한행의 데이터 원소만 상기 제2 값을 갖는 액정 표시 장치.

청구항 9

제1항에서,

상기 하위 2 비트가 (10)인 경우,

상기 하위 2비트의 각 값에 대하여 4 개의 프레임 중 적어도 하나의 다른 FRC 데이터 패턴이 존재하고,

상기 각 FRC 데이터 행렬의 데이터 원소 16개중 8개가 상기 제1 값을 가지며, 4개의 행 각각에서는 두열의 데이터 원소만 상기 제1 값을 가지고, 4개의 열 각각에서는 두행의 데이터 원소만 상기 제1 값을 갖는 액정 표시 장치.

청구항 10

제3항, 제6항 내지 9항 중 어느 한 항에 있어서

상기 데이터 전압은 제1 극성 또는 제2 극성을 갖고,

상기 제1 값을 기초하는 상기 출력 영상 데이터에 해당하고 상기 제1 극성을 갖는 데이터 전압이 인가되는 화소의 수는 상기 제1 값을 기초하는 상기 출력 영상 데이터에 해당하고 상기 제2 극성을 갖는 데이터 전압이 인가되는 화소의 수와 동일한 액정 표시 장치.

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

삭제

청구항 16

삭제

청구항 17

삭제

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

청구항 21

삭제

청구항 22

삭제

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

[0004] 본 발명은 액정 표시 장치에 관한 것이다.

[0005] 일반적인 액정 표시 장치(liquid crystal display, LCD)는 화소 전극 및 공통 전극이 구비된 두 표시판과 그 사이에 들어 있는 유전율 이방성(dielectric anisotropy)을 갖는 액정층을 포함한다. 화소 전극은 행렬의 형태로 배열되어 있고 박막 트랜지스터(TFT) 등 스위칭 소자에 연결되어 한 행씩 차례로 데이터 전압을 인가 받는다. 공통 전극은 표시판의 전면에 걸쳐 형성되어 있으며 공통 전압을 인가 받는다. 화소 전극과 공통 전극 및 그 사이의 액정층은 회로적으로 볼 때 액정 축전기를 이루며, 액정 축전기는 이에 연결된 스위칭 소자와 함께 화소를 이루는 기본 단위가 된다.

[0006] 이러한 액정 표시 장치에서는 두 전극에 전압을 인가하여 액정층에 전계를 생성하고, 이 전계의 세기를 조절하여 액정층을 통과하는 빛의 투과율을 조절함으로써 원하는 화상을 얻는다. 이때, 액정층에 한 방향의 전계가 오랫동안 인가됨으로써 발생하는 열화 현상 등을 방지하기 위하여 프레임별로, 행별로, 또는 화소별로 공통 전압에 대한 데이터 전압의 극성을 반전시킨다.

[0007] 이러한 액정 표시 장치에서 외부의 그래픽 소스(graphics source)로부터 적색(red), 녹색(green), 청색(blue)의 영상 데이터가 입력된다. 액정 표시 장치의 신호 제어부는 이 영상 데이터를 적절히 처리한 후 데이터 구동 IC(integrated circuit) 등으로 이루어진 데이터 구동부에 제공한다. 데이터 구동부는 인가된 영상 데이터에 해당하는 아날로그 계조 전압을 선택하여 액정 표시판 조립체에 인가한다.

[0008] 일반적으로 신호 제어부에 입력되는 영상 데이터의 비트 수와 데이터 구동부에서 처리할 수 있는 비트 수가 동일해야 하는 것이 이상적이지만, 액정 표시 장치의 제조 원가를 낮추기 위해 처리 능력이 낮은 데이터 구동부를 이용할 수 있다. 예를 들면, 신호 제어부에 인가되는 영상 데이터가 8 비트인 경우, 8 비트의 영상 데이터를 처리하는 데이터 구동부는 매우 고가이므로, 8 비트보다 낮은 처리 능력, 예를 들어 6 비트의 영상 데이터를 처리하는 데이터 구동부를 이용하면 제품의 단가가 낮아진다.

[0009] 이를 위하여 제안된 기술이 프레임 레이트 제어(frame rate control, FRC)이다. 프레임 레이트 제어는 입력된

영상 데이터의 비트 중에서 데이터 구동부에서 처리 가능한 비트 수에 해당하는 상위 비트만을 취하여 만든 영상 데이터를 하위 비트에 기초하여 프레임 단위로 재구성하는 것이다.

[0010] 이를 위해, 신호 제어부는 하위 비트의 값에 따른 각 화소에 대한 영상 데이터의 보정값을 루프 테이블 등에 기억시켜 놓는다. 프레임 레이트 제어의 기본 화소 단위에 대응하는 보정값 집합을 FRC 데이터 패턴이라 한다.

발명이 이루고자 하는 기술적 과제

[0011] 하지만 현재 FRC 데이터 패턴을 이용하여 이러한 FRC를 실시할 때, 화소에 인가되는 데이터 전압의 차이나 극성 등에 의해 줄무늬, 플리커 등이 발생하지 않도록 FRC 데이터 패턴을 결정하는 것이 중요하다.

[0012] 따라서 본 발명이 이루고자 하는 기술적 과제는 프레임 레이트 제어로 인한 표시 장치의 화질 악화를 줄이는 것이다.

발명의 구성 및 작용

[0013] 이러한 기술적 과제를 이루기 위한 본 발명의 한 특징에 따른 액정 표시 장치는,

[0014] 복수의 화소를 포함하는 액정 표시판 조립체,

[0015] 제1 값 또는 제2 값을 갖는 데이터 원소로 이루어진 복수의 FRC 데이터 패턴을 기억하고, 상기 복수의 FRC 데이터 패턴 중에서 제1 비트수의 입력 영상 데이터에 대응하는 FRC 데이터 패턴을 선택하고, 상기 선택된 FRC 데이터 패턴에 기초하여 상기 입력 영상 데이터를 상기 제1 비트수보다 작은 제2 비트수의 출력 영상 데이터로 변환하여 출력하는 신호 제어부, 그리고

[0016] 상기 신호 제어부로부터의 출력 영상 데이터에 해당하는 데이터 전압을 상기 화소에 인가하는 데이터 구동부

[0017] 를 포함하고,

[0018] 상기 데이터 전압은 제1 극성 또는 제2 극성을 갖고,

[0019] 상기 제1 값에 기초하는 상기 출력 영상 데이터에 해당하고 상기 제1 극성을 갖는 데이터 전압이 인가되는 화소의 수는 상기 제1 값에 기초하는 상기 출력 영상 데이터에 해당하고 상기 제2 극성을 갖는 데이터 전압이 인가되는 화소의 수와 동일하다.

[0020] 상기 신호 제어부는 상기 복수의 FRC 데이터 패턴을 기억하는 루프 테이블과 상기 루프 테이블에 기억된 상기 복수의 FRC 데이터 패턴에 기초하여 상기 입력 영상 데이터를 변환하는 데이터 처리부를 포함하는 것이 바람직하다.

[0021] 상기 각 FRC 데이터 패턴은 4×4 행렬의 형태를 가지는 것이 좋고, 상기 제1 비트수와 상기 제2 비트수의 차이는 2비트일 수 있다.

[0022] 상기 복수의 FRC 데이터 패턴 중에서 상기 입력 영상 데이터에 대응하는 FRC 데이터 패턴은 상기 입력 영상 데이터의 하위 2비트와 프레임 번호에 의하여 결정될 수 있다.

[0023] 상기 데이터 처리부는 상기 입력 영상 데이터의 하위 2비트의 값이 (00)일 때, 상기 하위 2비트를 제외한 상위 비트를 출력 영상 데이터의 데이터 값으로 정하는 것이 좋다.

[0024] 본 발명의 한 특징에서, 상기 하위 2비트가 (01)일 때의 FRC 데이터 패턴이 상이하고, 상기 하위 2비트가 (11)일 때의 FRC 데이터 패턴이 상이하며, 상기 하위 2비트가 (10)일 때의 FRC 데이터 패턴 중에서 적어도 두 개의 FRC 데이터 패턴은 서로 같을 수 있다.

[0025] 상기 하위 2비트의 각 값에 대하여 4개의 FRC 데이터 패턴이 존재하고, 상기 하위 2비트가 (01)인 경우, 상기 네 개의 FRC 데이터 패턴 중 두 개의 FRC 데이터 패턴은 서로 반전 대칭이고 나머지 두 개의 FRC 데이터 패턴도 서로 반전 대칭이며, 상기 하위 2비트가 (11)인 경우, 상기 네 개의 FRC 데이터 패턴 중 두 개의 FRC 데이터 패턴은 서로 반전 대칭이고 나머지 두 개의 FRC 데이터 패턴도 서로 반전 대칭일 수 있다.

[0026] 또한 상기 각 FRC 데이터 패턴은 한 쌍의 4×2 데이터 행렬을 포함하고, 상기 하위 2비트가 (01)일 때, 상기 각 4×2 데이터 행렬의 데이터 원소 중 두 개가 상기 제1 값을 가지며, 상기 한 쌍의 4×2 데이터 행렬 중 하나의 데이터 행렬에서 상기 제1 값을 가지는 데이터 원소 사이의 거리는 상기 한 쌍의 4×2 데이터 행렬 중 다른 하나의 데이터 행렬에서 상기 제1 값을 가지는 데이터 원소 사이의 거리와 동일할 수 있다. 또한 상기 하위 2

비트가 (11)일 때, 상기 각 4×2 데이터 행렬의 데이터 원소 중 두 개가 상기 제2 값을 가지며, 상기 한 쌍의 4×2 데이터 행렬 중 하나의 데이터 행렬에서 상기 제2 값을 가지는 데이터 원소 사이의 거리는 상기 한 쌍의 4×2 데이터 행렬 중 다른 하나의 데이터 행렬에서 상기 제2 값을 가지는 데이터 원소 사이의 거리와 동일할 수 있다.

[0027] 반면에, 상기 하위 2 비트가 (01)일 때, 상기 각 4×2 데이터 행렬의 데이터 원소 중 두 개가 상기 제1 값을 가지며, 상기 한 쌍의 4×2 데이터 행렬 중 하나의 데이터 행렬에서 상기 제1 값을 가지는 데이터 원소 사이의 거리는 상기 한 쌍의 4×2 데이터 행렬 중 다른 하나의 데이터 행렬에서 상기 제1 값을 가지는 데이터 원소 사이의 거리와 상이할 수 있고, 상기 하위 2 비트가 (11)일 때, 상기 각 4×2 데이터 행렬의 데이터 원소 중 두 개가 상기 제2 값을 가지며, 상기 한 쌍의 4×2 데이터 행렬 중 하나의 데이터 행렬에서 상기 제2 값을 가지는 데이터 원소 사이의 거리는 상기 한 쌍의 4×2 데이터 행렬 중 다른 하나의 데이터 행렬에서 상기 제2 값을 가지는 데이터 원소 사이의 거리와 상이할 수 있다.

[0028] 또한 상기 각 FRC 데이터 패턴은 네 개의 2×2 데이터 행렬을 포함하고, 상기 하위 2 비트가 (10)일 때, 상기 네 개의 2×2 데이터 행렬 중에서 한 쌍은 서로 동일하고 다른 쌍은 서로 동일하며 상기 두 쌍은 서로 반전 대칭일 수 있다.

[0029] 이때, 상기 각 2×2 데이터 행렬에서 동일한 행의 데이터 원소는 동일한 값을 가지고 다른 행의 데이터 원소는 서로 다른 값을 가질 수 있으며, 상기 각 2×2 데이터 행렬에서 동일한 열의 데이터 원소는 동일한 값을 가지고 다른 열의 데이터 원소는 서로 다른 값을 가질 수 있다. 더욱이, 인접한 2×2 데이터 행렬이 서로 반전이고 대각선 방향의 2×2 데이터 행렬이 서로 동일할 수 있다. 이때, 상기 각 2×2 데이터 행렬의 모든 데이터 원소는 동일한 값을 가질 수 있다.

[0030] 또한 상기 FRC 데이터 패턴 중 적어도 하나의 각 2×2 데이터 행렬에서, 대각선 방향의 데이터 원소들은 같은 값을 갖고 인접한 데이터 원소들은 서로 다른 값을 가질 수 있다.

[0031] 본 발명의 다른 특징에 따른 액정 표시 장치는,

[0032] 복수의 화소를 포함하는 액정 표시판 조립체,

[0033] 제1 값을 갖는 데이터 원소로 이루어진 복수의 FRC 데이터 패턴을 기억하고, 상기 복수의 FRC 데이터 패턴 중에서 제1 비트수의 입력 영상 데이터에 대응하는 FRC 데이터 패턴을 선택하고, 상기 FRC 데이터 패턴에 기초하여 상기 입력 영상 데이터를 상기 제1 비트수보다 작은 제2 비트수의 출력 영상 데이터로 변환하여 출력하는 신호 제어부, 그리고

[0034] 상기 신호 제어부로부터의 출력 영상 데이터에 해당하는 데이터 전압을 상기 화소에 인가하는 데이터 구동부

[0035] 를 포함하고,

[0036] 상기 제1 비트수와 상기 제2 비트수의 차이는 2비트이며,

[0037] 상기 입력 영상 데이터에 대응하는 FRC 데이터 패턴은 상기 입력 영상 데이터의 하위 2비트와 프레임 번호에 의하여 결정되고,

[0038] 상기 FRC 데이터 패턴은 한 쌍의 4×2 데이터 행렬을 포함하고,

[0039] 상기 하위 2 비트가 (01)일 때, 상기 각 4×2 데이터 행렬의 데이터 원소 중 두 개가 상기 제1 값을 가지며, 상기 한 쌍의 데이터 행렬 중 하나의 데이터 행렬에서 상기 제1 값을 가지는 데이터 원소 사이의 거리는 상기 한 쌍의 데이터 행렬 중 다른 하나의 데이터 행렬에서 상기 제1 값을 가지는 데이터 원소 사이의 거리와 동일하고, 상기 하위 2 비트가 (11)일 때, 상기 각 4×2 데이터 행렬의 데이터 원소 중 두 개가 상기 제2 값을 가지며, 상기 한 쌍의 4×2 데이터 행렬 중 하나의 데이터 행렬에서 상기 제2 값을 가지는 데이터 원소 사이의 거리는 상기 한 쌍의 4×2 데이터 행렬 중 다른 하나의 데이터 행렬에서 상기 제2 값을 가지는 데이터 원소 사이의 거리와 동일하다.

[0040] 상기 특징에서, 상기 하위 2 비트가 (01)일 때, 상기 각 4×2 데이터 행렬의 데이터 원소 중 두 개가 상기 제1 값을 가지며, 상기 한 쌍의 데이터 행렬 중 하나의 데이터 행렬에서 상기 제1 값을 가지는 데이터 원소 사이의 거리는 상기 한 쌍의 데이터 행렬 중 다른 하나의 데이터 행렬에서 상기 제1 값을 가지는 데이터 원소 사이의 거리와 상이하고, 상기 하위 2 비트가 (11)일 때, 상기 각 4×2 데이터 행렬의 데이터 원소 중 두 개가 상기 제2 값을 가지며, 상기 한 쌍의 4×2 데이터 행렬 중 하나의 데이터 행렬에서 상기 제2 값을 가지는 데이터 원소 사이의 거리와 동일하다.

사이의 거리는 상기 한 쌍의 4×2 데이터 행렬 중 다른 하나의 데이터 행렬에서 상기 제2 값을 가지는 데이터 원소 사이의 거리와 상이할 수 있다.

[0041] 본 발명의 또 다른 특징에 따른 액정 표시 장치는

복수의 화소를 포함하는 액정 표시판 조립체,

제1 값 또는 제2 값을 갖는 데이터 원소로 이루어진 복수의 FRC 데이터 패턴을 기억하고, 상기 복수의 FRC 데이터 패턴 중에서 제1 비트수의 입력 영상 데이터에 대응하는 FRC 데이터 패턴을 선택하고, 상기 FRC 데이터 패턴에 기초하여 상기 입력 영상 데이터를 상기 제1 비트수보다 작은 제2 비트수의 출력 영상 데이터로 변환하여 출력하는 신호 제어부, 그리고

상기 신호 제어부로부터의 출력 영상 데이터에 해당하는 데이터 전압을 상기 화소에 인가하는 데이터 구동부

를 포함하고,

상기 제1 비트수와 상기 제2 비트수의 차이는 2비트이며,

상기 입력 영상 데이터에 대응하는 FRC 데이터 패턴은 상기 입력 영상 데이터의 하위 2비트와 프레임 번호에 의하여 결정되고,

상기 FRC 데이터 패턴은 네 개의 2×2 데이터 행렬을 포함하고,

상기 각 2×2 데이터 행렬에서 동일한 행의 데이터 원소는 동일한 값을 가지고, 다른 행의 데이터 원소는 서로 다른 값을 갖는다.

본 발명의 또 다른 특징에 따른 액정 표시 장치는

복수의 화소를 포함하는 액정 표시판 조립체,

제1 값 또는 제2 값을 갖는 데이터 원소로 이루어진 복수의 FRC 데이터 패턴을 기억하고, 상기 복수의 FRC 데이터 패턴 중에서 제1 비트수의 입력 영상 데이터에 대응하는 FRC 데이터 패턴을 선택하고, 상기 FRC 데이터 패턴에 기초하여 상기 입력 영상 데이터를 상기 제1 비트수보다 작은 제2 비트수의 출력 영상 데이터로 변환하여 출력하는 신호 제어부, 그리고

상기 신호 제어부로부터의 출력 영상 데이터에 해당하는 데이터 전압을 상기 화소에 인가하는 데이터 구동부

를 포함하고,

상기 제1 비트수와 상기 제2 비트수의 차이는 2비트이며,

상기 입력 영상 데이터에 대응하는 FRC 데이터 패턴은 상기 입력 영상 데이터의 하위 2비트와 프레임 번호에 의하여 결정되고,

상기 FRC 데이터 패턴은 네 개의 2×2 데이터 행렬을 포함하고,

상기 각 2×2 데이터 행렬에서 동일한 열의 데이터 원소는 동일한 값을 가지고, 다른 열의 데이터 원소는 서로 다른 값을 갖는다.

첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다.

[0060] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

[0061] 이제 본 발명의 실시예에 따른 액정 표시 장치에 대하여 도면을 참고로 하여 상세하게 설명한다.

[0062] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

[0063] 도 1에 도시한 바와 같이, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300)와 이에 연결된 게이트 구동부(400) 및 데이터 구동부(500), 데이터 구동부(500)에 연결

된 계조 전압 생성부(800), 그리고 이들을 제어하는 신호 제어부(600)를 포함한다.

[0064] 액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 표시 신호선(G_1-G_n , D_1-D_m)과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(pixel)를 포함한다.

[0065] 표시 신호선(G_1-G_n , D_1-D_m)은 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선(G_1-G_n)과 데이터 신호를 전달하는 데이터 신호선 또는 데이터선 (D_1-D_m)을 포함한다. 게이트선(G_1-G_n)은 대략 행 방향으로 뻗어 있으며 서로가 거의 평행하고 데이터선(D_1-D_m)은 대략 열 방향으로 뻗어 있으며 서로가 거의 평행하다.

[0066] 각 화소는 표시 신호선(G_1-G_n , D_1-D_m)에 연결된 스위칭 소자(Q)와 이에 연결된 액정 축전기(liquid crystal capacitor)(C_{LC}) 및 유지 축전기(storage capacitor)(C_{ST})를 포함한다. 유지 축전기(C_{ST})는 필요에 따라 생략할 수 있다.

[0067] 박막 트랜지스터 등 스위칭 소자(Q)는 하부 표시판(100)에 구비되어 있으며, 삼단자 소자로서 그 제어 단자 및 입력 단자는 각각 게이트선(G_1-G_n) 및 데이터선(D_1-D_m)에 연결되어 있으며, 출력 단자는 액정 축전기(C_{LC}) 및 유지 축전기(C_{ST})에 연결되어 있다.

[0068] 액정 축전기(C_{LC})는 하부 표시판(100)의 화소 전극(190)과 상부 표시판(200)의 공통 전극(270)을 두 단자로 하며 두 전극(190, 270) 사이의 액정층(3)은 유전체로서 기능한다. 화소 전극(190)은 스위칭 소자(Q)에 연결되며 공통 전극(270)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압(V_{com})을 인가받는다. 도 2에서와는 달리 공통 전극(270)이 하부 표시판(100)에 구비되는 경우도 있으며 이때에는 두 전극(190, 270) 중 적어도 하나가 선형 또는 막대형으로 만들어질 수 있다.

[0069] 액정 축전기(C_{LC})의 보조적인 역할을 하는 유지 축전기(C_{ST})는 하부 표시판 (100)에 구비된 별개의 신호선(도시하지 않음)과 화소 전극(190)이 절연체를 사이에 두고 중첩되어 이루어지며 이 별개의 신호선에는 공통 전압(V_{com}) 따위의 정해진 전압이 인가된다. 그러나 유지 축전기(C_{ST})는 화소 전극(190)이 절연체를 매개로 바로 위의 전단 게이트선과 중첩되어 이루어질 수 있다.

[0070] 한편, 색 표시를 구현하기 위해서는 각 화소가 삼원색 중 하나를 고유하게 표시하거나(공간 분할) 각 화소가 시간에 따라 번갈아 삼원색을 표시하게(시간 분할) 하여 이를 삼원색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 도 2는 공간 분할의 한 예로서 각 화소가 화소 전극(190)에 대응하는 영역에 적색, 녹색, 또는 청색의 색 필터(230)를 구비함을 보여주고 있다. 도 2와는 달리 색 필터(230)는 하부 표시판(100)의 화소 전극(190) 위 또는 아래에 형성할 수도 있다.

[0071] 액정 표시판 조립체(300)의 두 표시판(100, 200) 중 적어도 하나의 바깥 면에는 빛을 편광시키는 편광자(도시하지 않음)가 부착되어 있다.

[0072] 계조 전압 생성부(800)는 화소의 투과율과 관련된 두 별의 복수 계조 전압을 생성한다. 두 별 중 한 별은 공통 전압(V_{com})에 대하여 양의 값을 가지고 다른 한 별은 음의 값을 가진다.

[0073] 게이트 구동부(400)는 액정 표시판 조립체(300)의 게이트선(G_1-G_n)에 연결되어 외부로부터의 게이트 온 전압(V_{on})과 게이트 오프 전압(V_{off})의 조합으로 이루어진 게이트 신호를 게이트선(G_1-G_n)에 인가하여 통상 복수의 집적 회로로 이루어진다.

[0074] 데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선(D_1-D_m)에 연결되어 계조 전압 생성부(800)로부터의 계조 전압을 선택하여 데이터 신호로서 화소에 인가하며 통상 복수의 집적 회로로 이루어진다.

[0075] 복수의 게이트 구동 집적 회로 또는 데이터 구동 집적 회로는 칩의 형태로 TCP(tape carrier package)(도시하지 않음)에 실장하여 TCP를 액정 표시판 조립체(300)에 부착할 수도 있고, TCP를 사용하지 않고 유리 기판 위에 이를 집적 회로 칩을 직접 부착할 수도 있으며(chip on glass, COG 실장 방식), 이를 집적 회로 칩과 같은 기능을 수행하는 회로를 화소의 박막 트랜지스터와 함께 액정 표시판 조립체(300)에 직접 형성할 수도 있다.

[0076] 신호 제어부(600)는 게이트 구동부(400) 및 데이터 구동부(500) 등의 동작을 제어하며, 데이터 처리부(601)와 루업 테이블(602)을 포함한다. 루업 테이블(602)에는 프레임 레이트 제어에 필요한 FRC 데이터 패턴이 기억되

어 있다.

[0077] 그러면 이러한 액정 표시 장치의 표시 동작에 대하여 상세하게 설명한다.

[0078] 신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호, 예를 들면 수직 동기 신호(V_{sync})와 수평 동기 신호(H_{sync}), 메인 클록(MCLK), 데이터 인에 이를 신호(DE) 등을 제공받는다. 신호 제어부(600)의 데이터 처리부(601)는 소정 비트수의 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 영상 신호(R, G, B)를 액정 표시판 조립체(300)의 동작 조건에 맞게 적절히 처리하고 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2) 등을 생성한 후, 게이트 제어 신호(CONT1)를 게이트 구동부(400)로 내보내고 데이터 제어 신호(CONT2)와 처리한 영상 신호(DAT)를 데이터 구동부(500)로 내보낸다.

[0079] 신호 제어부(600)의 데이터 처리에는 루프 테이블(602)에 저장한 FRC 데이터 패턴을 이용한 프레임 레이트 제어가 포함되는데, 프레임 레이트 제어란 데이터 구동부(500)에서 처리할 수 있는 데이터의 비트수가 입력 영상 신호(R, G, B)의 비트수보다 작을 경우에 데이터 구동부(500)에서 처리할 수 있는 비트수의 상위 비트만을 선택하고 나머지 하위 비트가 나타내는 데이터는 이러한 상위 비트들의 시간적, 공간적 평균으로서 구현하는 것을 의미한다. 예를 들어 입력 영상 신호(R, G, B)의 비트수가 8이고 데이터 구동부(500)가 처리할 수 있는 데이터의 비트수가 6이면 입력 영상 신호(R, G, B)의 비트 중에서 상위 6 비트만을 출력한다. 이때, 하위 2 비트는 이 상위 6 비트 데이터의 공간적, 시간적 배열을 결정하며 이 패턴이 루프 테이블(602)에 저장되어 있는 FRC 데이터 패턴이다. 이러한 프레임 레이트 제어에 대해서는 뒤에서 상세하게 설명한다.

[0080] 게이트 제어 신호(CONT1)는 게이트 온 전압(V_{on})의 출력 시작을 지시하는 수직 동기 시작 신호(STV), 게이트 온 전압(V_{on})의 출력 시기를 제어하는 게이트 클록 신호(CPV) 및 게이트 온 전압(V_{on})의 지속 시간을 한정하는 출력 인에 이를 신호(OE) 등을 포함한다.

[0081] 데이터 제어 신호(CONT2)는 영상 데이터(DAT)의 입력 시작을 알리는 수평 동기 시작 신호(STH)와 데이터선(D_1-D_m)에 해당 데이터 전압을 인가하라는 로드 신호(LOAD), 공통 전압(V_{com})에 대한 데이터 전압의 극성(이하 "공통 전압에 대한 데이터 전압의 극성")을 줄여 "데이터 전압의 극성"이라 함)을 반전시키는 반전 신호(RVS) 및 데이터 클록 신호(HCLK) 등을 포함한다.

[0082] 데이터 구동부(500)는 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라 한 행의 화소에 대한 영상 데이터(DAT)를 차례로 입력받아 시프트시키고, 계조 전압 생성부(800)로부터의 계조 전압 중 각 영상 데이터(DAT)에 대응하는 계조 전압을 선택함으로써 영상 데이터(DAT)를 해당 데이터 전압으로 변환한 후, 이를 해당 데이터선(D_1-D_m)에 인가한다.

[0083] 게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(V_{on})을 게이트 선(G_1-G_n)에 인가하여 이 게이트선(G_1-G_n)에 연결된 스위칭 소자(Q)를 터온시키며 이에 따라 데이터선(D_1-D_m)에 인가된 데이터 전압이 터온된 스위칭 소자(Q)를 통하여 해당 화소에 인가된다.

[0084] 화소에 인가된 데이터 전압과 공통 전압(V_{com})의 차이는 액정 축전기(C_{LC})의 충전 전압, 즉 화소 전압으로서 나타난다. 액정 분자들은 화소 전압의 크기에 따라 그 배열을 달리하며 이에 따라 액정층(3)을 통과하는 빛의 편광이 변화한다. 이러한 편광의 변화는 표시판(100, 200)에 부착된 편광자(도시하지 않음)에 의하여 빛의 투과율 변화로 나타난다.

[0085] 1 수평 주기(또는 "1H")[수평 동기 신호(H_{sync}), 데이터 인에 이를 신호(DE), 게이트 클록(CPV)의 한 주기]가 지나면 데이터 구동부(500)와 게이트 구동부(400)는 다음 행의 화소에 대하여 동일한 동작을 반복한다. 이러한 방식으로, 한 프레임(frame) 동안 모든 게이트선(G_1-G_n)에 대하여 차례로 게이트 온 전압(V_{on})을 인가하여 모든 화소에 데이터 전압을 인가한다. 한 프레임이 끝나면 다음 프레임이 시작되고 각 화소에 인가되는 데이터 전압의 극성이 이전 프레임에서의 극성과 반대가 되도록 데이터 구동부(500)에 인가되는 반전 신호(RVS)의 상태가 제어된다("프레임 반전"). 이때, 한 프레임 내에서도 반전 신호(RVS)의 특성에 따라 한 데이터선을 통하여 흐르는 데이터 전압의 극성이 바뀌거나("라인 반전"), 한 화소행에 인가되는 데이터 전압의 극성도 서로 다를 수 있다("도트 반전").

[0086] 다음에 도 3 내지 도 8을 참고로 하여, 본 발명의 한 실시예에 따라 신호 제어부(600)의 데이터 처리부(601)에

서 실시되는 프레임 레이트 제어에 대하여 설명한다.

[0087] 도 3 내지 도 8은 본 발명의 서로 다른 실시예에 따른 FRC 데이터 패턴 집합을 보여주고 있다. 도 3 내지 도 8 중 어느 하나에 도시한 FRC 데이터 패턴 집합이 신호 제어부(600)의 루프 테이블에 기억되며, 각 FRC 데이터 패턴 집합에 속하는 FRC 데이터 패턴 각각은 입력 영상 데이터의 하위 2비트 값과 프레임 번호에 따라 정해지는데, 연속하는 네 개의 프레임에 대해서, 하위 2 비트 값이 (01, 10, 11)에 대해서 하나씩 총 12개의 FRC 데이터 패턴이 존재한다. 하위 2비트가 (00)일 때의 데이터 패턴은 따로 정해져 있지 않다.

[0088] 도 3 내지 도 8에 도시한 바와 같이, 각각의 FRC 데이터 패턴에서 공간적 배열의 기본 단위는 4×4 데이터 행렬이고 이는 대응하는 4×4 화소 행렬을 기본 단위로 하여 FRC 데이터 패턴을 반복적으로 적용함을 뜻한다. 각 FRC 데이터 패턴의 데이터 원소는 "1" 또는 "0"의 값을 갖는다. 도면에서, "0"의 값을 갖는 데이터 원소는 흰색으로 표시하였고, "1"의 값을 갖는 데이터 원소는 빛금 쳐져 있다.

[0089] 신호 처리부(601)는 어떤 화소의 입력 영상 데이터(R, G, B)에 대해서, 입력 영상 신호(R, G, B)의 하위 2 비트의 값 및 프레임 번호에 따라 복수의 FRC 데이터 패턴 중 하나를 선택하고 그 화소의 위치에 해당하는 데이터 원소의 데이터 값을 읽어 이에 기초하여 데이터 구동부(500)에 출력할 출력 영상 데이터(DAT)를 결정한다.

[0090] 구체적으로, 선택된 위치의 데이터 값이 "0"일 경우, 데이터 처리부(601)는 영상 데이터(R, G, B)의 상위 6 비트에 의해 정해진 계조의 값을 최종 계조로 정한다. 하지만, 해당 위치에 기억된 데이터 값이 "1"일 경우, 데이터 처리부(601)는 상위 6비트의 정해진 계조의 값에 "1"을 더한 값을 최종 계조로 정한다. 신호 제어부(600)는 이 최종 계조에 해당하는 6 비트의 영상 데이터(DAT)를 데이터 구동부(500)에 출력한다.

[0091] 단, 입력 영상 데이터(R, G, B)의 하위 2비트가 (00)일 경우에 데이터 처리부(601)는 루프 테이블(602)에 기억된 FRC 데이터 패턴을 읽지 않고 바로 영상 데이터(R, G, B)의 상위 6 비트에 의해 정해진 계조의 값을 최종 계조로 정한다.

[0092] 그러면 도 3 내지 도 8에 도시한 FRC 데이터 패턴에 대하여 구체적으로 살펴 본다.

[0093] 하위 2비트가 (01)이면 각 FRC 데이터 패턴의 16개의 데이터 원소에서 3/4, 즉 16개 중 12개의 데이터 원소가 "0"의 값을 가지고 나머지 4개의 데이터 원소가 "1"의 값을 가진다. 또한 하위 2비트가 (10)이면 각 FRC 데이터 패턴에서 전체의 2/4, 즉 16개 중 8개의 데이터 원소가 "0"의 값을 가지고 나머지 8개의 데이터 원소가 "1"의 값을 가지며, (11)이면 전체의 1/4, 즉 16개 중 4개의 데이터 원소가 "0"의 값을 가지고 나머지 12개의 데이터 원소가 "1"의 값을 가진다. 이와 같은 규칙은 바로 디더링(dithering)이라고도 하는 공간적 프레임 레이트 제어의 원칙에 따른 것이다.

[0094] 또한 각각의 하위 2비트 값에 대하여 존재하는 네 개의 FRC 데이터 패턴의 각 FRC 데이터 패턴에서 어느 주어진 위치에 있는 하나의 데이터 원소를 보면, 하위 2 비트 값에 따라 "0" 또는 "1"의 값을 가지는 회수가 정해진다. 즉, 어느 주어진 위치에 있는 하나의 데이터 원소를 보면, 하위 2 비트가 (01)일 때 주어지는 네 개의 FRC 데이터 패턴 중 하나에서는 "1"의 값을 가지며 나머지 세 개의 FRC 데이터 패턴에서는 "0"의 값을 갖는다. 그 위치의 데이터 원소는 또한 하위 2 비트가 (10)일 때 주어지는 네 개의 FRC 데이터 패턴 중 두 개의 FRC 데이터 패턴에서 "1"의 값을 가지고 나머지 두 개의 FRC 데이터 패턴에서 "0"의 값을 갖는다. 마지막으로 그 위치의 데이터 원소는, 하위 2 비트가 (11)일 때 주어지는 네 개의 FRC 데이터 패턴 중 세 개의 FRC 데이터 패턴에서 "1"의 값을 갖고 한 개의 FRC 데이터 패턴에서 "0"의 값을 갖는다. 이와 같이 규칙이 바로 시간적 프레임 레이트 제어의 규칙에 따른 것이다.

[0095] 한편, 하위 2비트가 (00)인 경우에 대하여 만들어지는 FRC 데이터 패턴에서는 데이터 원소의 값이 모두 "0"일 것이므로 별도의 FRC 데이터 패턴을 만들지 않아도 된다. 따라서 8 비트 영상 데이터(R, G, B)를 6비트 영상 데이터(DAT)로 변환할 때, 공간적, 시간적 프레임 레이트 제어를 위해 필요한 총 FRC 데이터 패턴의 수는 실질적으로 16개이지만, 루프 테이블(602)에는 하위 2비트가 (00)일 때의 FRC 데이터 패턴 4개를 제외한 모두 12개의 FRC 데이터 패턴만이 기억되어 있다.

[0096] 그러면 도 3 내지 도 8에 도시한 FRC 데이터 패턴의 특징을 살펴본다.

[0097] 각 도면에 도시한 12개의 FRC 데이터 패턴 중에서, 하위 2 비트가 (01)인 경우에 대한 4 개의 FRC 데이터 패턴은 상이하고, (11)인 경우에 대한 4개의 FRC 데이터 패턴도 상이하다. 또한 하위 2비트가 (01)인 경우와 (11)인 경우 각각에 대한 4개의 FRC 데이터 패턴 중 두 개의 FRC 데이터 패턴은 서로 반전 대칭이고, 나머지 두 개의 FRC 데이터 패턴도 서로 반전 대칭이다.

- [0098] 한편, 하위 2 비트가 (10)인 경우에 대한 네 개의 FRC 데이터 패턴 중에서 적어도 두 개의 FRC 데이터 패턴은 서로 같을 수 있다. 예를 들면, 도 3 내지 도 5에 각각에 도시한 FRC 데이터 패턴 집합에서는 첫 번째 프레임과 세 번째 프레임에 대한 FRC 데이터 패턴이 동일하고, 두 번째 프레임과 네 번째 프레임에 대한 FRC 데이터 패턴이 동일하다. 또한 도 6과 도 7 각각에 도시한 FRC 데이터 패턴 집합에서는 첫 번째 프레임과 두 번째 프레임에 대한 FRC 데이터 패턴이 동일하고 세 번째 프레임과 네 번째 프레임에 대한 FRC 데이터 패턴이 동일하다.
- [0099] 한편, 4×4 데이터 행렬로 이루어진 FRC 데이터 패턴은 다시 2개의 4×2 데이터 행렬로 나눌 수 있으며, 이와 같은 4×2 데이터 행렬에 대해서도 시간적, 공간적 프레임 레이트 제어의 원칙에 따라 배열이 결정되어 있다.
- [0100] 도 3 및 도 4에서 하위 2 비트가 (01)일 때의 각 FRC 데이터 패턴을 보면, 하나의 4×2 데이터 행렬에서 "1"의 값을 갖는 데이터 원소 사이의 거리는 다른 4×2 데이터 행렬에서 "1"의 값을 갖는 데이터 원소 사이의 거리와 같다. 하위 2 비트가 (11)일 때의 각 FRC 데이터 패턴을 보면, 하나의 4×2 데이터 행렬에서 "0"의 값을 갖는 데이터 원소 사이의 거리는 다른 4×2 데이터 행렬에서 "0"의 값을 갖는 데이터 원소 사이의 거리와 같다.
- [0101] 반면에, 도 5 내지 도 8에서 하위 2 비트가 (01)일 때의 각 FRC 데이터 패턴을 보면 하나의 4×2 데이터 행렬에서 "1"의 값을 갖는 데이터 원소 사이의 거리는 다른 4×2 데이터 행렬에서 "1"의 값을 갖는 데이터 원소 사이의 거리와 다르다. 하위 2 비트가 (11)일 때의 각 FRC 데이터 패턴을 보면, 하나의 4×2 데이터 행렬에서 "0"의 값을 갖는 데이터 원소 사이의 거리는 다른 4×2 데이터 행렬에서 "0"의 값을 갖는 데이터 원소 사이의 거리와 다르다.
- [0102] 도 3 내지 도 8에 도시한 4×4 데이터 행렬의 FRC 데이터 패턴은 다시 네 개의 2×2 데이터 행렬로 나눌 수 있다. 이와 같은 2×2 데이터 행렬에 대해서도 시간적, 공간적 프레임 레이트 제어의 원칙에 따라 배열이 결정되어 있다.
- [0103] 도 3 내지 도 8에 도시한 바와 같이, 하위 2 비트가 (01)인 경우와 (11)인 경우에 대한 각각의 FRC 데이터 패턴을 이루는 네 개의 2×2 데이터 행렬은 모두 상이하다.
- [0104] 먼저, 하위 2 비트가 (10)일 때 각각의 FRC 데이터 패턴을 이루는 네 개의 2×2 데이터 행렬의 상호 관계를 보자.
- [0105] 도 8의 경우를 제외하면 각각의 FRC 데이터 패턴을 이루는 네 개의 2×2 데이터 행렬 중 한 쌍이 서로 동일하고 다른 한 쌍도 서로 동일하며, 두 쌍은 서로 반전 대칭이다. 예를 들면, 도 3, 도 6 및 도 7에 도시한 경우에는 열 방향으로 배열된 두 개의 2×2 데이터 행렬이 동일하고 행 방향으로 배열된 두 개의 2×2 데이터 행렬이 서로 반전이다. 반대로 도 4의 경우에는 열 방향으로 배열된 두 개의 2×2 데이터 행렬이 서로 반전이고 행 방향으로 배열된 두 개의 2×2 데이터 행렬이 동일하다. 도 5의 경우에는 인접한 2×2 데이터 행렬이 서로 반전이고 대각선 방향의 2×2 데이터 행렬이 서로 동일하다.
- [0106] 도 8의 경우에는 한 쌍의 2×2 데이터 행렬이 서로 반전 대칭이고, 다른 쌍의 2×2 데이터 행렬도 서로 반전 대칭이다.
- [0107] 다음, 하위 2 비트가 (10)일 때 각각의 2×2 데이터 행렬의 데이터 원소들을 보자.
- [0108] 도 3, 도 6 및 도 7에 도시한 각 2×2 데이터 행렬에서 동일 행의 데이터 원소는 동일한 값을 가지고 다른 행의 데이터 원소는 서로 다른 값을 가진다. 또한, 도 4의 경우, 각 2×2 데이터 행렬에서 동일 열의 데이터 원소는 동일한 값을 가지고 다른 열의 데이터 원소는 서로 다른 값을 가진다. 도 5를 참조로 하면, 각 2×2 데이터 행렬의 모든 데이터 원소의 값은 동일하다.
- [0109] 반면에 도 8을 보면, 첫 번째 및 세 번째 프레임의 경우 각 2×2 데이터 행렬에서 대각선 방향의 데이터 원소들이 같은 값을 가지고 인접한 데이터 원소들은 서로 다른 값을 가지며, 두 번째 및 네 번째 프레임의 경우에는 각 2×2 데이터 행렬에서 동일 행의 데이터 원소는 동일한 값을 가지고 다른 행의 데이터 원소는 서로 다른 값을 가진다.
- [0110] 도 3 내지 도 8에 도시한 FRC 데이터 패턴은 본 발명의 실시예에 따른 예들에 불과하며, 입력 영상 신호(R, G, B)의 비트수와 데이터 구동부(500)가 처리할 수 있는 데이터의 비트수의 차, 액정 표시 장치의 특성 등에 따라서 다른 형태의 FRC 데이터 패턴이 이용될 수 있다.
- [0111] 한편, 도 3 내지 도 8의 FRC 데이터 패턴에 도시한 "+" 표시와 "-" 표시는 이들 4×4 데이터 행렬에 대응하는 4

$\times 4$ 화소 행렬에서 2×1 도트 반전과 프레임 반전이 행해졌을 때 각 화소가 가질 수 있는 화소 전압의 극성, 즉 정극성과 부극성을 나타낸 것이다. 도시한 바와 같이, 입력 영상 데이터(R, G, B)가 모든 화소에 대하여 동일하다고 가정하면, 각 프레임마다 동일한 계조값이 부여되는 화소 중에서 "+" 극성의 화소 전압을 가지는 화소 수와 "-" 극성의 화소 전압을 가지는 화소 수가 동일하다. 동일한 계조값에 대하여 정극성의 화소 전압과 부극성의 화소 전압의 크기가 실제로 약간 차이난다는 점을 고려할 때, 정극성의 화소 전압을 가지는 화소 수와 부극성의 화소 전압을 가지는 화소 수가 같으면, 이들의 평균 휘도가 항상 일정하게 되므로 화질이 향상된다.

- [0112] 본 발명의 실시예에서 2×1 도트 반전 외에 다른 형태의 반전이 이루어질 수 있음은 당연하다.
- [0113] 또한 도 3 내지 도 8에 도시한 FRC 데이터 패턴은 그 구조나 순서는 행 또는 열 단위로 바뀔 수 있고 또한 프레임 단위 등으로도 바뀔 수 있다.
- [0114] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

발명의 효과

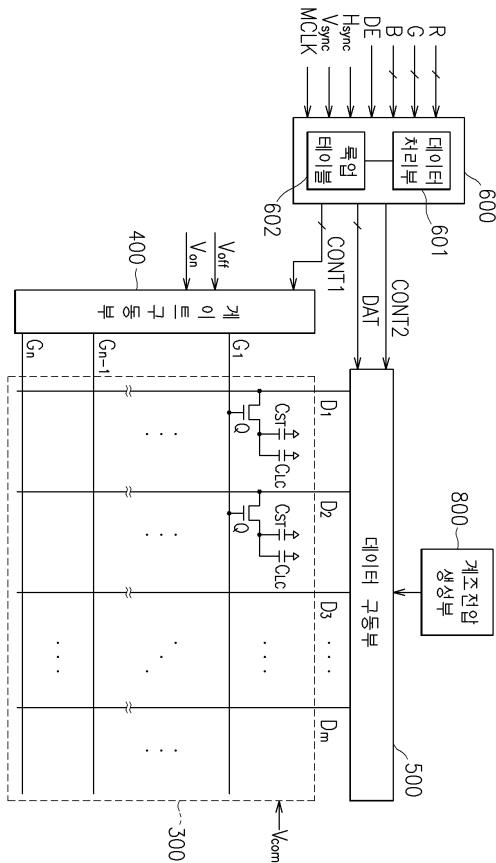
[0115] 이러한 본 발명에 따르면, FRC를 위한 FRC 데이터 패턴이 4×4 데이터 행렬을 기본 단위로 하여 각 프레임에 대한 FRC 데이터 패턴을 만들므로, 다양한 FRC 데이터 패턴을 구현할 수 있다. 또한 각 프레임마다 동일한 계조값이 부여되는 화소들 사이에 극성 차이로 인한 화소 전압의 차이가 줄어들므로, 휘도 차이로 인한 화질 악화가 감소한다.

도면의 간단한 설명

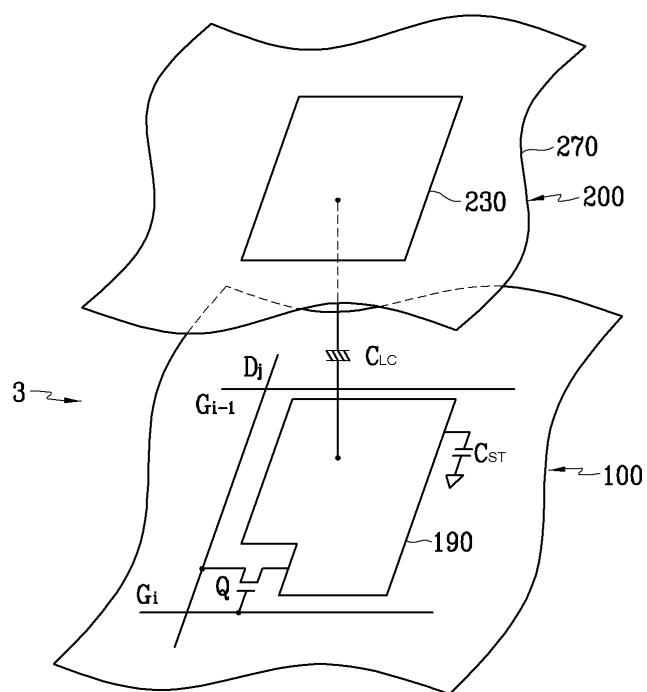
- [0001] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이다.
- [0002] 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.
- [0003] 도 3 내지 도 8은 본 발명의 실시예에 따른 FRC 데이터 패턴이다.

도면

도면1



도면2



도면3

하위 2비트	프레임 번호			
	1	2	3	4
01				
10				
11				

도면4

하위 2비트	프레임 번호			
	1	2	3	4
01				
10				
11				

도면5

하위 2비트	프레임 번호			
	1	2	3	4
01				
10				
11				

도면6

하위2비트	프레임 번호			
	1	2	3	4
01	+ - + - # + - + - # - + + - + -	# + - + + - + - + - + - - # - +	+ - + - - # - + # + - + + - + -	- # - + + - + - + - + - # + - +
10	+ + - + - - + - + - # + - + - + - + - -	# + - + - + - + - - + - + - - - + - + -	+ - + - - - + - + - # + - + - + - + - -	- + - + - + - + - - + - + - - # + - + -
11	+ - + - # + - + - # - + + - + -	- # - + - + - + - + - + - # + - + -	+ - + - - - + - + - # + - + - + - + - -	- + - + - + - + - - + - + - - # + - + -

도면7

하위2비트	프레임 번호			
	1	2	3	4
01	+ - + - # + - + - # - + + - + -	- + - + - + - + - + - + - - + - + -	+ - + - - - + - + - # + - + - + - + - -	- # - + - + - + - - + - + - - # + - + -
10	+ + - + - - + - + - # + - + - + - + - -	# + - + - - + - + - - + - + - - - + - + - -	+ - + - - - - + - + - - # + - + - - + - + - - -	- + - + - - + - + - - - + - + - - - # + - + - -
11	+ - + - # + - + - # - + + - + -	- # - + - + - + - + - + - # + - + -	+ - + - - - + - + - # + - + - + - + - -	- + - + - + - + - - + - + - - # + - + -

도면8

하위2비트	프레임 번호			
	1	2	3	4
01	+ - + - - + - + - # - + + - + -	# + - + - + - + - + - + - - + - + -	+ - + - - - + - + - # + - + - + - + - -	- # - + - + - + - - + - + - - # + - + -
10	+ + - + - - + - + - # + - + - + - + - -	# + - + - - + - + - - + - + - - - + - + - -	+ - + - - - - + - + - - # + - + - - + - + - - -	- + - + - - + - + - - - + - + - - - # + - + - -
11	+ - + - # + - + - # - + + - + -	- # - + - + - + - + - + - # + - + -	+ - + - - - + - + - # + - + - + - + - -	- + - + - + - + - - + - + - - # + - + -

专利名称(译)	液晶显示器		
公开(公告)号	KR100997978B1	公开(公告)日	2010-12-02
申请号	KR1020040012739	申请日	2004-02-25
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	KWON SUHYUN 권수현 KIM MOUNGSU 김명수		
发明人	권수현 김명수		
IPC分类号	G09G3/20 G02F G02F1/133 G09G3/36		
CPC分类号	G09G3/2025 G09G3/3648 G09G3/3614 G09G2320/0285		
其他公开文献	KR1020050087122A		
外部链接	Espacenet		

摘要(译)

本发明涉及一种液晶标记装置，用于在信号控制单元的查找表中存储多个FRC数据模式之后执行FRC处理。在查找表中存储的FRC数据模式具有数据值为“1”或“0”的4×4数据矩阵是基本单元。对应于该4×4数据矩阵的4×4像素，具有值“1”的数据元素的数量，其对应于具有数值的像素和具有值“1”的数据元素的“-”极性。“对应于在FRC数据模式中具有”+“极性的像素相同，其执行2×1点反转和帧反转并且在每帧下面。因此，具有相同FRC数据值的矛盾极性的像素数彼此相同。液晶显示器，FRC，数据模式，LCD，抖动。

하위2비트	프레임 번호			
	1	2	3	4
01	+---+ -++-# -+-#+ ##-+-	##-+-+ +-#-- +-#-+ -#--+	+--#+ -#--+ ##-+- +-#-+	-+##+ #-+- #-+- -+-#-
10	#-+-# -+-#- -+-#+ ##-+-	##-+-+ +-#-- +-#-+ -#--+	+##+- #-+-# #-+-# +-#-+	-+##+ #-+- #-+- -+-#-
11	#-+-# -+-#- -+-#+ ##-+-	-#--# #-+- #-+-# -#--+	+##+- #-+-# #-+-# +-#-+	-+##+ #-+- #-+- -+-#-