



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2009년05월20일  
(11) 등록번호 10-0898792  
(24) 등록일자 2009년05월14일

(51) Int. Cl.

G02F 1/133 (2006.01)

(21) 출원번호 10-2002-0085931

(22) 출원일자 2002년12월28일

심사청구일자 2007년11월30일

(65) 공개번호 10-2004-0059322

(43) 공개일자 2004년07월05일

(56) 선행기술조사문헌

KR1020010026325 A\*

KR1020010051546 A\*

JP2000163019 A

KR1020010026596 A

\*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

정용채

경상북도구미시송정동한신아파트105동1201호

박재용

경기도안양시동안구평촌동꿈마을건영아파트305동701호

(74) 대리인

김용인, 박영복

전체 청구항 수 : 총 12 항

심사관 : 남기영

(54) 액정표시장치

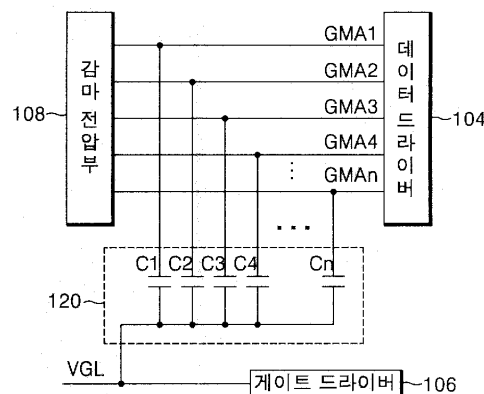
(57) 요약

본 발명은 N-도트 인버전에서 감마전압을 보상하여 도트 크로στο크를 개선할 수 있도록 한 액정표시장치 및 그 구동방법에 관한 것이다.

본 발명은 게이트라인들과 데이터라인들의 교차영역마다 형성된 다수개의 액정셀들을 포함하고 게이트 구동신호라인이 기판 상에 직접 형성된 액정패널, 상기 데이터라인들을 구동하는 데이터 구동부와, 상기 게이트라인들을 구동하는 게이트 구동부와, 서로 다른 전압레벨을 가지는 감마전압들을 상기 데이터 구동부에 공급하는 감마 전압부와, 상기 게이트 구동부에 상기 게이트 구동신호를 공급함과 아울러 상기 데이터 구동부 및 감마전압에 구동전원을 공급하는 전원공급부와, 상기 게이트 구동신호를 이용하여 상기 감마전압을 보상하는 감마전압 보상부를 구비하는 것을 특징으로 한다.

이러한 구성에 의하여, 본 발명은 게이트로우전압의 스윙전압을 이용하여 감마전압을 보상함으로써 게이트로우전압라인의 전압변동에 의해 액정셀의 충전값의 차이를 동일하게 하여 크로스토크를 개선함으로써 화질을 향상시킬 수 있다. 또한, 본 발명은 공통전압의 전압의 스윙전압을 이용하여 감마전압을 보상함으로써 공통전압의 스윙전압으로 인하여 액정셀의 충전값의 차이를 동일하게 하여 크로스토크를 개선함으로써 화질을 향상시킬 수 있다.

대표도 - 도10



## 특허청구의 범위

### 청구항 1

게이트라인들과 데이터라인들의 교차영역마다 형성된 다수개의 액정셀들을 포함하고 게이트 구동신호라인이 기판 상에 직접 형성된 액정패널,

상기 데이터라인들을 구동하는 데이터 구동부와,

상기 게이트라인들을 구동하는 게이트 구동부와,

서로 다른 전압레벨을 가지는 감마전압들을 상기 데이터 구동부에 공급하는 감마 전압부와,

상기 게이트 구동부에 상기 게이트 구동신호를 공급함과 아울러 상기 데이터 구동부 및 감마전압에 구동전원을 공급하는 전원공급부와,

상기 게이트 구동신호를 이용하여 상기 감마전압을 보상하는 감마전압 보상부를 구비하는 것을 특징으로 하는 액정표시장치.

### 청구항 2

제 1 항에 있어서,

상기 게이트 구동신호는 게이트 로우 전압신호인 것을 특징으로 하는 액정표시장치.

### 청구항 3

제 1 항에 있어서,

상기 감마전압 보상부는 상기 전원 공급부와 상기 게이트 구동부에 사이에 접속되는 게이트 구동신호라인과 상기 감마 전압부 사이에 접속되는 다수의 캐패시터들을 구비하는 것을 특징으로 하는 액정표시장치.

### 청구항 4

제 3 항에 있어서,

상기 다수의 캐패시터들 각각은 상기 게이트 구동신호라인에 공통으로 접속됨과 아울러 상기 감마 전압부의 출력라인들 각각에 접속되는 것을 특징으로 하는 액정표시장치.

### 청구항 5

제 3 항에 있어서,

상기 감마전압 보상부는 상기 게이트 구동신호와 상기 캐패시터 간의 용량성 캐패시터에 의해 상기 감마전압을 보상하는 것을 특징으로 하는 액정표시장치.

### 청구항 6

게이트라인들과 데이터라인들의 교차영역마다 형성된 다수개의 액정셀들을 포함하고 게이트 구동신호라인이 기판 상에 직접 형성된 액정패널,

상기 데이터라인들을 구동하는 데이터 구동부와,

상기 게이트라인들을 구동하는 게이트 구동부와,

서로 다른 전압레벨을 가지는 감마전압들을 상기 데이터 구동부에 공급하는 감마 전압부와,

상기 게이트 구동부에 상기 게이트 구동신호를 공급함과 아울러 상기 데이터 구동부 및 감마전압에 구동전원을 공급하고 상기 액정패널에 공통전압을 공급하는 전원공급부와,

상기 액정패널에서 출력되는 상기 공통전압을 이용하여 상기 감마전압을 보상하는 감마전압 보상부를 구비하고,

상기 감마전압 보상부는 상기 액정패널의 공통전압 출력라인과 상기 감마 전압부 사이에 접속되는 다수의 캐패시터들을 구비하는 것을 특징으로 하는 액정표시장치.

## 청구항 7

삭제

## 청구항 8

제 6 항에 있어서,

상기 다수의 캐패시터들 각각은 상기 공통전압 출력라인에 공통으로 접속됨과 아울러 상기 감마 전압부의 출력 라인들 각각에 접속되는 것을 특징으로 하는 액정표시장치.

## 청구항 9

제 6 항에 있어서,

상기 감마전압 보상부는 상기 공통전압과 상기 캐패시터 간의 용량성 캐패시터에 의해 상기 감마전압을 보상하는 것을 특징으로 하는 액정표시장치.

## 청구항 10

액정패널의 게이트 라인들에 공급되는 게이트 구동신호를 발생하는 단계와;

다수의 감마전압들을 발생하는 단계와;

상기 게이트 구동신호를 이용하여 상기 다수의 감마전압들을 보상하는 단계와;

상기 보상된 감마전압들을 이용하여 디지털 데이터를 아날로그 데이터 신호로 변환하여 상기 액정패널의 데이터 라인들에 공급하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

## 청구항 11

제 10 항에 있어서,

상기 게이트 구동신호는 게이트 로우 전압신호인 것을 특징으로 하는 액정표시장치의 구동방법.

## 청구항 12

제 10 항에 있어서,

상기 감마전압들은 상기 게이트 구동신호와의 커플링에 의해 보상되는 것을 특징으로 하는 액정표시장치의 구동방법.

## 청구항 13

액정패널에 공통전압을 공급하는 단계와,

감마 전압부로부터 다수의 감마전압들을 발생하는 단계와;

상기 액정패널로부터 공통전압이 출력되는 단계와;

상기 액정패널로부터 출력되는 공통전압을 이용하여 상기 다수의 감마전압들을 보상하는 단계와;

상기 보상된 감마전압들을 이용하여 디지털 데이터를 아날로그 데이터 신호로 변환하여 상기 액정패널의 데이터 라인들에 공급하는 단계를 포함하고,

상기 다수의 감마전압들을 보상하는 단계는

상기 공통전압이 출력되는 공통전압 출력라인과 상기 감마 전압부 사이에 접속된 다수의 캐패시터들을 이용하여 상기 감마전압들을 상기 공통전압과 커플링시키는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

## 청구항 14

삭제

## 명세서

### 발명의 상세한 설명

#### 발명의 목적

##### 발명이 속하는 기술 및 그 분야의 종래기술

- <29> 본 발명은 액정표시장치에 관한 것으로, 특히 N-도트 인버전에서 감마전압을 보상하여 도트 크로스토크를 개선할 수 있도록 한 액정표시장치 및 그의 구동방법에 관한 것이다.
- <30> 액정표시장치는 전계를 이용하여 유전 이방성을 갖는 액정의 광투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여, 액정표시장치는 액정셀들이 매트릭스형으로 배열된 액정패널과, 액정패널을 구동하기 위한 구동 회로를 구비한다.
- <31> 액정패널은 액정셀들이 화소신호에 따라 광투과율을 조절함으로써 화상을 표시하게 된다.
- <32> 구동 회로는 액정패널의 게이트 라인들을 구동하기 위한 게이트 드라이버와, 데이터 라인들을 구동하기 위한 데이터 드라이버와, 게이트 드라이버 및 데이터 드라이버의 구동 타이밍을 제어하기 위한 타이밍 제어부와, 상기 액정패널과 상기 구동 회로들의 구동에 필요한 전원 신호들을 공급하는 전원부를 구비한다.
- <33> 데이터 드라이버와 게이트 드라이버는 다수개의 집적회로(Integrated Circuit; 이하, IC라 함)들로 분리되어 칩 형태로 제작된다. 집적화된 드라이브 IC들 각각은 TCP(Tape Carrier Package) 상에서 오픈된 IC 영역에 실장되거나 COF(Chip On Film) 방식으로 TCP의 베이스 필름 상에 실장되고, TAB(Tape Automated Bonding) 방식으로 액정패널과 전기적으로 접속된다. 또한 드라이브 IC는 COG(Chip On Glass) 방식으로 액정패널 상에 직접 실장되기도 한다. 타이밍 제어부와 전원부는 칩 형태로 제작되어 메인 PCB(Printed Circuit Board) 상에 실장된다.
- <34> TCP에 의해 액정패널과 접속되는 드라이브 IC들은 FPC(Flexible Printed Circuit)와 서브 PCB를 통해 메인 PCB의 타이밍 제어부 및 전원부와 접속된다. 구체적으로, 데이터 드라이브 IC들은 FPC와 데이터 PCB를 통해 메인 PCB에 실장된 타이밍 제어부로부터의 데이터 제어 신호들 및 화소 데이터와, 전원부로부터의 전원 신호들을 공급받게 된다. 게이트 드라이브 IC들은 게이트 FPC와 게이트 PCB를 통해 메인 PCB 상에 실장된 타이밍 제어부로부터의 게이트 제어 신호들과 전원부로부터의 전원 신호들을 공급받게 된다.
- <35> COG 방식으로 액정패널에 실장되는 드라이브 IC들은 FPC와 액정패널에 형성되는 라인 온 글래스(Line On Glass; 이하 LOG라 함)형 신호 라인들을 통해 메인 PCB에 실장된 타이밍 제어부로부터의 제어 신호들 및 화소 데이터와 전원부로부터의 전원 신호들을 공급받게 된다.
- <36> 최근에는 드라이브 IC들이 TCP를 통해 액정패널과 접속되는 경우에도 LOG형 신호 라인들을 채택하여 PCB를 제거함으로써 액정표시장치가 더욱 박형화되게 하고 있다. 특히, 상대적으로 적은 신호를 전달하는 게이트 PCB를 제거하고 게이트 드라이브 IC들에 게이트 제어 신호들 및 전원 신호들을 공급하는 신호 라인들을 LOG형으로 액정패널 상에 형성하고 있다. 이에 따라, TCP에 실장된 게이트 드라이브 IC들은 메인 PCB→FPC→데이터 PCB→데이터 TCP→LOG 신호 라인→게이트 TCP를 경유하여 타이밍 제어부로부터의 게이트 제어 신호들과 전원부로부터의 전원 신호들을 공급받게 된다. 이 경우, 게이트 드라이브 IC에 공급되는 게이트 제어 신호들과 게이트 전원 신호들이 LOG 신호 라인들의 라인 저항에 의해 왜곡됨으로써 액정패널에 표시되는 화상의 품질이 저하되는 문제가 발생하게 된다.
- <37> 구체적으로, 게이트 PCB가 제거된 LOG형 액정표시장치는 도 1에 도시된 바와 같이 타이밍 제어부(22)와 전원부(24)를 포함하는 메인 PCB(20)와, FPC(22)를 통해 메인 PCB(20)와 접속된 데이터 PCB(16)와, 데이터 구동 IC(14)를 실장하여 데이터 PCB(16)와 액정패널(6) 사이에 접속된 데이터 TCP(12)와, 게이트 구동 IC(10)를 실장하여 액정패널(6)에 접속된 게이트 TCP(8)를 구비한다.
- <38> 액정패널(6)은 박막 트랜지스터 어레이 기판(2)과, 칼러 필터 어레이 기판(4)이 액정을 사이에 두고 접합되어 형성된다. 이러한 액정패널(6)은 게이트 라인들(GL)과 데이터 라인들(DL)의 교차로 정의되는 영역마다 박막 트랜지스터에 의해 독립적으로 구동되는 액정셀들이 마련된다. 박막 트랜지스터는 게이트 라인(GL)으로부터의 스캔 신호에 응답하여 데이터 라인(DL)으로부터의 화소신호를 액정셀에 공급한다.
- <39> 데이터 드라이브 IC들(14)은 데이터 TCP(12) 및 액정패널(6)의 데이터 패드부를 경유하여 데이터 라인들(DL)과

접속된다. 이러한 데이터 드라이브 IC들(14)은 화소 데이터를 아날로그 화소신호로 변환하여 데이터 라인들(DL)에 공급한다. 이를 위하여, 데이터 드라이브 IC들(14)은 데이터 PCB(16)와 FPC(18)를 통해 메인 PCB(20) 상의 타이밍 제어부(22) 및 전원부(24)로부터 데이터 제어 신호, 화소 데이터, 그리고 전원 신호들을 공급받게 된다.

<40> 게이트 드라이브 IC들(10)은 게이트 TCP(8) 및 액정패널(6)의 게이트 패드부를 경유하여 게이트 라인들(GL)과 접속된다. 이러한 게이트 드라이브 IC들(10)은 게이트 하이 전압(VGH)의 스캔 신호를 게이트 라인들(GL)에 순차적으로 공급한다. 또한 게이트 드라이브 IC들(10)은 게이트 하이 전압(VGH)이 공급되는 기간을 제외한 나머지 기간에는 게이트 로우 전압신호(VGL)을 게이트 라인들(GL)에 공급한다.

<41> 이를 위하여, 메인 PCB(20) 상의 타이밍 제어부(22) 및 전원부(24)로부터의 게이트 제어 신호들과 전원 신호들은 FPC(18)와 데이터 PCB(16)를 경유하여 데이터 TCP(12)에 공급된다. 데이터 TCP(12)를 통해 공급되는 게이트 제어 신호들과 전원 신호들은 박막 트랜지스터 어레이 기판(2)의 가장자리 영역에 형성된 LOG 신호 라인군(26)을 경유하여 게이트 TCP(8)에 공급된다. 게이트 TCP(12)에 공급된 게이트 제어 신호들 및 전원 신호들은 게이트 드라이브 IC(10)의 입력 단자들을 통해 게이트 드라이브 IC(10) 내로 입력되어 이용된다. 그리고, 게이트 제어 신호들 및 전원 신호들은 게이트 드라이브 IC(10)의 출력 단자들을 통해 출력되어 게이트 TCP(8)와 LOG 신호 라인군(26)을 경유하여 다음 게이트 TCP(8)에 실장된 게이트 드라이브 IC(10)로 공급된다.

<42> LOG형 신호라인군(26)은 통상 게이트 로우 전압신호(VGL), 게이트 하이 전압(VGH), 공통전압(Vcom), 그라운드 전압(GND), 베이스 구동 전압(VCC)과 같이 전원부(24)로부터 공급되는 직류 구동 전압들과; 게이트 스타트 펄스(GSP), 게이트 쉬프트 클럭 신호(GSC), 게이트 이네이블 신호(GOE)와 같이 타이밍 제어부(22)로부터 공급되는 게이트 제어 신호들 각각을 공급하는 신호 라인들로 구성된다.

<43> 이러한 LOG 신호 라인군(26)은 박막 트랜지스터 어레이 기판(2)의 한정된 패드 영역에 게이트 라인들과 동일한 게이트 금속층을 이용하여 미세 패턴으로 형성된다. 또한, LOG 신호 라인군(26)은 게이트 TCP(8)와 ACF 본딩(Bonding)을 통해 접촉됨에 따라 그 게이트 TCP(8)와의 접촉 부분(A)이 증가하여 접촉 저항이 커지게 된다. 이에 따라, LOG 신호 라인군(26)은 기존의 게이트 PCB의 신호 라인들 보다 큰 라인 저항을 가지게 된다. 이러한 라인 저항으로 인하여 LOG 신호 라인군(26)을 통해 전송되는 게이트 제어 신호들(GSP, GSC, GOE)과 전원 신호들(VGH, VGL, VCC, GND, Vcom)이 왜곡됨으로써 가로 줄무늬, 얼룩 등이 발생되고 도트 패턴의 크로스토크, 그리니쉬(Greenish) 등과 같은 화질 저하 현상이 심해지게 된다.

<44> 예를 들면, 게이트 제어 신호들(GSP, GSC, GOE)과 전원 신호들(VGH, VGL, VCC, GND, Vcom)을 공급하는 LOG 신호 라인군(26)들은 도 2에 도시된 바와 같이 게이트 TCP들(8) 사이 각각에 접속되는 제1 내지 제4 LOG 신호 라인군(LOG1 내지 LOG4)으로 구성된다. 제1 내지 제4 LOG 신호 라인군(LOG1 내지 LOG4) 각각은 그 라인길이에 비례하는 라인 저항( $a\Omega$ ,  $b\Omega$ ,  $c\Omega$ ,  $d\Omega$ )을 갖고 게이트 TCP(8)와 게이트 드라이브 IC(10)를 경유하여 직렬로 연결된다. 이러한 제1 내지 제4 LOG 신호 라인군(LOG1 내지 LOG4)으로 인하여 게이트 드라이브 IC(10) 마다 입력되는 게이트 제어 신호들(GSP, GSC, GOE) 및 전원 신호들(VGH, VGL, VCC, GND, Vcom) 간에 레벨 차가 발생하게 된다. 이 결과, 서로 다른 게이트 드라이브 IC(10)에 의해 구동되는 수평라인 블록들(A 내지 D) 간에 휘도차가 발생되어 가로선 줄무늬(32)가 생기게 된다.

<45> 구체적으로, 제1 게이트 드라이브 IC(10)에는 제1 LOG 신호 라인군(LOG1)의 제1 라인 저항( $a\Omega$ )에 의해, 제2 게이트 드라이브 IC(10)에는 제1 및 제2 LOG 신호 라인군(LOG1, LOG2)의 제1 및 제2 라인 저항( $a\Omega+b\Omega$ )에 의해, 제3 게이트 드라이브 IC(10)에는 제1 내지 제3 LOG 신호 라인군(LOG1 내지 LOG3)의 제1 내지 제3 라인 저항( $a\Omega+b\Omega+c\Omega$ )에 의해, 제4 게이트 드라이브 IC(10)에는 제1 내지 제4 LOG 신호 라인군(LOG1 내지 LOG4)의 제1 내지 제4 라인 저항( $a\Omega+b\Omega+c\Omega+d\Omega$ )에 의해 전압 강하된 게이트 제어 신호들(GSP, GSC, GOE) 및 전원 신호들(VGH, VGL, VCC, GND, Vcom)이 공급된다. 이에 따라, 서로 다른 게이트 드라이브 IC(10)에 의해 구동되는 제1 내지 제4 수평 블록(A 내지 D)의 게이트 라인들에 공급되는 게이트 신호들(VG1 내지 VG4) 간에 차이가 발생함에 따라 그 수평 라인 블록(A 내지 D) 간에 가로선 줄무늬(32)가 발생하게 된다.

<46> 또한, 도 3에 도시된 바와 같이 도트 인버전 방식으로 구동되는 액정패널에 블랙 그레이와 31 그레이가 화소 단위로 교번하는 패턴을 표시하는 경우 인접한 화소간에 트랜지션되는 데이터 크기가 상쇄되지 않음에 따라 도 4a 및 도 4b에 도시된 바와 같이 기생 캐패시터에 의해 게이트 로우 전압신호(VGL) 및 공통전압(Vcom)이 공급된다. 도 4a 및 도 4b 각각은 블랙 그레이신호와 31 그레이신호가 특정 데이터 라인에 도트 인버전 방식으로 공급되는 경우 기생 캐패시터에 의해 스윙되는 공통전압(Vcom) 및 게이트 로우 전압신호(VGL) 파형을 도시한 것이다. 여기서, 공통전압(Vcom) 및 게이트 로우 전압신호(VGL)은 상대적으로 큰 전압의 블랙 그레이신호와 동일한 위상을

가지고 스윙하게 됨을 알 수 있다.

- <47> 이 결과, 도 5에 도시된 바와 같이 도 3에 도시된 R1, G1, B1 각각에 블랙 화소신호를 공급하고 R2, G2, B2 각각에 31 그레이의 화소신호를 공급하는 경우 블랙 화소신호를 따라 스윙하는 공통전압(Vcom)으로 인하여 R1, B1, G2의 화소신호 충전값(VR1, VG1, VB2)의 G1, R2, B2의 화소신호 충전값(VG1, VR2, VB2) 보다 작아지게 된다. 이에 따라 G1, R2, B2 화소가 상대적으로 밝게 보이는데, 블랙 화소신호가 공급되는 R1, B1은 육안 감지가 불가능하므로 31 그레이가 공급되는 G2 화소만 밝게 보이게 되어 그리니쉬 현상이 발생하게 된다.
- <48> 그리고, 도 6에 도시된 바와 같이 액정패널에 31 그레이와 블랙 그레이가 서브 화소 단위로 교번하는 패턴을 표시하고 특정 영역에 동일한 그레이를 표시하는 윈도우(W)를 표시하는 경우 그 윈도우 영역(W)에서는 동일 그레이를 표시하므로 인접한 화소들 간의 화소신호 트랜지션 크기가 상쇄된다. 이에 따라, 도 7에 도시된 바와 같이 상기 윈도우 영역(W)이 포함되는 T2 구간에서의 게이트 로우 전압신호(VGL) 및 공통전압(Vcom)의 스윙 폭은 그 윈도우 영역(W)이 포함되지 않는 T1 구간 보다 작아지게 된다. 따라서, 윈도우 영역(W)을 포함하는 T2 구간에 구동되는 화소들과 그 윈도우 영역(W)이 포함하지 않는 T1 구간에 구동되는 화소들의 충전값이 달라지게 된다.
- <49> 구체적으로, 도 8에 도시된 바와 같이 R1, G1, B1 라인을 살펴 보면 블랙 화소신호가 공급되는 G1 라인(육안 감지 않됨)을 제외하고 R1 및 B1 라인은 T1 구간에서의 충전량(VR1, VB1) 보다 T2 구간에서의 충전량(VR2, VB2)이 작아짐을 알 수 있다. 이 결과, 윈도우 영역(W)을 포함하는 T2 구간에 구동되는 화소들이 그 윈도우 영역(W)을 포함하지 않은 T1 구간에 구동되는 화소들 보다 상대적으로 밝게 보이는 수평 크로στο크가 발생하게 된다.
- <50> 이렇게 화소신호의 트랜지션 크기에 따른 공통전압(Vcom) 및 게이트 로우 전압신호(VGL)의 스윙 전압은 전류 패스를 형성하는 그라운드 라인으로 유기된다. 이에 따라, 그라운드 전압을 공급하는 LOG 신호 라인의 상대적으로 큰 저항 성분에 의해 공통전압(Vcom) 및 게이트 로우 전압신호(VGL)의 스윙 폭은 더욱 증대하게 됨으로써 전술한 그리니쉬 및 수평 크로스토크 현상은 더욱 선명해지게 된다.

### 발명이 이루고자 하는 기술적 과제

- <51> 따라서, 본 발명의 목적은 N-도트 인버전에서 감마전압을 보상하여 도트 크로스토크를 개선할 수 있도록 한 액정표시장치 및 그의 구동방법을 제공하는데 있다.

### 발명의 구성 및 작용

- <52> 상기 목적을 달성하기 위하여, 본 발명의 실시 예에 따른 액정표시장치는 게이트라인들과 데이터라인들의 교차영역마다 형성된 다수개의 액정셀들을 포함하고 게이트 구동신호라인이 기판 상에 직접 형성된 액정패널, 상기 데이터라인들을 구동하는 데이터 구동부와, 상기 게이트라인들을 구동하는 게이트 구동부와, 서로 다른 전압레벨을 가지는 감마전압들을 상기 데이터 구동부에 공급하는 감마 전압부와, 상기 게이트 구동부에 상기 게이트 구동신호를 공급함과 아울러 상기 데이터 구동부 및 감마전압에 구동전원을 공급하는 전원공급부와, 상기 게이트 구동신호를 이용하여 상기 감마전압을 보상하는 감마전압 보상부를 구비하는 것을 특징으로 한다.
- <53> 상기 액정표시장치에서 상기 게이트 구동신호는 게이트 로우 전압신호인 것을 특징으로 한다.
- <54> 상기 액정표시장치에서 상기 감마전압 보상부는 상기 전원 공급부와 상기 게이트 구동부에 사이에 접속되는 게이트 구동신호라인과 상기 감마 전압부 사이에 접속되는 다수의 캐패시터들을 구비하는 것을 특징으로 한다.
- <55> 상기 액정표시장치에서 상기 다수의 캐패시터들 각각은 상기 게이트 구동신호라인에 공통으로 접속됨과 아울러 상기 감마 전압부의 출력라인들 각각에 접속되는 것을 특징으로 한다.
- <56> 상기 액정표시장치에서 상기 감마전압 보상부는 상기 게이트 구동신호와 상기 캐패시터 간의 용량성 캐패시터에 의해 상기 감마전압을 보상하는 것을 특징으로 한다.
- <57> 본 발명의 실시 예에 따른 액정표시장치는 게이트라인들과 데이터라인들의 교차영역마다 형성된 다수개의 액정셀들을 포함하고 게이트 구동신호라인이 기판 상에 직접 형성된 액정패널, 상기 데이터라인들을 구동하는 데이터 구동부와, 상기 게이트라인들을 구동하는 게이트 구동부와, 서로 다른 전압레벨을 가지는 감마전압들을 상기 데이터 구동부에 공급하는 감마 전압부와, 상기 게이트 구동부에 상기 게이트 구동신호를 공급함과 아울러 상기

데이터 구동부 및 감마전압에 구동전원을 공급하고 상기 액정패널에 공통전압을 공급하는 전원공급부와, 상기 액정패널에서 출력되는 상기 공통전압을 이용하여 상기 감마전압을 보상하는 감마전압 보상부를 구비하는 것을 특징으로 한다.

- <58> 상기 액정표시장치에서 상기 감마전압 보상부는 상기 액정패널의 공통전압 출력라인과 상기 감마 전압부 사이에 접속되는 다수의 캐패시터들을 구비하는 것을 특징으로 한다.
- <59> 상기 액정표시장치에서 상기 다수의 캐패시터들 각각은 상기 공통전압 출력라인에 공통으로 접속됨과 아울러 상기 감마 전압부의 출력라인들 각각에 접속되는 것을 특징으로 한다.
- <60> 상기 액정표시장치에서 상기 감마전압 보상부는 상기 공통전압과 상기 캐패시터 간의 용량성 캐패시터에 의해 상기 감마전압을 보상하는 것을 특징으로 한다.
- <61> 본 발명의 실시 예에 따른 액정표시장치의 구동방법은 액정패널의 게이트 라인들에 공급되는 게이트 구동신호를 발생하는 단계와; 다수의 감마전압들을 발생하는 단계와; 상기 게이트 구동신호를 이용하여 상기 다수의 감마전압들을 보상하는 단계와; 상기 보상된 감마전압들을 이용하여 디지털 데이터를 아날로그 데이터 신호로 변환하여 상기 액정패널의 데이터 라인들에 공급하는 단계를 포함하는 것을 특징으로 한다.
- <62> 상기 구동방법에서 상기 게이트 구동신호는 게이트 로우 전압신호인 것을 특징으로 한다.
- <63> 상기 구동방법에서 상기 감마전압들은 상기 게이트 구동신호와의 커플링에 의해 보상되는 것을 특징으로 한다.
- <64> 본 발명의 실시 예에 따른 액정표시장치의 구동방법은 액정패널에 공통전압을 공급하는 단계와, 다수의 감마전압들을 발생하는 단계와; 상기 공통전압을 이용하여 상기 다수의 감마전압들을 보상하는 단계와; 상기 보상된 감마전압들을 이용하여 디지털 데이터를 아날로그 데이터 신호로 변환하여 상기 액정패널의 데이터 라인들에 공급하는 단계를 포함하는 것을 특징으로 한다.
- <65> 상기 구동방법에서 상기 감마전압들은 상기 액정패널에서 출력되는 상기 공통전압과의 커플링에 의해 보상되는 것을 특징으로 한다.
- <66> 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.
- <67> 이하, 도 9 내지 도 17을 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.
- <68> 도 9를 참조하면, 본 발명의 제 1 실시 예에 따른 액정표시장치는 액정패널(102)과, 액정패널(102)의 데이터라인들(DL)을 구동하기 위한 데이터 드라이버(104)와, 액정패널(102)의 게이트라인들(GL)을 구동하기 위한 게이트 드라이버(106)와, 데이터 및 게이트 드라이버(104, 106)의 구동 타이밍을 제어하기 위한 타이밍 제어부(122)와, 액정표시장치의 구동에 필요한 구동전압을 발생하는 전원 공급부(110)와, 데이터 드라이버(104)에 감마전압을 공급하는 감마 전압부(108)와, 전원 공급부(110)로부터 공급되는 게이트 로우 전압신호(VGL)를 이용하여 감마전압부(108)에서 출력되는 감마전압을 보상하는 감마 보상부(120)를 구비한다.
- <69> 전원 공급부(110)는 시스템 전원부(도시하지 않음)로부터 입력되는 전압을 이용하여 액정표시장치의 구동에 필요한 구동전압들(게이트 하이전압(VGL), 게이트 로우 전압신호(VGH), 기준 감마전압, 공통전압(Vcom) 등)을 발생하여 타이밍 제어부(122), 데이터 드라이버(104), 게이트 드라이버(106) 및 감마 전압부(108) 등에 공급한다.
- <70> 액정패널(102)은 다수의 게이트라인들(GL)과 다수의 데이터라인들(DL)의 교차부에 각각 형성된 박막트랜지스터(TFT)와, 박막트랜지스터(TFT)에 접속되고 매트릭스 형태로 배열되어진 액정셀들을 구비한다. 박막트랜지스터(TFT)는 게이트라인(GL)으로부터의 게이트펄스에 응답하여 데이터라인(DL)으로부터의 비디오 데이터를 액정셀에 공급한다. 액정셀은 액정을 사이에 두고 대면하는 공통전극과 박막트랜지스터에 접속된 화소전극으로 구성되므로 등가적으로는 액정 캐패시터(C1c)로 표시될 수 있다.
- <71> 타이밍 제어부(122)는 그래픽 카드로부터의 비디오데이터(R, G, B)를 중계하여 데이터 드라이버(104)에 공급한다. 아울러, 타이밍 제어부(122)는 그래픽카드로부터의 제어신호에 응답하여 데이터 및 게이트 드라이버(104, 106)의 타이밍을 제어하기 위한 타이밍 신호들과 극성반전신호 등과 같은 제어신호들을 발생하게 된다.
- <72> 또한, 타이밍 제어부(122)는 게이트라인들(GL)들을 순차적으로 구동시키기 위한 게이트 스타트 펄스(GSP)를 게이트 드라이버(106)에 공급한다. 이렇게 타이밍 제어부(122)로부터의 데이터 인에이블신호(DE)의 유효 데이터 구간에 공급되는 게이트 스타트 펄스(GSP)의 하이(High)구간에 상기 1 수직동기신호 단위의 극성반전신호(POL)

가 정극성(또는 부극성)에서 부극성(또는 정극성)으로 변화된다.

- <73> 게이트 드라이버(106)는 타이밍 제어부(122)로부터의 게이트 스타트펄스(GSP)에 따라 게이트라인들(GL)에 순차적으로 게이트 하이전압신호(VGH)를 공급함과 아울러 게이트 로우 전압신호신호(VGL)를 공급한다.
- <74> 감마 전압부(108)는 전원 공급부(110)로부터의 기준감마전압 을 공급받아 비디오신호의 전압레벨에 따라서 다른 전압레벨을 가지게끔 미리 설정된 정극성 및 부극성 감마전압들을 발생하게 된다. 이렇게 감마 전압부(108)에서 발생된 감마전압들은 데이터 드라이버(104)에 공급된다.
- <75> 데이터 드라이버(104)는 타이밍 제어부(122)로부터의 R, G, B 데이터신호를 아날로그신호로 변환하여 게이트라인들(GL)에 게이트 하이전압신호가 공급되는 1수평주기마다 1수평라인분의 비디오신호를 데이터라인들(DL)에 공급한다. 이러한 데이터 드라이버(104)의 디지털-아날로그 변환부에는 감마 전압부(108)로부터의 감마전압들이 공급된다. 이렇게 정극성 및 부극성의 감마전압들이 부가되어 감마특성이 부가된 비디오신호를 타이밍 제어부(122)로부터의 극성제어신호(POL)에 의해 선택하고 소스 출력 인에이블신호(SOE) 신호에 응답하여 데이터라인들(DL)에 공급하게 된다.
- <76> 감마 보상부(120)는 도 10에 도시된 바와 같이 감마 전압부(108)의 감마전압 출력라인들(GMA1 내지 GMA<sub>n</sub>) 각각에 접속된 n개의 캐패시터들(C1 내지 C<sub>n</sub>)를 구비하고, n개의 캐패시터들(C1 내지 C<sub>n</sub>)의 일단은 전원 공급부(110)의 게이트 로우 전압신호(VGL) 출력라인에 공통으로 접속되고, 서로 다른 캐패시터스 값을 가지게 된다. 이 때, 게이트 로우 전압신호(VGL) 출력라인에는 데이터라인(DL)의 데이터 트랜지션이 많아질 경우 박막트랜지스터의 소스전극과 게이트전극 간의 용량성 커플링에 의한 게이트 로우 전압신호(VGL)의 스윙전압이 출력된다. 이에 따라, n개의 캐패시터들(C1 내지 C<sub>n</sub>) 각각은 게이트 로우 전압신호(VGL) 출력라인에 공급되는 게이트 로우 전압신호(VGL)와 용량성 커플링에 의해 감마 전압부(108)에서 출력되는 감마전압들을 보상하게 된다. 이에 따라, 감마 전압부(108)로부터 감마전압 출력라인들(GMA1 내지 GMA<sub>n</sub>)을 통해 출력되는 감마전압들은 게이트 로우 전압신호(VGL)의 스윙전압과 n개의 캐패시터들(C1 내지 C<sub>n</sub>) 각각의 용량성 커플링에 의해 스윙전압과 동일 위상을 가지도록 스윙된다. 이렇게 감마 보상부(120)에 의해 게이트 로우 전압신호(VGL)의 스윙전압과 동일한 위상을 가지도록 감마 전압부(108)에서 출력되는 감마전압들을 스윙시킴으로써 게이트 로우 전압신호(VGL)에 의해 비디오 데이터의 변동전압을 보상하게 된다.
- <77> 이를 상세히 하면, 도 11에 도시된 바와 같이 도트 인버전 방식으로 구동되는 액정패널에 블랙 그레이와 31 그레이가 화소 단위로 교번하는 패턴을 표시하는 경우 감마 보상부(110)에 의한 용량성 커플링에 의해 인접한 화소간에 트랜지션되는 데이터 크기가 상쇄되어 도 12a 및 도 12b에 도시된 바와 같이 기생 캐패시터에 의해 게이트 로우 전압신호(VGL) 및 공통전압(Vcom)이 공급된다. 도 12a 및 도 12b 각각은 블랙 그레이신호와 31 그레이신호가 특정 데이터 라인에 도트 인버전 방식으로 공급되는 경우 기생 캐패시터에 의해 스윙되는 공통전압(Vcom) 및 게이트 로우 전압신호(VGL) 파형과 감마 보상부(120)의 용량성 커플링에 의해 스윙되는 감마전압들을 도시한 것이다. 여기서, 게이트 로우 전압신호(VGL)의 스윙을 감마전압 출력라인들(GMA1 내지 GMA<sub>n</sub>)에 커플링시킴으로써 게이트 로우 전압신호(VGL)의 스윙으로 인한 공통전압(Vcom)의 스윙으로 발생하는 액정셀에 충전편차를 스윙되는 감마전압들을 이용하여 보상됨을 알 수 있다.
- <78> 이 결과, 도 13에 도시된 바와 같이 도 11에 도시된 R1, G1, B1 각각에 블랙 화소신호를 공급하고 R2, G2, B2 각각에 31 그레이의 화소신호를 공급하는 경우 블랙화소신호를 따라 스윙하는 공통전압(Vcom)으로 인한 감마전압들이 스윙으로 인하여 R1, G1, B1의 화소신호 충전값(VR1, VG1, VB1) 각각이 동일하게 된다. 따라서, 블랙화소신호가 공급되는 R1, B1과 31 그레이가 공급되는 G1 화소의 충전값이 동일하게 되어 G1 화소가 상대적으로 밝게 보이는 그리니쉬 현상 및 크로스토크가 발생하지 않게 된다.
- <79> 그리고, 도 14에 도시된 바와 같이 액정패널에 31 그레이와 블랙 그레이가 서브 화소 단위로 교번하는 패턴을 표시하고 특정 영역에 동일한 그레이를 표시하는 윈도우를 표시하는 경우 그 윈도우 영역에서는 동일 그레이를 표시하므로 인접한 화소들 간의 화소신호 충전값이 동일하게 된다. 이에 따라, 상기 윈도우 영역(W)이 포함되는 T2 구간에서의 게이트 로우 전압신호(VGL) 및 공통전압(Vcom)의 스윙 폭은 그 윈도우 영역(W)이 포함되지 않는 T1 구간과 동일하게 된다. 따라서, 윈도우 영역(W)을 포함하는 T2 구간에 구동되는 화소들과 그 윈도우 영역(W)이 포함하지 않는 T1 구간에 구동되는 화소들의 충전값의 충전값이 동일하게 된다.
- <80> 구체적으로, 도 15에 도시된 바와 같이 R1, G1, B1 라인을 살펴 보면 블랙 화소신호가 공급되는 G1 라인(육안 감지 않됨)을 제외하고 R1 및 B1 라인은 T1 구간에서의 충전량(VR1, VB1)과 T2 구간에서의 충전량(VR2, VB2)이 동일함을 알 수 있다. 이 결과, 윈도우 영역(W)을 포함하는 T2 구간에 구동되는 화소들이 그 윈도우 영역(W)을

포함하지 않은 T1 구간에 구동되는 화소들 보다 상대적으로 밝게 보이는 종래에서와 같은 수평 크로스토크가 발생하지 않게 된다.

- <81> 도 16을 참조하면, 본 발명의 실시 예에 따른 액정표시장치는 액정패널(202)과, 액정패널(202)의 데이터라인들(DL)을 구동하기 위한 데이터 드라이버(204)와, 액정패널(202)의 게이트라인들(GL)을 구동하기 위한 게이트 드라이버(206)와, 데이터 및 게이트 드라이버(204, 206)의 구동 타이밍을 제어하기 위한 타이밍 제어부(222)와, 액정표시장치의 구동에 필요한 구동전압을 발생하는 전원 공급부(210)와, 데이터 드라이버(204)에 감마전압을 공급하는 감마 전압부(208)와, 액정패널(202)의 공통전압 출력라인(230)에서 출력되는 공통전압(Vcom)을 이용하여 감마 전압부(208)에서 출력되는 감마전압들을 보상하는 감마 보상부(220)를 구비한다.
- <82> 전원 공급부(210)는 시스템 전원부(도시하지 않음)로부터 입력되는 전압을 이용하여 액정표시장치의 구동에 필요한 구동전압들(게이트 하이전압(VGL), 게이트 로우 전압신호(VGH), 기준 감마전압, 공통전압(Vcom) 등)을 발생하여 타이밍 제어부(222), 데이터 드라이버(204), 게이트 드라이버(206) 및 감마 전압부(208) 등에 공급한다.
- <83> 액정패널(202)은 다수의 게이트라인들(GL)과 다수의 데이터라인들(DL)의 교차부에 각각 형성된 박막트랜지스터(TFT)와, 박막트랜지스터(TFT)에 접속되고 매트릭스 형태로 배열되어진 액정셀들을 구비한다. 박막트랜지스터(TFT)는 게이트라인(GL)으로부터의 게이트펄스에 응답하여 데이터라인(DL)으로부터의 비디오 데이터를 액정셀에 공급한다. 액정셀은 액정을 사이에 두고 대면하는 공통전극과 박막트랜지스터에 접속된 화소전극으로 구성되므로 등가적으로는 액정 캐패시터(C1c)로 표시될 수 있다.
- <84> 타이밍 제어부(222)는 그래픽 카드로부터의 비디오데이터(R, G, B)를 중계하여 데이터 드라이버(204)에 공급한다. 아울러, 타이밍 제어부(222)는 그래픽카드로부터의 제어신호에 응답하여 데이터 및 게이트 드라이버(204, 206)의 타이밍을 제어하기 위한 타이밍 신호들과 극성반전신호 등과 같은 제어신호들을 발생하게 된다.
- <85> 또한, 타이밍 제어부(222)는 게이트라인들(GL)들을 순차적으로 구동시키기 위한 게이트 스타트 펄스(GSP)를 게이트 드라이버(206)에 공급한다. 이렇게 타이밍 제어부(222)로부터의 데이터 인에이블신호(DE)의 유효 데이터 구간에 공급되는 게이트 스타트 펄스(GSP)의 하이(High)구간에 상기 1 수직동기신호 단위의 극성반전신호(POL)가 정극성(또는 부극성)에서 부극성(또는 정극성)으로 변화된다.
- <86> 게이트 드라이버(206)는 타이밍 제어부(222)로부터의 게이트 스타트펄스(GSP)에 따라 게이트라인들(GL)에 순차적으로 게이트 하이전압신호(VGH)를 공급함과 아울러 게이트 로우 전압신호신호(VGL)를 공급한다.
- <87> 감마 전압부(208)는 전원 공급부(210)로부터의 기준감마전압을 공급받아 비디오신호의 전압레벨에 따라 서로 다른 전압레벨을 가지게끔 미리 설정된 정극성 및 부극성 감마전압들을 발생하게 된다. 이렇게 감마 전압부(208)에서 발생된 감마전압들은 데이터 드라이버(204)에 공급된다.
- <88> 데이터 드라이버(204)는 타이밍 제어부(222)로부터의 R, G, B 데이터신호를 아날로그신호로 변환하여 게이트라인들(GL)에 게이트 하이전압신호가 공급되는 1수평주기마다 1수평라인분의 비디오신호를 데이터라인들(DL)에 공급한다. 이러한 데이터 드라이버(204)의 디지털-아날로그 변환부에는 감마 전압부(208)로부터의 감마전압들이 공급된다. 이렇게 정극성 및 부극성의 감마전압들이 부가되어 감마특성이 부가된 비디오신호를 타이밍 제어부(222)로부터의 극성제어신호(POL)에 의해 선택하고 소스 출력 인에이블신호(SOE) 신호에 응답하여 데이터라인들(DL)에 공급하게 된다.
- <89> 감마 보상부(220)는 도 17에 도시된 바와 같이 감마 전압부(208)의 감마전압 출력라인들(GMA1 내지 GMA<sub>n</sub>) 각각에 접속된 n개의 캐패시터들(C1 내지 C<sub>n</sub>)를 구비하고, n개의 캐패시터들(C1 내지 C<sub>n</sub>)의 일단은 액정패널(202)의 공통전압 출력라인(230)에 공통으로 접속되고, 서로 다른 캐패시터스 값을 가지게 된다. 이 때, 공통전압 출력라인(230)에는 데이터라인(DL)의 데이터 트랜지션이 많아질 경우 비디오 데이터와 공통전압(Vcom) 간의 용량성 커플링에 의해 발생된 공통전압(Vcom)의 스윙전압이 출력된다. 이에 따라, n개의 캐패시터들(C1 내지 C<sub>n</sub>) 각각은 공통전압 출력라인(230)에 공급되는 공통전압(Vcom)과 용량성 커플링에 의해 감마 전압부(108)에서 출력되는 감마전압들을 보상하게 된다. 이에 따라, 도 12a 및 도 12b에 도시된 바와 같이 감마 전압부(108)로부터 감마 전압 출력라인들(GMA1 내지 GMA<sub>n</sub>)을 통해 출력되는 감마전압들은 공통전압(Vcom)의 스윙전압과 n개의 캐패시터들(C1 내지 C<sub>n</sub>) 각각의 용량성 커플링에 의해 스윙전압과 동일 위상을 가지도록 스윙된다. 이렇게 감마 보상부(120)에 의해 공통전압(Vcom)의 스윙전압과 동일한 위상을 가지도록 감마 전압부(108)에서 출력되는 감마전압들을 스윙시킴으로써 공통전압(Vcom)에 의해 비디오 데이터의 변동전압을 보상하게 된다.

## 발명의 효과

- <90> 상술한 바와 같이, 본 발명의 실시 예에 따른 액정표시장치는 게이트로우전압의 스윙전압을 이용하여 감마전압을 보상함으로써 게이트로우 전압라인의 전압변동에 의해 액정셀의 충전값의 차이를 동일하게 하여 크로스토크를 개선함으로써 화질을 향상시킬 수 있다. 또한, 본 발명은 공통전압의 전압의 스윙전압을 이용하여 감마전압을 보상함으로써 공통전압의 스윙전압으로 인하여 액정셀의 충전값의 차이를 동일하게 하여 크로스토크를 개선함으로써 화질을 향상시킬 수 있다.
- <91> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

## 도면의 간단한 설명

- <1> 도 1은 라인 온 글래스형 액정표시장치를 도시한 평면도.
- <2> 도 2는 도 1에 도시된 액정표시장치에서의 가로선 줄무늬 현상을 설명하기 위한 도면.
- <3> 도 3은 종래의 액정표시장치에서 그리니쉬를 유발하는 특정 패턴을 도시한 도면.
- <4> 도 4a 및 도 4b는 도 3에 도시된 특정 패턴으로 인한 공통전압과 게이트 로우 전압신호의 스윙 폭을 비교하여 도시한 도면.
- <5> 도 5는 도 4a 및 도 4b에 도시된 공통전압의 스윙으로 인한 그리니쉬 현상을 설명하기 위한 도면.
- <6> 도 6은 종래의 액정표시장치에서 수평 크로스토크를 유발하는 윈도우를 포함하는 특정 패턴을 도시한 도면.
- <7> 도 7은 도 6에 도시된 윈도우 영역을 포함하는 구간과 포함하지 않는 구간에서의 공통전압과 게이트 로우 전압신호의 스윙 폭을 비교하여 도시한 도면.
- <8> 도 8은 도 7에 도시된 공통전압의 스윙으로 인한 수평 크로스토크 현상을 설명하기 위한 도면.
- <9> 도 9는 본 발명의 제 1 실시 예에 따른 액정표시장치를 개략적으로 나타내는 블록도.
- <10> 도 10은 도 9에 도시된 감마 보상부를 나타내는 도면.
- <11> 도 11은 액정표시장치에서 그리니쉬를 유발하는 특정 패턴을 도시한 도면.
- <12> 도 12a 및 도 12b는 도 11에 도시된 특정 패턴으로 인한 공통전압과 게이트 로우 전압신호의 스윙 폭을 비교하여 도시한 도면.
- <13> 도 13은 도 11에 도시된 공통전압의 스윙으로 인한 수평 크로스토크 현상을 설명하기 위한 도면.
- <14> 도 14는 도 11에 도시된 윈도우 영역을 포함하는 구간과 포함하지 않는 구간에서의 공통전압과 게이트 로우 전압신호의 스윙 폭을 비교하여 도시한 도면.
- <15> 도 15는 도 11에 도시된 공통전압의 스윙으로 인한 수평 크로스토크 현상을 설명하기 위한 도면.
- <16> 도 16은 본 발명의 제 2 실시 예에 따른 액정표시장치를 개략적으로 나타내는 블록도.
- <17> 도 17은 도 16에 도시된 감마 보상부를 나타내는 도면.

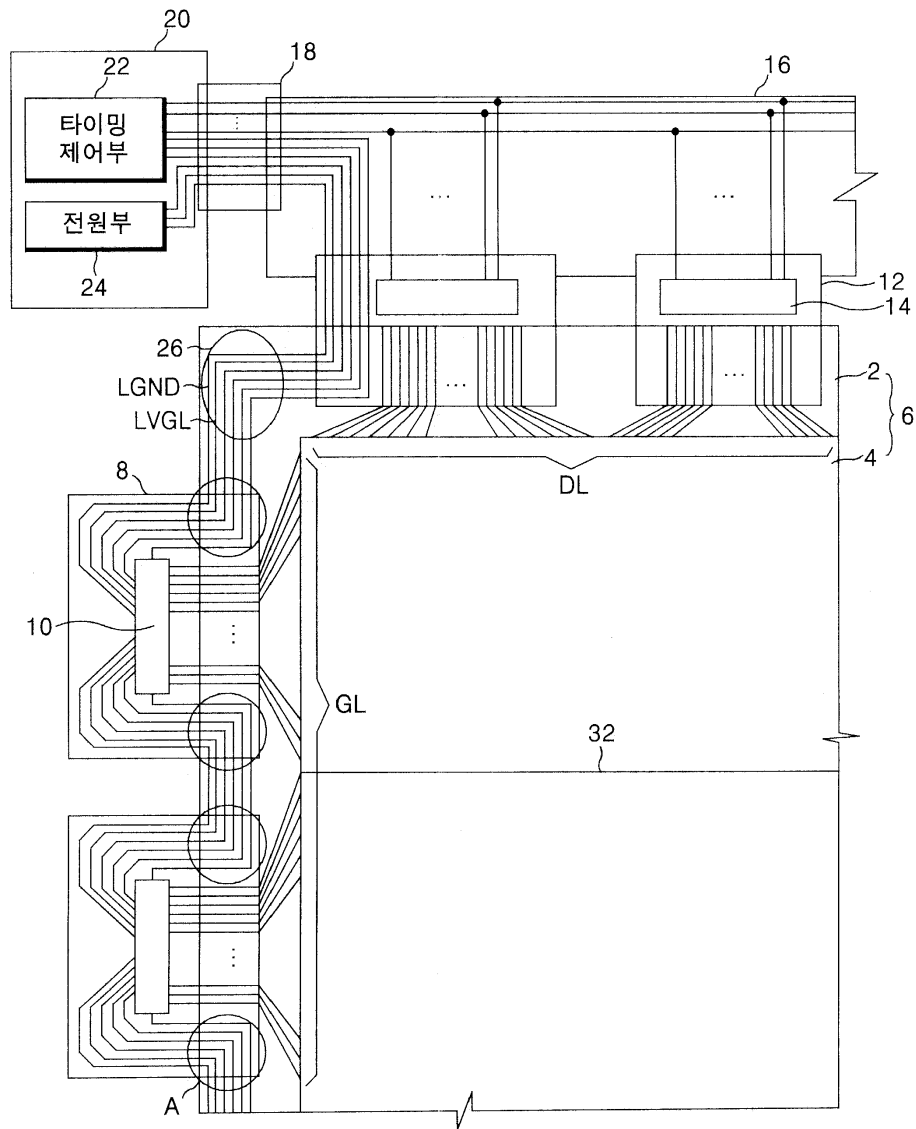
## < 도면의 주요 부분에 대한 부호의 설명 >

- |                          |                  |
|--------------------------|------------------|
| <19> 2 : 박막 트랜지스터 어레이 기판 | 4 : 칼라 필터 어레이 기판 |
| <20> 6, 102, 202 : 액정패널  | 8 : 게이트 TCP      |
| <21> 10 : 게이트 구동 IC      | 12 : 데이터 TCP     |
| <22> 14 : 데이터 구동 IC      | 16 : 데이터 PCB     |
| <23> 18 : FPC            | 20 : 메인 PCB      |

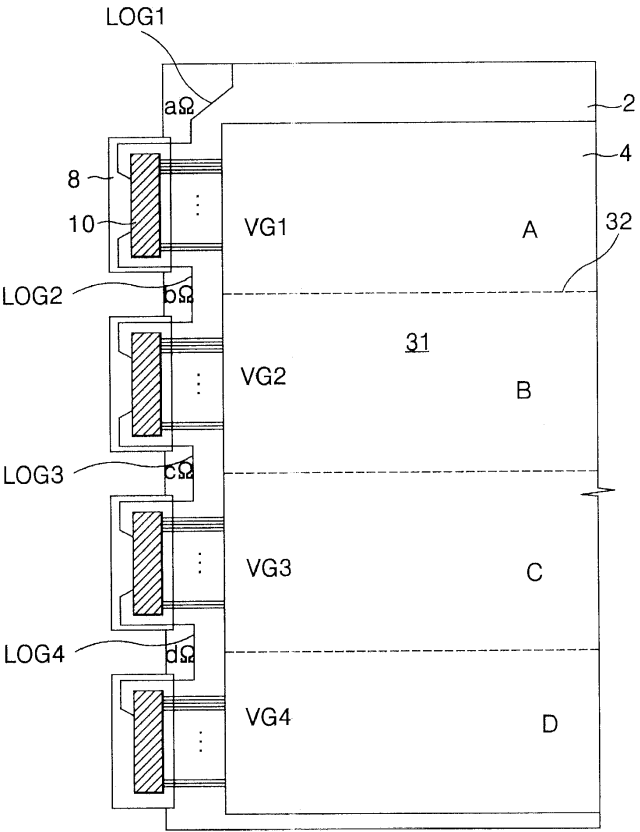
- |      |                     |                     |
|------|---------------------|---------------------|
| <24> | 22 : 타이밍 제어부        | 24 : 전원부            |
| <25> | 26 : LOG 신호 라인군     | 32 : 가로선            |
| <26> | 104, 204 : 데이터 드라이버 | 106, 206 : 게이트 드라이버 |
| <27> | 108, 208 : 감마 전압부   | 110, 210 : 전원 공급부   |
| <28> | 120, 220 : 감마 보상부   | 122, 222 : 타이밍 제어부  |

도면

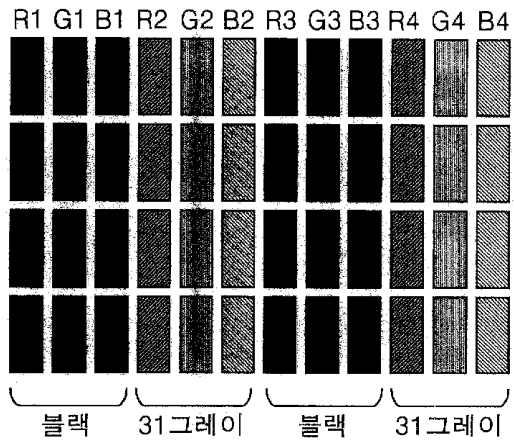
도면1



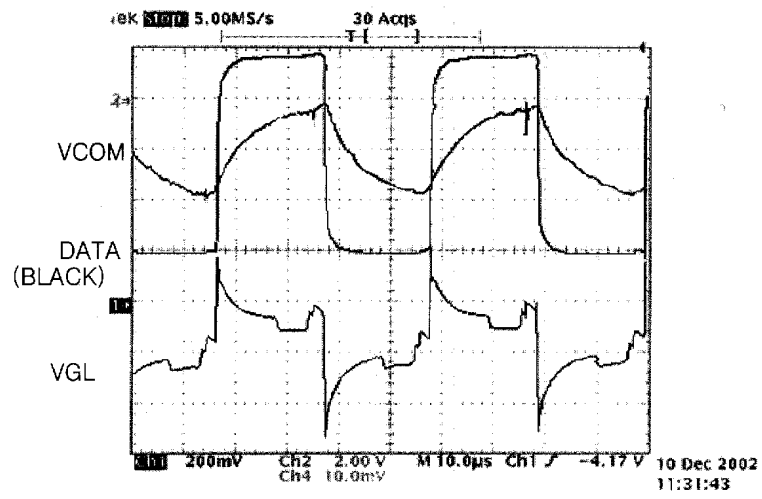
도면2



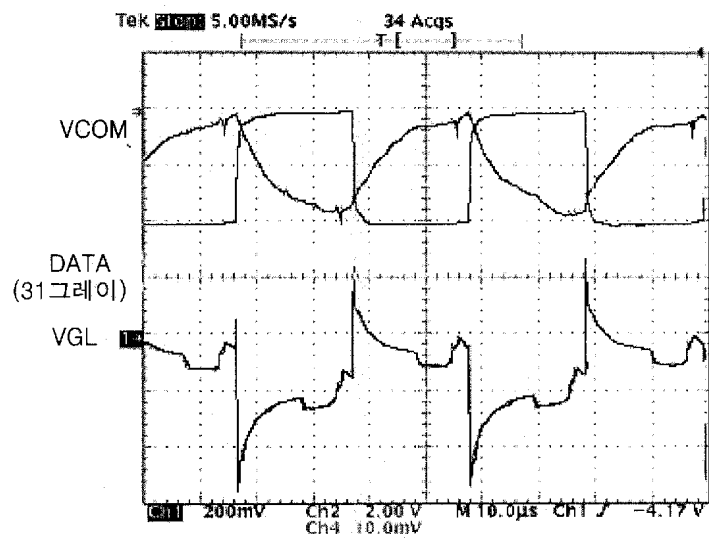
도면3



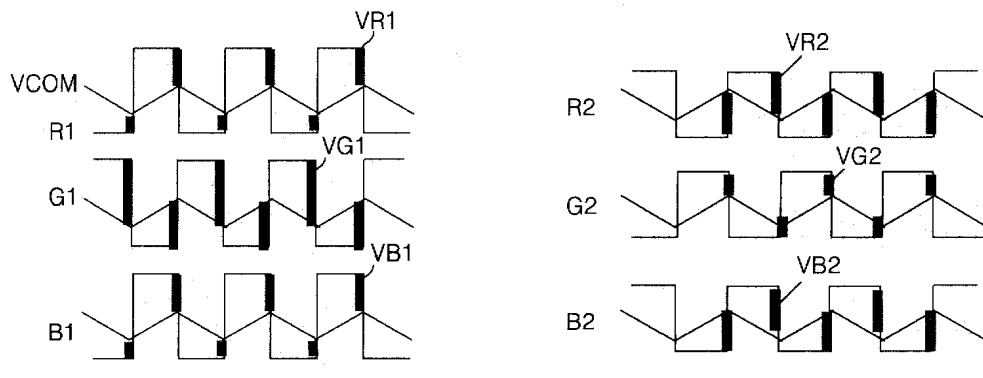
도면4a



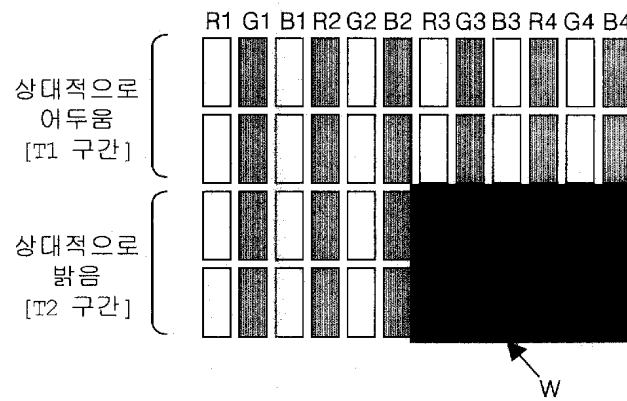
도면4b



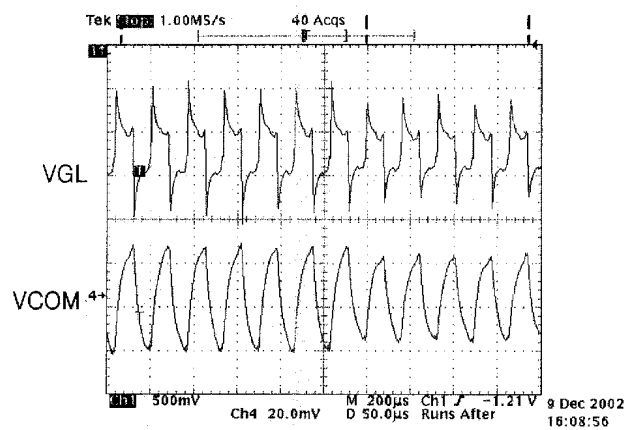
도면5



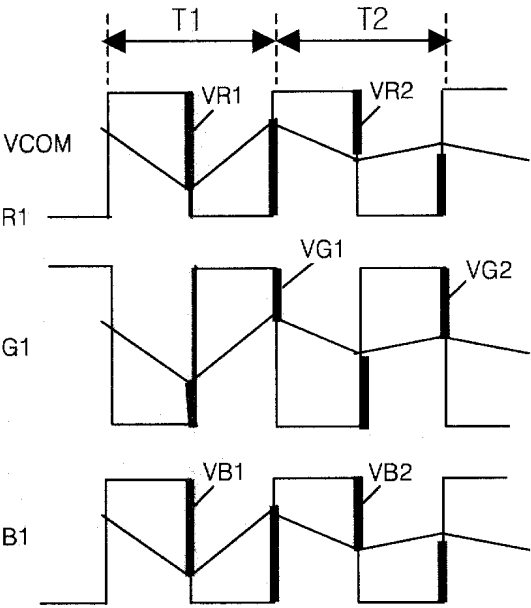
도면6



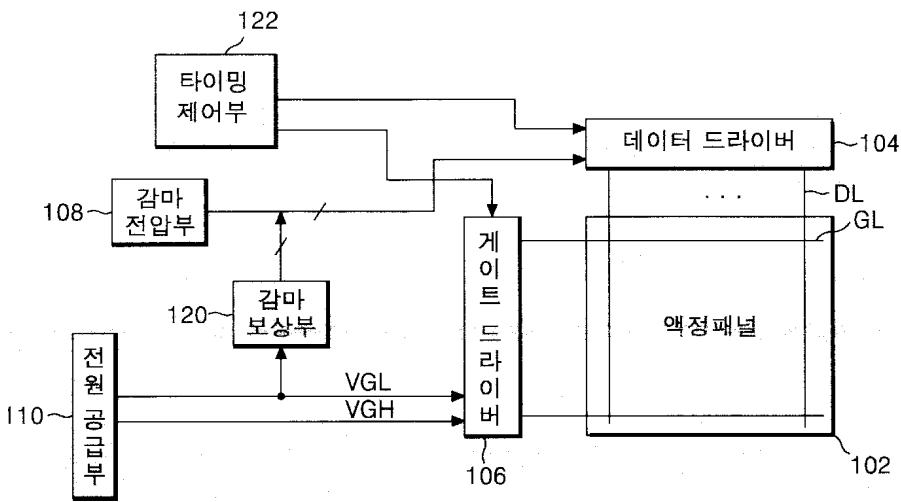
도면7



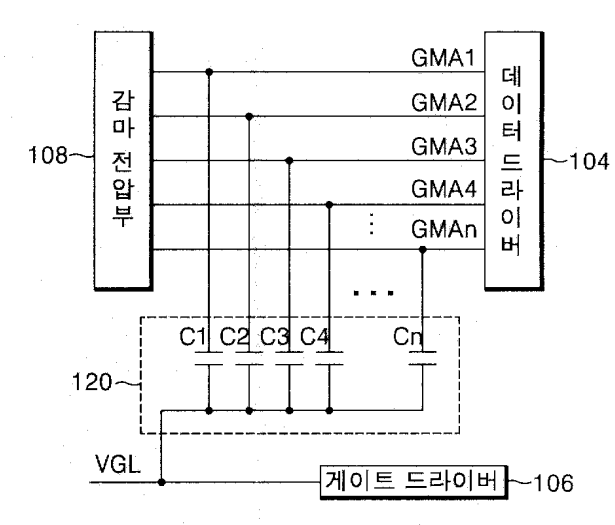
도면8



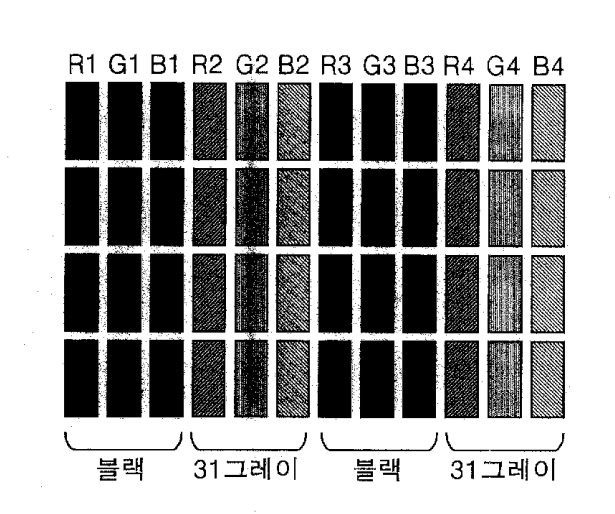
도면9



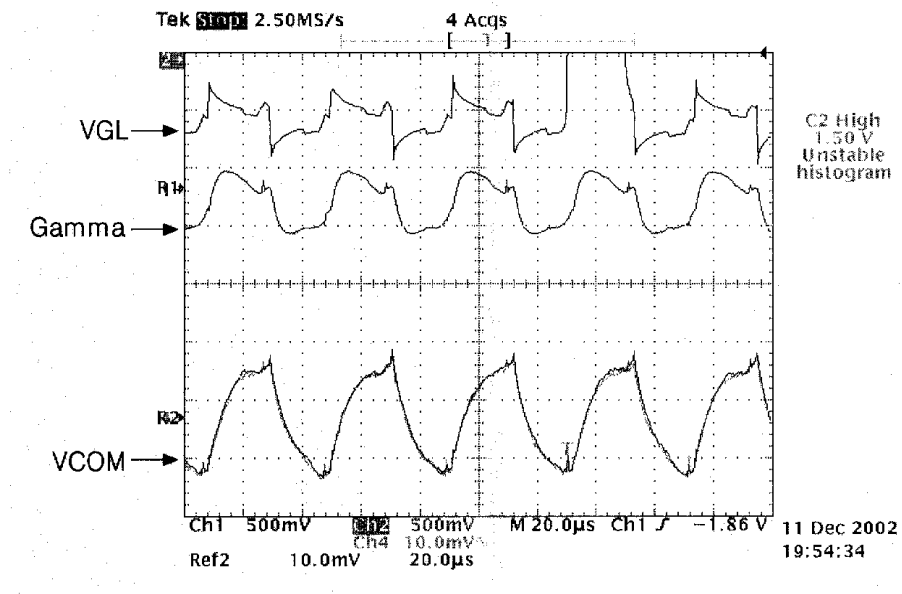
도면10



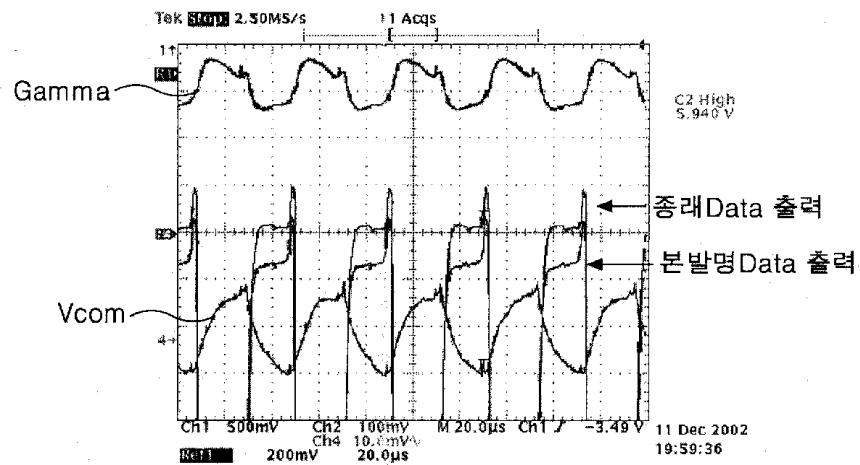
도면11



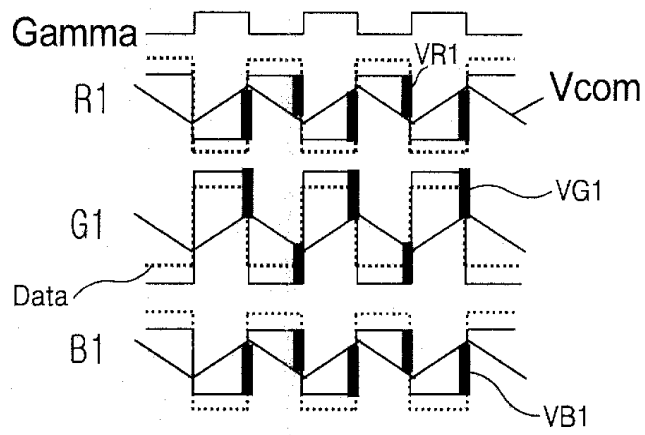
도면12a



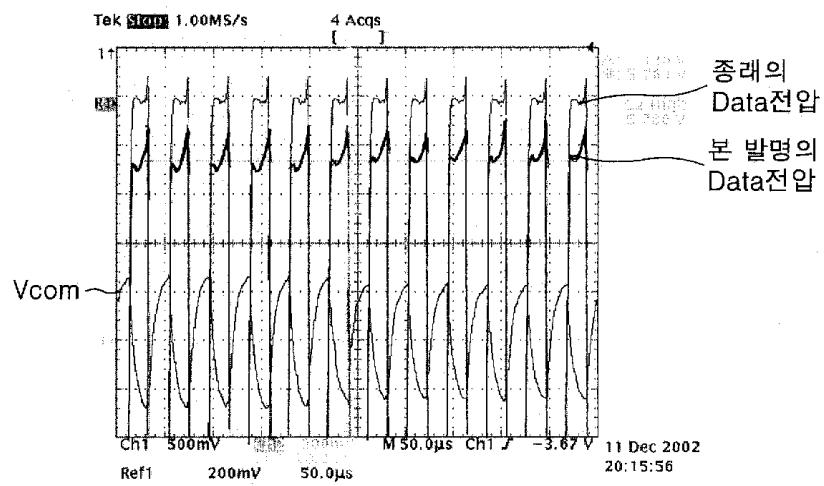
도면12b



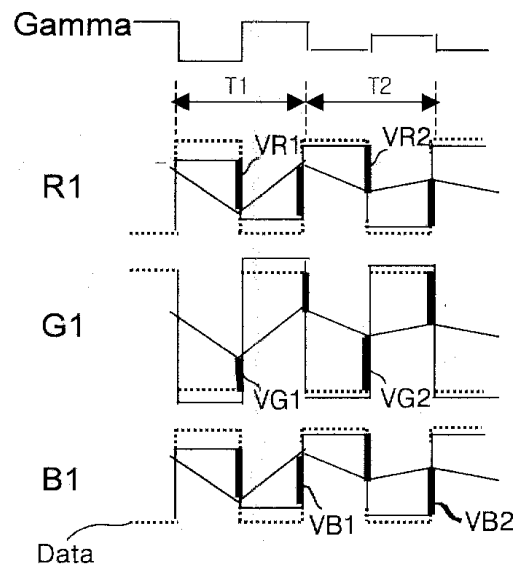
도면13



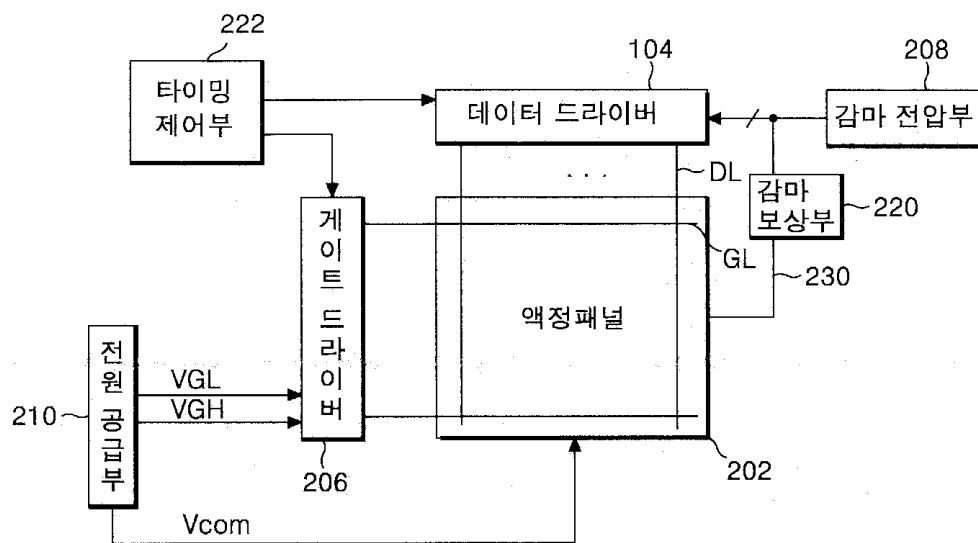
도면14



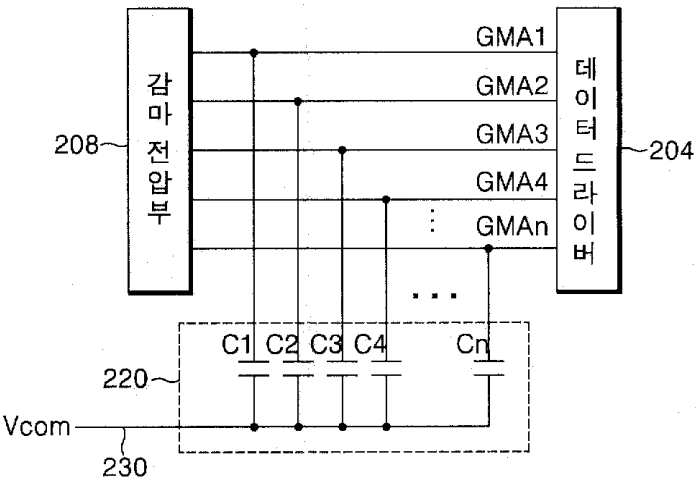
도면15



도면16



도면17



|                |                                                          |         |            |
|----------------|----------------------------------------------------------|---------|------------|
| 专利名称(译)        | 液晶显示器                                                    |         |            |
| 公开(公告)号        | <a href="#">KR100898792B1</a>                            | 公开(公告)日 | 2009-05-20 |
| 申请号            | KR1020020085931                                          | 申请日     | 2002-12-28 |
| [标]申请(专利权)人(译) | 乐金显示有限公司                                                 |         |            |
| 申请(专利权)人(译)    | LG显示器有限公司                                                |         |            |
| 当前申请(专利权)人(译)  | LG显示器有限公司                                                |         |            |
| [标]发明人         | JUNG YONGCHAE<br>정용채<br>PARK JAEYONG<br>박재용              |         |            |
| 发明人            | 정용채<br>박재용                                               |         |            |
| IPC分类号         | G02F1/133                                                |         |            |
| CPC分类号         | G02F1/133 G09G3/3685 G09G3/3696 G09G3/3655 G09G2320/0673 |         |            |
| 代理人(译)         | Gimyongin<br>Bakyounghok                                 |         |            |
| 其他公开文献         | KR1020040059322A                                         |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                |         |            |

#### 摘要(译)

液晶显示装置及其驱动方法技术领域本发明涉及一种液晶显示装置及其驱动方法，其能够通过补偿N点反转中的伽马电压来改善点串扰。本发明并包括多个形成在所述栅极线和所述数据线和所述栅极驱动信号线的每个交叉区域的液晶单元的是一个液晶面板是直接形成在基底，用于驱动数据线，用于驱动所述栅极线的数据驱动器上和栅极驱动器，并且对于每个伽马电压单元供给 $\gamma$ 电压具有不同的电压电平到数据驱动单元，并提供栅极驱动信号提供到栅极驱动部分，以及用于供应驱动电力的电源向所述数据驱动器和伽马电压以及用于使用栅极驱动信号补偿伽马电压的伽马电压补偿器。利用这种配置，本发明使用栅极低电压的摆动电压来补偿伽马电压，从而通过改善由于栅极低压线的电压变化引起的液晶单元的电荷差来改善串扰，可以。此外，本发明可以通过使用公共电压的电压的摆动电压由于公共电压的摆动电压来均衡液晶单元的电荷值之间的差补偿伽马电压，通过改善串扰改善图像质量。

