(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.
G02F 1/133 (2006.01)
G02F 1/1335 (2006.01)

(45) 공고일자 2007년03월30일
(11) 등록번호 10-0701559
(24) 등록일자 2007년03월23일

(21) 출원번호 10-2005-0022750
(22) 출원일자 2005년03월18일
심사청구일자 2005년03월18일

(65) 공개번호 10-2006-0044418
(43) 공개일자 2006년05월16일

(30) 우선권주장 JP-P-2004-00134954 2004년04월30일 일본(JP)

(73) 특허권자
후지쯔 가부시끼가이샤
일본국 가나가와켄 가와사키시 나카하라꾸 가미고다나카 4초메 1-1

우 옵트로닉스 코포레이션
대만 신츄 300, 사이언스-베이스드 인더스트리얼 파크, 리-신 로드. 2, 넘버. 1

(72) 발명자
가마다 쯔요시
일본 가나가와껭 가와사끼시 나까하라꾸 가미꼬다나까 4쪼메 1-1후지
쯔 디스플레이 테크놀로지스 코포레이션 내

다께다 아리히로
일본 가나가와껭 가와사끼시 나까하라꾸 가미꼬다나까 4쪼메 1-1후지
쯔 디스플레이 테크놀로지스 코포레이션 내

(74) 대리인
장수길
주성민
이중희
구영창

(56) 선행기술조사문헌
KR 10-2003-0008044 A
KR 10-2003-28406 A
KR 10-1998-18232 A
KR 10-2002-57803 A
* 심사관에 의하여 인용된 문헌

심사관 : 김정훈

전체 청구항 수 : 총 8 항

(54) 시각 특성을 개선한 액정 표시 장치

(57) 요약

경사 상방으로부터의 화질을 개선하여 시각 특성을 개선한다. 전압 무인가 상태에서 해당 액정층 내의 액정 분자가 거의 수직 방향으로 배향하고 있는 액정 표시 장치에 있어서, 각각 복수의 서브 화소 전극 SPX1, SPX2를 갖는 화소와, 복수의 서브 화소 전극에 각각 접속된 복수의 스위칭 소자 T00과, 스위칭 소자에 접속된 복수의 데이터 버스선 DB와, 스위칭 소

자를 제어하는 복수의 게이트 버스선 GB와, 데이터 버스선, 상기 스위칭 소자를 통하여 서브 화소 전극에 구동 신호를 인가하는 데이터 버스 구동 회로 DDR과, 액정 배향을 복수 방향으로 규제하는 배향 규제 수단을 갖는다. 그리고, 1개의 화소 내에 있어서, 면적이 서로 다른 제1 및 제2 서브 화소 전극이 마련되고, 데이터 버스 구동 회로는, 화상 신호의 입력 계조에 대하여 계조 증가에 따라서 저휘도로부터 고휘도로 변화시키는 제1 구동 신호를 제1 서브 화소 전극에 인가하고, 제1 구동 신호보다 낮은 휘도로 변화시키는 제2 구동 신호를 제2 서브 화소 전극에 인가한다.

대표도

도 10

특허청구의 범위

청구항 1.

한 쌍의 기판 사이에 형성된 액정층을 갖고, 전압 무인가 상태에서 상기 액정층 내의 액정 분자가 수직 방향으로 배향하고 있는 액정 표시 장치에 있어서,

상기 기판 상에 매트릭스 형상으로 배치되고, 각각 복수의 서브 화소 전극을 갖는 화소와,

상기 복수의 서브 화소 전극에 각각 접속된 복수의 스위칭 소자와,

상기 스위칭 소자에 접속된 복수의 데이터 버스선과,

상기 스위칭 소자에 접속되고 상기 스위칭 소자를 제어하는 복수의 게이트 버스선과,

상기 데이터 버스선에 구동 신호를 공급하고 상기 스위칭 소자를 통하여 상기 서브 화소 전극에 상기 구동 신호를 인가하는 데이터 버스 구동 회로와,

상기 기판 상에 형성되고 상기 액정 분자의 배향 방향을 복수 방향으로 규제하는 배향 규제 수단

을 포함하고,

1개의 화소 내에 있어서, 면적이 서로 다른 제1 및 제2 서브 화소 전극이 마련되고,

상기 데이터 버스 구동 회로는, 화상 신호의 입력 계조에 대하여 계조 증가에 따라서 저휘도로부터 고휘도로 변화시키는 제1 구동 신호를 상기 제1 서브 화소 전극에 인가하고, 상기 화상 신호의 입력 계조에 대하여 계조 증가에 따라서 저휘도로부터 고휘도로 변화시키고 또한 상기 제1 구동 신호보다 낮은 휘도의 제2 구동 신호를 상기 제2 서브 화소 전극에 인가하는 것을 특징으로 하는 액정 표시 장치.

청구항 2.

제1항에 있어서,

상기 데이터 버스선은, 1개의 화소에 대하여 제1 및 제2 데이터 버스선을 갖고,

상기 데이터 버스 구동 회로는, 상기 제1 및 제2 데이터 버스선을 통하여 상기 제1 및 제2 구동 신호를 상기 제1 및 제2 서브 화소 전극에 각각 인가하는 것을 특징으로 하는 액정 표시 장치.

청구항 3.

제1항에 있어서,

상기 데이터 버스 구동 회로는, 공통의 데이터 버스선을 통하여, 상기 제1 및 제2 구동 신호를 상기 제1 및 제2 서브 화소 전극에, 시분할로 각각 인가하는 것을 특징으로 하는 액정 표시 장치.

청구항 4.

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 화상 신호의 입력 계조를 상기 제1 및 제2 구동 신호에 대응하는 출력 계조로 변환하는 계조 변환 회로를 더 갖고,

상기 데이터 버스 구동 회로는, 상기 출력 계조에 따라서 상기 제1 및 제2 구동 신호를 서브 화소 전극에 인가하는 것을 특징으로 하는 액정 표시 장치.

청구항 5.

제1항에 있어서,

상기 데이터 버스선 방향에 인접하는 제1 및 제2 화소가 각각 상기 제1 서브 화소 전극을 갖고, 상기 인접하는 제1 및 제2 화소가 공통의 제2 서브 화소 전극을 공유하며, 상기 제1 화소에의 구동은 상기 제1 화소의 제1 서브 화소 전극 및 공유하는 제2 서브 화소 전극의 구동에 의해 행해지고, 상기 제2 화소에의 구동은 상기 공유하는 제2 서브 화소 전극과 상기 제2 화소의 제1 서브 화소 전극의 구동에 의해 행해지는 것을 특징으로 하는 액정 표시 장치.

청구항 6.

제1항에 있어서,

상기 제1 서브 화소 전극의 면적이 상기 제2 서브 화소 전극보다 작고,

상기 데이터 버스 구동 회로는, 상기 화상 신호의 입력 계조가 낮은 측의 제1 계조 영역에서는, 상기 제1 구동 신호를 상기 제1 서브 화소 전극에, 상기 제2 구동 신호를 상기 제2 서브 화소 전극에 각각 인가하고,

상기 데이터 버스 구동 회로는 또한, 상기 제1 계조 영역보다 높은 측의 제2 계조 영역에서는, 상기 화상 신호의 입력 계조에 대하여 계조 증가에 따라서 저휘도로부터 고휘도로 변화시키는 제3 구동 신호를 상기 제2 서브 화소 전극에 인가하고, 상기 화상 신호의 입력 계조에 대하여 계조 증가에 따라서 저휘도로부터 고휘도로 변화시키고 또한 상기 제3 구동 신호보다 낮은 휘도의 제4 구동 신호를 상기 제1 서브 화소 전극에 인가하는 것을 특징으로 하는 액정 표시 장치.

청구항 7.

제6항에 있어서,

상기 화상 신호의 입력 계조를, 상기 제1 계조 영역에서는, 상기 제1 및 제2 구동 신호에 대응하는 제1 및 제2 출력 계조로 변환하고, 상기 제2 계조 영역에서는, 상기 제3 및 제4 구동 신호에 대응하는 제3 및 제4 출력 계조로 변환하여, 그 출력 계조를 상기 데이터 버스 구동 회로에 공급하는 계조 변환 회로를 더 갖고,

상기 계조 변환 회로는,

상기 제1 및 제2 구동 신호가 동일한 입력 계조에 대하여 제1 차(差)를 갖고 또한 상기 제3 및 제4 구동 신호가 동일한 입력 계조에 대하여 제2 차를 갖는 제1 변환 모드와, 상기 제1 및 제2 구동 신호가 동일한 입력 계조에 대하여 상기 제1 차보다도 작은 제3 차를 갖고 또한 상기 제3 및 제4 구동 신호가 동일한 입력 계조에 대하여 상기 제2 차보다도 작은 제4 차를 갖는 제2 변환 모드를 갖고,

또한, 상기 계조 변환 회로는, 화소마다 복수의 색의 화상 신호의 입력 계조를 비교하여, 제1 입력 계조를 갖는 제1 색의 입력 계조를 상기 제1 변환 모드에 의해 상기 제1 내지 제4 출력 계조로 변환하고, 상기 제1 입력 계조보다도 높은 제2 입력 계조를 갖는 제2 색의 입력 계조를 상기 제2 변환 모드에 의해 상기 제1 내지 제4 출력 계조로 변환하는 것을 특징으로 하는 액정 표시 장치.

청구항 8.

한 쌍의 기판 사이에 형성된 액정층을 갖고, 전압 무인가 상태에서 상기 액정층 내의 액정 분자가 수직 방향으로 배향하고 있는 액정 표시 장치에 있어서,

상기 기판 상에 매트릭스 형상으로 배치되고, 각각 복수의 서브 화소 전극을 갖는 화소와,

상기 복수의 서브 화소 전극에 각각 접속된 복수의 스위칭 소자와,

상기 스위칭 소자에 접속된 복수의 데이터 버스선과,

상기 스위칭 소자에 접속되고 상기 스위칭 소자를 제어하는 복수의 게이트 버스선과,

상기 데이터 버스선에 구동 신호를 공급하고 상기 스위칭 소자를 통하여 상기 서브 화소 전극에 상기 구동 신호를 인가하는 데이터 버스 구동 회로와,

상기 기판 상에 형성되고 상기 액정 분자의 배향 방향을 복수 방향으로 규제하는 배향 규제 수단

을 포함하고,

1개의 화소 내에 있어서, 제1 서브 화소 전극과 상기 제1 서브 화소 전극보다 면적이 큰 제2 서브 화소 전극이 마련되고,

상기 데이터 버스 구동 회로는, 상기 화상 신호의 입력 계조가 낮은 측의 제1 계조 영역에서는, 화상 신호의 입력 계조에 대하여 계조 증가에 따라서 저휘도로부터 고휘도로 변화시키는 제1 구동 신호를 상기 제1 서브 화소 전극에 인가하고, 상기 화상 신호의 입력 계조에 대하여 계조 증가에 따라서 저휘도로부터 고휘도로 변화시키고 또한 상기 제1 구동 신호보다 낮은 휘도의 제2 구동 신호를 상기 제2 서브 화소 전극에 인가하고,

상기 데이터 버스 구동 회로는, 또한, 상기 제1 계조 영역보다 높은 측의 제2 계조 영역에서는, 상기 화상 신호의 입력 계조에 대하여 계조 증가에 따라서 저휘도로부터 고휘도로 변화시키는 제3 구동 신호를 상기 제2 서브 화소 전극에 인가하고, 상기 화상 신호의 입력 계조에 대하여 계조 증가에 따라서 저휘도로부터 고휘도로 변화시키고 또한 상기 제3 구동 신호보다 낮은 휘도의 제4 구동 신호를 상기 제1 서브 화소 전극에 인가하는 것을 특징으로 하는 액정 표시 장치.

청구항 9.

삭제

청구항 10.

삭제

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 수직 배향형의 액정 표시 장치에 관한 것으로, 특히, 표시 화면에 대하여 경사 방향으로부터 본 경우에 있어서의 화상의 색 재현성의 열화를 개선하여 시각 특성을 개선한 액정 표시 장치에 관한 것이다.

액정 표시 장치는, 문자나 화상을 표시할 때에 액정 재료를 어떻게 제어할지에 의해, 여러 가지의 표시 모드로 분류된다. 예를 들면, 트위스티드 네마틱 액정 타입(TN 타입)은, 액정 분자의 트위스트각이 90도인 네마틱 액정을 이용한 표시 타입으로서, 전압을 인가하지 않는 상태에서 액정 분자가 수평 방향으로 배열되어 투과율 최대로 되는 노멀 화이트이고, 전압을 인가함으로써 액정 분자가 수직 방향으로 배열되어 투과율이 내려간다. 그러나, TN 모드의 액정 표시 장치에서는, 일반적으로 시야각이 좁아 시야각 확대 필름 등이 필요하다.

TN 타입에서의 문제점으로서, 고전압을 인가했을 때의 저휘도 표시에 있어서, 경사 방향으로부터 보았을 때의 계조치의 역전 현상이 발생하는 것이 지적되고 있다. 이 계조치의 역전 현상은, 인가 전압을 상승시킨 경우에, 계조치가 감소로부터 일단 증가하고 재차 감소한다고 하는 것이다. 이 감소를 억제하기 위해서, 하프톤 기술이 제안되어 있다. 예를 들면, 특허문헌1～9 등이다. 이 하프톤 기술에서는, 화소 전극을 서로 용량 결합된 복수의 서브 화소 전극으로 분할하고, 그 복수의 서브 화소 전극에, 공통의 데이터 버스선과 박막 트랜지스터를 통하여 단일 전압을 인가하고, 용량 결합에 의해 이들 서브 화소 전극에 서로 다른 전압을 인가하여, 인가 전압에 대한 투과율 특성을 어긋나게 하여, 상기의 계조치의 역전 현상을 억제하는 것이다.

이 하프톤 기술에서는, 복수의 서브 화소 전극에 용량 결합을 통하여 전압을 인가하고 있기 때문에, 인가 전압이 고전압화한다고 하는 문제가 있다. 또한, 용량 결합을 위해서 입체적인 전극간 용량을 형성할 필요가 있어 구조가 복잡해지는 것도 문제이다. 또한, TN 타입의 액정 표시 장치는, 노멀 화이트이기 때문에, 전압을 인가하지 않을 때에 있어서, 서브 화소 전극간의 간극으로부터 누설되는 광을 차광할 필요가 있고, 화소 내의 서브 화소 전극간에 차광막을 형성할 필요가 있어, 개구율이 저하하여, 전체의 휘도가 내려간다고 하는 문제점을 갖는다. 이러한 문제점을 갖기 때문에, TN 모드에 있어서 하프톤 기술을 채용한 제품은 아직 발표되지 않았다.

한편, 넓은 시야각의 패널을 실현하는 기술로서, 인 플레인 스위칭 타입(IPS 타입)이나 버티컬 얼라인먼트 타입(수직 배향형, VA 타입) 등이 제안되어 있다. 그 중, VA 타입의 액정 표시 장치는, 기판에 수직으로 배치한 액정 분자를, 수직 방향의 세로 전계 인가에 의해 수평 방향으로 움직임으로써 투과율을 변화시킨다. 전압을 인가하지 않는 상태에서 투과율 최소(거의 0%)로 되는 노멀 블랙이 가능하고, 전압을 인가함으로써 투과율이 증대하여 화이트를 표시할 수 있다. 또한, 1개의 화소 내에 있어서, 액정 분자가 쓰러지는 방향을 복수의 방향으로 규제하는 멀티 도메인 VA 타입(MVA 타입)이, 본 출원인으로부터 제안되어 있다. 예를 들면, 특허 문헌10 등이다.

도 1 내지 도 3은 MVA 타입의 액정 표시 장치를 설명하기 위한 도면이다. 도 1의 단면도에 도시한 바와 같이, 화소 전극에 전압을 인가하기 위한 박막 트랜지스터(TFT), 데이터 버스선, 게이트 버스선 등이 형성된 TFT측 기판(1)과, 공통 전극이 형성된 대향 기판(2)이 스페이서(3)와 액정층(4)을 통하여 대향되고, 기판(1, 2)의 주위는 주변 시일(5)에 의해 밀봉되어 있다. 또한, 양 기판에는 편광판(6, 7)이 설치되고, TFT측 기판에는 드라이브 회로 등을 접속하기 위한 실장용 단자군(8)이 형성되어 있다.

도 2는, TFT측 기판(1)의 평면도이고, 행렬 형상으로 배치된 화소 전극 PX1, PX2에 대하여, 데이터 버스선 DB1, DB2가 수직 방향으로 형성되고, 이들이 스위칭 트랜지스터인 박막 트랜지스터 TFT1, TFT2를 통하여, 화소 전극 PX1, PX2에 각각 접속된다. TFT의 도통을 제어하는 게이트 버스선 GB1과, 화소 전극에 인가된 전압의 변동을 억제하기 위한 보조 전극 버스 라인 SE1이 수평 방향으로 형성된다.

도 3은 MVA 타입에 있어서의 화소 전극과 공통 전극간의 액정 분자의 수직 배향을 설명하는 단면도이다. TFT측 기판(1) 상에 화소 전극 PX가 형성되고, 화소 전극 PX의 표면에 액정 분자의 배향 방향을 규제하는 돌기(14)가 형성되어 있다. 배향막(10)은 그 최 표면에 형성된다. 한편, 대향 기판(2) 상에는 대향 전극인 공통 전극 COM이 형성되고, 그 위에 액정 분자의 배향 방향을 규제하는 돌기(14)가 형성되고 또한 배향막(12)이 피복되어 있다. 돌기를 형성함으로써, 돌기의 형상에 따

라서 도시하는 바와 같이 전압을 인가하지 않는 상태에서 수직 방향으로 배향하는 액정 분자를 약간 기울게 할 수 있다. 그에 수반하여, 전압 인가했을 때의 액정 분자가 기우는 방향을 일정한 방향으로 규제할 수 있다. 이러한 배향 규제 수단인 돌기를 형성하지 않는 경우에는, 전압 인가 시에 액정 분자가 기우는 방향이 산산히 분산되어, 표시 영역에 특이점이 형성되지만, 배향 규제 수단을 마련함으로써 액정 분자가 기우는 방향을 복수의 방향으로 규제할 수 있어, 기우는 방향이 산산히 분산되는 것이 방지된다. 또한, 전압 인가 시에 있어서 액정 분자가 단일 방향으로밖에 기울지 않는 경우에는, 그 시야각 특성에 치우침이 발생하지만, 배향 규제 수단을 마련하여 전압 인가 시의 액정 분자의 치우침의 방향을 복수로 함으로써, 상기의 시야각 특성의 치우침을 평균화시켜, 시야각 특성을 개선할 수 있다.

도 4는 다른 MVA 타입에 있어서의 화소 전극과 공통 전극간의 액정 분자의 수직 배향을 설명하는 단면도이다. 이 예에서는, TFT측 기판(1)의 구성은 도 3과 동일하지만, 대향 기판(2) 측에는, 배향 규제 수단으로서 돌기가 아니라, 공통 전극 COM에 슬릿(20)을 형성하고 있다. 슬릿(20)을 형성함으로써, 액정 분자층의 전계의 방향을 기울게 할 수 있고, 전압 인가 시의 전계 방향에 대하여 액정 분자가 약간 기운 상태로 되어, 실질적으로 돌기를 형성한 경우와 동일한 상태를 재현할 수 있다. 돌기 쪽이 배향 규제의 효과는 크지만, 구조가 복잡해져 비용 상승을 초래하는 데 대하여, 전극에 슬릿을 형성하는 것이 구조가 간단해져, 비용 절감으로 된다.

그 이외에, 액정 표시 장치에 있어서, 화소 전극을 2개의 서브 화소 전극으로 분할하고, 서브 화소 전극에 각각 역극성의 전압을 인가하여 플리커를 방지하는 것이 제안되어 있다(예를 들면, 특허 문헌11, 12). 그러나, 이들 액정 표시 장치는 수직 배향형(VA) 또는 멀티 수직 배향형(MVA)에 대한 기재가 없고, 수직 배향형에 특유의 문제점에 대한 기재도 없다.

발명이 이루고자 하는 기술적 과제

MVA 타입의 액정 표시 장치는, 넓은 시야각 특성을 가짐과 함께, 액정 분자의 배향 방향을 복수 방향으로 규제함으로써, 시야각의 치우침을 평균화하여 시야각 특성을 개선하고 있다. 그러나, 표시되는 화상에 따라서는, 표시 패널의 정면 방향에 비교하면 예를 들면 위 60도 방향으로부터 본 화상이 탈색(워시아웃)으로 된다.

도 5는 표시 패널에 대한 정면 방향과 위 60도 방향을 도시하는 도면이다. 액정 표시 패널(22)에 대하여 수직 방향에 대응하는 정면 방향(24)과, 정면 방향에 대하여 아래 60° 방향에 대응하는 아래 60도(28)와, 위 60° 방향에 대응하는 위 60도(26)를 고려한다. 액정 표시 패널에 있어서, 표시할 화상 신호에 대한 표시 계조(각 색의 휘도)의 설계는, 정면(24)의 위치에서 최적으로 되도록 행해진다. 그 때문에, 위 60도(26)나 아래 60도(28)에서는 정면의 최적 계조로부터 어긋나는 것이 문제로 된다.

도 6은 액정 분자와 관찰 방향의 관계를 나타내는 도면이다. VA 타입의 액정 표시 패널에서는, 기판(1)에 대하여 액정 분자 LC는 수직 방향으로 배향하고 있다. 그리고, 화소 전극과 대향 전극간에 전압을 인가함으로써, 액정 분자 LC를 기울여 액정층의 투과율을 변화시키고 있다. 도 6은 액정 분자 LC가 약간 기울어, 정면 방향(24)으로부터는 저휘도의 화상이 관찰되는 상태이다. 이 경우, 위 60도의 방향(26)으로부터는, 정면 방향(24)에 비교하여 액정 분자 LC가 크게 기울어, 액정층의 투과율이 보다 높아, 보다 고휘도의 화상이 관찰되게 된다. 한편, 아래 60도의 방향(28)으로부터는 반대로 저휘도의 화상이 관찰된다. 액정의 배향 방향을 복수의 방향으로 하여 이 현상을 억제한 MVA 타입의 액정 표시 패널에서도, 마찬가지의 문제가 존재한다.

이와 같이 VA 타입이나 MVA 타입의 액정 표시 패널에서는, 예를 들면 위 60도 방향으로부터 관찰되는 화상이 정면 방향으로부터 관찰되는 화상보다도 높은 휘도를 갖는 경우가 있다. 그리고, 본 발명자들의 검토한 바에 따르면, 낮은 계조에서는 보다 높은 휘도로 되고, 높은 계조에서는 보다 낮은 휘도로 되어, 어떤 색의 조합을 갖는 화상은, 위 60도 방향으로부터 관찰하면 탈색(워시아웃한 색)으로 된다.

따라서, 본 발명의 목적은 예를 들면 위 60도 등 경사 방향의 화상을 정면 방향의 화상에 의해 가까운 것으로 할 수 있는 MVA 타입의 액정 표시 장치를 제공하는 데에 있다.

또한, 본 발명의 목적은, 예를 들면 위 60도 등 경사 방향의 화상을 정면 방향의 화상에 의해 가까운 것으로 할 수 있어 저구동 전압으로 구동 가능한 액정 표시 장치를 제공하는 데에 있다.

발명의 구성

상기의 목적을 달성하기 위해서, 본 발명의 제1 측면은, 한 쌍의 기판 사이에 형성된 액정층을 갖고, 전압 무인가 상태에서 상기 액정층 내의 액정 분자가 거의 수직 방향으로 배향하고 있는 액정 표시 장치에 있어서,

상기 기판 상에 매트릭스 형상으로 배치되고, 각각 복수의 서브 화소 전극을 갖는 화소와,

상기 복수의 서브 화소 전극에 각각 접속된 복수의 스위칭 소자와,

상기 스위칭 소자에 접속된 복수의 데이터 버스선과,

상기 스위칭 소자에 접속되고 상기 스위칭 소자를 제어하는 복수의 게이트 버스선과,

상기 데이터 버스선에 구동 신호를 공급하고 상기 스위칭 소자를 통하여 상기 서브 화소 전극에 상기 구동 신호를 인가하는 데이터 버스 구동 회로와,

상기 기판 상에 형성되고 상기 액정 분자의 배향 방향을 복수 방향으로 규제하는 배향 규제 수단을 포함하고,

1개의 화소 내에 있어서, 면적이 서로 다른 제1 및 제2 서브 화소 전극이 마련되고,

상기 데이터 버스 구동 회로는, 화상 신호의 입력 계조에 대하여 계조 증가에 따라서 저휘도로부터 고휘도로 변화시키는 제1 구동 신호를 상기 제1 서브 화소 전극에 인가하고, 상기 화상 신호의 입력 계조에 대하여 계조 증가에 따라서 저휘도로부터 고휘도로 변화시키고 또한 상기 제1 구동 신호보다 낮은 휘도의 제2 구동 신호를 상기 제2 서브 화소 전극에 인가하는 것을 특징으로 한다.

또한, 상기의 목적을 달성하기 위해서, 본 발명의 제2 측면은, 한 쌍의 기판 사이에 형성된 액정층을 갖고, 전압 무인가 상태에서 상기 액정층 내의 액정 분자가 거의 수직 방향으로 배향하고 있는 액정 표시 장치에 있어서,

상기 기판 상에 매트릭스 형상으로 배치되고, 각각 제1 및 제2 서브 화소 전극을 갖는 화소와,

상기 복수의 서브 화소 전극에 각각 접속된 복수의 스위칭 소자와, 상기 스위칭 소자에 접속된 복수의 데이터 버스선과,

상기 스위칭 소자에 접속되고 상기 스위칭 소자를 제어하는 복수의 게이트 버스선과,

상기 데이터 버스선에 구동 신호를 공급하고 상기 스위칭 소자를 통하여 상기 서브 화소 전극에 상기 구동 신호를 인가하는 데이터 버스 구동 회로와,

상기 기판 상에 형성되고 상기 액정 분자의 배향 방향을 복수 방향으로 규제하는 배향 규제 수단을 포함하고,

1개의 화소 내에 있어서, 상기 배향 규제 수단으로서의 제1 슬릿을 통하여 배치된 제1 및 제2 서브 화소 전극이 마련되고,

상기 데이터 버스 구동 회로는, 상기 제1 및 제2 서브 화소 전극에, 역극성의 구동 전압을 인가하는 것을 특징으로 한다.

이하, 도면에 따라서 본 발명의 실시 형태에 대하여 설명한다. 단, 본 발명의 기술적 범위는 이들 실시 형태에 한정되지 않고, 특허 청구의 범위에 기재된 사항과 그 균등물까지 미치는 것이다.

도 7은 MVA 타입의 액정 표시 패널에 있어서의 인가 전압과 액정층의 투과율의 관계를 도시하는 도면이다. MVA 타입의 액정 표시 패널에서는, 전압을 인가하지 않는 상태에서 투과율 거의 0%의 블랙 표시이다. 정면 측으로부터 관찰되는 투과율은, 인가 전압이 상승함에 수반하여 서서히 상승한다. 이에 대하여, 위 60도로부터 관찰되는 투과율은, 인가 전압의 상승에 수반하여 최초로 급격하게 상승하고, 그 후 상승율이 저하한다. 이 때문에, 어떤 인가 전압 미만에서는 위 60도의 투과율이 정면 측보다 높은 휘도로 되는 데 대하여, 그 인가 전압을 초과하면 위 60도의 투과율이 정면 측보다 낮아져 저휘도로 된다.

도 8은 MVA 타입의 액정 표시 패널에 있어서의 입력 계조에 대한 휘도를 도시하는 도면이다. 도 7의 인가 전압을 입력 계조로, 투과율을 휘도로 치환한 도면이다. 액정 표시 장치의 설계는, 정면 방향에 있어서 입력 계조에 대하여 이상적인 휘도가 얻어지도록 설계된다. 즉, 도 7의 정면에서의 인가 전압과 투과율의 관계에 따라서, 도 8의 입력 계조에 대하여 휘도가 이상적인 γ 특성으로 되도록 설계된다. 그 경우에, 위 60도(도 8 중에는 통상 60도(본 발명에 의하지 않는 종래 구조의

LCD에서의 위 60도의 의미))로부터의 휘도는, 낮은 입력 계조 영역에서는 정면보다 높아지고, 높은 입력 계조 영역에 있어서 정면보다 낮아진다. 이러한 위 60도에서의 휘도 특성에 의해, 소정의 휘도의 조합으로 이루어지는 화상을 위 60도로부터 관찰하면 워시아웃한 색으로 되어 버린다.

도 9는 소정의 휘도의 조합을 갖는 화상 예의 RGB의 휘도의 히스토그램을 도시하는 도면이다. 이 화상 예는, 예를 들면 창공을 배경으로 하는 새빨간 감이나 사과를 촬영한 사진 화상이다. 창공의 엷은 남빛은 그린 G와 블루 B의 혼합색이기 때문에, 그린 G와 블루 B가 동일 정도의 계조(휘도)를 갖는다. 그리고, 레드 R의 휘도는 일반적으로 그린 G나 블루 B의 휘도보다도 높다. 이 때문에, 도 7에 있어서, 그린 G나 블루 B는 위 60도의 투과율이 높아지는 영역에, 레드 R은 위 60도의 투과율이 낮아지는 영역에 각각 속하게 되고, 정면으로부터의 화상에 비교하면 워시아웃한 색으로 된다.

도 8에서 알 수 있는 바와 같이, 입력 계조에 대한 휘도의 특성은, 정면의 γ 특성과 위 60도의 특성은 크게 동떨어져 있다. 따라서, 위 60도에서 이상적인 휘도보다 어긋나버리는 것을 억제하기 위해서는, 위 60도에서의 특성을 정면의 γ 특성에 가깝게 할 필요가 있다.

[제1 실시 형태]

도 10은 제1 실시 형태에서의 액정 표시 장치의 개략도이다. 본 실시 형태에서는, MVA 타입의 액정 표시 패널에 있어서, 매트릭스 형상으로 배치된 화소 PX00, PX01, PX10, PX11 각각에 있어서, 복수의 서브 화소 전극, 예를 들면 제1 및 제2 서브 화소 전극 SPX1, SPX2가 마련된다. 그리고, 제1 및 제2 서브 화소 전극 SPX1, SPX2 각각에 대하여 스위칭 수단으로서 박막 트랜지스터 Tij-1, Tij-2(ij=00, 01, 10, 11)가 마련되어 있다. 또한, 1열째의 수직 방향에 배치된 화소 PX00, PX10에 대하여, 박막 트랜지스터 T00-1, T10-1과 T00-2, T10-2에 각각 접속되는 한 쌍의 데이터 버스선 DB0-1, DB0-2가 형성되고, 2열째의 수직 방향에 배치된 화소 PX01, PX11에 대하여, 박막 트랜지스터 T01-1, T11-1과 T01-2, T11-2에 각각 접속되는 한 쌍의 데이터 버스선 DB1-1, DB1-2가 형성되어 있다. 이들 한 쌍의 데이터 버스선 DB0-1, DB0-2 및 DB1-1, DB1-2는, 각각 한 쌍의 데이터 버스 구동 회로 DDR0-1, DDR0-2 및 DDR1-1, DDR1-2에 의해 구동된다. 즉, 각 화소 내의 제1 및 제2 서브 화소 전극 SPX1, SPX2는, 데이터 버스 구동 회로에 의해 데이터 버스선 및 박막 트랜지스터를 통하여 직접 전압을 인가되어 구동된다.

화상 신호 Din의 입력 계조는, 계조 변환 회로(30)에 의해 제1 및 제2 출력 계조 신호 Dout1, Dout2로 변환되고, 데이터 레지스터(32)에 각각 래치된다. 데이터 레지스터(32)는 수직 방향의 화소 열마다 한 쌍의 레지스터 REG0-1, REG0-2 및 REG1-1, REG1-2를 갖고, 이들 한 쌍의 레지스터에, 계조 변환 회로(30)에 의해 변환된 제1 및 제2 출력 계조 신호 Dout1, Dout2가 래치된다. 그리고, 래치된 제1 및 제2 출력 계조 신호가 데이터 버스 구동 회로 DDR0-1, DDR0-2에 공급되고, 구동전압으로 변환되어, 한 쌍의 데이터 버스선 DB0-1, DB0-2가 구동된다.

이와 같이, 본 실시 형태에서는, 각 화소에 2개의 서브 화소 전극을 마련하고, 각각의 서브 화소 전극에 대하여 데이터 버스 구동 회로 DDR로부터 직접 구동 신호를 인가한다. 게다가, 데이터 버스 구동 회로 DDR은, 화상 신호의 입력 계조에 대하여 낮은 계조 영역에서 저휘도로부터 고휘도로 변화시키는 제1 구동 신호를 제1 서브 화소 전극 SPX1에 인가하고, 화상 신호의 입력 계조에 대하여 높은 계조 영역에서 저휘도로부터 고휘도로 변화시키는 제2 구동 신호를 제2 서브 화소 전극 SPX2에 인가한다. 이와 같이 2개의 서브 화소 전극에 인가하는 구동 신호를, 입력 화상 신호 Din의 입력 계조에 대하여 보다 저계조 영역에서 상승하는 제1 구동 신호와, 보다 높은 계조 영역에서 상승하는 제2 구동 신호로 함으로써, 2개의 서브 화소 전극이 생성하는 휘도 특성을 서로 다르게 하고, 위 60도 방향으로부터의 중간 계조 영역에서의 계조 특성을 개선할 수 있다. 이하, 제1 및 제2 구동 신호에 대하여 설명한다.

도 11은 본 실시 형태에 있어서의 서브 화소 전극에 인가하는 구동 신호의 전압 특성을 도시하는 도면이다. 도 11은 도 7의 전압 특성과 비교하면서, 횡축의 입력 계조에 대응하는 인가 전압을 기준으로 취하면, 제1 서브 화소 전극에 인가하는 제1 구동 신호 DV1은, 입력 계조가 낮은 영역에서 저전압으로부터 고전압으로 변화하여 서브 화소 전극의 투과율을 상승시키는 특성을 갖는다. 한편, 제2 서브 화소 전극에 인가하는 제2 구동 신호 DV2는, 입력 계조가 높은 영역에서 저전압으로부터 고전압으로 변화하여 서브 화소 전극의 투과율을 상승시키는 특성을 갖는다. 단, 제1 및 제2 서브 화소 전극에 의한 투과율에 대응하는 휘도의 합계가, 액정 표시 패널의 정면으로부터 보았을 때 이상적인 감마 특성으로 되도록, 제1 및 제2 구동 신호 DV1, DV2의 특성이 설정되어 있다.

도 11에 도시한 바와 같이, 제1 구동 신호 DV1이 인가되는 제1 서브 화소 전극에서는, 파선으로 나타내는 위 60도로부터의 투과율은 도 7에서 설명한 것과 동일한 왜곡 특성을 갖지만, 그 왜곡 특성에 수반하는 정면 방향의 투과율과의 차는, 서브 화소 전극의 면적이 1:1로 하면 약 절반으로 억제된다. 또한, 제2 구동 신호 DV2가 인가되는 제2 서브 화소 전극에서도, 파선으로 나타내는 위 60도로부터의 투과율은 도 7과 동일한 왜곡 특성을 갖지만, 그것도 약 절반으로 억제되어 있다.

제1 및 제2 서브 화소 전극을 상기의 서로 다른 제1 및 제2 구동 신호로 구동하기 위해서, 입력 계조가 낮은 영역에서는 제1 구동 신호 DV1에 의한 제1 서브 화소 전극에 의한 투과율로, 입력 계조가 높은 영역에서는 제1 및 제2 구동 신호 DV1, DV2에 의한 제1 및 제2 서브 화소 전극에 의한 투과율로 휘도가 생성된다. 그 결과, 위 60도로부터 본 투과율은, 입력 계조의 2개의 영역 GS1, GS2에서 각각 상기 왜곡 특성의 영향을 받지만, 각각의 왜곡의 정도는 반감되어, 파선으로 나타낸 위 60도로부터의 투과율 특성은, 실선으로 나타낸 정면으로부터의 투과율 특성에 의해 가까운 특성을 갖게 된다.

도 12는 본 실시 형태의 액정 표시 패널에 있어서의 입력 계조에 대한 휘도를 도시하는 도면이다. 도 12는 도 8에 대응하는 입력 계조에 대한 휘도 특성의 도면이다. 또한, 도 13은 본 실시 형태의 액정 표시 장치에서의 계조 변환 테이블을 도시하는 도면이다. 도 13에 있어서, 횡축은 입력 계조 Din에 대응하고, 종축은 출력 계조 Dout와 휘도 BR에 대응한다. 도 10에서 설명한 바와 같이, 본 실시 형태의 액정 표시 장치에서는, 계조 변환 회로(30)에 의해 입력 화상 신호 Din의 입력 계조가 2개의 출력 계조 Dout1, Dout2로 변환된다. 제1 출력 계조 Dout1은, 입력 계조 Din이 낮은 계조 영역에서 저계조로부터 고계조로 상승하는 특성을 갖고, 제2 출력 계조 Dout2는, 입력 계조 Din이 높은 계조 영역에서 저계조로부터 고계조로 상승하는 특성을 갖는다. 특히, 제2 출력 계조 Dout2는, 제1 출력 계조 Dout1이 최고 출력 계조로 상승한 후에 상승하는 특성을 갖는다. 그리고, 이들 제1 및 제2 출력 계조 Dout1, Dout2에 대응하는 제1 및 제2 구동 신호 DV1, DV2가, 데이터 버스 구동 회로 DDR에 의해, 제1 및 제2 서브 화소 전극에 인가된다. 즉, 입력 계조 Din의 증가에 대응하여, 최초로, 제1 서브 화소 전극 SPX1의 휘도가 상승하여 최고 휘도(최고 투과율)에 달하고, 그 후, 제2 서브 화소 전극 SPX2가 점등을 개시하여 휘도가 상승하여 최고 휘도에 달한다.

도 13에서의 제1 및 제2 계조 변환 테이블 Dout1, Dout2는, 액정 표시 패널의 정면으로부터 본 휘도 특성 BR이 이상적인 감마 특성으로 되도록 설정된다. 도 13에 도시된 변환 특성 DoutX는, 입력 계조 Din과 출력 계조 Dout가 동일한 경우의 변환 테이블에 대응한다. 그리고 데이터 버스 구동 회로 DDR은, 이 출력 계조 Dout에서 단일의 화소 전극을 구동했을 때에, 패널 정면에서의 휘도 특성 BR이 상기 감마 특성으로 되도록, 출력 계조를 구동 신호(구동 전압)로 변환하고 있다. 따라서, 본 실시 형태에 있어서, 화소를 2개의 서브 화소 전극으로 분할하고, 각각에 서로 다른 출력 계조 Dout1, Dout2에 대응하는 구동 신호로 구동했다고 해도, 패널 정면에서의 휘도 특성 BR은, 이상적인 감마 특성으로 될 필요가 있다. 이 휘도의 감마 특성은 도 12에도 특성 γ로서 나타내져 있다.

도 12의 입력 계조에 대한 휘도의 변화로 나타낸 바와 같이, 정면에서의 휘도 특성 γ에 대하여, 단일의 화소 전극을 구동한 경우의 위 60도에서의 휘도 특성(통상 60도)은, 비교적 낮은 입력 계조 영역에서는 높은 휘도 특성을 갖고, 높은 입력 계조 영역에 있어서 정면에서의 휘도 특성 γ보다도 낮은 휘도 특성을 갖는다. 이에 대하여, 2개의 서브 화소 전극에 서로 다른 출력 계조의 구동 신호를 인가한 경우에 있어서의 위 60도에서의 휘도 특성(HT 60도)은, 통상 60도인 경우에 비교하면 이상적인 휘도 특성 γ에 가까워져 있다. 단, 도 11에서도 설명한 바와 같이, 본 실시 형태에서의 휘도 특성(HT 60도)은, 낮은 입력 계조 영역 GS1과 높은 입력 계조 영역 GS2에서, 왜곡 특성에 의한 고휘도화 현상이 보이지만, 단일의 화소 전극 구동의 특성(통상 60도)보다도 휘도 특성이 개선되어 있다.

도 10의 계조 변환 회로(30)는, 입력 계조 Din에 대하여, 보다 높은 분해능으로 2개의 서브 화소 전극에 휘도를 생성할 수 있는 출력 계조 Dout1, Dout2를 생성한다. 복수의 서브 화소 전극에 의해서 화소의 휘도를 고정밀도로 생성하기 위해서는, 서브 화소 전극의 휘도를 보다 높은 분해능으로 생성할 필요가 있기 때문이다. 일반적으로 분해능을 높이기 위해서는, 출력 계조의 비트 수를 입력 계조보다도 늘리면 된다. 그러나, 분해능을 높인 구동 회로 IC는 그 자체가 비용 상승을 초래하므로 바람직하지 못한 경우가 있다. 그 경우, 계조 변환 회로(30)는 프레임 변조에 의해 프레임마다의 출력 계조를 변조하는 것이 바람직하다. 즉, 프레임 변조에 따르면, 동일한 입력 계조에 대하여 예를 들면 연속하는 4 프레임에 있어서의 출력 계조를 서로 달리 함으로써, 4 프레임의 휘도 평균치의 분해능을 높일 수 있다. 예를 들면, 4 프레임 중 1 프레임만 계조치를 1개 증가시킴으로써, 휘도 평균은 0.25 상승시킬 수 있다.

도 14는 제1 실시 형태에서의 액정 표시 패널의 구체적 구성을 도시하는 평면도 및 회로도이다. 도 14에는 도 10의 1개의 화소 PX00에 대한 구성이 도시되며, 동일한 구성 요소에는 동일한 인용 번호를 부여하고 있다. 도 14(A)의 평면도에 도시한 바와 같이, 화소 전극이 슬릿 SLT에 의해 3개로 분할되고, 상하의 서브 화소 전극 SPX1(1), SPX1(2)이, 보조 용량 전극 배선(40)에 의해 접속되어 단일의 제1 서브 화소 전극 SPX1을 구성한다. 또한, 중간의 서브 화소 전극이 제2 서브 화소 전극 SPX2를 구성한다. 각 서브 화소 전극 SPX1, SPX2에는 돌기 PJT가 형성되고, 서브 화소 전극으로 분할하는 슬릿 SLT와 함께, 액정 분자의 배향 방향을 규제한다.

수평 방향으로 연장되는 게이트 버스선 GB0은, 스위칭 수단인 박막 트랜지스터 T00-1, T00-2의 게이트 전극으로서 도통, 비도통을 제어한다. 한편, 보조 용량 버스선 CSB0은 화소 전극의 중앙 위치에서 수평 방향으로 연장되도록 배치된다. 그리고, 보조 용량 전극(40)과의 사이에 보조 용량을 형성한다.

도 14(B)는 화소의 등가 회로도이고, 서브 화소 전극 SPX1, SPX2와 공통 전극 COM의 사이에 각각 화소 액정 용량 Clc1, Clc2가 형성되고, 보조 용량 전극(40)과 보조 용량 버스선 CSB0의 사이에 보조 용량 Cs1, Cs2가 형성된다. 또한, 게이트 버스선 GB0과 박막 트랜지스터의 소스 전극 사이의 게이트·소스간 용량 Cgs1, Cgs2가 형성된다.

도 15는 도 14(A)의 평면도의 일부 단면도이고, 도 14(A)의 평면도의 파선으로 나타낸 위치 X의 단면도이다. TFT측 기판(1) 상에 게이트 버스선 GB0과 보조 용량 버스선 CSB0이 형성되고, 그 위에 게이트 절연막(44)이 형성되어 있다. 게이트 절연막(44)의 위에는, 박막 트랜지스터 T00-1을 형성하기 위해서, 반도체의 아몰퍼스 실리콘층 aSi와 절연막으로 이루어지는 채널 보호층(42)과, 데이터 버스선 DB0-1에 접속되는 드레인 전극 D와, 소스 전극 S가 형성된다. 또한, 게이트 절연막(44)의 위에는, 보조 전극 버스 CSB0과 오버랩하도록 보조 전극층(40)이 형성되어 있다. 절연막(46) 상에는 제1 서브 화소 전극 SPX1(1)과 제2 서브 화소 전극 SPX2가 슬릿 SLT을 통하여 배치되어 있다. 이들 서브 화소 전극 상에는 배향막(10)이 형성되어 있다. 한편, 대향 기판(2) 상에는, 컬러 필터층(48)과, 공통 전극층 COM과, 배향막(12)이 형성되고, 배향막(10, 12)의 사이에 액정층(16)이 형성되어 있다.

도 15의 단면도에는 도 14(B)에서 설명한 화소 액정 용량 Clc1, Clc2와, 보조 용량 Cs1과, 게이트·소스간 용량 Cgs가 도시되어 있다.

도 14(B)를 다시 참조하면, 본 실시 형태에서는 화소 전극을 2개의 서브 화소 전극 SPX1, SPX2로 분할하고 있다. 이에 수반하여, 각 서브 화소 전극에서의 피드스루 전압을 동일하게 할 필요가 있다. 각 서브 화소 전극에서의 피드스루 전압을 동일하게 하기 위해서는, 제1 및 제2 서브 화소 전극에 있어서, 게이트 버스 전극 GB0과 소스 전극 S 사이의 게이트·소스간 용량 Cgs1, Cgs2와, 액정 용량 Clc1, Clc2와, 보조 용량 Cs1, Cs2와의 비가 거의 동일하게 되도록 구성할 필요가 있다. 즉, Cgs1:Clc1:Cs1=Cgs2:Clc2:Cs2로 되도록 설계한다.

도 16은 피드스루 전압을 설명하는 도면이다. 도 16에는 게이트 버스선 GB0에 인가하는 게이트 전압 Vg과, 데이터 버스선 DB에 인가되는 데이터 전압 Vd가 도시된다. 데이터 전압 Vd는, 액정 분자의 열화를 방지하기 위해서, 필드 F1, F2마다 공통 전극의 전압 Vc에 대하여 역극성으로 되도록 제어된다. 즉, 필드 기간 F1일 때에는 데이터 전압 Vd를 공통 전압 Vc보다 플러스로 하고, 필드 기간 F2일 때에는 데이터 전압 Vd를 공통 전압 Vc보다 마이너스로 하고 있다.

한편, 데이터 전압 Vd가 확정되고 나서 게이트 전압 Vg는 기간 t1의 동안만 H 레벨로 상승시켜진다. 그에 수반하여, 화소 전극에 인가되는 화소 전압 Vs는, 굵은선으로 나타내는 바와 같이 변화한다. 즉, 필드 기간 F1에서는, 기간 t1에서 게이트 전압 Vg의 상승과 함께 화소 전압 Vs가 상승하고, 다음의 유지 기간 t2의 동안 화소 전압 Vs는 유지된다. 다음의 필드 기간 F2에서는, 기간 t3에서 게이트 전압 Vg의 상승과 함께 화소 전압 Vs는 하강하고, 다음의 유지 기간 t4의 동안 화소 전압 Vs는 유지된다.

단, 게이트 전압 Vg가 상승한 후에 하강할 때에, 전술한 게이트·소스간 용량 Cgs에 의한 용량 커플링에 의해, 화소 전압 Vs는, 게이트 전압 Vg의 하강 전압 변화 dVg의 용량 Cgs, Clc, Cs의 용량비 분의 전압 dVc(=dVg×Cgs/(Cgs+ Clc+ Cs))만큼 저하한다. 즉, 액정 분자의 투과율을 정하는 화소 전압 Vs와 커먼 전극 전압 Vc와의 차는, 정극성일 때는 데이터 전압 Vd의 1/2보다도 작아지고, 역극성일 때는 데이터 전압 Vd의 1/2 전압보다 커진다. 이 피드스루 전압 dVc을 고려하여, 커먼 전극 전압 Vc은, 데이터 전압 Vd의 1/2 전압 Vm보다 피드스루 전압 dVc만큼 낮게 되어 있다.

따라서, 본 실시 형태에서는, 제1 및 제2 서브 화소 전극 SPX1, SPX2에, 커먼 전극 전압 Vc에 대한 마찬가지의 화소 전압 Vc이 공급되도록 하기 위해서, 양 서브 화소 전극에 있어서, Cgs1:Clc1:Cs1=Cgs2:Clc2:Cs2로 되도록 설계되어 있다.

[제1 실시 형태의 변형 예 1]

도 17은 제1 실시 형태에 있어서의 다른 액정 표시 장치의 개략도이다. 이 변형 예에서는, 수평 방향의 화소 PX00, PX01에 대하여 한 쌍의 게이트 버스선 GB0-1, GB0-2가 형성되고, 수직 방향의 화소 PX00, PX10에 대하여 1개의 데이터 버스선 DB0이 형성되어 있다. 그리고, 1개의 화소 내의 2개의 서브 화소 전극 SPX1, SPX2는, 스위칭 수단인 박막 트랜지스터 T00-1, T00-2를 통하여 공통의 데이터 버스선 DB0에 접속된다.

도 10의 예와 마찬가지로, 계조 변환 회로(30)는 화상 신호 Din의 입력 계조를 제1 및 제2 출력 계조 Dout1, Dout2로 변환한다. 그리고, 수평 동기 기간의 전반에 있어서, 1행 분의 제1 출력 계조 신호 Dout1이 레지스터(32)에 래치되고, 데이터 드라이브 회로 DDR0, DDR1이 제1 출력 계조 신호 Dout1에 대응하는 데이터 전압을 데이터 버스선 DB0, DB1에 출력한다. 이 때, 제1 게이트 버스선 GB0-1이 구동되어, 제1 박막 트랜지스터군 T00-1, T01-1이 도통하고, 제1 출력 계조 신

호 Dout1에 대응하는 데이터 전압이 제1 서브 화소 전극 SPX1에 공급된다. 다음으로, 수평 동기 기간의 후반에 있어서, 1행 분의 제2 출력 계조 신호 Dout2가 레지스터(32)에 래치되고, 데이터 드라이브 회로 DDR0, DDR1이 제2 출력 계조 신호 Dout2에 대응하는 데이터 전압을, 데이터 버스선 DB0, DB1에 공급한다. 이 때 제2 게이트 버스선 GB0-2가 구동되어, 제2 박막 트랜지스터군 T00-2, T01-2를 통하여, 데이터 전압이 제2 서브 화소 전극 SPX2에 공급된다.

다음의 수평 동기 기간에 있어서는, 2행째의 화소군 PX10, PX11에 대하여, 상기와 마찬가지로, 전반에서 제1 출력 계조 신호 Dout1에 대응하는 데이터 전압이 데이터 드라이브 회로 DDR0, DDR1에 의해 출력되고, 제1 게이트 버스선 GB1-1의 구동에 의해 도통하는 제1 박막 트랜지스터군 T10-1, T11-1을 통하여 제1 서브 화소 전극 SPX1에 인가된다. 또한, 후반에서, 제2 출력 계조 신호 Dout2에 대응하는 데이터 전압이 데이터 드라이브 회로 DDR0, DDR1에 의해 출력되고, 제2 게이트 버스선 GB1-2의 구동에 의해 도통하는 제2 박막 트랜지스터군 T10-2, T11-2를 통하여 제2 서브 화소 전극 SPX2에 인가된다.

즉, 도 17의 액정 표시 장치에서는, 동일한 수평 동기 기간 내에 있어서, 계조 변환된 제1 및 제2 계조 신호 Dout1, 2에 대응한 데이터 전압이, 시분할로 제1 및 제2 서브 화소 전극 SPX1, SPX2에 인가된다. 이 경우에도, 데이터 드라이브 회로 DDR이 박막 트랜지스터를 통하여 서브 화소 전극 SPX1, SPX2를 직접 구동하기 때문에, 구동 전압을 높게 할 필요가 없어, 계조 변환 회로(30)에 의해 생성되는 임의의 데이터 전압을 서브 화소 전극에 인가할 수 있다.

[제1 실시 형태의 변형 예 2]

도 12, 도 13에서는, 2개의 서브 화소 전극의 면적을 1:1로 하고, 입력 화상 신호의 계조 신호를 변환한 제1 및 제2 출력 계조 신호 Dout1, Dout2에 대응하는 전압을 2개의 서브 화소 전극에 인가했다. 그러나, 도 11에 도시한 바와 같이, 입력 계조가 낮은 영역 GS1에서의 위 60도로부터의 휘도의 왜곡의 비율은, 입력 계조가 높은 영역 GS2에서의 위 60도로부터의 휘도의 왜곡의 비율보다도 상대적으로 높아진다. 즉, 저계조 영역 GS1에서는 이상적인 정면에서의 투과율에 대한 위 60도에서의 투과율의 비율이 수 배로 높은 데 대하여, 고계조 영역 GS2에서는, 수 10%로 낮다. 그 때문에, 저계조 영역에서의 휘도의 왜곡이 강조된다. 따라서, 서브 화소 전극의 면적을 1:2, 1:3, 1:6, 1:9 등과 같이, 입력 계조가 낮은 영역에서 점등하는 제1 서브 화소 전극의 면적을 입력 계조가 높은 영역에서 점등 개시하는 제2 서브 화소 전극의 면적보다도 작게 함으로써, 저계조 영역에서의 휘도의 왜곡 정도를 줄이는 것이 유효하다.

도 18은 제1 실시 형태에 있어서 서브 화소 전극의 면적비를 서로 달리 한 경우의 입력 계조와 휘도의 관계를 도시하는 도면이다. 도 12와 비교하면 이해할 수 있는 바와 같이, 제1 서브 화소 전극의 면적을 제2 서브 화소 전극보다도 작게 하면, 낮은 입력 계조 영역 GS1에 있어서의 위 60도의 휘도가 이상적인 정면 휘도 BR에 가깝게 할 수 있다. 그 대신에, 높은 입력 계조 영역 GS2에서는, 위 60도의 휘도가 정면의 휘도 BR보다 멀어져 있다. 즉, 제1 서브 화소 전극의 면적의 비율을 작게 함에 따라서, 위 60도의 휘도는, 낮은 입력 계조 영역에서 정면의 이상 상태에 가깝게 할 수 있다.

도 19는 서브 화소 전극의 면적비 1:2인 경우의 변환 테이블을, 도 20은 서브 화소 전극의 면적비 1:3인 경우의 변환 테이블을 각각 도시하는 도면이다. 제1 및 제2 서브 화소 전극의 면적비를 변경하는 것에 수반하여, 계조 변환 회로의 변환 테이블도 변경하여, 정면에서의 입력 계조와 휘도의 감마 특성 BR을 유지할 필요가 있다. 도 19의 면적비 1:2의 변환 테이블은, 도 13의 면적비 1:1의 변환 테이블에 비교하면, 입력 계조 신호 Din의 증가에 대응하여, 제1 출력 계조 신호 Dout1은 보다 낮은 입력 계조 영역에서 최대 계조까지 상승하고, 제2 출력 계조 신호 Dout2는 보다 낮은 입력 계조치로부터 상승하고 있다. 이유는 제1 서브 화소 전극의 면적이 작게 되어 있기 때문이다. 마찬가지로, 도 20의 면적비 1:3의 변환 테이블은, 입력 계조 신호 Din의 증가에 대응하여, 제1 출력 계조 신호 Dout1은 더욱 낮은 입력 계조 영역에서 최대 계조까지 상승하고, 제2 출력 계조 신호 Dout2는 더욱 낮은 입력 계조치로부터 상승하고 있다. 도 19, 도 20의 변환 테이블에서는, 모두, 제1 출력 계조 신호가 상승한 후에 제2 출력 계조 신호가 상승하도록 설계되어 있다. 즉, 입력 계조 신호의 증가에 대하여, 제1 서브 화소 전극이 최초로 점등하여 최대 휘도치까지 변화하고, 그 후, 제2 서브 화소 전극이 점등하여 최대 휘도치까지 변화한다. 그리고, 제1 및 제2 서브 화소 전극의 휘도치의 합계는, 정면에서 이상적인 감마 특성 BR을 갖도록 설계된다.

도 21은 제1 실시 형태에서의 면적비를 1:3의 서브 화소 전극의 구성 예를 도시하는 도면이다. 이 구성 예는, 제1 서브 화소 전극 SPX1과 제2 서브 화소 전극 SPX2의 면적비를 1:3으로 하고, 양 서브 화소 전극 SPX1.SPX2에는, 한 쌍의 데이터 버스선 DB0-1, DB0-2와 한 쌍의 박막 트랜지스터 T00-1, T00-2를 통하여 출력 계조 신호 Dout1, Dout2에 대응하는 데이터 전압이 각각 인가된다. 즉, 도 21의 구성 예는, 도 10의 데이터 드라이버 회로, 데이터 버스선, 게이트 버스선과 마찬가지의 구성이고, 서브 화소 전극의 면적비가 서로 다르다. 도 21(A)의 평면도에 따르면, 제2 서브 화소 전극 SPX2는, 3개의 전극 SPX2(1), SPX2(2), SPX2(3)에 의해 구성되고, 각각의 서브 화소 전극에는, 액정 분자의 배향 방향을 규제하는 수단으로서 슬릿이 4 방향으로 형성되어 있다. 도 21(B)은 등가 회로도이다.

도 22는 제1 실시 형태에 있어서의 면적비를 약 2:1 등으로 한 서브 화소 전극의 구성 예를 도시하는 도면이다. 이 구성 예는 도 17의 데이터 전압의 시분할 인가를 행하는 구성 예에 대응하는 것이고, 2개의 서브 화소 전극 SPSX1, SPX2에 대하여 데이터 버스선 DB0은 공통으로 1개 마련되고, 2개의 서브 화소 전극 SPX1, SPX2의 박막 트랜지스터 T00-1, T00-2가 게이트 버스선 GB0-1, GB0-2에 의해 각각 시분할로 구동된다. 도 22(A)의 예는 제1 및 제2 서브 화소 전극 SPX1, SPX2가 공통의 보조 용량 버스선 CBS0과 중첩되도록 형성되어 있다. 도 22(B)의 예는, 제1 서브 화소 전극 SPX1의 일부가 제2 서브 화소 전극 SPX2에 대응하는 제2 게이트 버스선 GB0-2에 영역(50)에서 중첩되도록 형성되어, 개구율을 높이고 있다. 화소 전극은 전술한 피드스루 전압을 억제하기 위해서, 대응하는 게이트 버스선과는 중첩되지 않도록 레이아웃된다. 즉, 게이트 버스선과 화소 전극 사이의 용량이 증가하면, 피드스루 전압이 커지기 때문이다. 도 22(B)의 예에서는, 제1 서브 화소 전극 SPX1이, 다른 서브 화소 전극 SPX2의 구동에 이용되는 게이트 버스선 GB0-2에 영역(50)에서 중첩되어 있기 때문에, 피드스루 전압이 커지는 일이 없다.

도 22(C)의 예에서는 제1 및 제2 서브 화소 전극 SPX1, SPX2가, 각각 상대측의 게이트 버스선 GB0-2, GB1-1에 영역(52, 53)에서 중첩되어, 전체의 개구율을 높게 하고 있다. 그에 수반하여, 보조 용량 버스선 CSB0-1, CSB0-2 각각 제1, 제2 서브 화소 전극 SPX1, SPX2에 오버랩하여 배치되어 있다. 도 22(D)의 예는 제1 서브 화소 전극 SPX1만이 게이트 버스선 GB0-2에 중첩되어 있다. 또한, 도 22(E)의 예는, 제1 및 제2 서브 화소 전극 SPX1, SPX2는 게이트 버스선에 중첩되어 있지 않은 예이다.

도 23은 제1 실시 형태에 있어서의 서브 화소 전극의 변형 예를 도시하는 도면이다. 도 23(A)의 변형 예에서는, 수직 방향에 인접하는 한 쌍의 화소가, 각각의 제1 서브 화소 전극 SPX1을 갖고, 제2 서브 화소 전극 SPX2를 공유한다. 그에 수반하여, 공유하는 제2 서브 화소 전극 SPX2에 대하여 서브 게이트 버스선 SGB0과 박막 트랜지스터를 갖는다. 또한, 데이터 버스선 DB0은 이들 서브 화소 전극에 대하여 공통으로 1개 형성된다. 2개의 제1 서브 화소 전극과 공유되는 제2 서브 화소 전극에는, 수직 방향에 인접하는 화소에 대한 입력 계조 신호를 변환하여 구해지는 3개의 출력 계조 신호에 대응하는 데이터 전압이 인가된다. 도 23(B)의 변형 예에서는 또한, 제1 서브 화소 전극이 면적이 서로 다른 2개의 전극 SPX1-1, SPX1-2로 분할되고, 공통의 제2 서브 화소 전극도 면적이 서로 다른 2개의 전극 SPX2-1, SPX2-2로 분할되어 있다. 그에 수반하여, 한 쌍의 데이터 버스선 DB0-1, DB0-2가 형성되어 있다. 따라서, 이 예에서는 수직 방향에 인접하는 화소의 입력 계조 신호를 변환하여 6개의 출력 계조 신호가 생성되고, 각각 대응하는 서브 화소 전극에 인가된다.

도 24는 도 23(A)의 서브 화소 전극을 구동하기 위한 화상 신호 처리 회로를 도시하는 도면이다. 입력 화상 신호 Din은 셀렉터(52)를 통하여 라인 메모리(55, 56)에 저장된다. 예를 들면, n행째의 입력 화상 신호 Din은 라인 메모리(55)에 저장되고, n+ 1행째의 입력 화상 신호 Din은 라인 메모리(56)에 저장된다. 2행분의 입력 화상 신호 Din이 라인 메모리에 저장되면, 합성 회로(58)가 각 열의 입력 화상 신호의 평균치를 구한다. 이 합성된 입력 화상 신호 SDin이, 계조 변환 회로(30)에 의해 3개의 출력 계조 신호 Dout1, 2, 3으로 변환된다. 이 계조 변환 회로의 변환 테이블은, 출력 계조 신호 Dout1, 2에서 화소 PX00에 필요한 휘도 특성이 얻어지도록, 또한, 출력 계조 신호 Dout2, 3에서 화소 PX10에 필요한 휘도 특성이 얻어지도록 각각 설정되어 있다.

변환된 출력 계조 신호 Dout1, 2, 3은 각각 구동 레지스터 32(n), 32(ns), 32(n+ 1)에 저장되고, 구동 회로 DDR0은 이들 출력 계조 신호에 대응하는 데이터 전압으로 데이터 버스선 DB0를 순차적으로 구동한다. 이 구동에 대응하여, 게이트 버스선 GB0, SGB0, GB1이 순차적으로 구동되고, 대응하는 트랜지스터가 도통 제어된다. 즉, 2수평 동기 기간에 있어서, 3개의 게이트 버스선이 순차적으로 구동되게 된다.

상기의 변형 예는 인접하는 화소에서 제2 서브 화소 전극을 공유함으로써, 액정 표시 패널의 구성을 간단하게 할 수 있다. 즉, 2개의 화소를 3개의 서브 화소 전극으로 구성하고 있기 때문에, 1개의 화소를 2개의 서브 화소 전극으로 구성하는 것보다도 서브 화소 전극의 수가 적어지고, 그에 수반하여 박막 트랜지스터의 수가 적어져, 개구율의 저하를 억제하여, 패널 구조도 간단해진다고 하는 장점이 있다.

[제2 실시 형태]

도 25는 제2 실시 형태에 있어서의 액정 표시 장치의 입력 계조와 휘도의 관계를 도시하는 도면이다. 제2 실시 형태에 있어서의 액정 표시 패널의 구성은, 제1 실시 형태와 마찬가지로, 화소 전극을 복수의 서브 화소 전극으로 분할하고, 각각에 입력 계조 신호를 계조 변환한 출력 계조 신호에 대응하는 데이터 전압을 인가한다. 제1 실시 형태에서는, 제1 서브 화소 전극을 작게, 제2 서브 화소 전극을 크게 했다. 즉, 제1, 제2 서브 화소 전극의 면적비를 1:2, 1:3 등으로 했다. 그 경우, 제1 서브 화소 전극에는, 입력 계조 신호가 낮은 계조 영역에서 최소 계조로부터 최대 계조로 상승하는 제1 출력 계조 신호 Dout1에 대응하는 전압을 인가하고, 그 낮은 계조 영역에서는 제2 출력 계조 신호 Dout2는 최소 계조의 상태로 하고, 또

한, 입력 계조 신호가 높은 계조 영역에서 최소 계조로부터 최대 계조로 상승하는 제2 출력 계조 신호 Dout2에 대응하는 전압을, 제2 서브 화소 전극에 인가했다. 이와 같이 함으로써, 도 18에 도시한 바와 같이, 비교적 낮은 입력 계조 영역에서, 위 60도의 휘도가 정면의 휘도 BR에 근접하여, 위 60도의 화상의 워시아웃 현상을 억제할 수 있다. 이 휘도 특성은 도 25에도 면적비 1:2, 1:3의 특성으로서 되시되어 있다. 그러나, 이 휘도 특성에 의하면, 입력 계조 신호가 높은 계조 영역에서는, 위 60도에서의 휘도가 정면의 휘도 BR보다도 극단적으로 높아진다.

한편, 제1, 제2 서브 화소 전극의 면적비를 2:1, 3:1과 같이 제1 서브 화소 전극을 제2 서브 화소 전극보다도 대면적으로 한 경우에는, 도 25에 도시한 바와 같이, 당연히 입력 계조 신호가 높은 계조 영역에서, 위 60도의 휘도가 정면의 휘도 BR에 근접하게 된다. 즉, 면적비를 반대로 함으로써, 비교적 높은 계조 영역에서의 하프톤의 휘도를 이상적인 값 BR에 가깝게 할 수 있다.

따라서, 제2 실시 형태에서는, 입력 계조 신호가 비교적 낮은 제1 계조 영역에서는, 제1(소면적) 서브 화소 전극과 제2(대면적) 서브 화소 전극에는, 저계조 영역에서 휘도치가 최대로 되는 고휘도 출력 계조 신호와 저계조 영역에서 휘도치가 최소의 그대로의 저휘도 출력 계조 신호를 각각 적용하고, 입력 계조 신호가 비교적 높은 제2 계조 영역에서는, 제1(소면적) 서브 화소 전극과 제2(대면적) 서브 화소 전극에는, 상기와 반대의 저휘도 출력 계조 신호와 고휘도 출력 계조 신호를 적용한다. 즉, 제1, 제2 서브 화소 전극이 1:2의 면적비이면, 도 25 중의 흑색 동그라미의 휘도 특성과 백색 동그라미의 휘도 특성을 입력 계조 152로 전환하여, 입력 계조가 0-152에서는, 면적비 1:2의 휘도 특성을 이용하고, 입력 계조 153-255에서는, 면적비 2:1의 휘도 특성을 이용한다. 혹은, 제1, 제2 서브 화소 전극이 1:3의 면적비이면, 도 25 중의 흑색 세모의 휘도 특성과 백색 세모의 휘도 특성을 입력 계조 126으로 전환하여, 입력 계조가 0-126에서는, 면적비 1:3의 휘도 특성을 이용하고, 입력 계조 127-255에서는, 면적비 3:1의 휘도 특성을 이용한다.

도 26은 제2 실시 형태에 있어서의 계조 변환 회로의 변환 테이블 예를 설명하는 도면이다. 또한, 도 27은 제2 실시 형태에 있어서의 계조 변환 회로의 변환 테이블 예를 도시하는 도면이다. 어느 것이나 서브 화소 전극의 면적비가 1:2인 경우의 예이다. 도 26에 도시한 바와 같이, 제1, 제2 서브 화소 전극의 면적비가 1:2에서, 제1(소면적) 서브 화소 전극에 고휘도 출력 계조 신호를 제2(대면적) 서브 화소 전극에 저휘도 출력 계조 신호를 적용한다고 하면, 고휘도 출력 계조 신호 Dout1은, 도 26에 도시한 바와 같이 입력 계조 신호 Din이 0-135 정도까지 최소 계조치 0으로부터 최대 계조치 255까지 상승하고, 저휘도 출력 계조 신호 Dout2는, 도 26에 도시한 바와 같이, 입력 계조 신호 Din이 136-255인 사이에 최소 계조치 0으로부터 최대 계조치 255까지 상승한다. 이에 의해, 정면에서의 휘도 특성 BR은 이상적인 감마 특성으로 된다.

한편, 제1, 제2 서브 화소 전극의 면적비가 2:1에서, 제2(대면적) 서브 화소 전극에 고휘도 출력 계조 신호 Dout3을, 제1(소면적) 서브 화소 전극에 저휘도 출력 계조 신호 Dout4를 적용하면, 고휘도 출력 계조 신호 Dout3은, 입력 계조 신호 Din이 0-200 정도까지 최소 계조치 0으로부터 최대 계조치 255까지 상승하고, 저휘도 출력 계조 신호 Dout4는, 입력 계조 신호 Din이 201-255의 사이에 최소 계조치 0으로부터 최대 계조치 255까지 상승한다. 이것도 정면에서의 휘도 특성 BR을 이상적인 감마 특성으로 하기 때문이다.

따라서, 도 25의 흑색 동그라미와 백색 동그라미의 휘도 특성이 교차하는 입력 계조 152의 양측에서, 출력 계조 신호 Dout1, Dout2를, Dout3, Dout4로 전환함으로써, 면적비 1:2와 2:1에 있어서의 휘도 특성 중, 이상적 정면 휘도 특성 BR에 가까운 2개의 특성을 조합할 수 있다.

도 27은 제2 실시 형태에 있어서의 계조 변환 회로의 변환 테이블 예이다. 상기의 2개의 휘도 특성 영역을 얻기 위해서, 변환 테이블은 도 26에 도시한 4개의 변환 테이블을 조합하여 구성된다. 이 테이블에서는, 소면적의 서브 화소 전극과 대면적의 서브 화소 전극에 대하여, 계조치 152 이하의 저입력 계조 영역에서는 출력 계조 신호 DoutS, DoutL(도 26의 출력 계조 신호 Dout1, Dout2)을 적용하고, 계조치 152를 초과하는 고입력 계조 영역에서는 출력 계조 신호 DoutS, DoutL(도 26의 Dout4, Dout3)을 적용한다. 이에 의해, 입력 계조 신호가 0-152에서는, 도 25의 면적비 1:2의 휘도 특성(흑색 동그라미)이 채용되고, 입력 계조 신호가 153-255에서는, 도 25의 면적비 2:1의 휘도 특성(백색 동그라미)이 채용되게 된다. 도 10, 도 17의 계조 변환 회로(30)가, 도 27의 변환 테이블을 참조하여, 소면적의 서브 화소 전극용의 출력 계조 신호 DoutS와 대면적의 서브 화소 전극용의 출력 계조 신호 DoutL을 생성한다.

도 28은 제2 실시 형태에 있어서의 입력 계조와 휘도의 관계를 도시하는 도면이다. 즉, 도 28의 흑색 동그라미의 특성은 도 25의 흑색 동그라미와 백색 동그라미를 조합한 휘도 특성이다. 도 28로부터 알 수 있는 바와 같이, 저입력 계조 영역에서도 어느 정도 이상적인 휘도 특성 BR에 가깝게 할 수 있고, 고입력 계조 영역에서도 이상적인 휘도 특성 BR에 가깝게 할 수 있다. 단일의 화소 전극을 이용했을 때의 위 60도의 특성(통상 60도)에 비교하여, 전 입력 계조 영역에 있어서 2개의 서브 화소 전극의 휘도 특성을 전환하도록 한 제2 실시 형태의 휘도 특성(도 28의 흑색 동그라미) 쪽이, 이상적인 정면의 휘도 특성 BR에 의해 근접해 있음을 알 수 있다.

도 29는 제2 실시 형태에 있어서의 변형 예의 휘도 특성이다. 이 변형 예에서는, 백색 세모의 특성으로 나타나는 바와 같이, 화소 전극을 면적비 1:2:4의 서브 화소 전극으로 분할하고, 이들 서브 화소 전극에 적용하는 출력 계조 신호의 변환 테이블을 7 종류 조합하고 있다. 즉, 입력 계조 신호의 증가에 대응하여, 점등중인 서브 화소 전극의 면적의 합계가, 1, 2, 3, 4, 5, 6, 7, 8의 비율로 상승하도록 인가 전압을 제어한다. 도시하는 바와 같이, 백색 세모의 휘도 특성은 정면의 이상적인 휘도의 감마 특성 BR에 가까운 것으로 된다.

도 30은 도 29의 서브 화소 전극을 1:2:4로 분할한 경우의 계조 변환 회로의 변환 테이블 예이다. 입력 계조 Din의 7개의 영역에 있어서, 면적비 1의 최소 서브 화소 전극용의 출력 계조 신호 DoutS와, 면적비 2의 중간 서브 화소 전극용의 출력 계조 신호 DoutM과, 면적비 4의 최대 서브 화소 전극용의 출력 계조 신호 DoutL이, 2진수적으로 교대로 높아지거나 또는 상승한다. 그리고, 영역 AR1～AR7의 경계에 있어서, 투과율이 높은 서브 화소 전극이 전환된다. 즉, 가장 입력 계조 Din이 낮은 영역 AR1에서는, 최소 서브 화소 전극용 출력 계조 신호 DoutS만이 상승하고, 다음의 영역 AR2에서는, 중간 서브 화소 전극용 출력 계조 신호 DoutM만이 상승하고, 다음의 영역 AR3에서는, 출력 계조 신호 DoutS와 DoutM이 높은 값으로 되고, 다음의 영역 AR4에서는 최대 서브 화소 전극용 출력 계조 신호 Dout1만이 상승하고, 영역 AR5에서는 출력 계조 신호 Dout1 외에 DoutS도 상승하고, 영역 AR6에서는 출력 계조 신호 Dout1, DoutM이 상승하고, 영역 AR7에서는 이들 외에 출력 계조 신호 DoutS가 상승한다. 어느 경우에도, 정면에서의 합계 휘도가 이상적인 휘도 BR과 동일하게 되도록 각각의 출력 계조치가 설정된다.

단, 도 29, 도 30과 같이 서브 화소 전극의 수를 늘리는 것은, 데이터 버스선이나 게이트 버스선의 수를 늘리게 되어, 액정 표시 패널의 구성을 복잡하게 한다고 하는 단점도 있다. 따라서, 휘도 특성의 장점과 패널 구조의 복잡화라고 하는 단점이 조화되는 부분에서 구성이 최적화되는 것이 바람직하다.

[제3 실시 형태]

도 31은 제3 실시 형태에서의 서브 화소 전극의 구성 예를 도시하는 모식도이다. 이 예에서는, 각 화소가 제1 및 제2 서브 화소 전극 PSX1, PSX2로 분할되어 있으며, 그 면적비는 1:2의 조합과 1:3의 조합이 혼재하고 있다. 즉, 행 방향에 있어서, 면적비 1:3의 화소 PXa와 면적비 1:2의 화소 PXb가 교대로 배치되어 있다. 이 경우에, 데이터 버스선은 각 열 2개 구성으로 하여도 되고, 각 열 1개의 데이터선으로 각 행 2개의 게이트 버스선 구성으로 하여도 된다.

제1 실시 형태에서의 휘도 특성 도 18에 도시한 바와 같이, 소면적의 제1 서브 화소 전극에 저입력 계조 영역에서 최대 계조로 되는 고휘도 출력 계조 신호를 적용하고, 대면적의 제2 서브 화소 전극에 고입력 계조 영역에서 최소 계조로부터 상승하는 저휘도 출력 계조 신호를 적용한 경우, 예를 들면, 백색 세모(서브 화소 전극의 면적비 1:3)의 휘도 특성에서는, 저입력 계조 영역과 고입력 계조 영역으로 2분화된 특성으로 된다. 즉, 위 60도의 휘도 특성은, 소면적의 서브 화소 전극이 최대 휘도로 된 후에 대면적의 서브 화소 전극의 점등이 개시되기 때문에, 대면적의 서브 화소 전극이 휘도를 증가해 갈 때에 급격한 휘도의 증대를 초래한다. 그 때문에, 2치화된 화상이 위 60도로부터 관찰되게 된다.

이러한 2치화 화상을 억제하기 위해서는, 소면적의 서브 화소 전극이 최대 휘도로 되기 전부터 대면적의 서브 화소 전극의 점등을 개시하도록 하면 된다. 그러나, 이 방법은 소면적의 서브 화소 전극에 의한 최대 휘도와 대면적의 서브 화소 전극의 최소 휘도의 상태를 배제하게 되어, 위 60도의 화상이 정면 화상의 휘도에 근접한다고 하는 효과를 어느 정도 희생으로 하게 된다.

따라서, 제3 실시 형태에서는, 도 31에 도시한 바와 같이, 서브 화소 전극의 면적비가 서로 다른 화소를 혼재시킴으로써, 도 18의 면적비 1:2의 특성(×)과 면적비 1:3의 특성(백색 세모)의 평균화된 휘도 특성으로 할 수 있고, 하프톤 영역에서 휘도의 급격한 증가를 억제하여, 화상의 2치화 현상을 억제할 수 있다.

도 32는 제3 실시 형태의 변형 예이고, 면적비 1:3의 화소 PXa와 1:2의 화소 PXb를 지그재그 격자로 배치하고 있다. 즉, 행 방향과 열 방향에서 화소 PXa와 화소 PXb가 교대로 배치된다. 이와 같이 함으로써, 양 화소가 혼재하는 것을 눈에 띄기 어렵게 할 수 있다.

도 33은 제3 실시 형태의 다른 변형 예이고, 화소 PXa와 PXb를 인접하는 RGB의 화소군마다 교대로 배치하고 있다.

[제4 실시 형태]

제4 실시 형태에서는, 제2 실시 형태를 변형시킨 것으로, RGB의 입력 화상 신호의 입력 계조를 비교하고, 그 대소 관계에 기초하여, 계조 변환 회로의 변환 테이블을 전환한다. 즉, 가장 높은 입력 계조를 갖는 색의 화소에는, 서브 화소 전극의 계조차가 최소로 되는 변환 테이블을 사용하고, 가장 낮은 입력 계조를 갖는 색의 화소에는, 서브 화소 전극의 계조차가 최대로 되는 변환 테이블을 사용한다. 이에 의해, 경사 방향(상측 60도)의 화상에 있어서의 RGB의 색의 휘도차를, 정면의 화상의 RGB의 색의 휘도차와 동일한 관계로 할 수 있고, 경사 방향의 화상을 정면의 화상에 가깝게 할 수 있다.

도 34는 제4 실시 형태의 원리를 설명하기 위한 도면이다. 이 도면에서는, 횡축이 소면적의 서브 화소 전극의 휘도에, 종축이 대면적의 서브 화소 전극의 휘도에 각각 대응한다. 그리고, 그래프의 배경은 패널 정면에서의 휘도 분포를 나타낸다. 2개의 서브 화소 전극의 휘도가, 화상 신호의 입력 계조의 증가에 대응하여 동시에 증대하는 변환 테이블이 사용된 경우, 양 서브 화소 전극의 휘도의 변화는, 도 34의 그래프의 원점(0, 0)으로부터 최대 휘도(255, 255)를 연결하는 직선으로 된다. 즉, 단일의 화소 전극에 대하여 입력 계조의 증대에 수반하여 출력 계조도 증대하고 휘도도 증대하는 구동 제어와 동등하다.

이에 대하여, 경사 방향(상측 60도)의 화상의 하프톤 영역에서의 왜곡 특성을 억제하기 위해서는, 상기의 원점(0, 0)으로부터 최대 휘도(255, 255)를 연결하는 직선으로부터 될 수 있는 한 멀리 떨어진 특성을 양 서브 화소 전극에 부여하는 것이 바람직하다. 이러한 관점으로부터, 도 27의 변환 특성에서는, 도 34의 패턴 A와 같이, 입력 계조의 증대에 대응하여, 최초로 소면적의 서브 화소 전극의 휘도를 상승시키고, 그것이 종료하고 나서 대면적의 서브 화소 전극의 휘도를 상승시켜, 입력 계조가 152를 경계로 하여, 대면적의 서브 화소 전극의 휘도를 최대로 상승시키고, 그것이 종료하고 나서 소면적의 서브 화소 전극의 휘도를 상승시키고 있다. 이 경우의, 입력 계조에 대한 휘도의 특성은 도 35의 패턴 A(백색 세모)의 특성으로 되어 있다.

도 34에는 패턴 A 외에 패턴 B, C의 휘도 특성이 도시되고, 도 35에는 패턴 A, B, C인 경우의 입력 계조에 대한 휘도의 특성이 도시되어 있다. 도 35에서는 횡축이 입력 계조, 종축이 정규화된 휘도치에 대응하고 있다.

도 36은 패턴 B의 변환 테이블을 구성하는 4개의 테이블 예를 도시하는 도면이다. 패턴 B에서는, 면적율 1:2의 서브 화소 전극에 대하여, 제1 출력 계조 신호 Dout1이 최소 출력 계조로부터 최대 출력 계조로 상승할 때에, 동시에 제2 출력 계조 신호 Dout2가 어느 정도의 출력 계조까지 상승하도록 하고, 또한, 제3 출력 계조 신호 Dout3이 최대 출력 계조로 되기 전에 제4 출력 계조 신호 Dout4가 상승하기 시작하는 변환 특성으로 한다. 도 26에 도시한 패턴 A의 출력 계조 신호와 비교하면, 패턴 B의 출력 계조 신호에서는, 제1 출력 계조 신호 Dout1의 치우침이 보다 작게 되어 있기 때문에, 그에 수반하여, 정면에서 이상적인 휘도 특성을 확보하기 위해서, 제2 출력 계조 신호 Dout2가 낮은 입력 계조 Din 영역으로부터 상승하고 있다. 즉, 패턴 A와 비교하면, 패턴 B의 경우에는, 동일한 입력 계조 Din에 대하여, 제1 출력 계조 신호 Dout1과 제2 출력 계조 신호 Dout2의 차가 보다 작아져, 2 화소 합계의 계조 특성 DoutX에 의해 근접하는 특성을 갖는다. 마찬가지로, 패턴 B의 경우, 제3 출력 계조 신호 Dout와 제4 출력 계조 신호 Dout4의 차가, 패턴 A에 비교하면, 보다 작게 되어 있다.

그리고, 이들 4개의 변환 테이블을, 제2 실시 형태의 도 27과 같이 어떤 입력 계조치의 저계조 영역과 고계조 영역에서 전환한다. 이와 같은 변환 모드이면, 도 27의 변환 테이블을 채용한 경우와 같이, 서브 화소 전극의 휘도차가 최대로 되는 일이 없고, 도 11의 제1 계조 영역 GS1과 제2 계조 영역 GS2가 오버랩하여, 모든 입력 계조 영역에서, 경사(상측 60도)의 화상의 휘도가 정면의 화상의 휘도보다도 다소 높아진다. 즉, 도 35의 백색 네모의 특성 곡선에 나타내는 그대로이다.

도 38에 도 36의 4개의 변환 테이블을 조합한 패턴 B에서의 계조 변환 회로의 변환 테이블 예가 도시된다. 낮은 제1 입력 계조 영역에서는, 출력 계조 신호 Dout1, Dout2가, 소면적 서브 화소 전극용 출력 계조 신호 DoutS, 대면적 서브 화소 전극용 출력 계조 신호 DoutL로서 채용되고, 제1 입력 계조 영역보다 높은 제2 입력 계조 영역에서는, 출력 계조 신호 Dout3, Dout4가, 대면적 서브 화소 전극용 출력 계조 신호 DoutL, 소면적 서브 화소 전극용 출력 계조 신호 DoutS로서 채용된다. 이와 같이, 도 36의 4개의 변환 테이블을 조합한 도 38의 변환 테이블을 사용함으로써, 도 35의 패턴 B의 휘도 특성 B(백색 네모)를 얻을 수 있다. 이 패턴 B를 채용한 경우에는, 도 34에 도시한 바와 같이, 양 서브 화소 전극의 휘도치의 변화는, 패턴 A보다도 대향선에 근접하고 있다. 또한, 도 35에 도시한 바와 같이, 입력 계조의 하프톤 영역(중간 계조 영역)에 있어서, 정면의 화상의 휘도치 BR보다도 휘도치가 다소 높게 추이한다.

도 37은 패턴 C의 변환 테이블을 구성하는 4개의 테이블 예를 도시하는 도면이다. 이 패턴 C에서의 제1 및 제2 출력 계조 신호 Dout1, Dout2의 관계, 제3 및 제4 출력 계조 신호 Dout3, Dout4의 관계는, 도 36의 패턴 B와 마찬가지이다. 즉, 패턴 A, B에 비교하여, 도 37의 패턴 C에서는, 동일한 입력 계조에 대한 제1 및 제2 출력 계조 신호 Dout1, Dout2의 차가 보다 작고, 마찬가지로, 동일한 입력 계조에 대한 제3 및 제4 출력 계조 신호 Dout3, Dout4의 차도 보다 작게 되어 있다. 즉, 서브 화소 합계의 특성 DoutX에 의해 근접하고 있다.

도 39에 도 37의 4개의 변환 테이블을 조합한 패턴 C에서의 계조 변환 회로의 변환 테이블 예가 도시된다. 소면적 서브 화소 전극용 출력 계조 신호 DoutS와 대면적 서브 화소 전극용 출력 계조 신호 DoutL의 조합 방법은, 도 27, 도 38과 동일하다. 도 39의 변환 테이블을 사용함으로써, 도 35의 휘도 특성 C(백색 동그라미)를 얻을 수 있다. 이 패턴 C에서는 도 34에 도시한 바와 같이, 패턴 A, B보다도 대향선에 의해 근접하고 있다. 또한, 도 35에 도시한 바와 같이, 패턴 C는, 입력의 하프톤 영역에서, 정면의 화상 BR이나 패턴 A, B보다도 휘도치가 다소 높게 추이하고, 보다 통상 60도의 특성(흑색 네모)에 근접하고 있다.

이와 같이, 변환 테이블의 패턴 A, B, C를 비교하면, 경사(상측 60도)로부터의 화상의 휘도는, A<B<C의 순서로 커진다.

도 35에 도시된 패턴 A의 휘도 특성에서는, 입력의 하프톤(중간 계조) 영역, 특히 낮은 입력 계조 영역에 있어서, 입력 계조의 차에 대하여 충분한 휘도차를 생성할 수 없다. 즉, 경사(상측 60도)의 화상 A(백색 세모)에서는, 정면의 화상 BR에 비교하여, 저계조 영역에서 입력 계조에 대한 휘도의 변화량이 적다. 그 때문에, 약간 워시아웃한 화상이 경사로부터 관찰된다. 이것을 억제하기 위해서, 제4 실시 형태에서는, RGB의 입력 계조를 비교하여, 가장 높은 입력 계조치를 갖는 색에 대해서는 패턴 C(백색 동그라미, 휘도 대)의 계조 변환 테이블을 채용하고, 중간의 입력 계조치를 갖는 색에 대해서는 패턴 B(백색 네모, 휘도 중)의 계조 변환 테이블을 채용하고, 가장 낮은 입력 계조치를 갖는 색에 대해서는 패턴 A(백색 세모, 휘도 소)의 계조 변환 테이블을 채용한다. 즉, 입력 계조치의 대소에 따라서 계조 변환 테이블을 서로 다르게 한다. 이렇게 함으로써, 경사(상측 60도)의 화상에, RGB의 입력 계조치의 차에 대응한 출력 계조치의 차를 재현할 수 있고, 경사(상측 60도) 방향으로부터 관찰되는 화상의 휘도치의 차를 정면의 화상의 휘도치의 차와 마찬가지로 할 수 있어, 상기 경사 방향의 화질을 높일 수 있다.

도 40은 제4 실시 형태에 있어서의 계조 변환 회로의 구성도이다. 계조 변환 회로(30)는, RGB의 입력 계조 신호 Rin, Gin, Bin을 각각 RGB의 출력 계조 신호 Rout, Gout, Bout로 변환하지만, 각각의 입력 계조치를 비교하여, 패턴 A, B, C에 대응하는 변환 테이블 LUTA, LUTB, LUTC 중 어느 하나를 사용하여 계조 변환을 행한다.

도 41 및 도 42는 계조 변환 회로에 의한 변환 테이블의 선택 예를 도시하는 도면이다. 일례로서, 도 41 및 도 42(A)에 도시한 바와 같이, 7개소의 표시 영역에서의 RGB의 계조 예에서는, 블루 B의 계조는 항상 최소치, 레드 R과 그린 G의 계조는 각각 서로 다른 관계인 경우에 대하여 설명한다.

도 41 및 도 42(B)에 도시한 바와 같이, 케이스 1에서는, 레드 R이 최대, 그린 G가 2번째, 블루 B가 최소인 관계에 있으므로, 레드 R의 입력 계조 신호 Rin은, 가장 휘도가 큰 변환 특성을 갖는 패턴 C의 변환 테이블 LUTC에 기초하여 출력 계조 신호 Rout로 변환되고, 그린 G의 입력 계조 신호 Gin은, 2번째로 휘도가 큰 변환 특성을 갖는 패턴 B의 변환 테이블 LUTB에 기초하여 출력 계조 신호 Gout로 변환되고, 블루 B는 가장 작은 휘도의 변환 특성을 갖는 패턴 A의 변환 테이블 LUTA에 기초하여 변환된다. 케이스 2, 3도 케이스 1과 동일하며, 레드 R, 그린 G, 블루 B에는, 변환 테이블 LUTC, LUTB, LUTA가 사용된다.

케이스 4에서는 레드 R과 그린 G가 거의 동일한 입력 계조이기 때문에, 이들에는 2번째의 휘도를 갖는 변환 특성의 변환 테이블 LUTB가 사용되고, 블루 B에는 변환 테이블 LUTA가 사용된다.

케이스 5, 6, 7에서는, 그린 G가 최대 입력 계조이므로 변환 테이블 LUTC가, 레드 R은 2번째의 입력 계조이므로 변환 테이블 LUTB가, 블루 B는 최소 입력 계조이므로 변환 테이블 LUTA가 각각 사용된다.

도 42(C)는 레드 R과 그린 G의 입력 계조차가 소정의 범위인 경우에 동일 입력 계조라고 간주하여, 2번째의 휘도의 변환 테이블 LUTB를 사용하는 예이다. 그 이외에는 도 42(B)와 동일하다

이상과 같이, RGB의 3색의 입력 계조치를 비교하여, 보다 높은 입력 계조를 갖는 색의 입력 계조를 보다 높은 휘도로 변환되는 변환 테이블을 이용하여 계조 변환함으로써, 3색의 입력 계조치의 대소 관계와 동일한 휘도치의 대소 관계를 표현할 수 있어, 경사 화상의 화질을 정면의 화상의 화질에 가깝게 할 수 있다.

도 43은 계조 변환 회로(30)의 변환 테이블 선택 알고리즘을 도시하는 흐름도이다. 동일한 화소에 있어서의 RGB의 입력 계조 데이터를 비교하고(S10), 변환 대상의 색의 입력 계조 데이터가 최대인지 최소인지 2번째인지를 판단한다(S12, S14). 2번째인 경우에는, 계조차에 대하여 휘도차가 중간 정도의 변환 테이블 LUTB가 선택된다(S16). 또한, 최대인 경우에는, 그밖에 동일한 입력 계조를 갖는 색의 입력 계조 데이터가 존재하지 않으면(S18), 휘도차 최대의 테이블 LUTC가 선택되

고(S20), 존재하는 경우에는 휘도차 중간 정도의 변환 테이블 LUTB가 선택된다(S16). 마찬가지로, 최소의 경우에는, 그 밖에 동일한 입력 계조를 갖는 색의 입력 계조 데이터가 존재하지 않으면(S22), 휘도차 최소의 변환 테이블 LUTA가 선택되고(S24), 존재하면 휘도치 중간 정도의 변환 테이블 LUTB가 선택된다(S16).

계조 변환 회로(30)는 이와 같은 알고리즘에 의해 각 색의 변환 테이블을 선택하고, 그 변환 테이블에 기초하여 입력 계조 신호를 출력 계조 신호로 변환한다. 그 때문에, 경사 화상에 있어서, 입력 계조차에 대응한 휘도차를 갖는 컬러 화상을 형성할 수 있다.

[제5 실시 형태]

제1 내지 제5 실시 형태에서는, 수직 배향 타입(VA)의 액정 표시 장치에 있어서, 화소를 복수의 서브 화소 전극으로 구성하고, 각 서브 화소 전극을 데이터 버스선과 스위칭 소자를 통하여 직접 구동하여, 입력 화상 신호를 변환 테이블에 의해서 제1, 제2 출력 계조로 변환하고, 상기 제1, 제2 출력 계조에 대응하는 제1 및 제2 구동 신호로 서브 화소 전극을 구동한다. 이에 의해, 패널의 상방 경사 방향으로부터 본 화상의 화질을 개선하여 시각 특성을 개선한다.

그러나, 화소를 서브 화소 전극으로 분할한 것에 수반하여, 서브 화소 전극을 이격할 필요가 있다. 개구율의 저하를 방지하기 위해서는, 서브 화소 전극간의 간격을 될 수 있는 한 좁게 할 수 있도록 슬릿을 통하여 서브 화소 전극을 배치하는 것이 바람직하다. 이러한 슬릿은, 도 4에서 설명한 바와 같이 수직 배향 타입의 배향 규제 기능을 갖고, 멀티 수직 배향(MVA) 타입의 액정 표시 패널의 실현에 기여한다. 그런데, 서브 화소 전극간의 슬릿은, 배향 규제 기능을 갖게 하기 위해서는 어느 정도의 거리를 확보할 필요가 있으며, 통상적으로는 화소의 액정층의 두께의 3배 정도가 필요하다. 이 때문에, MVA 타입의 액정 표시 패널에서는, 서브 화소 전극을 슬릿에 의해 분할하여 시각 특성을 개선하고자 하면, 개구율의 저하를 초래하게 된다.

따라서, 제5 실시 형태에서는 슬릿을 통하여 인접하는 서브 화소 전극에 역극성의 구동 전압을 인가하고, 슬릿 폭을 좁게 해도 충분한 배향 규제 기능을 가질 수 있도록 한다.

도 44는 제5 실시 형태에서의 서브 화소 전극간의 슬릿을 설명하는 도면이다. 도 44(A)는 MVA 타입의 액정 표시 패널의 단면도이고, 기판(1) 상에 슬릿을 통하여 제1, 제2 서브 화소 전극 SPX1, SPX2가 마련되고, 기판(2) 상에 공통 전극 COM이 마련되어 있다. 슬릿 길이 SL은 화소의 액정층(4)의 두께의 3배 정도로 설정되어 있다. 그리고, 공통 전극 COM에 대하여 제1, 제2 서브 화소 전극 SPX1, SPX2에 동극성의 구동 전압이 인가되면, 화살표로 도시한 바와 같은 전계가 액정층(4)에 인가된다. 슬릿 길이 SL을 충분히 길게 함으로써, 슬릿 상의 전계 방향이 슬릿 중심의 액정 분자 LCX를 경계로 좌우 방향으로 강하게 경사되게 되고, 좌우의 수직 배향하고 있는 액정 분자에 경사 방향의 전계가 인가되어, 액정 분자 LCX의 우측의 액정 분자는 우측 방향으로 배향하고, 좌측의 액정 분자는 좌측 방향으로 배향한다. 또한, 슬릿 중심의 액정 분자 LCX는 수직 방향으로 강하게 배향된다.

그런데, 도 44(B)에 도시한 바와 같이, 슬릿 길이 SL을 좁게 하면, 슬릿 상의 전계 방향의 경사가 작아지고, 슬릿 중심 부근의 수직 방향의 전계가 약해져, 도 44(A)와 같은 수직 방향으로 규제되는 액정 분자 LCX가 존재하지 않게 될 가능성이 있다. 이 때문에, 슬릿에 의한 배향 규제 효과가 약해진다. 그에 수반하여, 도 44(C)에 도시한 바와 같이, 액정층(4)에 압력이 가해지는 등에 의해 액정 분자의 배향이 일단 흐트러지면, 슬릿에 의한 배향 규제 효과가 약하기 때문에, 액정 분자를 원래의 배향 방향으로 복원할 수 없어, 투과율의 얼룩짐이 발생한다.

따라서, 제5 실시 형태에서는, 도 44(D)에 도시한 바와 같이, 서브 화소 전극 SPX1, SPX2에, 공통 전극 COM에 대하여 역극성의 구동 전압을 인가한다. 도면의 예에서는, 공통 전극 COM에 0V, 서브 화소 전극 SPX1에 +5V, 서브 화소 전극 SPX2에 -5V를 인가하고 있다. 이와 같이, 역극성의 구동 전압을 인가함으로써, 슬릿 상의 액정층(4) 내의 전계 방향은, 액정층(4)의 막 두께 방향과 직교하는 수평 방향으로 되고, 이 수평 방향의 전계에 의해 슬릿 중앙부의 액정 분자 LCX가 수직 방향으로 강하게 규제된다. 그리고, 이 액정 분자 LCX를 경계로 하여, 좌우의 액정 분자는, 각각 좌우로 경사한 배향 규제를 강하게 받게 되어, 배향 규제 기능을 강화할 수 있다. 이러한 역극성의 인가에 의해, 서브 화소 전극간의 슬릿에 강한 배향 규제 능력을 갖게 하면서, 그 슬릿 길이 SL을 좁게 할 수 있다. 그 때문에, 화소 내의 복수의 서브 화소 전극간의 슬릿을 좁게 하여, 개구율의 저하를 억제할 수 있다.

도 45는 제5 실시 형태에서의 서브 화소 전극의 구조도이다. 도 45에는 2개의 화소가 도시되어 있는데, 이 예는 도 17, 도 22(A)(B)에 도시한 구성과 유사하다. 즉, 각 화소는 2개의 서브 화소 전극 SPX1, SPX2로 구성되고, 각 화소의 2개의 서브 화소 전극 SPX1, SPX2에 대하여 공통의 데이터 버스선 DB0, DB1이 형성되고, 각 화소의 2개의 서브 화소 전극 SPX2, SPX1에 대하여 각각, 게이트 버스선 GB0-1, GB0-2와, 스위칭 소자 T00-1, T00-2, T01-1, T01-2가 형성된다.

도 45의 예에서는, 제1 서브 화소 전극 SPX1이 제2 서브 화소 전극 SPX2보다 면적이 작고, 양 서브 화소 전극은 제1 슬릿 SLT1을 통하여 배치되어 있다. 또한, 제2 서브 화소 전극 SPX2에는 제1 슬릿 SLT1보다 슬릿 폭이 넓은 제2 슬릿 SLT2가 형성되어 있다. 또한, 제1, 제2 서브 화소 전극 SPX1, SPX2 상에는, 도 3, 4에서 도시한 돌기 PJT가 도면 중 파선으로 나타낸 바와 같이 형성되어 있다. 이들 제1, 제2 슬릿 SLT1, SLT2와 돌기 PJT는, 액정의 배향 방향을 규제하는 배향 규제 수단으로, 이들은 수평 방향과 수직 방향에 대하여 약 45도의 각도를 갖는다. 이에 의해, 이들 배향 규제 수단을 경계로 하여, 액정 분자가 반대 방향으로 배향 규제되고, 화소 내의 액정 분자의 배향 방향이 복수 방향으로 규제된다.

또한, 도시하지는 않지만, 기판(1, 2)에는 편광축이 90도로 교차하는 편광판이 각각 형성되어 있다. 그리고, 구동 전압이 제로로 액정 분자가 수직 방향으로 배향하고 있으면 모든 편광 방향의 투과광이 양 편광판으로 차단되고, 블랙 표시로 된다. 이에 대하여, 구동 전압이 인가되어 액정 분자가 경사 방향으로 기울면, 투과광의 편광 방향이 90도 회전하고, 투과광은 양 편광판을 투과하여, 화이트 표시로 된다. 따라서, 배향 규제 수단으로 되는 슬릿의 방향은, 양 편광판의 편광축과 90도의 약 절반 각도(45도)로 교차할 필요가 있다.

제1, 제2 서브 화소 전극 SPX1, SPX2에는 도시하지 않은 공통 전극의 전위에 대하여 역극성의 구동 전압이 인가된다. 즉, 도 44에서 도시한 바와 같다. 이에 의해, 양 서브 화소 전극간의 제1 슬릿 SLT1의 슬릿 폭을 좁게 할 수 있다. 한편, 제2 서브 화소 전극 SPX2에는 동일한 구동 전압이 인가되므로, 상기 제2 서브 화소 전극 SPX2에 마련한 배향 규제용의 제2 슬릿 SLT2의 슬릿 폭은, 충분한 배향 규제 기능을 갖도록 넓게 되어 있다. 또한, 제1 내지 제4 실시 형태와 같이 2개의 서브 화소 전극에 서로 다른 구동 전압을 인가하는 경우에는, 구동 전압의 절대치를 서로 다르게 하고, 그 극성은 역극성으로 한다. 물론 입력 계조에 따라서는 한쪽의 서브 화소 전극에만 구동 전압을 인가하는 경우가 있지만, 그 경우에는, 다른 쪽의 서브 화소 전극에는 공통 전극과 동일 전위로 되어, 역극성으로 되지는 않는다. 즉, 2개의 서브 화소 전극에 동시에 구동 전압을 인가하는 경우에는, 이들 구동 전압의 극성은 반대로 되도록 데이터 버스 구동 회로가 제어한다.

도 46은 제5 실시 형태에서의 서브 화소 전극의 다른 구조도이다. 도 46에는 2개의 화소 PX00, PX01이 도시되어 있는데, 이 예는 도 10, 도 14에 도시한 구성과 유사하다. 즉, 각 화소 PX00, PX01은 2개의 서브 화소 전극 SPX1, SPX2로 구성되고, 각 화소의 2개의 서브 화소 전극 SPX1, SPX2에 대하여 공통의 게이트 버스선 GB0이 형성되고, 각 화소의 2개의 서브 화소 전극 SPX2, SPX1에 대하여 각각, 데이터 버스선 DB0-1, DB0-2, DB1-1, DB1-2와, 스위칭 소자 T00-1, T00-2, T01-1, T01-2가 형성된다.

그리고, 각 화소의 제1 서브 화소 전극 SPX1이 제2 서브 화소 전극 SPX2보다도 작은 면적이다. 또한, 제1, 제2 서브 화소 전극간에는, 배향 규제 수단으로서 슬릿 폭이 좁은 제1 슬릿 SLT1이 형성되고, 제1, 제2 서브 화소 전극 SPX1, SPX2에는 도시하지 않은 공통 전극의 전위에 대하여 역극성의 구동 전압이 인가된다. 또한, 제2 서브 화소 전극 SPX2에는, 배향 규제 수단으로서 슬릿 폭이 넓은 제2 슬릿 SLT2가 형성되어 있다. 이 제2 슬릿 SLT2는 제1 슬릿 SLT1보다 슬릿 폭이 넓다. 또한, 도면에 도시되어 있지 않지만, 슬릿 SLT1, SLT2에 평행하게 배향 규제 수단으로서의 돌기가 형성되어 있다. 즉, 도 46의 예도 멀티 수직 배향 타입(MVA)의 액정 표시 장치이다.

도 47, 도 48은 제5 실시 형태에서의 구동 신호 파형도이다. 어느 것이나, 화소에 비교적 높은 휘도를 생성하는 경우에 대한 예이고, 제1, 제2 서브 화소 전극에 둘다 비교적 높은 구동 전압이 인가된다. 도 47은 도 46에서의 구동 신호 파형을 나타낸다. 즉, 게이트 버스 GB에의 구동 신호는 수평 동기 기간 Hsync의 동안 H 레벨로 되지만, 그것에 동기하여, 제1, 제2 서브 화소 전극 SPX1, SPX2에의 구동 신호는, 공통 전극의 공통 전압 VCOM에 대하여 역극성으로 된다. 또한, 프레임간 반전 구동 방식으로 하기 때문에, 수직 동기 기간 Vsync1과 Vsync2에서 제1, 제2 서브 화소 전극 SPX1, SPX2에의 구동 신호는 반전된다. 그리고, 수직 동기 기간 Vsync1, 2의 동안은, 양 서브 화소 전극에의 역극성의 구동 신호의 인가가 유지된다. 이와 같이, 제1, 제2 서브 화소 전극에 극성이 서로 다른 구동 전압이 인가되므로, 양 전극간의 슬릿에는 도 44(D)에 도시한 바와 같은 전계가 인가되고, 슬릿 폭을 좁게 해도 배향 규제 기능을 보다 강하게 할 수 있다.

도 48은 도 45에서의 시분할로 제1, 제2 서브 화소 전극을 구동하는 경우의 구동 신호 파형을 도시한다. 제1 수평 동기 기간 Hsync1에 동기하여 제1 서브 화소 전극 SPX1에의 구동 신호가 인가되고, 그것에 계속되는 제2 수평 동기 기간 Hsync2에 동기하여 제2 서브 화소 전극 SPX2에의 구동 신호가 인가된다. 즉, 제1, 제2 수평 동기 기간 Hsync1, Hsync2의 서로 다른 시간대에, 시분할로 역극성의 구동 전압이 제1, 제2 서브 화소 전극에 인가된다. 그리고, 제1, 제2 양 서브 화소 전극에의 역극성의 구동 전압이, 수직 동기 기간 Vsync1, 2의 동안 유지된다. 따라서, 이 경우에도, 긴 수평 동기 기간의 거의 전 기간에 있어서, 제1, 제2 서브 화소 전극에 역극성의 구동 전압이 인가되므로, 슬릿 폭을 좁게 해도 배향 규제 기능을 보다 강하게 유지할 수 있다.

[제6 실시 형태]

도 49, 도 50은 제6 실시 형태에 있어서의 서브 화소 전극의 구성도이다. 제1 내지 제4 실시 형태에서는 각 화소를 복수의 서브 화소 전극으로 분리하고, 제1 및 제2 서브 화소 전극에 제1, 제2 구동 전압을 인가한다. 그에 수반하여, 화상 신호의 입력 계조가 낮은 영역 등 특정한 중간조 영역에서는, 한쪽의 서브 화소 전극에만 구동 전압이 인가되어, 한쪽의 서브 화소 전극에 대응하는 액정층만 투과율이 높아 고휘도로 되고, 다른 쪽의 서브 화소 전극은 휘도 제로(흑 표시)로 되는 경우가 있다. 한편, 액정 표시 패널의 대형화에 수반하여, 화소 영역의 면적도 커지고, 서브 화소 전극의 면적도 커진다. 그 경우, 상기의 중간조에 있어서, 한쪽의 서브 화소 전극만이 고휘도 상태로 되면, 예를 들면 피부색 등의 중간조임에도 불구하고, 흑 표시의 서브 화소 전극중에 고휘도의 서브 화소 전극이 눈에 띄게 인식되어, 중간조의 화질이 거칠게 보여, 입상감이 나빠진다고 하는 문제를 초래할 것이 예상된다. 따라서, 제6 실시 형태에서는 제1, 제2 서브 화소 전극을 모두 복수 개로 분할하고, 분할된 서브 화소 전극을 화소 영역 내에서 분산하여 배치한다.

도 49의 서브 화소 전극 구조에 따르면, 제1 서브 화소 전극 SPX1이 2개로 분할되고(SPX1(1), SPX1(2)), 제2 서브 화소 전극 SPX2도 2개로 분할되고(SPX2(1), SPX2(2)), 이들 분할된 서브 화소 전극이, 화소 PX 내에서 대각선 형상으로 분산하여 배치되어 있다. 이에 의해, 제1 서브 화소 전극 SPX1만이 고휘도 상태로 되어도, 그것이 화소 PX 내에서 분산되어 있기 때문에, 화소 PX의 대형화에 의한 입상감의 악화를 방지할 수 있다. 서브 화소 전극은, 대각선 형상으로 분산 배치되었기 때문에, 동일한 서브 화소 전극끼리는, 데이터 버스선 DB0-2를 걸쳐 접속되고, 실선과 파선으로 나타낸 접속 부분에서 데이터 버스선 DB0-2와 중복한다.

도 50의 서브 화소 전극 구조에 따르면, 제1, 제2 서브 화소 전극 SPX1, SPX2는 각각 4개로 분할되어 있다. 그리고, 이들 분할된 서브 화소 전극은, 화소 PX 내에서 좌우 번갈아서 분산되어 배치되어 있다. 이 경우에도, 서브 화소 전극은 좌우 번갈아서 분산 배치되었기 때문에, 동일한 서브 화소 전극끼리는, 데이터 버스선 DB0-2를 걸쳐 접속되어, 실선과 파선으로 나타낸 접속 부분에서 데이터 버스선 DB0-2와 중복된다. 이 예에서는 서브 화소 전극이 미세하게 분할되고 또한 분산 배치되므로, 중간조에 있어서 제1 서브 화소 전극만이 고휘도로 되어도, 입상감은 억제된다.

또한, 도 49, 도 50의 서브 화소 전극의 배치 예에서는, 제1 및 제2 서브 화소 전극이, 모두 동일한 면적에서 데이터 버스선 DB0-1, DB0-2와 인접하고 있다. 그 이유는 후술한다.

도 51, 도 52는 제6 실시 형태에서의 서브 화소 전극의 다른 구조도이다. 도 51의 예에서는, 제1 서브 화소 전극 SPX1이 2 분할되고, 제2 서브 화소 전극 SPX2가 4 분할되고, 데이터 버스선 DB0-1, DB0-2와의 사이에, 제1 서브 화소 전극 SPX1(1)이 제2 서브 화소 전극 SPX2(1), SPX2(2)에 삽입되어 배치되고, 데이터 버스선 DB0-2, DB1-1과의 사이에, 제1 서브 화소 전극 SPX1(2)이 제2 서브 화소 전극 SPX2(3), SPX2(4)에 삽입되어 배치되어 있다. 즉, 이 예에 있어서도, 분할된 서브 화소 전극이 화소 PX 내에서 분산 배치되어 있지만, 제1 서브 화소 전극은 데이터 버스선과 인접하지 않게 배치되고, 제2 서브 화소 전극이 데이터 버스선과 인접하게 배치된다.

도 52의 예는 제1, 제2 서브 화소 전극 SPX1, SPX2의 데이터 버스선 DB와의 인접 관계에서 도 51과는 반대로 되어 있다. 즉, 데이터 버스선 DB0-1, DB0-2와의 사이에서, 제2 서브 화소 전극 SPX2가 제1 서브 화소 전극 SPX1에 삽입되어 배치되고, 마찬가지로, 데이터 버스선 DB0-2, DB1-1과의 사이에 있어서, 제2 서브 화소 전극 SPX2가 제1 서브 화소 전극 SPX1에 삽입되어 배치되어 있다. 게다가, 분할된 서브 화소 전극은 화소 내에서 분산되어 배치되어 있다. 도 51, 도 52에서도, 제1 서브 화소 전극이, 데이터 버스선 DB0-2를 통하여 분산 배치되어 있기 때문에, 이들을 접속하는 접속 부분이 그 데이터 버스선과 중첩되게 된다.

도 49 내지 도 52에 도시한 서브 화소 전극의 구조 예에서는, 액정 표시 패널의 세로 방향의 크로스토크를 억제하기 위해서 서브 화소 전극과 서브 화소 전극을 삽입하는 양측의 데이터 버스선의 기생 용량 Cds1, Cds2가 동일하게 된다든지, 제2 서브 화소 전극과 데이터 버스선의 기생 용량 Cds에 비교하여 제1 서브 화소 전극과 데이터 버스선의 기생 용량 Cds가 매우 작게 되도록 하고 있다.

도 14(B)에 도시한 화소 내의 기생 용량을 도시한 등가 회로도를 참조하면, 서브 화소 전극 SPX1, SPX2와 데이터 버스선 DB0-1, DB0-2의 사이에는, 드레인·소스간 기생 용량 Cds1, Cds2가 존재한다. 데이터 버스의 전위는 표시되는 화상에 맞추어 항상 변화하고 있고, 서브 화소 전극은 드레인·소스간 기생 용량 Cds1, Cds2를 통해서 그 영향을 받는다. 예를 들면 화면 전체가 낮은 휘도의 표시에서, 그 중앙 부분에 고휘도의 사각이 그려진 화상을 표시한 경우에, 고휘도의 사각의 상하의 저휘도 영역은, 고휘도의 사각의 영역이 기입되어 있는 기간은 드레인·소스간 기생 용량 Cds1, Cds2를 통해서 데이터 버스 전압의 영향을 받는다. 그 결과, 고휘도의 사각의 상하의 저휘도 영역에는 약간 높은 구동 전압이 인가되어, 낮은 휘도의 화상이 높은 휘도로 변화하여 버린다. 이것이 세로 방향의 크로스토크이다.

따라서, 제5 실시 형태에서는 서브 화소 전극에 대응하여 제1, 제2 데이터 버스선에 역극성의 구동 전압을 인가한다. 극성이 역이면 효과는 상쇄되기 때문에, 서브 화소 전극과 한 쌍의 데이터 버스선 사이의 기생 용량을 밸런스시킴으로써, 또는 기생 용량을 제로로 함으로써, 상기의 세로 방향의 크로스토크를 없앨 수 있다.

도 49, 도 50에 도시한 실시 형태에서는, 각 서브 화소 전극에 있어서의 양 데이터 버스선 사이의 기생 용량 Cds1, Cds2가 밸런스하도록, 즉 거의 동일하게 되도록, 분할한 서브 화소 전극을 배치하고 있다. 도 49의 예에서는, 제1 서브 화소 전극 SPX1(1)은 데이터 버스선 DB0-1, DB0-2와 동일한 면적에서 인접하고 있다. 마찬가지로, 제2 서브 화소 전극 SPX2(1)도, 데이터 버스선 DB0-1, DB0-2와 동일한 면적에서 인접하고 있다. 남은 서브 화소 전극도 마찬가지이다. 도 50의 예에서도, 각 서브 화소 전극은 한 쌍의 데이터 버스선과 동일한 면적에서 인접하고 있다. 이에 의해, 역극성의 전압이 인가되는 한 쌍의 데이터 버스선 사이의 기생 용량에 의한 서브 화소 전극에의 커플링 효과를 상쇄할 수 있어, 세로 방향의 크로스토크를 억제할 수 있다.

도 46의 예는 상기 도 49, 도 50의 예와 같이 분할된 서브 화소 전극이 배치되어 있다. 화소 PX00에 있어서, 좌측의 서브 화소 전극 SPX1은, 데이터 버스선 DB0-1, DB0-2와 동일한 면적을 통하여 인접 배치되고, 마찬가지로 우측의 서브 화소 전극 SPX1도, 데이터 버스선 DB0-2, DB1-1과 동일한 면적을 통하여 인접 배치되어 있다. 이에 수반하여, 제2 서브 화소 전극 SPX2도 마찬가지로 데이터 버스선 쌍과 인접 배치된다.

한편, 도 51에 도시한 실시 형태에서는, 제1 서브 화소 전극 SPX1은, 데이터 버스선과는 떨어져 배치되어 있기 때문에, 기생 용량 Cds1, Cds2가 매우 작아, 세로 방향 크로스토크의 문제가 작다. 한편, 제2 서브 화소 전극 SPX2는, 양측의 데이터 버스선과는 동일한 면적을 통하여 배치되어 있기 때문에, 세로 방향의 크로스토크를 억제할 수 있다. 도 52의 예에서는, 제2 서브 화소 전극 SPX2의 기생 용량 Cds1, Cds2를 작게 하여, 제1 서브 화소 전극 SPX1의 기생 용량 Cds1, Cds2를 밸런스시키고 있다.

상기의 실시 형태에 있어서 화소 내를 복수의 서브 화소 전극으로 구성하고, 또한 서브 화소 전극을 분할하고 분산 배치했다. 따라서, 이들 분할한 서브 화소 전극에 대하여 서로 다른 색의 컬러 필터층을 형성할 수 있다. 이와 같이 분할한 서브 화소 전극에 대하여 서로 다른 색의 컬러 필터층을 형성함으로써, 컬러 필터의 색이 분산되어 배치되고, RGB 화소의 사이즈가 실질적으로 세분화되어, 보다 미세한 화질을 제공할 수 있다.

또한, 서로 다른 색의 컬러 필터간 영역에는 블랙 매트릭스막을 형성하는 것이 일반적이다. 그러나, 상기의 실시 형태에 있어서, 화소 내에서의 서브 화소 전극간의 제1 슬릿 영역은, 수직 방향으로 강하게 배향한 액정 분자 LCX가 형성되고, 불투명(블랙 표시)하게 제어된다. 따라서, 서브 화소 전극간의 제1 슬릿 영역 상에는 블랙 스트라이프막을 형성할 필요는 없다.

[제7 실시 형태]

도 53, 도 54는 제7 실시 형태에 있어서의 서브 화소 전극의 구성도이다. 도 49 내지 도 52의 서브 화소 전극의 구성 예에서는, 화소 영역 PX 내에 데이터 버스선 DB0-2가 배치되고, 그 데이터 버스선에 의해 서브 화소 전극이 분단되어 있다. 이에 대하여, 도 53, 도 54의 서브 화소 전극의 예에서는, 한 쌍의 데이터 버스선 DB0-1, DB0-2 및 DB1-1, DB1-2가, 화소 영역 PX의 양측에 배치되고, 화소 영역 내에 데이터 버스선이 형성되어 있지 않다. 이러한 레이아웃으로 함으로써, 서브 화소 전극이 충분히 넓은 영역 HB에 있어서, 높은 투과율 영역을 제공하는 것이 가능해진다. 즉, 서브 화소 전극에 소정의 구동 전압이 인가됨으로써, 그곳의 액정 분자가 배향하여 투과율이 높아진다. 그런데, 서브 화소 전극의 양단에서는 배향 규제 수단이 적절하게 마련되지 않다는 등의 이유 때문에, 반드시 높은 투과율로 할 수는 없다. 이 때문에, 도 49 내지 도 52와 같이, 화소 영역 내에 데이터 버스선이 배치되면, 이에 의해 서브 화소 전극이 분단되고, 양단의 낮은 투과율 영역이 증가하여 버린다.

이에 대하여, 도 53, 도 54와 같이 화소 영역 PX의 양단에 데이터 버스선을 배치함으로써, 화소 영역 PX의 좌우 전역에 걸쳐 서브 화소 전극을 배치할 수 있다. 이 때문에, 서브 화소 전극이 데이터 버스선으로 분단되지 않아, 양단의 낮은 투과율 영역을 줄일 수 있어, 높은 투과율 영역 HB를 넓게 할 수 있다. 이러한 효과는 보다 밝은 화상의 제공을 가능하게 한다.

도 53의 예에서는 제1, 제2 서브 화소 전극 SPX1, PSX2를 합쳐도, 화소 영역 내에 양단 영역이 2개소밖에 없다. 이 예에 있어서, 서브 화소 전극간의 제1 슬릿은 배향 규제 기능을 갖기 때문에, 이러한 제1 슬릿의 부분은 높은 휘도 영역으로 제어된다. 마찬가지로, 도 54의 예에서도, 각 서브 화소 전극이 화소 영역 내의 수평 방향 전면에 걸쳐서 형성되어 있기 때문에, 제1, 제2 서브 화소 전극 SPX1, SPX2의 양단 영역이 2개소밖에 없다. 이 때문에, 고휘도 영역 HB를 보다 넓게 취할 수 있다.

이상의 실시 형태를 정리하면, 다음의 부기와 같다.

(부기 1) 한 쌍의 기판 사이에 형성된 액정층을 갖고, 전압 무인가 상태에서 상기 액정층 내의 액정 분자가 거의 수직 방향으로 배향하고 있는 액정 표시 장치에 있어서,

상기 기판 상에 매트릭스 형상으로 배치되고, 각각 복수의 서브 화소 전극을 갖는 화소와,

상기 복수의 서브 화소 전극에 각각 접속된 복수의 스위칭 소자와,

상기 스위칭 소자에 접속된 복수의 데이터 버스선과,

상기 스위칭 소자에 접속되고 상기 스위칭 소자를 제어하는 복수의 게이트 버스선과,

상기 데이터 버스선에 구동 신호를 공급하고 상기 스위칭 소자를 통하여 상기 서브 화소 전극에 상기 구동 신호를 인가하는 데이터 버스 구동 회로와,

상기 기판 상에 형성되고 상기 액정 분자의 배향 방향을 복수 방향으로 규제하는 배향 규제 수단을 포함하고,

1개의 화소 내에 있어서, 면적이 서로 다른 제1 및 제2 서브 화소 전극이 마련되고,

상기 데이터 버스 구동 회로는, 화상 신호의 입력 계조에 대하여 계조 증가에 따라서 저휘도로부터 고휘도로 변화시키는 제1 구동 신호를 상기 제1 서브 화소 전극에 인가하고, 상기 화상 신호의 입력 계조에 대하여 계조 증가에 따라서 저휘도로부터 고휘도로 변화시키고 또한 상기 제1 구동 신호보다 낮은 휘도의 제2 구동 신호를 상기 제2 서브 화소 전극에 인가하는 것을 특징으로 하는 액정 표시 장치.

(부기 2) 부기 1에 있어서,

상기 데이터 버스선은, 1개의 화소에 대하여 제1 및 제2 데이터 버스선을 갖고,

상기 데이터 버스 구동 회로는, 상기 제1 및 제2 데이터 버스선을 통하여 상기 제1 및 제2 구동 신호를 상기 제1 및 제2 서브 화소 전극에 각각 인가하는 것을 특징으로 하는 액정 표시 장치.

(부기 3) 부기 1에 있어서,

상기 데이터 버스 구동 회로는, 공통의 데이터 버스선을 통하여, 상기 제1 및 제2 구동 신호를 상기 제1 및 제2 서브 화소 전극에, 시분할로 각각 인가하는 것을 특징으로 하는 액정 표시 장치.

(부기 4) 부기 1 내지 3 중 어느 하나에 있어서,

상기 화상 신호의 입력 계조를 상기 제1 및 제2 구동 신호에 대응하는 출력 계조로 변환하는 계조 변환 회로를 더 갖고, 상기 데이터 버스 구동 회로는, 상기 출력 계조에 따라서 상기 제1 및 제2 구동 신호를 서브 화소 전극에 인가하는 것을 특징으로 하는 액정 표시 장치.

(부기 5) 부기 1에 있어서,

상기 데이터 버스선 방향에 인접하는 제1 및 제2 화소가 각각 상기 제1 서브 화소 전극을 갖고, 상기 인접하는 제1 및 제2 화소가 공통의 제2 서브 화소 전극을 공유하고, 상기 제1 화소에의 구동은 상기 제1 화소의 제1 서브 화소 전극 및 공유하는 제2 서브 화소 전극의 구동에 의해 행해지고, 상기 제2 화소에의 구동은 상기 공유하는 제2 서브 화소 전극과 상기 제2 화소의 제1 서브 화소 전극의 구동에 의해 행해지는 것을 특징으로 하는 액정 표시 장치.

(부기 6) 부기 5에 있어서,

상기 제1 및 제2 화소에 대한 화상 신호의 입력 계조를, 상기 제1 화소의 제1 서브 화소 전극에의 구동 신호와, 상기 공유하는 제2 서브 화소 전극에의 구동 신호와, 상기 제2 화소의 제1 서브 화소 전극에의 구동 신호에 대응하는 출력 계조로 변환하는 계조 변환 회로를 더 갖고, 상기 데이터 버스 구동 회로는, 상기 출력 계조에 따라서 상기 구동 신호를 서브 화소 전극에 인가하는 것을 특징으로 하는 액정 표시 장치.

(부기 7) 부기 5에 있어서,

상기 데이터 버스 구동 회로는, 공통의 데이터 버스선을 통하여, 상기 제1 및 제2 구동 신호를 상기 제1 및 제2 서브 화소 전극에, 시분할로 각각 인가하는 것을 특징으로 하는 액정 표시 장치.

(부기 8) 부기 1에 있어서,

상기 제1 및 제2 구동 신호의 상기 화상 신호의 입력 계조에 대한 특성은, 상기 구동 신호에 의해 상기 제1 및 제2 서브 화소 전극이 구동되었을 때에 상기 기판 정면으로부터 관찰되는 휘도 특성이 소정의 감마 특성을 갖도록 설정되어 있는 것을 특징으로 하는 액정 표시 장치.

(부기 9) 부기 1에 있어서,

상기 제1 서브 화소 전극의 면적이 상기 제2 서브 화소 전극보다 작고,

상기 데이터 버스 구동 회로는, 상기 화상 신호의 입력 계조가 낮은 측의 제1 계조 영역에서는, 상기 제1 구동 신호를 상기 제1 서브 화소 전극에, 상기 제2 구동 신호를 상기 제2 서브 화소 전극에 각각 인가하고,

상기 데이터 버스 구동 회로는, 또한, 상기 제1 계조 영역보다 높은 측의 제2 계조 영역에서는, 상기 화상 신호의 입력 계조에 대하여 계조 증가에 따라서 저휘도로부터 고휘도로 변화시키는 제3 구동 신호를 상기 제2 서브 화소 전극에 인가하고, 상기 화상 신호의 입력 계조에 대하여 계조 증가에 따라서 저휘도로부터 고휘도로 변화시키고 또한 상기 제3 구동 신호보다 낮은 휘도의 제4 구동 신호를 상기 제1 서브 화소 전극에 인가하는 것을 특징으로 하는 액정 표시 장치.(도 27)

(부기 10) 부기 9에 있어서,

상기 화상 신호의 입력 계조를, 상기 제1 계조 영역에서는, 상기 제1 및 제2 구동 신호에 대응하는 제1 및 제2 출력 계조로 변환하고, 상기 제2 계조 영역에서는, 상기 제3 및 제4 구동 신호에 대응하는 제3 및 제4 출력 계조로 변환하여, 그 출력 계조를 상기 데이터 버스 구동 회로에 공급하는 계조 변환 회로를 더 갖는 것을 특징으로 하는 액정 표시 장치.

(부기 11) 부기 9에 있어서,

상기 화상 신호의 입력 계조를, 상기 제1 계조 영역에서는, 상기 제1 및 제2 구동 신호에 대응하는 제1 및 제2 출력 계조로 변환하고, 상기 제2 계조 영역에서는, 상기 제3 및 제4 구동 신호에 대응하는 제3 및 제4 출력 계조로 변환하여, 그 출력 계조를 상기 데이터 버스 구동 회로에 공급하는 계조 변환 회로를 더 갖고,

상기 계조 변환 회로는,

상기 제1 및 제2 구동 신호가 동일한 입력 계조에 대하여 제1 차를 갖고 또한 상기 제3 및 제4 구동 신호가 동일한 입력 계조에 대하여 제2 차를 갖는 제1 변환 모드와, 상기 제1 및 제2 구동 신호가 동일한 입력 계조에 대하여 상기 제1 차보다도 작은 제3 차를 갖고 또한 상기 제3 및 제4 구동 신호가 동일한 입력 계조에 대하여 상기 제2 차보다도 작은 제4 차를 갖는 제2 변환 모드를 갖고,

또한, 상기 계조 변환 회로는, 화소마다 복수의 색의 화상 신호의 입력 계조를 비교하여, 제1 입력 계조를 갖는 제1 색의 입력 계조를 상기 제1 변환 모드에 의해 상기 제1 내지 제4 출력 계조로 변환하고, 상기 제1 입력 계조보다도 높은 제2 입력 계조를 갖는 제2 색의 입력 계조를 상기 제2 변환 모드에 의해 상기 제1 내지 제4 출력 계조로 변환하는 것을 특징으로 하는 액정 표시 장치.(도 34)

(부기 12) 부기 11에 있어서,

상기 복수의 색은 적어도 3개의 색을 갖고,

상기 계조 변환 회로는 또한, 상기 제1 및 제2 구동 신호가 동일한 입력 계조에 대하여 제3 차보다도 작은 제5 차를 갖고 또한 상기 제3 및 제4 구동 신호가 동일한 입력 계조에 대하여 제4 차보다도 작은 제6 차를 갖는 제3 변환 모드를 갖고,

상기 계조 변환 회로는, 상기 복수의 색의 화상 신호에 입력 계조를 비교하여, 제1 입력 계조를 갖는 제1 색의 입력 계조를 상기 제1 변환 모드에 의해 상기 제1 내지 제4 출력 계조로 변환하고, 상기 제1 입력 계조보다도 높은 제2 입력 계조를 갖는 제2 색의 입력 계조를 상기 제2 변환 모드에 의해 상기 제1 내지 제4 출력 계조로 변환하고, 또한, 상기 제2 입력 계조보다도 높은 제3 입력 계조를 갖는 제3 색의 입력 계조를 상기 제3 변환 모드로 상기 제1 내지 제4 출력 계조로 변환하는 것을 특징으로 하는 액정 표시 장치.(도 34)

(부기 13) 부기 9에 있어서,

상기 제3 및 제4 구동 신호의 상기 화상 신호의 입력 계조에 대한 특성은, 상기 구동 신호에 의해 상기 제1 및 제2 서브 화소 전극이 구동되었을 때에 상기 기판 정면으로부터 관찰되는 휘도 특성이 소정의 감마 특성을 갖도록 설정되어 있는 것을 특징으로 하는 액정 표시 장치.

(부기 14) 부기 1에 있어서,

상기 화소는, 상기 제1 및 제2 서브 화소 전극이 제1 면적 대소 관계에 있는 제1 화소와, 상기 제1 및 제2 서브 화소 전극이 상기 제1 면적 대소 관계와 다른 제2 면적 대소 관계에 있는 제2 화소를 갖고,

상기 제1 및 제2 화소가, 인접하여 배치되어 있는 것을 특징으로 하는 액정 표시 장치.(도 31, 32)

(부기 15) 한 쌍의 기판 사이에 형성된 액정층을 갖고, 전압 무인가 상태에서 상기 액정층 내의 액정 분자가 거의 수직 방향으로 배향하고 있는 액정 표시 장치에 있어서,

상기 기판 상에 매트릭스 형상으로 배치되고, 각각 복수의 서브 화소 전극을 갖는 화소와,

상기 복수의 서브 화소 전극에 각각 접속된 복수의 스위칭 소자와,

상기 스위칭 소자에 접속된 복수의 데이터 버스선과,

상기 스위칭 소자에 접속되고 상기 스위칭 소자를 제어하는 복수의 게이트 버스선과,

상기 데이터 버스선에 구동 신호를 공급하고 상기 스위칭 소자를 통하여 상기 서브 화소 전극에 상기 구동 신호를 인가하는 데이터 버스 구동 회로와,

상기 기판 상에 형성되고 상기 액정 분자의 배향 방향을 복수 방향으로 규제하는 배향 규제 수단을 포함하고,

1개의 화소 내에 있어서, 제1 서브 화소 전극과 상기 제1 서브 화소 전극보다 면적이 큰 제2 서브 화소 전극이 마련되고,

상기 데이터 버스 구동 회로는, 상기 화상 신호의 입력 계조가 낮은 측의 제1 계조 영역에서는, 화상 신호의 입력 계조에 대하여 계조 증가에 따라서 저휘도로부터 고휘도로 변화시키는 제1 구동 신호를 상기 제1 서브 화소 전극에 인가하고, 상기 화상 신호의 입력 계조에 대하여 계조 증가에 따라서 저휘도로부터 고휘도로 변화시키고 또한 상기 제1 구동 신호보다 낮은 휘도의 제2 구동 신호를 상기 제2 서브 화소 전극에 인가하고,

상기 데이터 버스 구동 회로는, 또한, 상기 제1 계조 영역보다 높은 측의 제2 계조 영역에서는, 상기 화상 신호의 입력 계조에 대하여 계조 증가에 따라서 저휘도로부터 고휘도로 변화시키는 제3 구동 신호를 상기 제2 서브 화소 전극에 인가하고, 상기 화상 신호의 입력 계조에 대하여 계조 증가에 따라서 저휘도로부터 고휘도로 변화시키고 또한 상기 제3 구동 신호보다 낮은 휘도의 제4 구동 신호를 상기 제1 서브 화소 전극에 인가하는 것을 특징으로 하는 액정 표시 장치.(도 27)

(부기 16) 부기 15에 있어서,

상기 화상 신호의 입력 계조를, 상기 제1 계조 영역에서는, 상기 제1 및 제2 구동 신호에 대응하는 제1 및 제2 출력 계조로 변환하고, 상기 제2 계조 영역에서는, 상기 제3 및 제4 구동 신호에 대응하는 제3 및 제4 출력 계조로 변환하여, 그 출력 계조를 상기 데이터 버스 구동 회로에 공급하는 계조 변환 회로를 더 갖고,

상기 계조 변환 회로는,

상기 제1 및 제2 구동 신호가 동일한 입력 계조에 대하여 제1 차를 갖고 또한 상기 제3 및 제4 구동 신호가 동일한 입력 계조에 대하여 제2 차를 갖는 제1 변환 모드와, 상기 제1 및 제2 구동 신호가 동일한 입력 계조에 대하여 상기 제1 차보다도 작은 제3 차를 갖고 또한 상기 제3 및 제4 구동 신호가 동일한 입력 계조에 대하여 상기 제2 차보다도 작은 제4 차를 갖는 제2 변환 모드를 갖고,

또한, 상기 계조 변환 회로는, 화소마다 복수의 색의 화상 신호의 입력 계조를 비교하여, 제1 입력 계조를 갖는 제1 색의 입력 계조를 상기 제1 변환 모드에 의해 상기 제1 내지 제4 출력 계조로 변환하고, 상기 제1 입력 계조보다도 높은 제2 입력 계조를 갖는 제2 색의 입력 계조를 상기 제2 변환 모드에 의해 상기 제1 내지 제4 출력 계조로 변환하는 것을 특징으로 하는 액정 표시 장치.(도 34)

(부기 17) 부기 15에 있어서,

상기 제1 및 제2 구동 신호의 상기 화상 신호의 입력 계조에 대한 특성과, 상기 제3 및 제4 구동 신호의 상기 화상 신호의 입력 계조에 대한 특성은, 모두, 상기 구동 신호에 의해 상기 제1 및 제2 서브 화소 전극이 구동되었을 때에 상기 기판 정면으로부터 관찰되는 휘도 특성이 소정의 감마 특성을 갖도록 각각 설정되어 있는 것을 특징으로 하는 액정 표시 장치.

(부기 18) 한 쌍의 기판 사이에 형성된 액정층을 갖고, 전압 무인가 상태에서 상기 액정층 내의 액정 분자가 거의 수직 방향으로 배향하고 있는 액정 표시 장치에 있어서,

상기 기판 상에 매트릭스 형상으로 배치되고, 각각 제1 및 제2 서브 화소 전극을 갖는 화소와,

상기 복수의 서브 화소 전극에 각각 접속된 복수의 스위칭 소자와,

상기 스위칭 소자에 접속된 복수의 데이터 버스선과,

상기 스위칭 소자에 접속되고 상기 스위칭 소자를 제어하는 복수의 게이트 버스선과,

상기 데이터 버스선에 구동 신호를 공급하고 상기 스위칭 소자를 통하여 상기 서브 화소 전극에 상기 구동 신호를 인가하는 데이터 버스 구동 회로와,

상기 기판 상에 형성되고 상기 액정 분자의 배향 방향을 복수 방향으로 규제하는 배향 규제 수단을 포함하고,

1개의 화소 내에 있어서, 상기 배향 규제 수단으로서의 제1 슬릿을 통하여 배치된 제1 및 제2 서브 화소 전극이 마련되고,

상기 데이터 버스 구동 회로는, 상기 제1 및 제2 서브 화소 전극에, 역극성의 구동 전압을 인가하는 것을 특징으로 하는 액정 표시 장치.(도 45, 46)

(부기 19) 부기 18에 있어서,

상기 제1 또는 제2 서브 화소 전극은, 각각 상기 배향 규제 수단으로서의 제2 슬릿을 갖고, 상기 제1 슬릿은 상기 제2 슬릿보다도 슬릿 폭이 작은 것을 특징으로 하는 액정 표시 장치.(도 45, 도 46)

(부기 20) 부기 18에 있어서,

상기 제1 슬릿의 방향이, 상기 한 쌍의 기판에 형성되는 편광판의 편광축 방향에 대하여 90도의 거의 절반의 각도를 갖는 것을 특징으로 하는 액정 표시 장치.

(부기 21) 부기 18에 있어서,

상기 제1 및 제2 서브 화소 전극의 면적이 서로 다르고,

상기 데이터 버스 구동 회로는, 화상 신호의 입력 계조에 대하여 계조 증가에 따라서 저휘도로부터 고휘도로 변화시키는 제1 구동 신호를 상기 제1 서브 화소 전극에 인가하고, 상기 화상 신호의 입력 계조에 대하여 계조 증가에 따라서 저휘도로부터 고휘도로 변화시키고 또한 상기 제1 구동 신호보다 낮은 휘도의 제2 구동 신호를 상기 제2 서브 화소 전극에 인가하고, 상기 제1 및 제2 구동 신호는 공통 전극에 대하여 역극성인 것을 특징으로 하는 액정 표시 장치.

(부기 22) 부기 1 또는 18에 있어서,

상기 서브 화소 전극이 복수로 분할되고, 화소 영역 내에서 상기 분할된 서브 화소 전극이 분산되어 배치되어 있는 것을 특징으로 하는 액정 표시 장치.(도 49, 도 50)

(부기 23) 부기 22에 있어서,

상기 제1 또는 제2 서브 화소 전극은, 역극성의 구동 신호가 인가되는 한 쌍의 데이터 버스선과 거의 동일한 면적을 통하여 근접 배치되어 있는 것을 특징으로 하는 액정 표시 장치.

(부기 24) 부기 22에 있어서,

상기 제1 및 제2 서브 화소 전극에 대응하여, 서로 다른 색의 컬러 필터가 형성되어 있는 것을 특징으로 하는 액정 표시 장치.

(부기 25) 부기 24에 있어서,

상기 화소 영역 내의 다른 색의 컬러 필터의 사이에는, 블랙 스트라이프막이 형성되지 않고, 상기 화소 영역간의 서로 다른 색의 컬러 필터의 사이에는, 블랙 스트라이프막이 형성되어 있는 것을 특징으로 하는 액정 표시 장치.

(부기 26) 부기 22에 있어서,

상기 분산 배치된 분할 서브 화소 전극이, 화소 영역 내에 배치된 데이터 버스선과 중첩하여 마련되는 접속 영역을 통하여 접속되는 것을 특징으로 하는 액정 표시 장치.

(부기 27) 부기 1 또는 18에 있어서,

상기 화소 영역의 양측에 상기 데이터 버스선이 배치되고, 상기 화소 영역 내에는 상기 데이터 버스선이 배치되어 있지 않은 것을 특징으로 하는 액정 표시 장치.

발명의 효과

제1 측면에 따르면, 경사 방향으로부터의 화상의 워시아웃을 억제하여 화질을 향상시킬 수 있다. 제2 측면에 따르면, 서브 화소 전극간의 슬릿 폭을 좁게 하여 개구율을 높일 수 있다.

도면의 간단한 설명

도 1은 MVA 타입의 액정 표시 장치를 설명하기 위한 단면도.

도 2는 MVA 타입의 액정 표시 장치를 설명하기 위한 TFT측 기판의 평면도.

도 3은 MVA 타입에 있어서의 화소 전극과 공통 전극간의 액정 분자의 수직 배향을 설명하는 단면도.

도 4는 다른 MVA 타입에 있어서의 화소 전극과 공통 전극간의 액정 분자의 수직 배향을 설명하는 단면도.

도 5는 표시 패널에 대한 정면 방향과 위 60도 방향을 도시하는 도면.

도 6은 액정 분자와 관찰 방향의 관계를 나타내는 도면.

도 7은 MVA 타입의 액정 표시 패널에 있어서의 인가 전압과 액정층의 투과율의 관계를 나타내는 도면.

도 8은 MVA 타입의 액정 표시 패널에 있어서의 입력 계조에 대한 휘도를 도시하는 도면.

도 9는 소정의 휘도의 조합을 갖는 화상 예의 RGB의 휘도의 히스토그램을 도시하는 도면.

도 10은 제1 실시 형태에 있어서의 액정 표시 장치의 개략도.

도 11은 본 실시 형태에 있어서의 서브 화소 전극에 인가하는 구동 신호의 전압 특성을 나타내는 도면.

도 12는 본 실시 형태의 액정 표시 패널에 있어서의 입력 계조에 대한 휘도를 도시하는 도면.

도 13은 본 실시 형태의 액정 표시 장치에서의 계조 변환 테이블을 도시하는 도면.

도 14는 제1 실시 형태에 있어서의 액정 표시 패널의 구체적 구성을 도시하는 평면도 및 회로도.

도 15는 도 14(A)의 평면도의 일부 단면도.

도 16은 피드스루 전압을 설명하는 도면.

도 17은 제1 실시 형태에 있어서의 다른 액정 표시 장치의 개략도.

도 18은 제1 실시 형태에 있어서 서브 화소 전극의 면적비를 서로 다르게 한 경우의 입력 계조와 휘도의 관계를 나타내는 도면.

도 19는 제1 실시 형태에 있어서의 서브 화소 전극의 면적비 1:2인 경우의 변환 테이블을 도시하는 도면.

도 20은 제1 실시 형태에 있어서의 서브 화소 전극의 면적비 1:3인 경우의 변환 테이블을 각각 도시하는 도면.

도 21은 제1 실시 형태에 있어서의 면적비를 1:3의 서브 화소 전극의 구성 예를 도시하는 도면.

도 22는 제1 실시 형태에 있어서의 면적비를 약 2:1 등으로 한 서브 화소 전극의 구성 예를 도시하는 도면.

도 23은 제1 실시 형태에 있어서의 서브 화소 전극의 변형 예를 도시하는 도면.

도 24는 도 23(A)의 서브 화소 전극을 구동하기 위한 화상 신호 처리 회로를 도시하는 도면.

도 25는 제2 실시 형태에 있어서의 액정 표시 장치의 입력 계조와 휘도의 관계를 나타내는 도면.

도 26은 제2 실시 형태에 있어서의 계조 변환 회로의 변환 테이블을 설명하는 도면.

도 27은 제2 실시 형태에 있어서의 계조 변환 회로의 변환 테이블 예.

도 28은 제2 실시 형태에 있어서의 입력 계조와 휘도와의 관계를 나타내는 도면.

도 29는 제2 실시 형태에 있어서의 변형 예의 휘도 특성.

도 30은 제2 실시 형태에 있어서의 변형 예의 계조 변환 회로의 변환 테이블 예.

도 31은 제3 실시 형태에 있어서의 서브 화소 전극의 구성 예를 나타내는 모식도.

도 32는 제3 실시 형태에 있어서의 서브 화소 전극의 다른 구성 예를 나타내는 모식도.

도 33은 제3 실시 형태에 있어서의 서브 화소 전극의 다른 구성 예를 나타내는 모식도.

도 34는 제4 실시 형태의 원리를 설명하기 위한 도면.

도 35는 패턴 A, B, C인 경우의 입력 계조에 대한 휘도의 특성을 나타내는 도면.

도 36은 패턴 B의 변환 테이블을 구성하는 4개의 테이블 예를 나타내는 도면.

도 37은 패턴 C의 변환 테이블을 구성하는 4개의 테이블 예를 나타내는 도면.

도 38은 도 36의 4개의 변환 테이블을 조합한 패턴 B에 대한 계조 변환 회로의 변환 테이블 예를 나타내는 도면.

도 39는 도 37의 4개의 변환 테이블을 조합한 패턴 C에 대한 계조 변환 회로의 변환 테이블 예를 나타내는 도면.

도 40은 제4 실시 형태에 있어서의 계조 변환 회로의 구성도.

도 41은 계조 변환 회로에 의한 변환 테이블의 선택 예를 나타내는 도면.

도 42는 계조 변환 회로에 의한 변환 테이블의 선택 예를 나타내는 도면.

도 43은 계조 변환 회로(30)의 변환 테이블 선택 알고리즘을 나타내는 흐름도.

도 44는 제5 실시 형태에 있어서의 서브 화소 전극간의 슬릿을 설명하는 도면.

도 45는 제5 실시 형태에 있어서의 서브 화소 전극의 구조도.

도 46은 제5 실시 형태에 있어서의 서브 화소 전극의 다른 구조도.

도 47은 제5 실시 형태에 있어서의 구동 신호 파형도.

도 48은 제5 실시 형태에 있어서의 구동 신호 파형도.

도 49는 제6 실시 형태에 있어서의 서브 화소 전극의 구조도.

도 50은 제6 실시 형태에 있어서의 서브 화소 전극의 구조도.

도 51은 제6 실시 형태에 있어서의 서브 화소 전극의 다른 구조도.

도 52는 제6 실시 형태에 있어서의 서브 화소 전극의 다른 구조도.

도 53은 제7 실시 형태에 있어서의 서브 화소 전극의 구성도.

도 54는 제7 실시 형태에 있어서의 서브 화소 전극의 구성도.

<도면의 주요부분에 대한 부호의 설명>

PX : 화소

SPX1, SPX2 : 서브 화소 전극

DB0-1, DB0-2 : 데이터 버스선

T00-1, T00-2 : 스위칭 소자

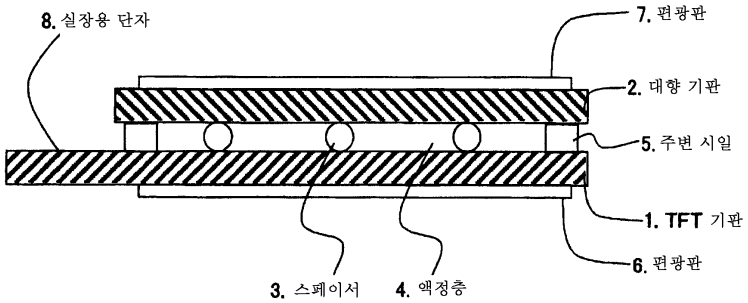
DDR0-1, DDR0-2 : 데이터 버스 구동 회로

30 : 계조 변환 회로

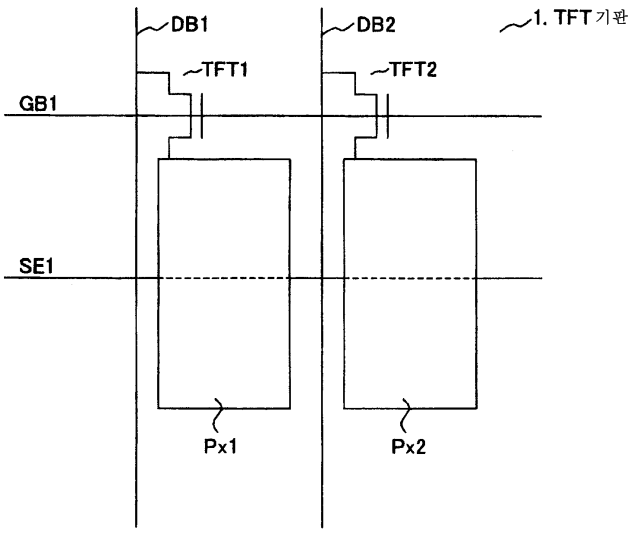
Din: 입력 화상 신호

도면

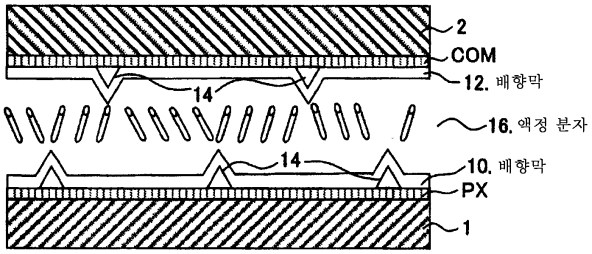
도면1



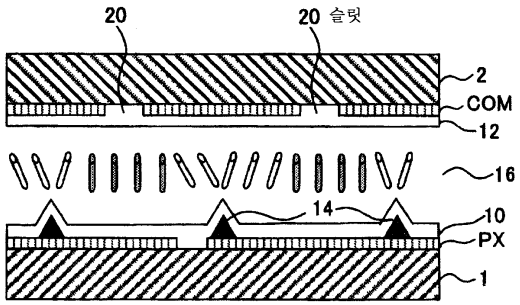
도면2



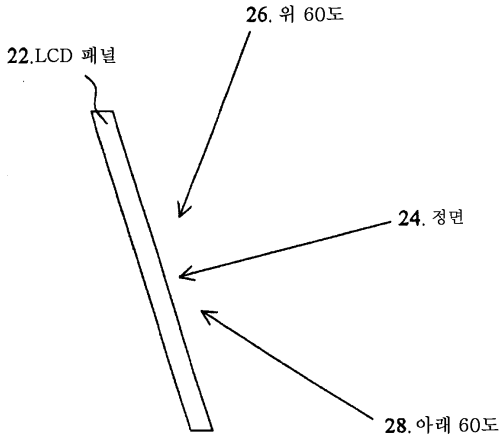
도면3



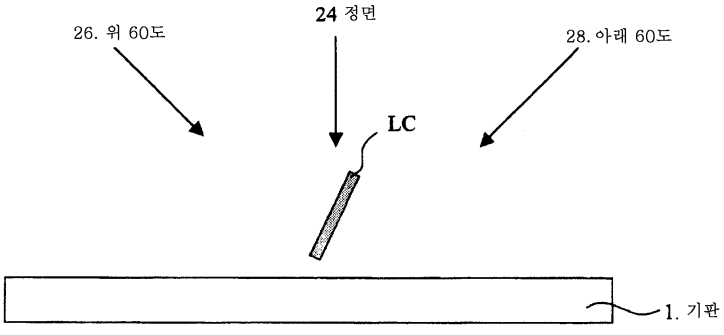
도면4



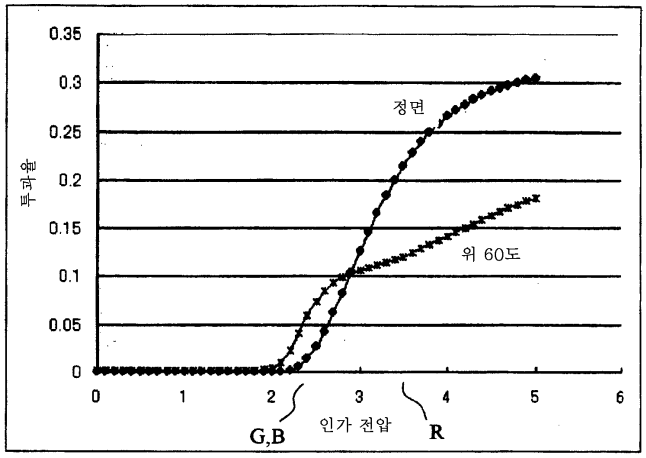
도면5



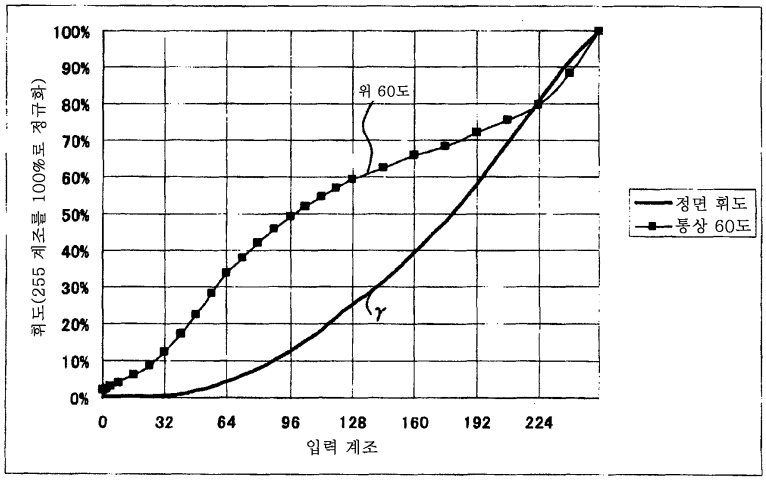
도면6



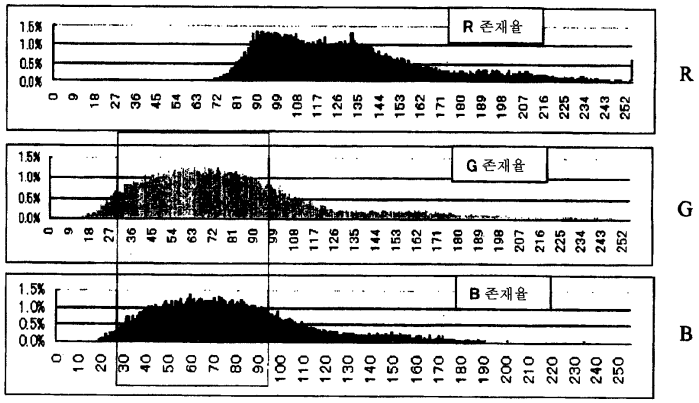
도면7


0.35
0.3
0.25
0.2
0.15
0.1
0.05
0
투과율
정면
위 60도
0
1
2
3
4
5
6
G,B
인가 전압
R

도면8

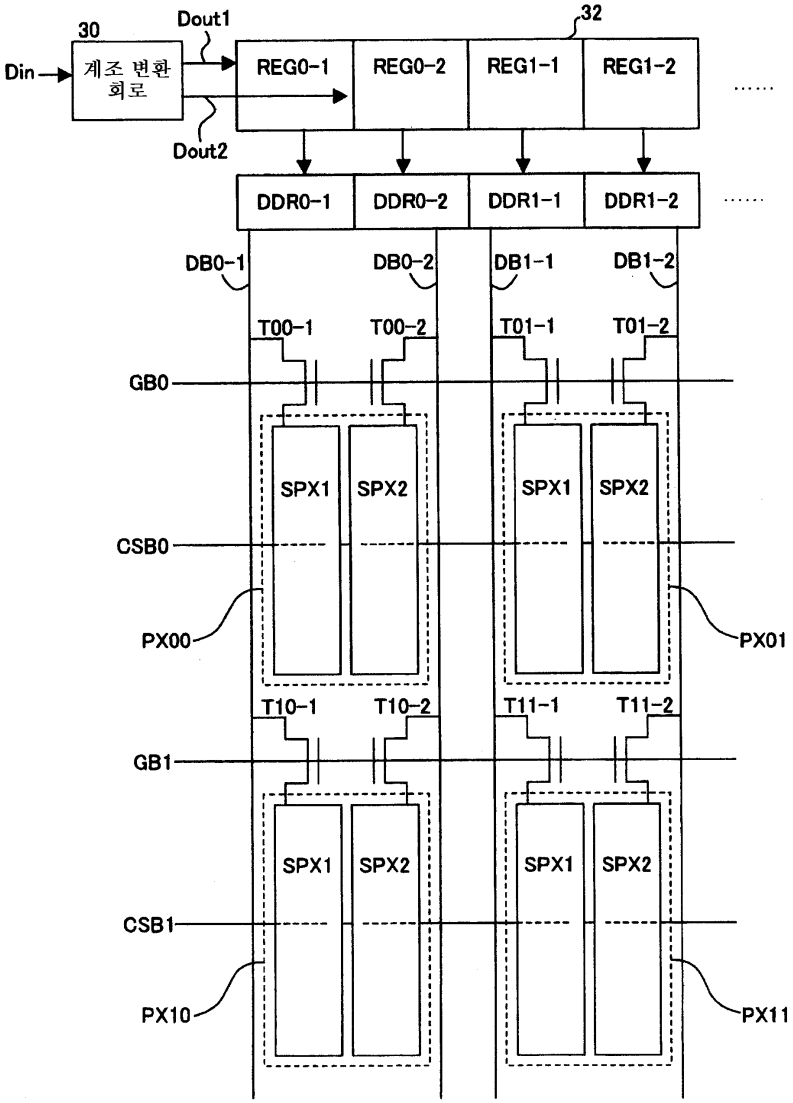

100%
90%
80%
70%
60%
50%
40%
30%
20%
10%
0%
휘도(255 계조를 100%로 정규화)
위 60도
γ
0
32
64
96
128
160
192
224
입력 계조
정면 휘도
통상 60도

도면9

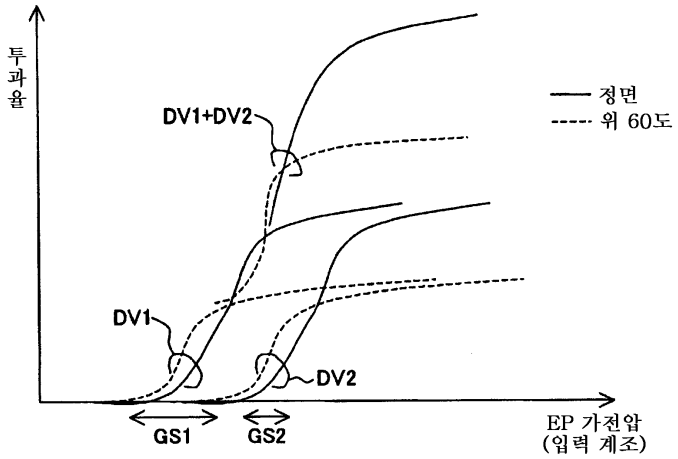

R 존재율
G 존재율
B 존재율
R
G
B

도면10

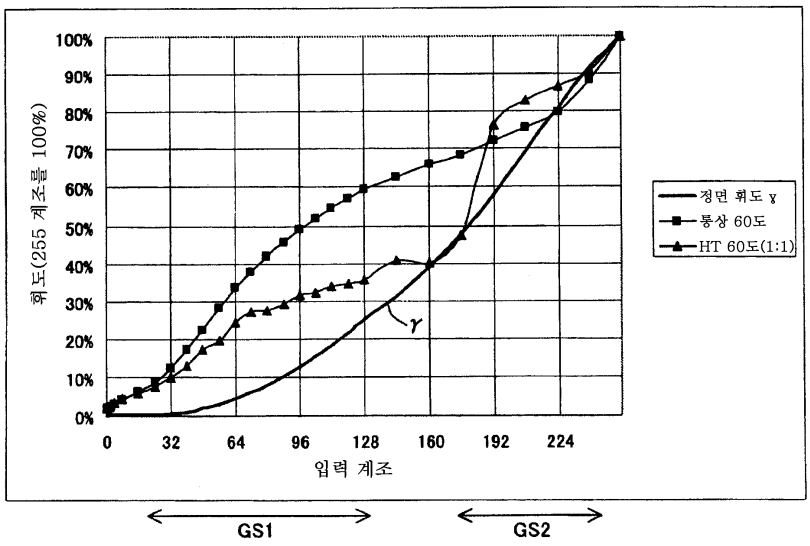
제1 실시 형태



도면11

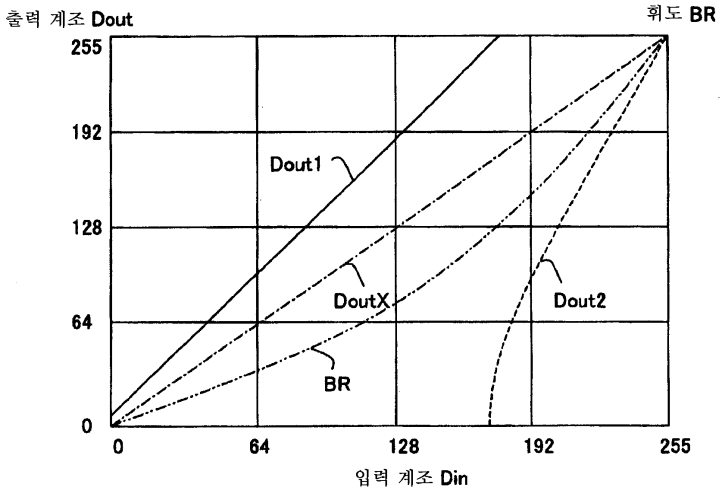


도면12

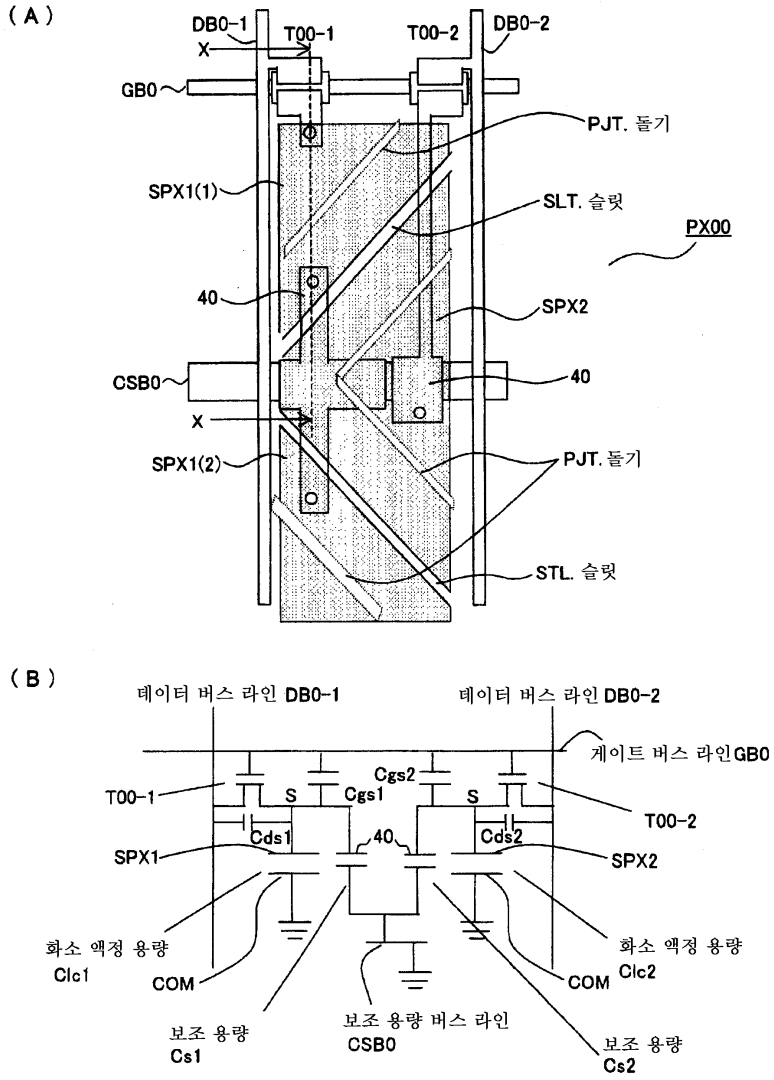


도면13

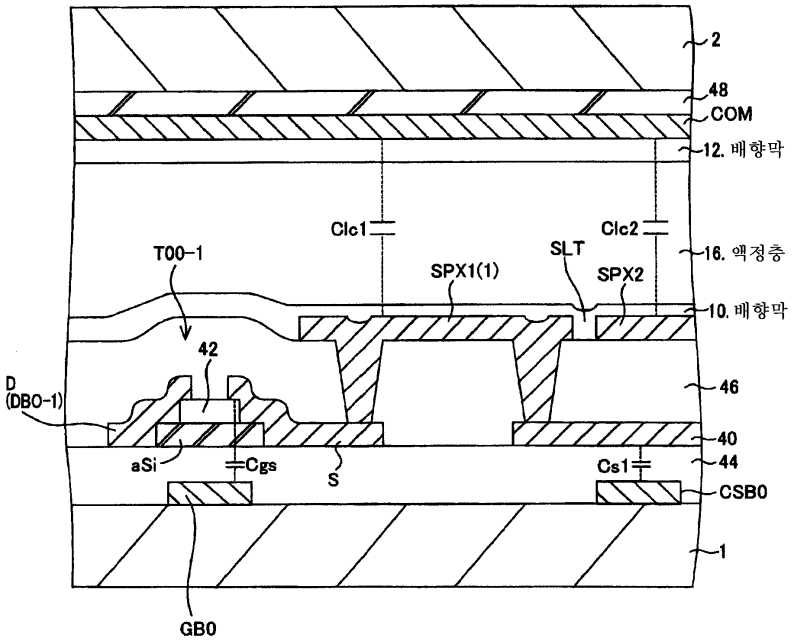
계조 변환 회로의 변환 테이블 예(면적 1:1)



도면14

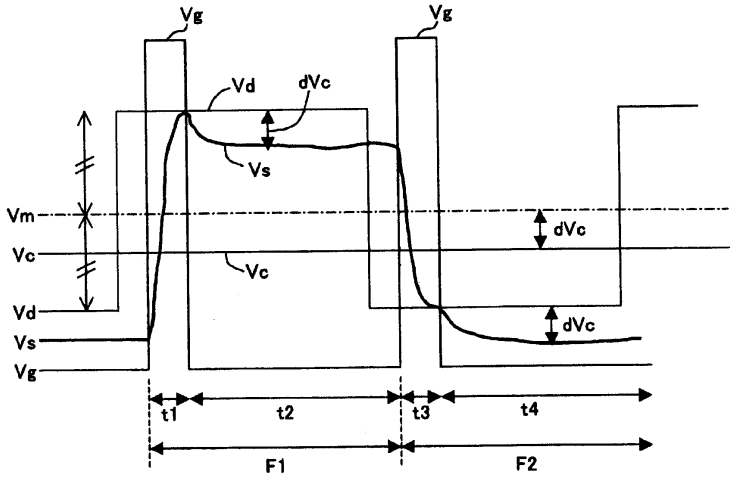

(A)
DB0-1
X
T00-1
T00-2
DB0-2
GB0
PJT. 돌기
SPX1(1)
SLT. 슬릿
PX00
40
SPX2
CSB0
40
X
SPX1(2)
PJT. 돌기
STL. 슬릿
(B)
데이터 버스 라인 DB0-1
데이터 버스 라인 DB0-2
게이트 버스 라인GB0
Cgs2
T00-1
S
Cgs1
S
T00-2
Cds1
40
Cds2
SPX1
SPX2
화소 액정 용량
Clc1
COM
화소 액정 용량
Clc2
COM
보조 용량
Cs1
보조 용량 버스 라인
CSB0
보조 용량
Cs2

도면15

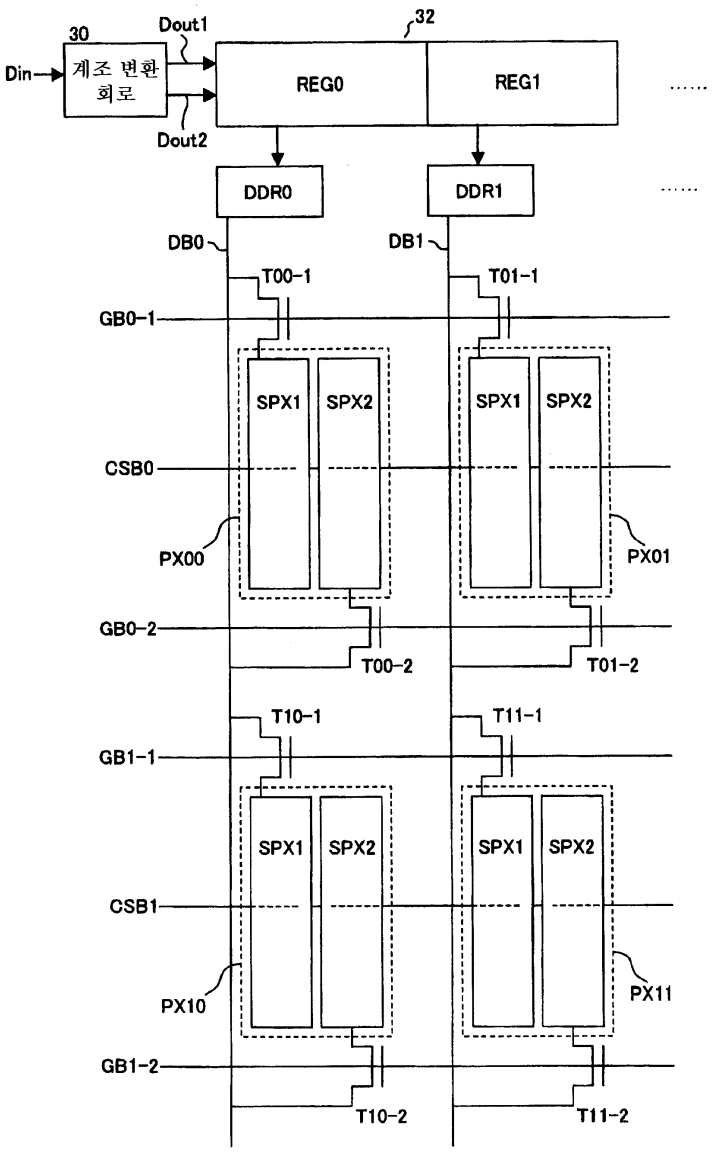


도면16

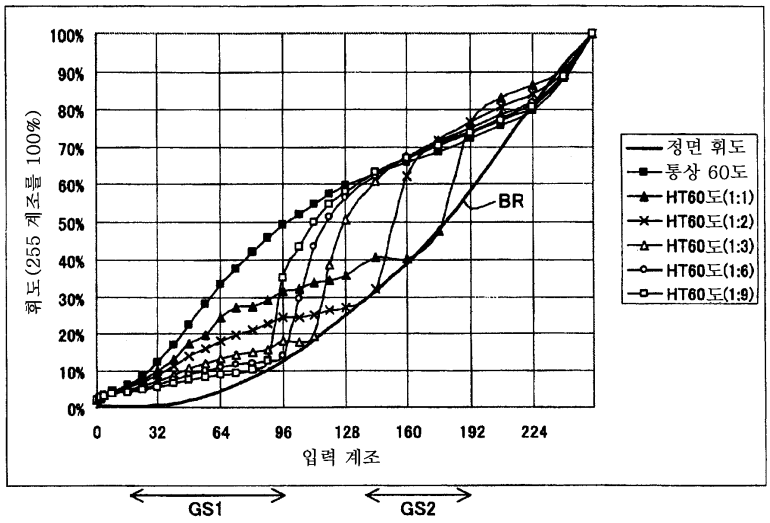
피드스루 전압의 설명도



도면17

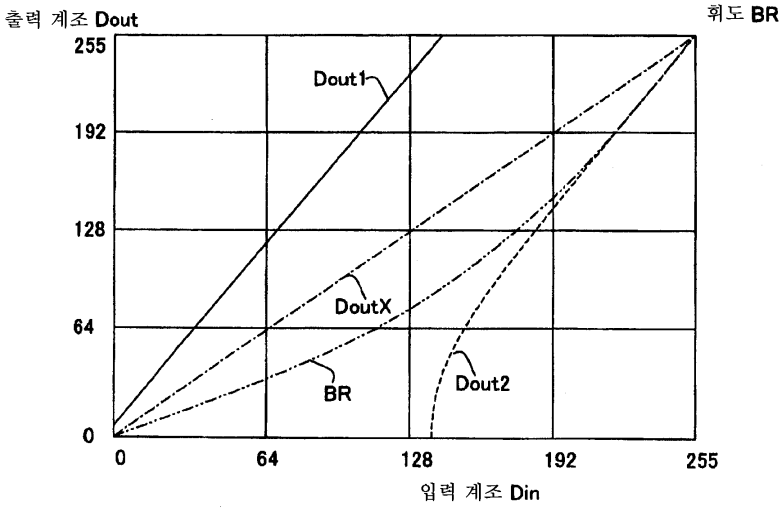

30
Dout1
32
Din
계조 변환 회로
REG0
REG1
Dout2
DDR0
DDR1
DB0
DB1
T00-1
T01-1
GB0-1
SPX1
SPX2
CSB0
PX00
PX01
GB0-2
T00-2
T01-2
T10-1
T11-1
GB1-1
CSB1
PX10
PX11
GB1-2
T10-2
T11-2

도면18


100%
90%
80%
70%
60%
50%
40%
30%
20%
10%
0%
휘도(255 계조를 100%)
0
32
64
96
128
160
192
224
입력 계조
BR
정면 휘도
통상 60도
HT60도(1:1)
HT60도(1:2)
HT60도(1:3)
HT60도(1:6)
HT60도(1:9)
GS1
GS2

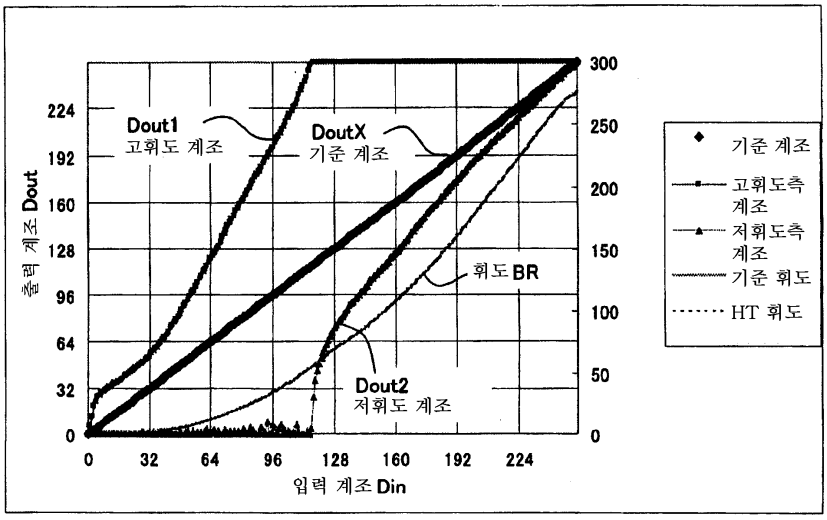
도면19

계조 변환 회로의 변환 테이블 예(면적 1:2)



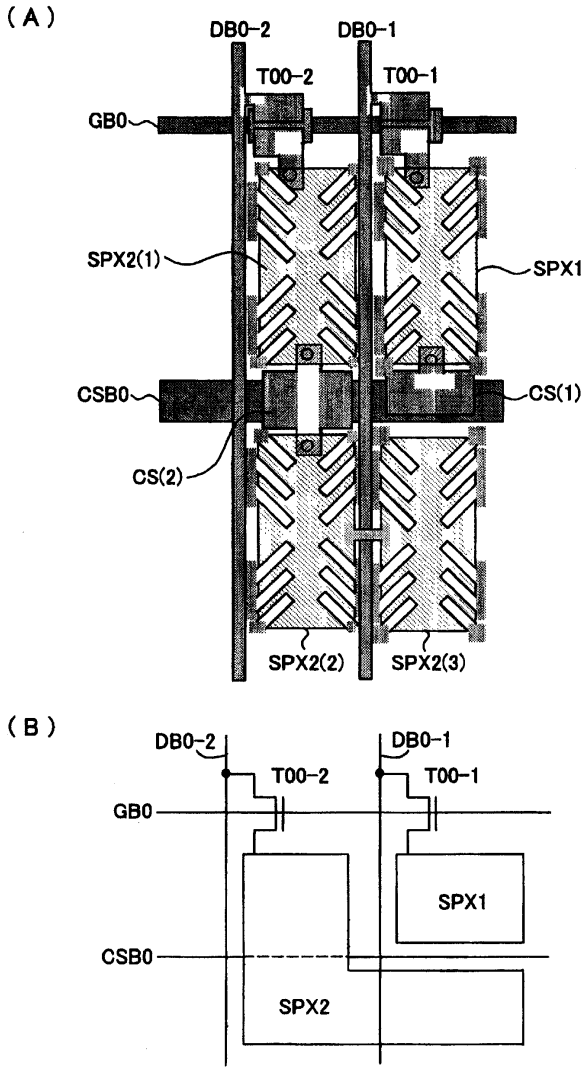
도면20

계조 변환 회로의 변환 테이블 예(면적 1:3)

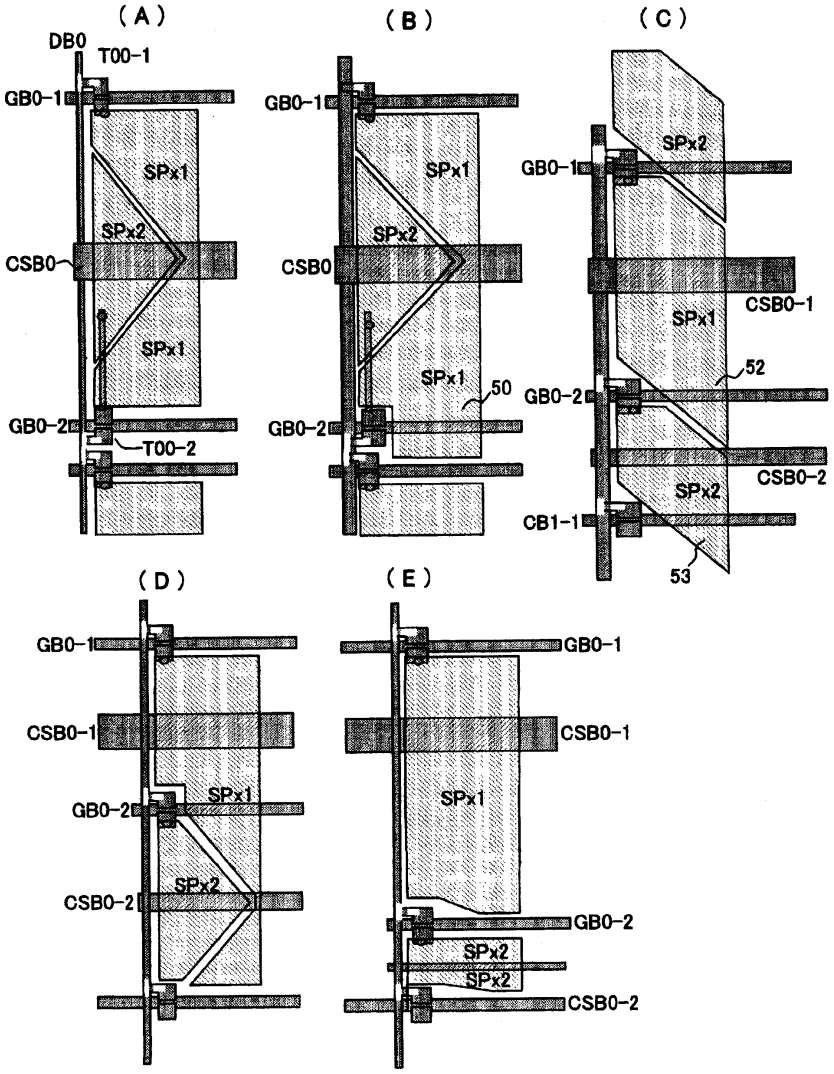


도면21

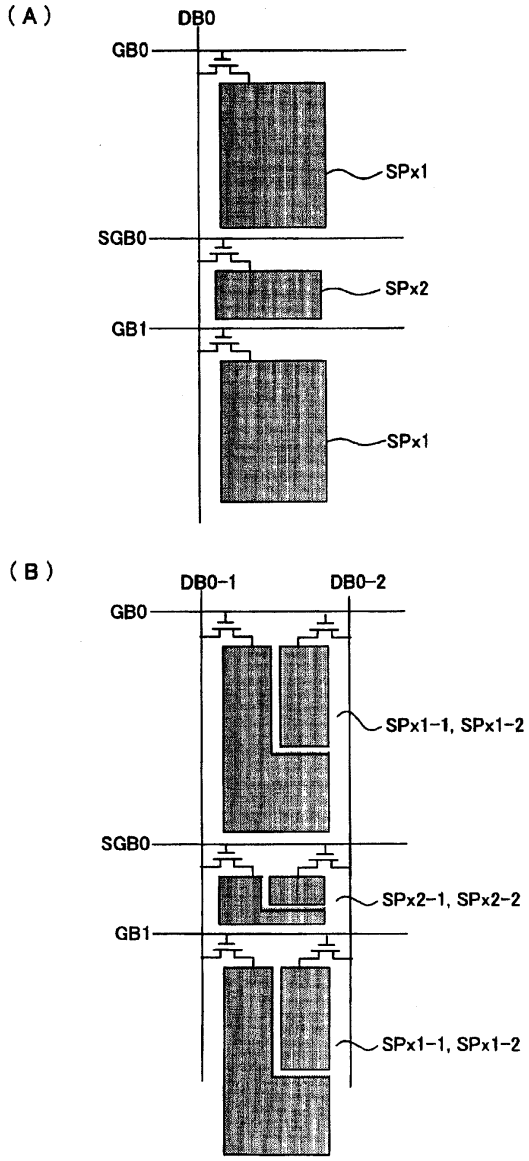
면적비 1:3의 서브 화소 전극의 구성 예



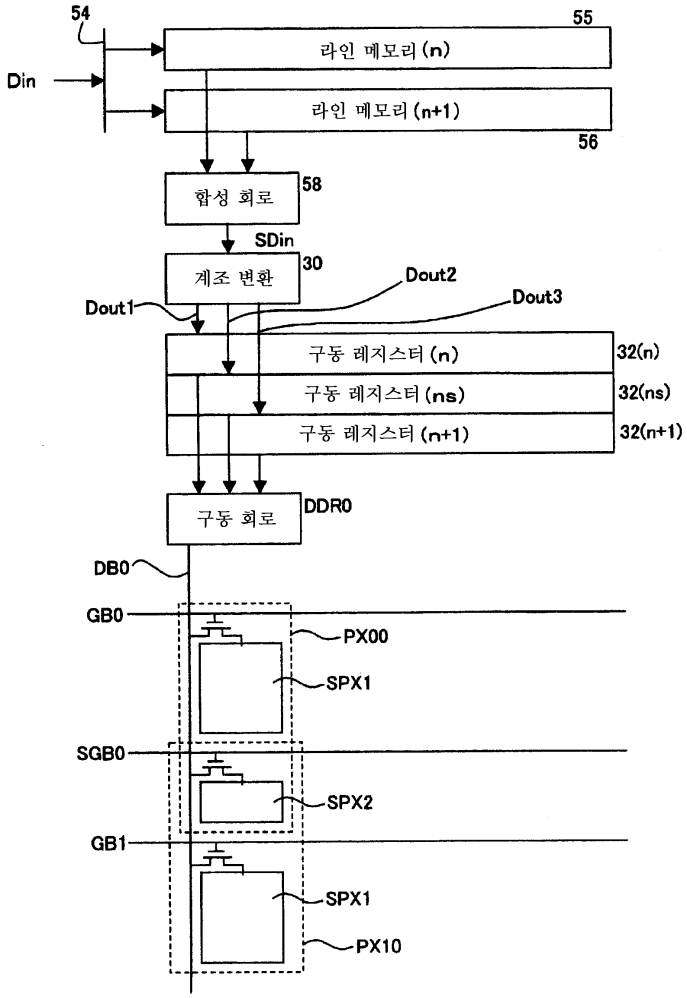
도면22


(A)
DB0
T00-1
GB0-1
SPx1
SPx2
CSB0
SPx1
GB0-2
T00-2
(B)
GB0-1
SPx1
SPx2
CSB0
SPx1
50
GB0-2
(C)
SPx2
GB0-1
CSB0-1
SPx1
52
GB0-2
CSB0-2
SPx2
CB1-1
53
(D)
GB0-1
CSB0-1
SPx1
GB0-2
SPx2
CSB0-2
(E)
GB0-1
CSB0-1
SPx1
GB0-2
SPx2
SPx2
CSB0-2

도면23

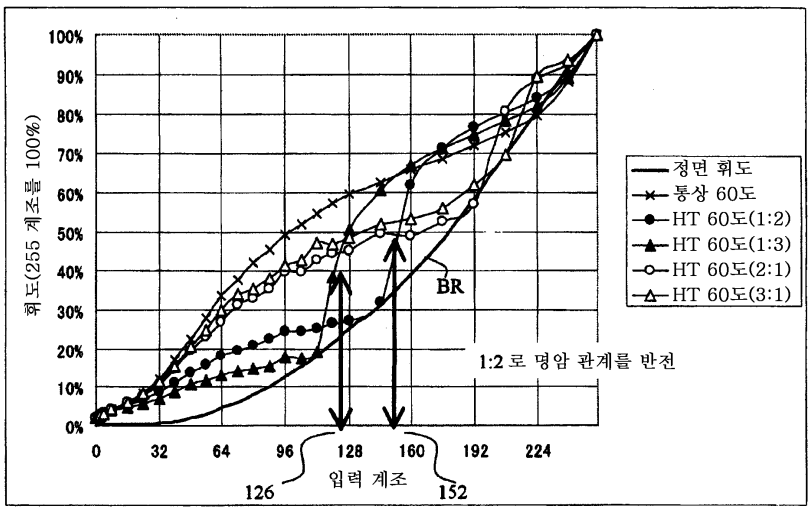

(A)
DB0
GB0
SPx1
SGB0
SPx2
GB1
SPx1
(B)
DB0-1
DB0-2
GB0
SPx1-1, SPx1-2
SGB0
SPx2-1, SPx2-2
GB1
SPx1-1, SPx1-2

도면24

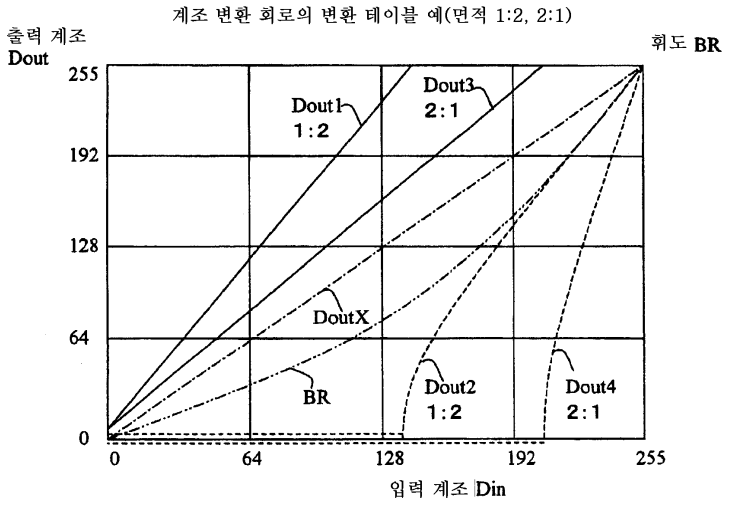


도면25

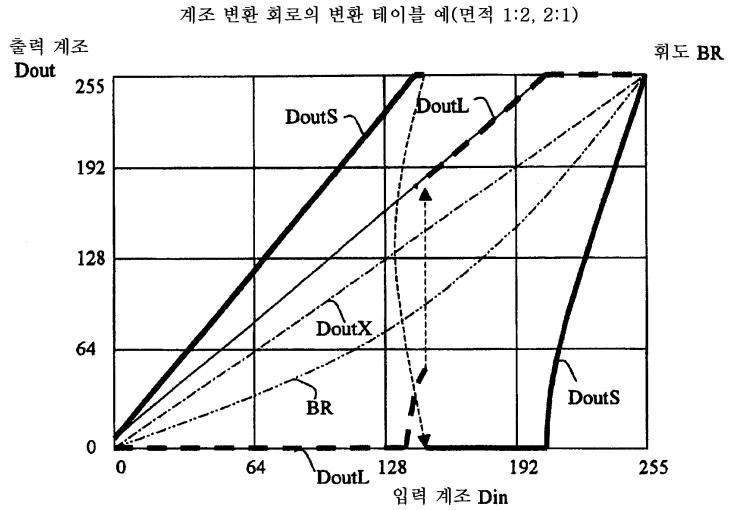
제2 실시 형태



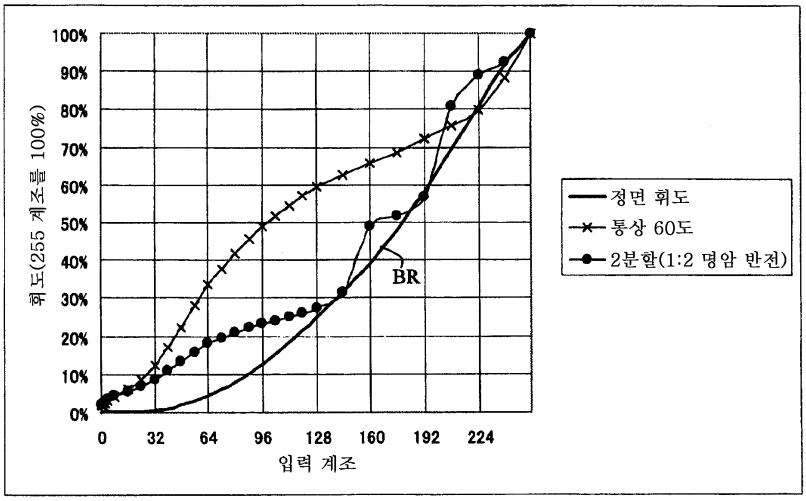
도면26



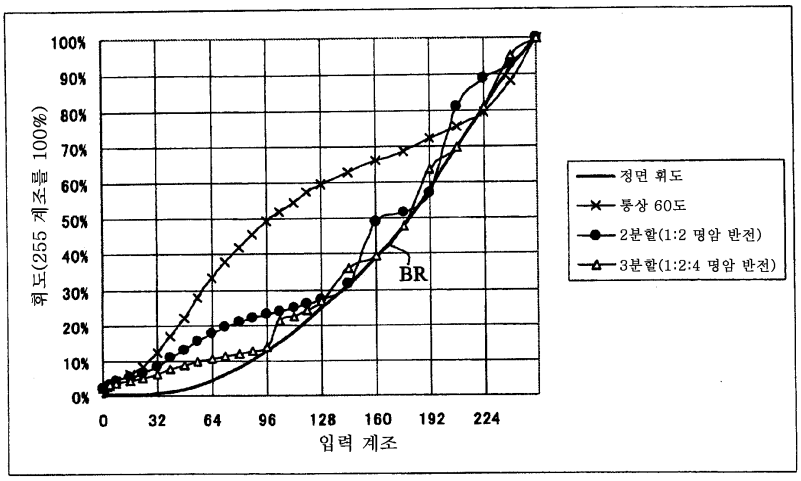
도면27



도면28

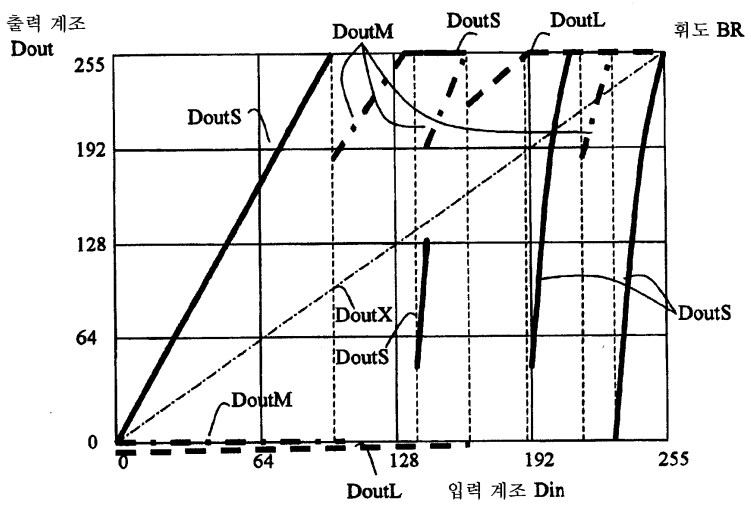


도면29



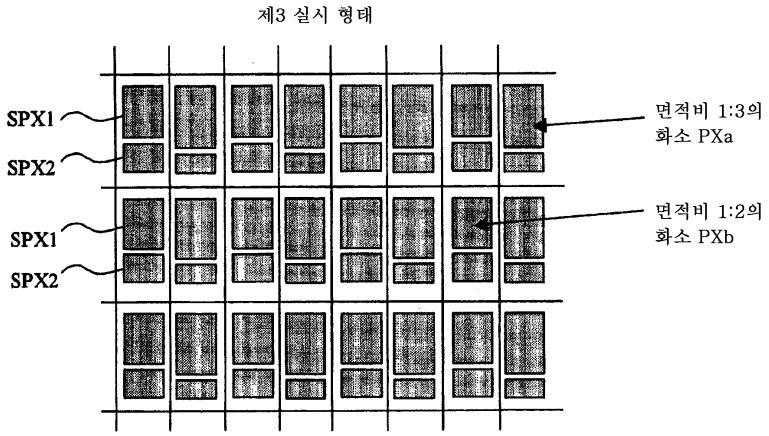
도면30

계조 변환 회로의 변환 테이블 예(면적 1:2:4)

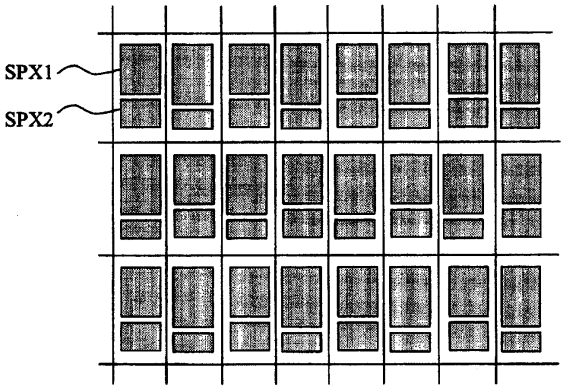


	AR1	AR2	AR3	AR4	AR5	AR6	AR7
DoutS	1	0	1	0	1	0	1
DoutM	0	1	1	0	0	1	1
DoutL	0	0	0	1	1	1	1

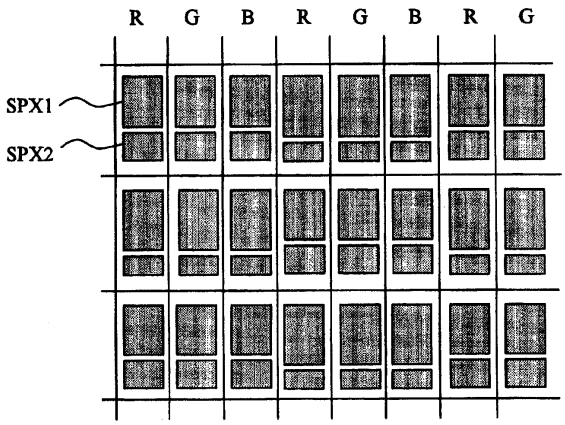
도면31



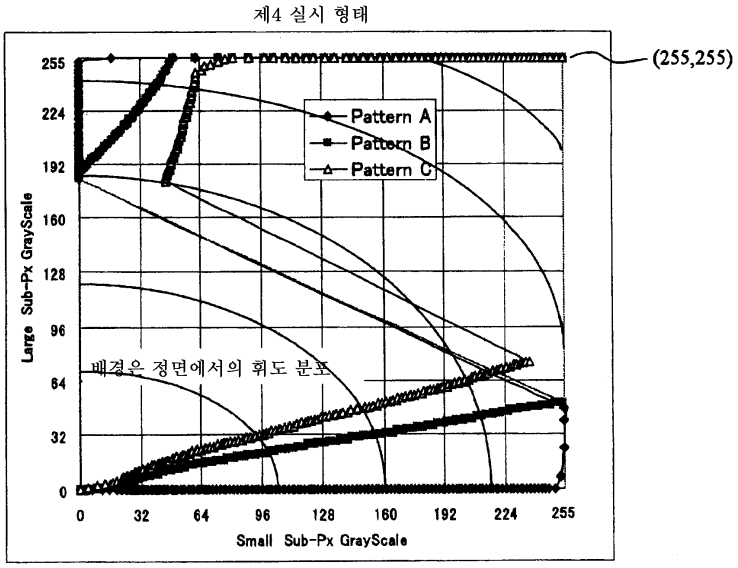
도면32



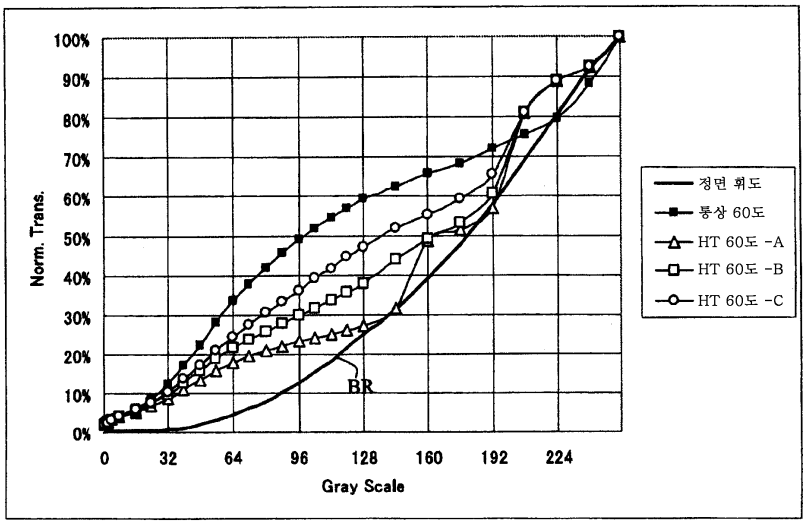
도면33



도면34

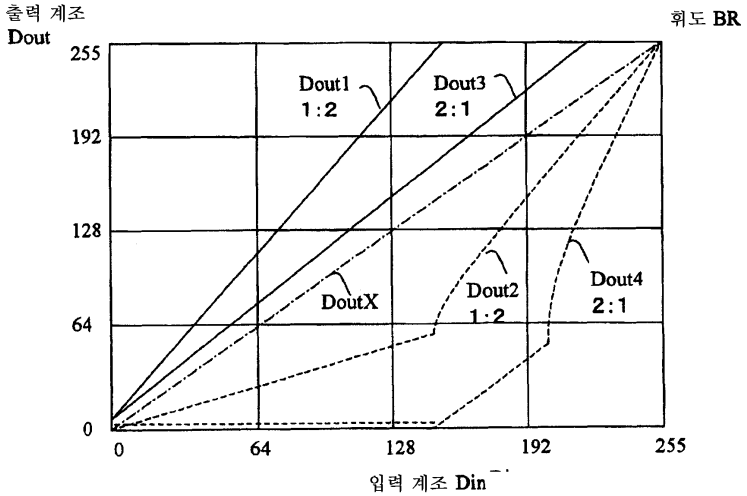

제4 실시 형태
(255,255)
Pattern A
Pattern B
Pattern C
배경은 정면에서의 휘도 분포
Large Sub-Px GrayScale
Small Sub-Px GrayScale
0
32
64
96
128
160
192
224
255

도면35


Norm. Trans.
Gray Scale
BR
정면 휘도
통상 60도
HT 60도 -A
HT 60도 -B
HT 60도 -C
100%
90%
80%
70%
60%
50%
40%
30%
20%
10%
0%
0
32
64
96
128
160
192
224

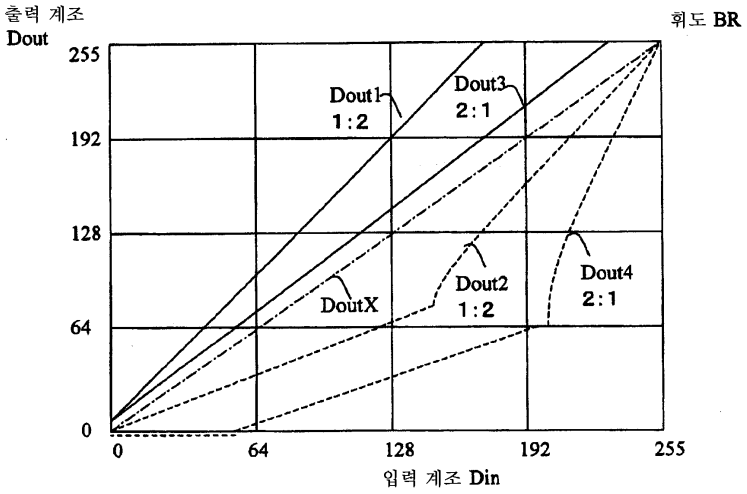
도면36

계조 변환 회로의 변환 테이블 예(면적 1:2, 2:1, 패턴 B)



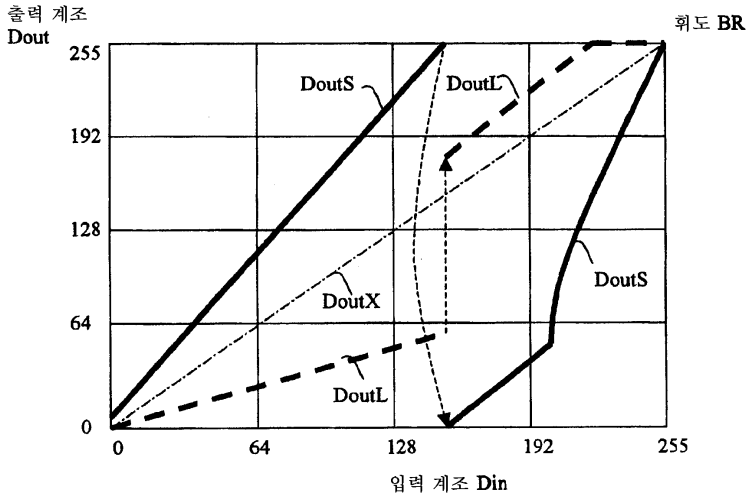
도면37

계조 변환 회로의 변환 테이블 예(면적 1:2, 2:1, 패턴 C)

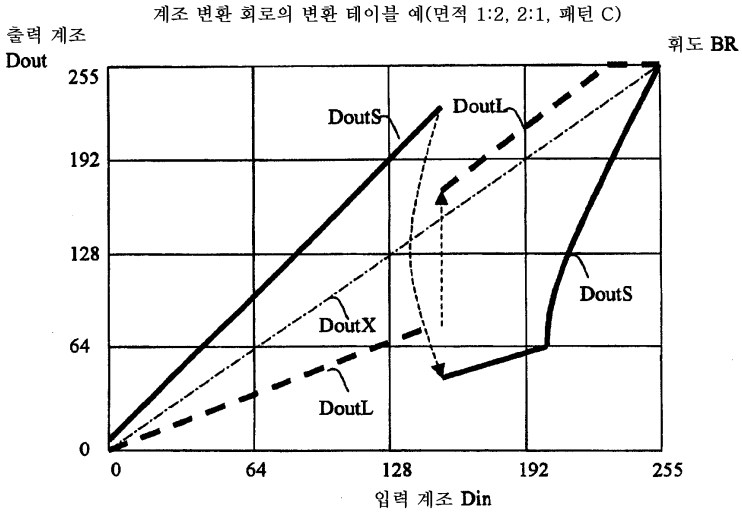


도면38

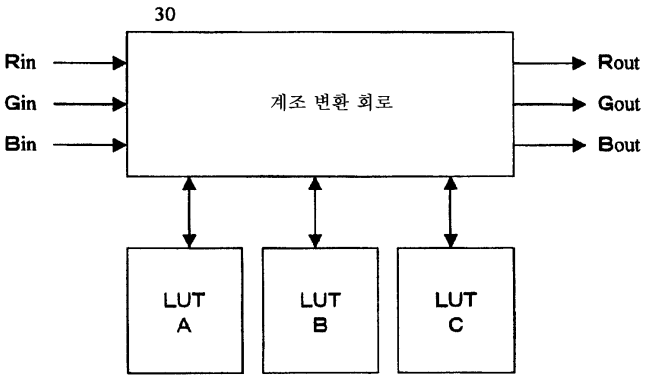
계조 변환 회로의 변환 테이블 예(면적 1:2, 2:1, 패턴 B)



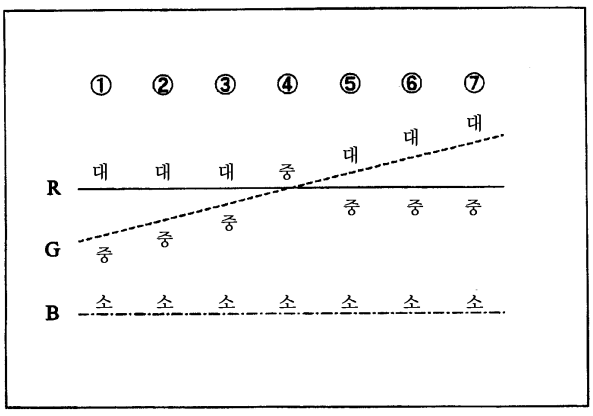
도면39



도면40



도면41



패턴 A: 휘도 소
패턴 B: 휘도 중
패턴 C: 휘도 대

도면42

(A)

표시 영역 내의 장소 →	①	②	③	④	⑤	⑥	⑦
R	120	120	120	120	120	120	120
G	117	118	119	120	121	122	123
B	0	0	0	0	0	0	0

(B)

R 테이블	대 C	대 C	대 C	중 B	중 B	중 B	중 B
G 테이블	중 B	중 B	중 B	중 B	대 C	대 C	대 C
B 테이블	소 A	소 A	소 A	소 A	소 A	소 A	소 A

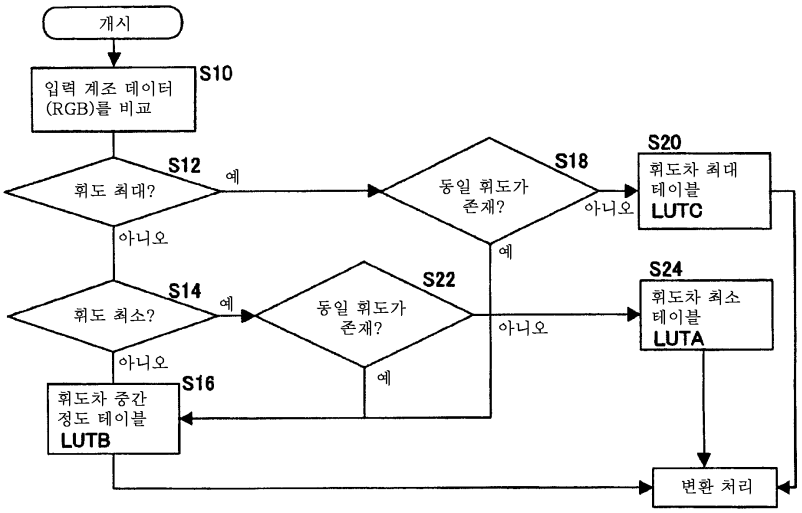
(C)

n 계층 이내에 접근한 경우, 동일하다고 간주하는 경우 (n=1)

R 테이블	대 C	대 C	중 B	중 B	중 B	중 B	중 B
G 테이블	중 B	중 B	중 B	중 B	중 B	대 C	대 C
B 테이블	소 A	소 A	소 A	소 A	소 A	소 A	소 A

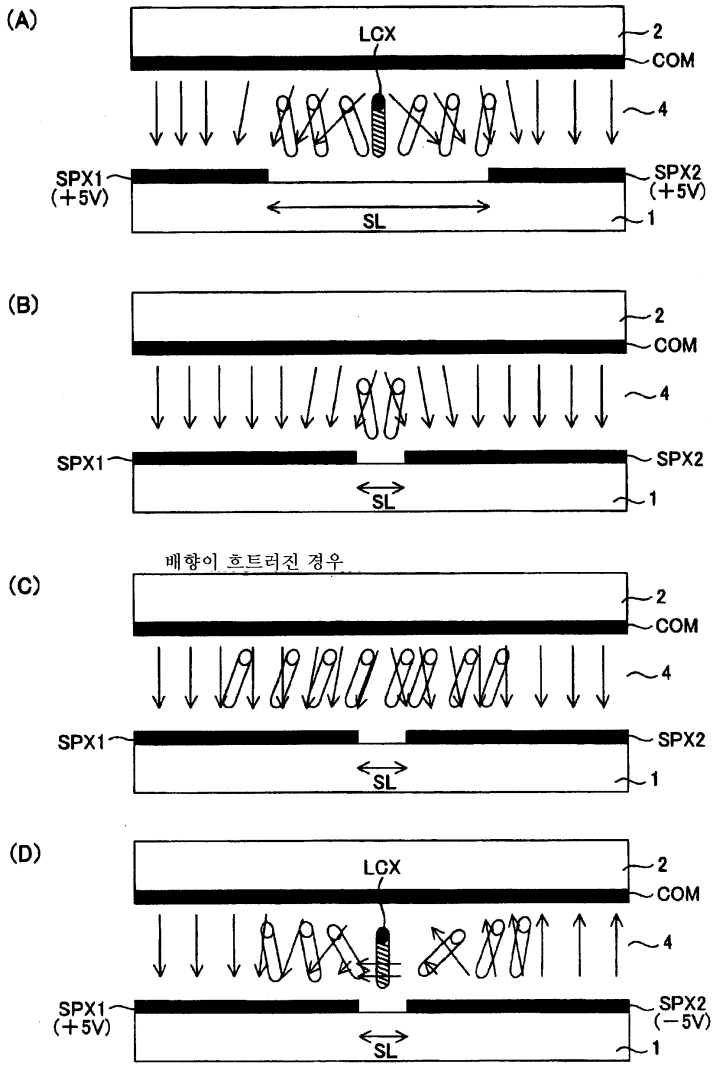
패턴 A: 휘도 소
패턴 B: 휘도 중
패턴 C: 휘도 대

도면43

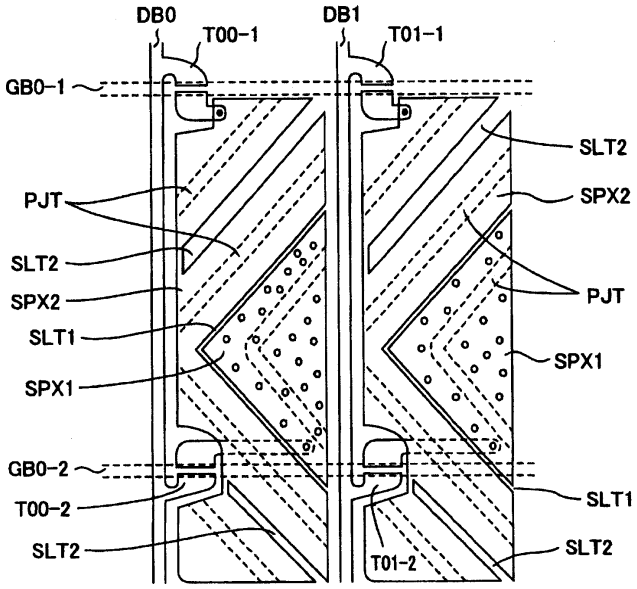


도면44

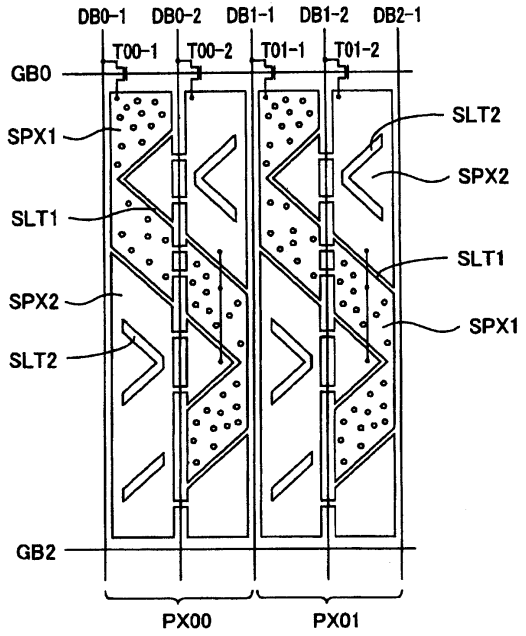
제5 실시 형태


(A)
LCX
2
COM
4
SPX1
(+5V)
SPX2
(+5V)
SL
1
(B)
2
COM
4
SPX1
SPX2
SL
1
배향이 흐트러진 경우
(C)
2
COM
4
SPX1
SPX2
SL
1
(D)
LCX
2
COM
4
SPX1
(+5V)
SPX2
(−5V)
SL
1

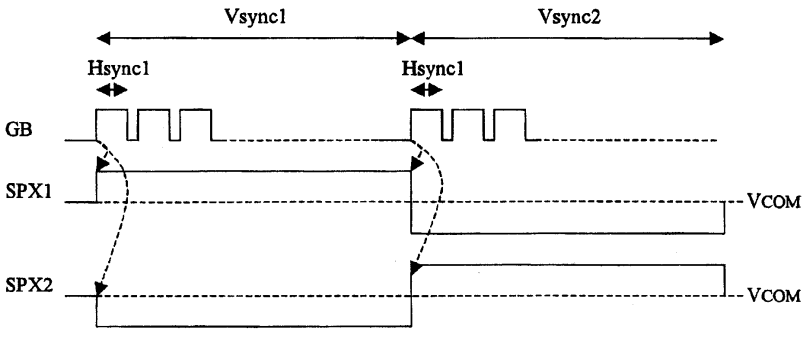
도면45



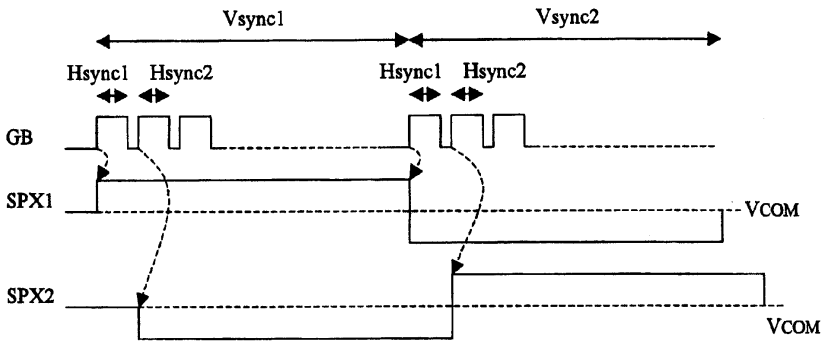
도면46



도면47

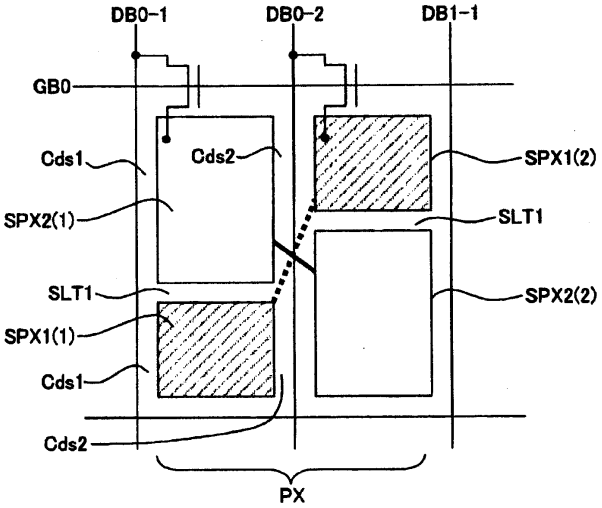


도면48

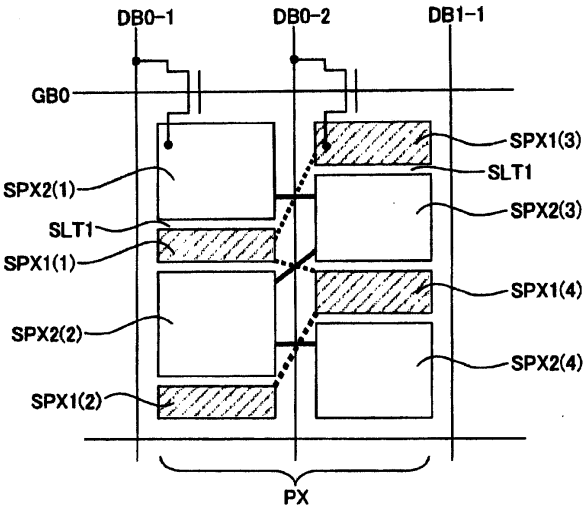


도면49

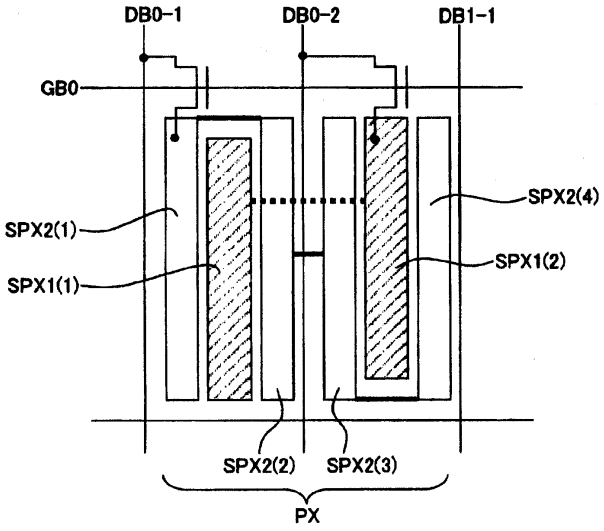
제6 실시 형태



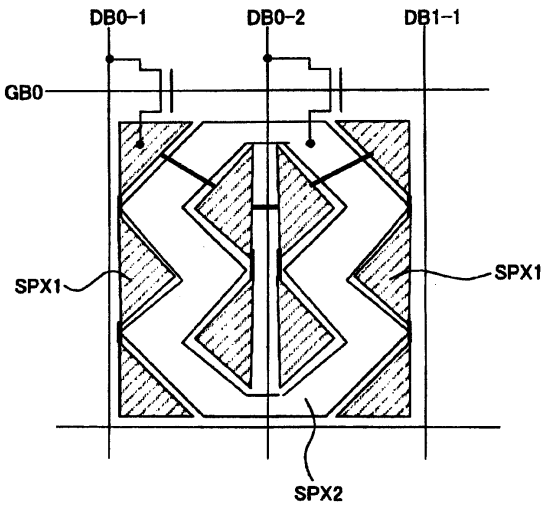
도면50



도면51

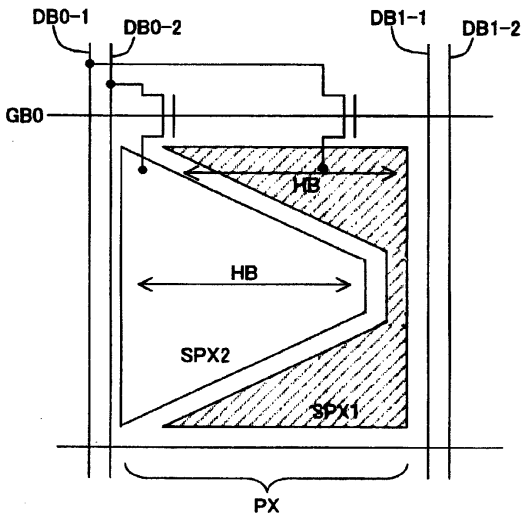


도면52

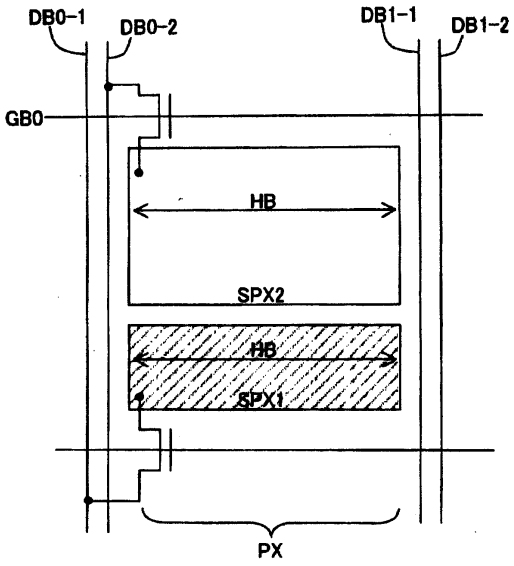


도면53

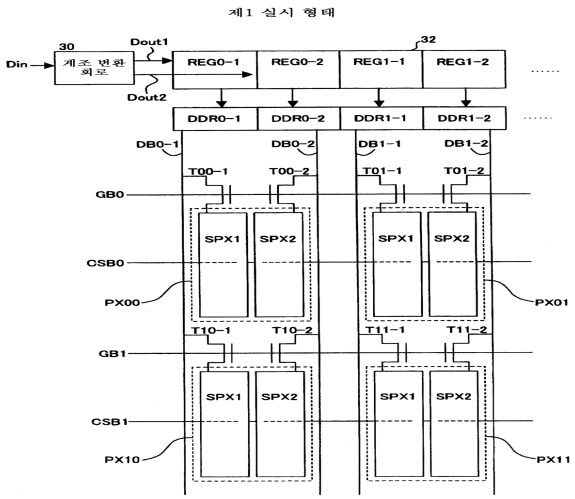
제7 실시 형태



도면54



专利名称(译)	液晶显示装置具有改善的视觉特性		
公开(公告)号	KR100701559B1	公开(公告)日	2007-03-30
申请号	KR1020050022750	申请日	2005-03-18
[标]申请(专利权)人(译)	富士通株式会社 友达光电股份有限公司		
申请(专利权)人(译)	富士sikki有限公司 我们用鼻子来尼克斯捕法		
当前申请(专利权)人(译)	富士sikki有限公司 我们用鼻子来尼克斯捕法		
[标]发明人	KAMADA TSUYOSHI 가마다쯔요시 TAKEDA ARIHIRO 다께다아리히로		
发明人	가마다쯔요시 다께다아리히로		
IPC分类号	G02F1/133 G02F1/1335 G02F1/139 G02F1/1337 G02F1/1343 G02F1/1368 G09G3/20 G09G3/36		
CPC分类号	G02F2001/134345 G09G3/2074 G02F2001/133742 G09G2320/028 G09G3/2077 G02F1/133753 G09G2320/0285 G09G3/3607 G09G2320/0276 G09G3/3648 G09G2300/0447 G06M1/024 G06M1/107 G06M11/00		
代理人(译)	LEE，JUNG HEE CHANG, SOO KIL CHU，晟敏		
优先权	2004134954 2004-04-30 JP		
其他公开文献	KR1020060044418A		
外部链接	Espacenet		

摘要(译)

从斜坡上方的图像质量得到改善。并且改善了视觉特性。在电压不允许条件下，具有子像素电极SPX1的像素，以及相应的多个和数据总线驱动电路DDR的SPX2，通过开关元件T00在多个子像素电极中授权相应连接的驱动信号多个数据总线DB，连接到开关元件和多个栅极总线GB，控制开关元件和数据总线，以及子像素电极中的开关元件和限制液晶对准的取向控制方法关于液晶显示器的多个方向，其中相应的液晶层内的液晶分子几乎与垂直方向对齐。并且在一个像素内准备具有不同面积的第一和第二子像素电极。数据总线驱动电路根据第一子像素电极中的低亮度的灰度增加，授权第一驱动信号围绕图像信号的输入步骤变为高亮度。在第二子像素电极中，第二驱动信号变为低于第一驱动信号的亮度。子像素电极，数据总线，栅极总线，驱动信号，方向，灰度，亮度。