



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G02F 1/1339 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년12월18일 10-0658544 2006년12월11일
--	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2004-0036619 2004년05월22일 2004년05월22일	(65) 공개번호 (43) 공개일자	10-2004-0101087 2004년12월02일
----------------------------------	---	------------------------	--------------------------------

(30) 우선권주장 JP-P-2003-00146093 2003년05월23일 일본(JP)

(73) 특허권자 엔이씨 엘씨디 테크놀로지스, 엘티디.
 일본 가나가와쎄가와사끼시 나카하라구 시모누마베 1753

(72) 발명자 오카모또마모루
 일본가나가와쎄가와사끼시나카하라구시모누마베1753엔이씨엘씨디테
 크놀로지스,엘티디.내

 니시다신이찌
 일본가나가와쎄가와사끼시나카하라구시모누마베1753엔이씨엘씨디테
 크놀로지스,엘티디.내

 콘노다까유끼
 일본가나가와쎄가와사끼시나카하라구시모누마베1753엔이씨엘씨디테
 크놀로지스,엘티디.내

 마루야마무네오
 일본가나가와쎄가와사끼시나카하라구시모누마베1753엔이씨엘씨디테
 크놀로지스,엘티디.내

(74) 대리인 장수길
 이중희
 구영창

(56) 선행기술조사문헌 JP09073088 A JP2001305552 A KR1020010051567 A * 심사관에 의하여 인용된 문헌	JP11174467 A JP2002214621 A KR1020020017210 A
---	---

심사관 : 신상훈

전체 청구항 수 : 총 6 항

(54) 액정 표시 장치

(57) 요약

컬럼형 스페이서를 이용하여 배향막의 러빙시의 그늘의 영향을 없애고 흑 표시시의 표시 불균일(검정 얼룩)의 잔재를 없앨 수 있는 액정 표시 장치가 제공된다. 컬럼형 스페이서들은 TFT 기판에 대하여 배치된 대향 기판의 블랙 매트릭스 상에 제공된다. 이 TFT 기판과 접하는 각 컬럼형 스페이서의 상부 위치는 TFT 기판의 게이트 라인의 중심으로부터 게이트 라인에 평행한 공통 라인쪽으로 시프트된다. 게다가, TFT 기판에 접촉하는 컬럼형 스페이서의 정상부를 모두 TFT 기판과 접촉시키지 않고, 컬럼형 스페이서 등의 상부에 불균일한 표면을 제공함으로써 컬럼형 스페이서의 상부의 일부와 TFT 기판 사이에 갭을 제공하는 구조가 채택된다. 이 갭은 컬럼형 스페이서의 상부와 TFT 기판 간에 마찰력을 감소시켜서 액정 표시 장치의 화면에 외력이 가해졌을 때 검정 얼룩의 발생을 억제하게 된다.

대표도

도 2

특허청구의 범위

청구항 1.

제1 기판, 제2 기판, 및 상기 제1 기판과 제2 기판 사이에 개재된 액정층을 포함하는 액정 표시 장치로서,

상기 제1 기판 상에는,

게이트 라인;

상기 게이트 라인에 평행한 공통 라인;

상기 게이트 라인 상에 게이트 절연막을 개재하여 상기 게이트 라인과 교차되는 데이터 라인;

상기 데이터 라인을 피복하는 제1 층간 절연막; 및

상기 제1 층간 절연막을 피복하는 제1 배향막을 포함하고,

상기 제2 기판 상에는,

상기 게이트 라인에 대향하는 차광막;

상기 차광막을 피복하는 제2 층간 절연막;

상기 제2 층간 절연막 상에 제공되며 상기 게이트 라인과 상기 데이터 라인의 교차점으로부터 떨어진 상기 게이트 라인 위에 위치하는 컬럼형 스페이서; 및

상기 제2 층간 절연막 및 상기 컬럼형 스페이서를 덮는 제2 배향막을 포함하고,

상기 컬럼형 스페이서의 상기 제1 기판측 상부의 중심은 상기 게이트 라인의 가로 방향 중심 위로부터 상기 공통 라인 위로 시프트되어 있으며, 상기 컬럼형 스페이서의 상기 제1 기판측 상부는 위에서 보았을 때 상기 게이트 라인 위로부터 상기 공통 라인 위로 일부 돌출되어 있으며,

상기 컬럼형 스페이서의 상기 제1 기판측 상부의 일부는 위에서 보았을 때 상기 게이트 라인 위로부터 돌출되어 있으며, 상기 공통 라인측의 단부는 상기 제1 배향막과는 접촉하지 않는 액정 표시 장치.

청구항 2.

삭제

청구항 3.

제1항에 있어서,

상기 스페이서의 상부를 피복하는 제2 배향막의 표면과 상기 스페이서의 상부에 대향하는 제1 배향막의 표면 중 하나는 불균일한 표면을 포함하는 액정 표시 장치.

청구항 4.

제3항에 있어서,

상기 스페이서의 상부를 피복하는 상기 제2 배향막의 불균일한 표면은 상기 스페이서의 상부의 불균일한 표면에 상기 제2 배향막을 도포함으로써 형성된 표면인 액정 표시 장치.

청구항 5.

제1항에 있어서,

상기 제1 기관 상에는, 상기 공통 라인에 접속되며 상기 제1 층간 절연막과 상기 제1 배향막 사이에 형성되는 공통 전극을 더 포함하고, 상기 공통 전극은 상기 데이터 라인보다도 상기 액정층에 근접하여 위치하여 위에서 보았을 때 상기 데이터 라인을 포함하며, 또한 상기 데이터 라인 위의 상기 제1 배향막과 상기 제1 층간 절연막 사이에 제공된 돌출된 유기 절연막을 피복하는 액정 표시 장치.

청구항 6.

제5항에 있어서,

상기 제1 층간 절연막과 상기 제1 배향막 사이에는 상기 공통 전극과 평행한 화소 전극이 더 포함되고, 상기 공통 전극과 상기 화소 전극 사이에 전압을 인가함으로써 상기 액정층의 액정 분자들이 회전하는 액정 표시 장치.

청구항 7.

제1항에 있어서,

상기 게이트 라인과 상기 데이터 라인은 상기 제1 기관 상에 각각 복수개 제공되고, 상기 복수의 게이트 라인과 상기 복수의 데이터 라인으로 둘러싸인 복수의 영역에 의해 복수의 화소가 정의되며, 상기 제2 기관 상에는 상기 게이트 라인들에 대향하는 차광막 이외에, 상기 복수의 화소에 대응하여 상기 차광막과 동일한 층에 색층이 형성되는 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치, 특히 2개의 기관 사이의 겹을 컬럼형 스페이서를 사용함으로써 제어하는 액정 표시 장치에 관한 것이다.

액정 표시 장치는 박막 트랜지스터(TFT) 기관과 대향 기관 사이에 액정층을 삽입함으로써 구성된다. 이 TFT 기관과 대향 기관 사이의 겹을 유지하기 위해 컬럼형 스페이서가 사용된다.

대향 기관 상에는, 하나 또는 복수의 화소들을 둘러싸는 차광 수단이 그리드 형상으로 배치된다. 이 차광 수단은 블랙 매트릭스라 칭한다. 이 대향 기관 상에 컬럼형 스페이서를 제공하는 경우, 컬럼형 스페이서는 그리드 형상의 블랙 매트릭스에 의해 차광되는 부분들 상에 형성되어 액정 표시 장치의 개구율에 영향이 미치지 않도록 한다. 통상, 컬럼형 스페이서는 블랙 매트릭스의 가로 방향 중심 부분에 배치된다. TFT 기관 상에는, 컬럼형 스페이서들이 주사 라인과 신호 라인의 교차점에 배치된다.

컬럼형 스페이서가 대향 기관의 블랙 매트릭스상에 제공된 후, 폴리이미드 수지 등으로 이루어진 배향막이 컬럼형 스페이서의 표면을 포함하는 대향 기관 상에 형성된다. 러빙(rubbing)이라 불리는 처리가 배향막의 표면에 대해 수행되는데, 이는 액정 배향에 대한 제어 능력을 제공하기 위한 것이다. 그러나, 컬럼형 스페이서는 형태상 돌출되어 형성된다. 이 때문에, 각 컬럼형 스페이서의 주변 부분에서, 러빙이 불충분하게 되는 그늘진 부분이 때때로 러빙 단계에서 발생한다. 러빙시 그늘지는 배향막 표면 상의, 액정 배향은 불안정하게 되는데, 이는 액정 배향에 대한 충분한 제어능력이 해당 표면에 부여될 수 없기 때문이며, 이 때문에 광 누설이 생기게 된다.

컬럼형 스페이서를 이용하는 경우에 그러한 문제에 대한 해결 기술은 일본특허 공개공보 11-218771호(1999년에 공보됨)에 개시되어 있다. 이 출원의 액정 표시 장치에서, 컬럼형 스페이서의 배치 위치는 그리드 형상으로 배치되며 러빙의 상류측으로 시프트된 사각 블랙 매트릭스의 교차점에 인접하는 위치에 세팅된다. 이들 위치들은 러빙시의 그늘(shade)들이 블랙 매트릭스의 면내에 남겨지도록 세팅된다. 이러한 배치 구조를 이용하여, 러빙시의 거의 모든 그늘들은 차광 수단의 영역내에 남겨지게 된다.

그러나, 상술한 구조에도 불구하고, 액정 표시 장치의 화면에 외력을 가하고, 제거한 후에 남은 "검정 얼룩(black haze)"의 문제는 남는다. 예를 들면, 흑 표시를 행하였을 때에, 액정 표시 장치의 화면을 손 등으로 누르거나 제거한 후에, 손으로 눌렀던 화면의 일부 상에 표시 얼룩이 잠시동안 없어지지 않고 남는다. 이것은 대향 기관 상에 제공된 컬럼형 스페이서와 TFT 기관의 표면간의 마찰력에 의한 것이다. 마찰력이 크면 장시간에 걸쳐 표시 얼룩이 남는다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기 문제를 해결하기 위해 고안된 것이다. 구체적으로, 본 발명의 목적은 컬럼형 스페이서에 의해 발생하는 배향막의 러빙의 그늘(러빙이 불충분한 영역)의 영향을 없애며, 또한 흑 표시 시의 표시 얼룩(검정 얼룩)이 남는 것을 없앨 수 있는 액정 표시 장치를 제공하는 것에 있다.

발명의 구성

본 발명의 액정 표시 장치는 제1 기관, 제2 기관, 및 상기 제1 기관과 상기 제2 기관 사이에 개재된 액정층을 포함한다. 상기 제1 기관 상에는, 게이트 라인, 상기 게이트 라인에 평행한 공통 라인, 상기 게이트 라인 상에 게이트 절연막을 개재하여 상기 게이트 라인과 교차되는 데이터 라인, 상기 데이터 라인을 피복하는 제1 층간 절연막, 및 제1 배향막이 순차적으로 제공된다. 한편, 상기 제2 기관 상에는, 상기 게이트 라인에 대향하는 차광막, 상기 차광막을 피복하는 제2 층간 절연막, 및 상기 제2 층간 절연막 상의 컬럼형 스페이서가 순차 제공된다. 이 컬럼형 스페이서는 제2 층간 절연막상에 위치하며 게이트 라인과 데이터 라인의 교차점으로부터 떨어져 있는 게이트 라인상에 배치된다. 게다가, 제2 층간 절연막을 피복하는 제2 배향막과 컬럼형 스페이서는 그 상부에 제공된다. 컬럼형 스페이서의 상기 제1 기관측 상부의 중심은 게이트 라인의 중심으로부터 상기 공통 라인측으로 시프트된다. 또한, 상기 컬럼형 스페이서의 상기 제1 기관측 상부는 위에서 보았을 때 상기 게이트 라인으로부터 상기 공통 라인측으로 일부 돌출되어 있다.

본 발명의 액정 표시 장치는 주로 이하와 같이 인가 모드를 갖는다.

우선, 상기 컬럼형 스페이서의 상기 제1 기관측 상부의 일부는 위에서 보았을 때 상기 게이트 라인으로부터 돌출되어 있으며, 적어도 상기 공통 라인측의 단부는 상기 제1 배향막과 접촉하지 않는다.

다음으로, 제1 배향막의 표면은 불균일한 형상으로 형성된다. 이 제1 배향막의 불균일한 표면은 컬럼형 스페이서의 제1 기관측 상부와 제1 배향막간의 마찰력을 감소시킨다.

다음으로, 공통 라인에 접속되며 상기 제1 층간 절연막과 제1 배향막 사이에 형성되는 공통 전극은 제1 기관 상에 더 제공되며, 공통 전극은 상기 데이터 라인보다도 액정층에 근접하여 위치하여 위에서 보았을 때 데이터 라인을 포함한다.

또한, 공통 전극은 데이터 라인 상의 제1 층간 절연막과 상기 제1 배향막 사이에 제공된 돌출된 유기 절연막을 피복한다. 제1 층간 절연막과 제1 배향막 사이에는 공통 전극과 평행한 화소 전극이 더 제공되고, 액정 표시 장치의 액정 분자들은 공통 전극과 화소 전극 사이에 전압을 인가함으로써 회전된다.

게다가, 게이트 라인과 데이터 라인은 제1 기관 상에 각각 복수개 제공되고, 복수의 게이트 라인과 복수의 데이터 라인으로 둘러싸인 복수의 영역에 의해 복수의 화소가 정의된다. 또한, 제2 기관 상에는 게이트 라인에 대향하는 차광막 이외에, 복수의 화소에 대응하여 차광막과 동일한 층에 색층이 형성된다..

<실시예>

본 발명의 상기 및 다른 목적, 특징 및 이점은 첨부 도면과 연계된 이하의 상세한 설명으로부터 보다 명확해질 것이다. 본 발명의 액정 표시 장치를 도 1 내지 도 4를 참조하여 횡스위칭 방식의 액티브 매트릭스형 액정 표시 장치를 예로 들어 설명한다.

유리 기관으로 이루어지는 제1 투명 기관(101) 상에, 예를 들면, 200~400nm 두께의 몰리브덴으로 이루어지는 게이트 라인(102), 공통 라인(103)이 제공된다. 공통 라인(103)은 게이트 라인(102)에 평행하게 설치된다. 게이트 라인(102), 공통 라인(103)을 덮도록 실리콘 산화막과 실리콘 질화막을 순차 스퍼터링하여 300~500nm 두께의 게이트 절연막(104)을 형성한다. 게이트 절연막(104) 상에는 게이트 라인(102)과 오버랩하도록 실리콘막으로 이루어지는 반도체층(105)을 형성한다. 반도체층(105)의 양단에는, 각각 예를 들면 200~400nm 두께의 몰리브덴으로 이루어지는 데이터 라인(106) 및 소스 전극(107)과, 소스 전극(107)의 연장인 구부러진 형상의 화소 전극(108)을 형성한다.

다음으로, 실리콘 질화막과 같은 질화막을 200~400nm 두께로 스퍼터링하여 패시베이션막(109)을 형성한다. 이 후, 게이트 라인(102)의 연장상에 설치된 게이트 단자(도시 생략) 상의 게이트 절연막 및 패시베이션막(109), 데이터 라인(106)의 연장상에 설치된 드레인 단자(도시 생략) 상의 패시베이션막(109)을 제거하여 게이트 단자 개구 및 드레인 단자 개구를 각각 형성한다. 이와 동시에, 패시베이션막(109)을 개구하여 도 1에 나타내는 공통 전극용 콘택트홀(110)을 형성한다. 계속해서, 30~50nm의 ITO막을 스퍼터법으로 성막하고, 포토리소그래피법 및 에칭법을 행하여 층간 콘택트(111)를 형성한다(도 1, 도 3 참조). 따라서, 하부 게이트 TFT가 완성된다.

소성 후의 막 두께가 2 μ m 정도가 되도록 노볼락(novolac) 수지로 이루어진 감광성 내열성 레지스트를 이 TFT를 포함하는 기관 표면에 도포한다. 이어서, 포토리소그래피법을 행하여 컬럼형 스페이서 근방의 게이트 라인(102)을 제외한 데이터 라인(106) 및 게이트 라인(102) 상에 노볼락 레지스트를 남기고, 다른 것은 제거하여 유기 절연층(112)을 형성한다. 그 후, 120 $^{\circ}$ C~160 $^{\circ}$ C의 열처리를 행하여 유기 절연층(112)을 녹여서, 유기 절연층(112)의 단면 에지를 둥글게 한다. 그 후, 유기 절연층(112)은 소성 화로에 넣어 220 $^{\circ}$ C~260 $^{\circ}$ C까지 가열하여 구워진다.

유기 절연층(112)을 피복하도록 기관 상에 막 두께 30~50nm의 ITO를 스퍼터법으로 성막한다. 포토리소그래피법 및 에칭법에 의해 공통 전극(113)을 형성한다. 그밖에, 도시하지 않지만, 드레인 단자 및 게이트 단자의 상층 전극으로서 ITO막을 남긴다. 이 때, 도 1에 도시한 바와 같이, 공통 전극(113)은 구부러진 형상의 화소 전극(108)과 평행한 전극을 갖도록 형성된다.

또한, 공통 전극(113)은 실리콘 질화물 등의 패시베이션막(109)과 유기 절연층(112)이 사이에 개재된 절연층을 중첩시키면서 데이터 라인(106)을 피복하도록 데이터 라인(106) 바로 윗쪽에 제공된다. 공통 전극(113)으로 데이터 라인(106)을 피복함으로써, 데이터 라인(106)으로부터의 전기력선을 공통 전극(113)에서 종단시킴으로써, 화소 전극(108)에 데이터 라인(106)으로부터의 전기력선이 들어가지 않도록 하고 있다. 데이터 라인(106)과 그 바로 윗쪽의 공통 전극(113) 간의 기생 용량이 크면, 신호의 지연이나 소비 전력의 증대 등의 문제가 발생한다. 이러한 문제를 해결하기 위해, 노볼락 수지를 주성분으로 한 유기 절연층(112)을 두껍게 형성함으로써 기생 용량을 충분히 작게 할 수 있다.

도 2 내지 도 4에 도시하는 TFT 기판(100) 상에는, 또한 막 두께 40~60nm의 폴리이미드로 이루어지는 배향막(114)이 더 제공된다. 배향막(114)이 제공되는 표면 이외의 TFT 기판(100)의 나머지 표면 상에 편광판이 제공된다.

게다가, 도 2 내지 도 4에 도시하는 대향 기판(200)은 유리 기판으로 이루어지는 제2 투명 기판(201), 막 두께 1.0~1.5 μm 의 아크릴 수지로 이루어지는 블랙 매트릭스(251), 막 두께 1.5~2.0 μm 의 아크릴 수지로 이루어지는 색층(252), 막 두께 0.8~1.3 μm 의 아크릴 수지로 이루어지는 평탄화막(253)이 형성된다.

다음으로, 평탄화막(253) 상에 광감지 아크릴 수지의 레지스트막이 도포되고, 막 두께 1.7~2.3 μm 의 컬럼형 스페이서(254)와 사각 단면이 포토리소그래피법에 의해 형성된다. 이 후, 컬럼형 스페이서(254)를 덮도록, 막 두께 40~60nm의 폴리이미드로 이루어지는 배향막(214)이 대향 기판(200) 상에 형성된다. 상부에 컬럼형 스페이서(254)가 형성되는 표면 이외의 대향 기판(200)의 다른 표면에 정전기를 방지하기 위한 도전층이 형성되고, 편광판이 제공된다.

마지막으로, TFT 기판(100)과 대향 기판(200)을 대향시켜 배치하고, 양 기판 사이에 액정을 주입하여 양 기판 사이에 액정층(220)을 형성한다. 이 때, 컬럼형 스페이서(254)는 그 정상부가 배향막(214)을 개재하여 TFT 기판(100)의 배향막(114)과 접촉한다. 또한, 도 1 및 도 2에 도시한 바와 같이, 컬럼형 스페이서(254)는 그 정상부의 주요 부분이 게이트 라인(102) 상에 위치하지만, 일부는 공통 라인(103)을 향해 돌출되도록 위치하게 된다.

보다 구체적으로는, 컬럼형 스페이서의 중심을 게이트 라인(102)의 중앙이 아니라, 러빙의 입사 방향, 즉 공통 라인(103)을 향하여 게이트 라인(102)의 중앙으로부터 약 3.5 μm 만큼 변위시킨다. 동시에, TFT 기판(100)의 배향막(114)과 접촉하는 컬럼형 스페이서(254)의 정상부를 게이트 라인(102)으로부터 공통 라인(103)을 향해 약 2.5 μm 돌출되게 한다. 컬럼형 스페이서(254)의 중심 및 컬럼형 스페이서(254)의 정상부를 상술한 바와 같이 위치시킴으로써, "검정 얼룩(black haze)" 이 발생하지 않는 화질이 양호한 액정 표시 장치가 얻어진다.

또한, 컬럼형 스페이서(254)의 중심을 대향 기판(200)의 배향막(214)의 러빙 방향에 대하여 반대 방향으로 게이트 라인(102)에 대하여 변이하여 위치시킨다. 따라서, 배향막(214)이 러빙되지 않은 부분을 블랙 매트릭스(251)가 형성되어 있는 영역 내에 수용할 수 있어서, 개구율을 저하시키지 않고 배향 불량에 의한 광 누설을 숨길 수 있다. 또한, 컬럼형 스페이서(254)가 TFT 기판과 접촉하는 영역을 게이트 라인(102)으로부터 공통 라인(103)을 향하여 돌출되게 함으로써, 컬럼형 스페이서(254)의 상부와 TFT 기판의 접촉 면적이 감소된다. 따라서, 컬럼형 스페이서(254)와 TFT 기판(100) 간의 마찰력이 저감되고, 검정 얼룩 현상의 발생을 억제할 수 있다.

또한, 상술한 배향막(114, 214)의 표면에 미세한 요철을 형성하면, 컬럼형 스페이서(254)와 TFT 기판(100) 간의 마찰력을 보다 저감시킬 수 있어서, 검정 얼룩 현상을 완전히 없앨 수 있다. 배향막(114, 214)의 표면에 미세한 요철을 형성하는 방법으로는 이하와 같은 방법이 있다.

(1) 미세한 요철 패턴이 형성된 배향막(114, 214) 중 적어도 한쪽 배향막의 표면을 리소그래피에 의해 스탬프한다. 도 5a는 배향막(114)이 스탬프되어 상부에 불균일한 표면을 형성하는 일례이다.

(2) 배향막의 표면에 요철을 형성하지 않고, 도 5b에 나타난 바와 같이, 컬럼형 스페이서의 정상부에 요철을 형성한다. 이 방법으로는, 컬럼형 스페이서를 포토리소그래피로 형성할 때에 2단 노광 또는 하프톤 노광을 행함으로써 요철을 형성한다. 예를 들면, 컬럼형 스페이서의 재료에 네가티브형 감광성 레지스트를 이용한 경우, 광이 입사하는 부분이 딱딱해져서 남아 있으며, 광이 입사하지 않은 부분은 현상에 의해 녹아서 없어지게 된다. 따라서, 감광성 레지스트 내의 위치에 따라 광 조사 강도를 2단 노광 또는 하프톤 노광을 이용하여 변화시킴으로써 컬럼형 스페이서의 높이가 변하여, 결과적으로 컬럼형 스페이서 정상부에 요철이 형성된다.

상술한 바와 같이, 컬럼형 스페이서의 정상부와 TFT 기판의 접촉부에 미세한 요철을 형성한다. 따라서, 컬럼형 스페이서의 상부와 TFT 기판의 접촉 면적이 감소된다. 그 결과, 액정 표시 장치의 화면에 외력이 가해졌을 때에도, TFT 기판과 대향 기판 간에 발생하는 마찰력을 작게 할 수 있다. 따라서, 화면에 외력이 가해졌을 때에 TFT 기판과 대향 기판 사이에 수평 방향으로 시프트가 발생하였다고 하여도, 양 기판 간의 마찰력이 작기 때문에, 양 기판은 위치하고 있었던 원래의 위치로 신속하게 되돌아갈 수 있다. 따라서, 소위, "검정 얼룩" 현상이 거의 발생하지 않는다.

이상, 본 발명을 횡스위칭 방식의 액정 표시 장치에 대하여 일례로서 기재하였지만, 본 발명은 이것에 한정되는 것은 아니다. 예를 들면, 본 발명은 TFT 기판과 대향 기판 사이에 컬럼형 스페이서를 포함하며, TFT 기판 상에서 게이트 라인과 공통 라인이 평행하게 배치되어 있는 구성의 액정 표시 장치이면 모든 타입의 액정 표시 장치에 적용할 수 있다.

발명의 효과

본 발명의 액정 표시 장치에 따르면, TFT 기판에 대향 배치되는 대향 기판의 블랙 매트릭스 상층에 컬럼형 스페이서를 설치하고, TFT 기판에 접촉하는 컬럼형 스페이서의 정상부의 위치를, TFT 기판의 게이트 라인의 중심으로부터, 게이트 라인과 평행하는 공통 라인측으로 시프트시킨다. 따라서, 대향 기판의 최상층 상에 도포되는 배향막 재료를 러빙할 때에, 컬럼형 스페이서의 그늘이 되는 배향막 재료 부분을 대향 기판의 블랙 매트릭스 내에 남겨지도록 할 수 있다. 또한, TFT 기판에 접촉하는 컬럼형 스페이서의 정상부를 모두 TFT 기판과 접촉시키는 것은 아니며, 일부가 TFT 기판과의 사이에 갭을 갖는 구조로 한다. 따라서, 컬럼형 스페이서의 정상부와 TFT 기판의 마찰력을 작게 할 수 있다. 또한, 액정 표시 장치의 화면에 외력이 인가될 때 TFT 기판과 대향 기판간에 수평방향으로 시프트가 발생하여도, 양 기판 간의 마찰력이 작기 때문에, 양 기판은 위치하고 있었던 원래의 위치로 신속하게 되돌아갈 수 있다. 따라서, 검정 얼룩의 발생은 억제될 수 있다.

본 발명은 임의의 바람직한 실시예에 대해 기술하였지만, 본 발명에 의해 포함된 과제가 특정 실시예에 국한되지 않는다는 것을 이해할 수 있을 것이다. 이와는 반대로, 본 발명의 과제는 다음 청구항들의 사상 및 범위내에 포함될 수 있는 모든 대안, 변형 및 등가를 포함한다는 것의 의미한다.

도면의 간단한 설명

도 1은 본 발명의 일 실시예의 횡스위칭 방식(in-plane switching mode)의 액티브 매트릭스형 액정 표시 장치의 TFT 기판의 1 화소의 평면도.

도 2는 도 1의 I-I선을 따른 단면도.

도 3은 도 1의 II-II선을 따른 단면도.

도 4는 도 1의 III-III선을 따른 단면도.

도 5a는 컬럼형 스페이서의 상부, 상부에 불균일한 표면이 제공된, 컬럼형 스페이서에 대향하는 TFT 기판의 배향막 및 그 근방의 확대된 단면도.

도 5b는 상부에 불균일한 표면이 제공된 컬럼형 스페이서의 상부 및 그 근방의 확대된 단면도.

<도면의 주요 부분에 대한 부호의 설명>

100 : TFT 기판

101 : 제1 투명 기판

102 : 게이트 라인

103 : 공통 라인

104 : 게이트 절연막

105 : 반도체층

106 : 데이터 라인

107 : 소스 전극

108 : 화소 전극

109 : 패시베이션막

110 : 공통 전극용 컨택트홀

111 : 층간 컨택트

112 : 유기 절연층

113 : 공통 전극

114, 214 : 배향막

200 : 대향 기관

201 : 제2 투명 기관

220 : 액정층

251 : 블랙 매트릭스

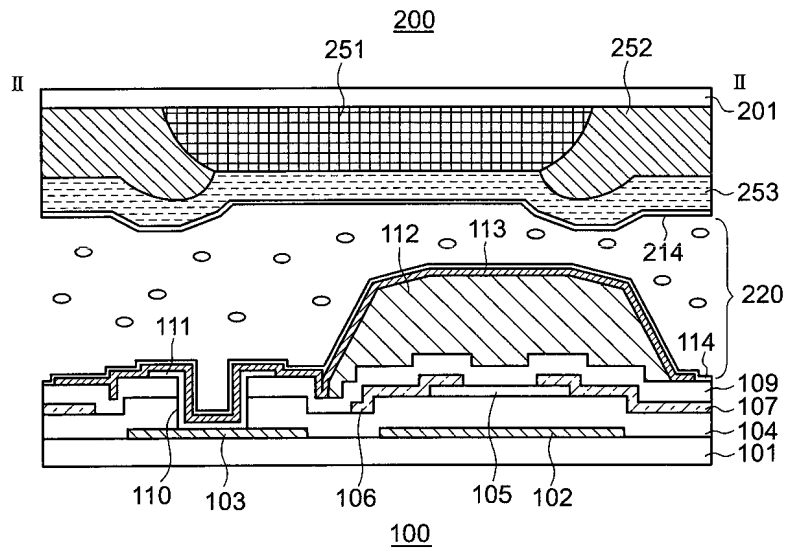
252 : 색층

253 : 평탄화막

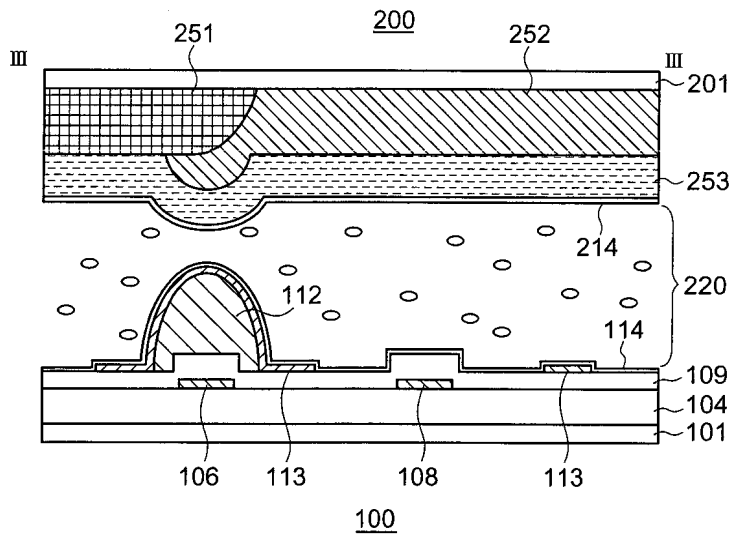
254 : 컬럼형(柱狀) 스페이서

도면

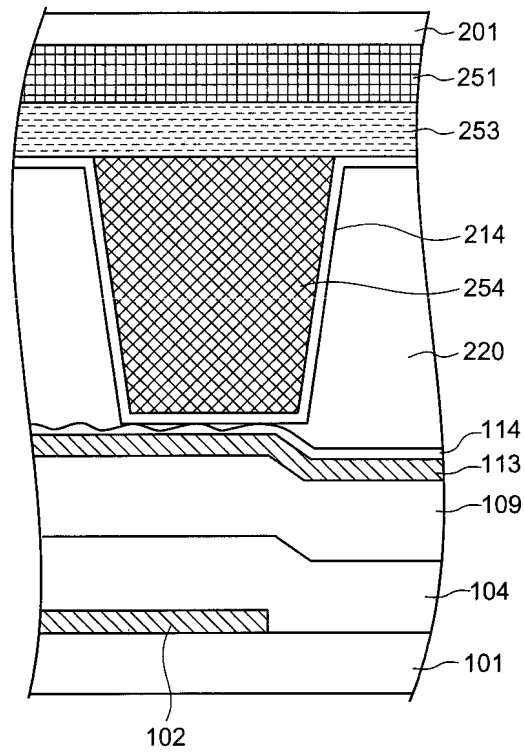
도면3



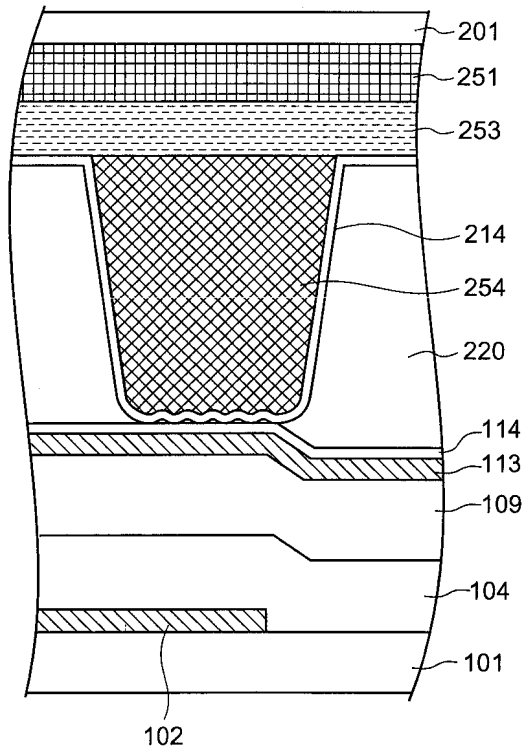
도면4



도면5a



도면5b



专利名称(译)	液晶显示器		
公开(公告)号	KR100658544B1	公开(公告)日	2006-12-18
申请号	KR1020040036619	申请日	2004-05-22
[标]申请(专利权)人(译)	NEC液晶技术株式会社		
申请(专利权)人(译)	日元号技术可否让这个夏		
当前申请(专利权)人(译)	日元号技术可否让这个夏		
[标]发明人	OKAMOTO MAMORU 오카모토마모루 NISHIDA SHINICHI 니시다신이찌 KONNO TAKAYUKI 곤노다까유끼 MARUYAMA MUNEO 마루야마무네오		
发明人	오카모토마모루 니시다신이찌 곤노다까유끼 마루야마무네오		
IPC分类号	G02F1/1339 G02F1/1333 G02F1/1343 G02F1/1368		
CPC分类号	G02F1/13394 G02F1/134309 G02F2001/13396 G02F1/133707		
代理人(译)	LEE , JUNG HEE CHANG, SOO KIL		
优先权	2003146093 2003-05-23 JP		
其他公开文献	KR1020040101087A		
外部链接	Espacenet		

摘要(译)

用途：提供一种液晶显示器，以消除取向膜摩擦的影响，并消除由于柱状衬垫和TFT基板表面之间的摩擦力引起的黑雾。

