

(19)대한민국특허청(KR) (12) 등록특허공보(B1)

(51) 。 Int. Cl.⁷
G09G 3/36

(45) 공고일자 2004년06월12일
(11) 등록번호 10-0433142
(24) 등록일자 2004년05월17일

(21) 출원번호	10-2001-0049740	(65) 공개번호	10-2002-0042403
(22) 출원일자	2001년08월18일	(43) 공개일자	2002년06월05일

(30) 우선권주장 JP - P - 2000 - 00369608 2000년11월30일 일본(JP)

(73) 특허권자 가부시키가이샤 히타치세이사쿠쇼
일본 도쿄도 치요다구 간다스루가다이 4쵸메 6반치

(72) 발명자 후루하시쥬토무
일본 도쿄도 지요다구마루노우찌 1쵸메 5-1 신마루노우찌빌딩 가부시키가이샤 히타치 세이사쿠쇼 지적소유권본부내

오이시요시히사
일본 도쿄도 지요다구마루노우찌 1쵸메 5-1 신마루노우찌빌딩 가부시키가이샤 히타치 세이사쿠쇼 지적소유권본부내

가와베가즈요시
일본 도쿄도 지요다구마루노우찌 1쵸메 5-1 신마루노우찌빌딩 가부시키가이샤 히타치 세이사쿠쇼 지적소유권본부내

기따지마마사아끼
일본 도쿄도 지요다구마루노우찌 1쵸메 5-1 신마루노우찌빌딩 가부시키가이샤 히타치 세이사쿠쇼 지적소유권본부내

스즈끼마사히코
일본 도쿄도 지요다구마루노우찌 1쵸메 5-1 신마루노우찌빌딩 가부시키가이샤 히타치 세이사쿠쇼 지적소유권본부내

(74) 대리인 장수길
구영창

심사관 : 정경덕

(54) 표시 장치

요약

드레인 전압과 공통 전압의 전위차에 따라 계조를 표시하는 표시 패널과, 표시 데이터에 대응한 드레인 전압을 생성하여 표시 패널에 인가하는 드레인 드라이버 회로와, 드레인 전압을 인가하는 표시 패널 중의 주사 라인을 선택하는 게이트 드라이버 회로를 포함하는 표시 장치에 있어서, 전원 회로는 전위 레벨이 조정된 공통 전압과 표시 패널로부터 피드백된 피드백 공통 전압을 비교 연산하여, 비교 연산의 결과 얻어진 공통 전압을 표시 패널에 인가한다. 전원 회로는 표시 패널 내의 스위칭 소자의 게이트를 오프하기 위한 게이트 오프 전압을 고 임피던스화하여 게이트 드라이버 회로에 공급하여도 된다.

대표도

도 1

색인어

표시 패널, 공통 전압, 드레인 전압, 게이트 오프 전압, 피드백

명세서

도면의 간단한 설명

도 1은 본 발명의 액정 표시 장치의 블록도.
 도 2는 본 발명의 전원 회로 중 공통 전압과 게이트 오프 전압을 생성하는 회로도.
 도 3a 및 3b는 본 발명의 공통 전압과 게이트 오프 전압의 전압 파형도.
 도 4는 본 발명의 액정 패널 내부의 공통 전압을 피드백하는 개소를 더욱 상세하게 설명하기 위한 도면.
 도 5는 횡(橫) 스미어라고 불리는 화질 열화를 설명하기 위한 도면.
 도 6은 본 발명의 화소부의 등가 회로의 상세 설명도.
 도 7은 본 발명의 전원 회로 중 공통 전압과 게이트 오프 전압을 생성하는 회로도.
 도 8a 및 8b는 본 발명의 공통 전압과 게이트 오프 전압의 전압 파형도.
 도 9는 본 발명의 게이트 드라이버의 블록도.
 도 10은 본 발명의 게이트 드라이버의 동작을 설명하기 위한 타이밍 차트도.

<도면의 주요 부분에 대한 간단한 설명>

101 : 데이터 버스
 102 : 인터페이스 회로
 103 : 드레인 드라이버 회로
 104 : 게이트 드라이버 회로
 105 : 전원 회로
 106 : 액정 패널
 107 : 데이터 버스
 108 : 신호선 버스
 109 : 신호선
 110 : 전원 버스
 111 : 공통 전원 버스
 112, 113 : 공통 전압선
 114 : 드레인선군
 114-1, 114-2 : 드레인선
 115-1 : 게이트선
 115 : 게이트선군
 116 : 공통 전극
 117 : TFT
 118 : 화소 전극
 119 : 액정
 120 : 보상 용량
 121 : 화소부
 301 : 가변 저항
 302 : 전원선
 303 : 전압 선택기
 304 : 기준 전압
 305, 306 : 가변 저항
 307, 308 : 전압선
 309, 312 : 연산 회로
 313 : 증폭 회로
 314 : 전류 증폭 회로
 601 : 교차 용량(Cgd1)
 602 : 교차 용량(Cdc)
 603 : 기생 용량(Cds1)
 604 : 기생 용량(cds2)
 605 : 기생 용량(Cgd2)

606 : 기생 용량(Cgs)
 607 : 교차 용량(Cgc)
 801 : 증폭 회로
 802 : 전류 증폭 회로
 803 : 전압선
 901 : 패널 입력 공통 전압
 902 : 패널 내부 공통 전압
 903 : 드레인 전압
 1101, 1102, 1103 : 분할 저항
 1104, 1105 : 전원선
 1106, 1107 : 전류 증폭 회로
 1108, 1109 : 전원선
 1110, 1111 : 분할 저항
 1112, 1113 : 다이오드
 1114 : 전원선
 1201 : 패널 입력 공통 전압
 1202 : 패널 내부 공통 전압
 1203, 1204 : 패널 입력 드레인 전압
 1205 : 게이트 오프 전압
 1401 : 시프트 레지스터
 1402 : 스타트 신호
 1403 : 시프트 클럭
 1404 : 시프트 레지스터의 출력 신호
 1404-1 : 시프트 레지스터의 출력
 1405 : 게이트 전압 선택 회로
 1406 : 게이트 드라이버 LSI의 출력 신호
 1407, 1408 : 전원선
 1409 : 반전 회로
 1410 : 반전 회로의 출력 신호
 1411 : NOR 회로
 1412 : NOR 회로의 출력 신호
 1413 : 게이트 온 전압용의 P-MOS
 1414, 1415 : 게이트 오프 전압용의 N-MOS

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 표시 장치에 관한 것으로, 특히, TFT(Thin Film Transistor: 박막 트랜지스터) 표시 패널을 교류화 구동 방식으로 구동하는 표시 장치에 관한 것이다.

공통 전압의 도달 전압을 고려한 종래의 기술로서 JP-A-8-76083에는 액정 표시에 필요한 플러스 또는 마이너스의 구동 전압에 플러스 또는 마이너스의 프리차지 전압을 인가하는 액정 구동 장치가 개시되어 있다. 또한, JP-A-9-21995에는 소정의 시정수로 생성된 미분 신호를 공통 구동 신호에 중첩시키는 액정 표시 장치가 개시되어 있다. 또한, JP-A-10-253942에는 공통 전압의 도달 전압이 지연을 발생하고 있는 화소에 대하여, TFT가 오프되는 타이밍의 소스 구동 회로의 출력 저항이 고저항으로 되는 준비 기간 내에 설정됨으로써, TFT가 오프되기 직전의 공통 전압 회로의 부하를 실효적으로 감소시키고, 소스 구동 회로의 출력 저항이 고저항으로 되는 순간에 공통 전압에 의도적으로 오버슈트를 발생시키는 액정 표시 장치가 개시되어 있다.

게이트 오프 전압의 교류화를 고려한 종래의 기술로서, JP-A-2000-28992에는 Low 전위를 공통 전위 Vcom의 고 전위 및 저 전위와 동기시켜 변화시키고, 또한 Low 전위와 공통 전위와의 전위차를, 공통 전위의 고 전위에서의 전위차가 공통 전위의 저 전위에서의 전위차보다 크게 하거나, 또는 Low 전위를, 공통 전위 Vcom의 고 전위 및 저 전위와 동기시켜 변화시키고, 또한, Low 전위와 공통 전위 Vcom의 전위차를 동일하게 하는 액정 표시 장치가 개시되어 있다.

JP-A-8-76083, JP-A-9-21995, JP-A-10-253942에 기재된 기술에서는, 횡(橫) 스미어(smear)라고 불리는 화질 열화까지는 고려되어 있지 않다. 즉, 액정 패널의 부하 상수나 표시 내용에 의한 공통 전압 왜곡에 따라 액정 패널 내부의 공통 전압의 최종 도달 전위가 변화되기 때문에, 표시 영역마다(예를 들면, 중간 휘도의 배경만의 영역과 백(whi

te) 표시의 짧은 형태가 표시되어 있는 영역의 좌우 배경 영역) 전압 실효치가 변화되고, 이에 따라 표시 영역마다 휘도가 서로 다르다고 하는, 횡 스미어라고 불리는 화질 열화를 발생시킨다.

JP-A-2000-28992에 기재된 기술에서도 횡 스미어라고 불리는 화소 열화까지 고려되어 있지 않다. 즉, JP-A-2000-28992에 기재된 기술은 게이트 오프 전압과 공통 전압을 동기시키기 때문에, 표시 내용에 따라서 교차 용량이나 기생 용량에 전류의 유입/유출이 발생하고, 이에 따라 액정 패널 입력부의 드레인 전압의 전위 레벨까지의 수축성(收束性)이 둔해지며, 이에 따라 액정 패널에 인가되는 표시 영역마다 실효 전압치가 저하되고, 이에 따라 횡 스미어라고 불리는 화질 열화를 발생시킨다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은 횡 스미어를 억제하여 화질을 향상시킨 표시 장치를 제공하는 것이다.

본 발명은 표시 패널에 인가하는 공통 전압을 생성하는 전원 회로로, 표시 패널로부터 출력된 공통 전압을 피드백한다. 이에 따라, 표시 패널 내부의 공통 전압의 수축성을 개선할 수 있고, 횡 스미어를 억제하여 화질을 향상시킬 수 있다.

본 발명은 표시 패널 내의 스위칭 소자의 게이트를 오프하기 위한 게이트 오프 전압을 고 임피던스화한다. 이에 따라, 표시 패널 내부의 드레인 전압의 수축성을 개선할 수 있고, 횡 스미어를 억제하여 화질을 향상시킬 수 있다.

발명의 구성 및 작용

본 발명의 제1 실시예를 도 1 도 4를 이용하여 설명한다. 또한, 본 발명은 공통 반전 구동 방식에 적합하지만, 도트 반전 구동 방식에도 적용할 수 있다. 또, 이하의 실시예에 있어서의 액정 표시 장치의 표시 특성으로서, 화소부의 액정에 인가하는 전압 실효치가 작은 경우에 흑 표시로 되고, 전압 실효치가 큰 경우에 백 표시로 되는 노멀리 블랙(normal black) 액정으로 설명을 진행시키기로 한다.

도 1은 본 발명의 액정 표시 장치의 블록도이다. 도 2는 본 발명의 전원 회로 중 공통 전압과 게이트 오프 전압을 생성하는 회로도이다. 도 3은 본 발명의 공통 전압과 게이트 오프 전압의 전압 파형도이다. 도 4는 본 발명의 액정 패널 내부의 공통 전압을 피드백하는 개소를 더욱 상세하게 설명하기 위한 도면이다. 도 5는 횡 스미어라고 불리는 화질 열화를 설명하기 위한 도면이다.

도 1의 본 액정 표시 장치의 블록도에 있어서, 참조 번호 101은 외부 장치(도시하지 않음)로부터 입력되는 표시 데이터와 동기 신호를 전송하는 데이터 버스이고, 참조 번호 102는 액정 표시 장치의 구동 회로를 제어하는 인터페이스 회로이다. 참조 번호 103은 표시 데이터에 대응한 게조 전압(드레인 전압이라고도 부름)을 생성하는 드레인 드라이버 회로이고, 참조 번호 104는 표시하는 라인을 순차 선택하는 게이트 드라이버 회로이다. 참조 번호 105는 액정 표시 장치를 구동하는 각종 전원 전압을 생성하는 전원 회로이고, 참조 번호 106은 복수의 화소부로 구성되는 액정 패널이다. 참조 번호 107은 인터페이스 회로(102)로부터 드레인 드라이버 회로(103)에 표시 데이터와 동기 신호를 전송하는 데이터 버스이고, 참조 번호 108은 게이트 드라이버 회로(104)에 동기 신호를 전송하는 신호선 버스이고, 참조 번호 109는 전원 회로(105)에 교류화 신호를 전송하는 신호선이다. 참조 번호 110은 전원 회로(105)로부터 드레인 드라이버 회로(103)에 공급하는 기준 게조 전압을 전송하는 전원 버스이고, 참조 번호 111은 게이트 드라이버 회로(104)를 구동하는 전원 전압을 전송하는 전원 버스이다. 참조 번호 112는 액정 패널(106)에 공급하는 공통 전압을 전송하는 공통 전압선이고, 참조 번호 113은 액정 패널(106) 내부의 공통 전압을 전원 회로(105)로 피드백하는 공통 전압선이다. 참조 번호 114는 드레인 드라이버 회로(103)가 출력하는 드레인 전압을 전송하는 드레인선군이고, 참조 번호 115는 게이트 드라이버 회로(104)가 출력하는 주사 전압(게이트 전압이라고도 부름)을 전송하는 게이트선군이다. 참조 번호 116은 액정 패널(106) 내부의 공통 전극이고, 참조 번호 117은 스위칭 동작을 행하는 TFT이며, 참조 번호 118은 매트릭스 형상으로 배치된 복수의 화소 전극이다. 참조 번호 119는 액정이고, 참조 번호 120은 보상 용량이고, 참조 번호 121은 화소부이다.

그리고, 공통 전극(116)은 액정 패널(106) 내부의 모든 화소부에서 공통으로 되어 있다. 드레인선군(114)은 컬러 표시의 경우, 수평 해상도 $\times 3$ (적(Red:R), 녹(Green:G), 청(Blue:B))의 수만큼 신호선 수를 갖는다. 게이트선군(115)은 수직 해상도의 수만큼 신호선 수를 갖는다. 공통 전극(116)은 전원 회로(105)에서 생성되는 공통 전압을, 공통 전압선(112)을 통해 액정 패널(106) 내부로 전송한다. 화소마다 R, G, B의 컬러 필터를 설치한 컬러 액정 패널로 하고 있다. 액정(119)은 용량에서 등가 모델로 하고 있다. 화소부(121)는 드레인선군(114)과 게이트선군(115)이 교차하는 개소에 위치하고, TFT(117), 화소 전극(118), 액정(119), 보상 용량(120)을 구비한다.

전원 회로(105)는 도 2에 도시하는 바와 같은 본 발명의 공통 전압과 게이트 오프 전압을 생성하는 회로를 포함하고 있다. 도 2에 있어서, 참조 번호 301은 공통 전압의 진폭 레벨을 조정하는 가변 저항이고, 참조 번호 302는 가변 저항(301)에서 생성한 직류 전압의 기준 공통 전압을 전송하는 전원선이다. 참조 번호 303은 전압선(302)에 의해 전송되는 기준 공통 전압과 접지 레벨의 전압을 교류화 신호(109)에 따라 선택하는 전압 선택기이고, 참조 번호 304는 전압 선택기(302)에서 생성된 교류한 공통 전압의 기준 전압이다. 참조 번호 305는 공통 전압의 전위 레벨을 조정하는 가변 저항이고, 참조 번호 306은 게이트 오프 전압의 전위 레벨을 조정하는 가변 저항이다. 참조 번호 307, 308은 각각 상기 가변 저항(305, 306)에서 생성된 조정 전압을 전송하는 전압선이고, 참조 번호 309는 전압선(304 및 307)에 의해 전송되는 기준 공통 전압과 조정 전압을 입력하여 공통 전압의 전위 레벨을 조정하는 연산 회로이다. 참조 번호 801은 증폭 회로(예컨대, OP 앰프)이고, 참조 번호 802는 전류 증폭 회로(예컨대, 트랜지스터)이다. 참조 번호 312는 전압선(304와 308)에 의해 전송되는 기준 공통 전압과 조정 전압을 입력하여 게이트 오프 전압의 전위 레벨을 조정하

는 연산 회로이고, 참조 번호 313은 증폭 회로이다. 참조 번호 314는 전류 증폭 회로이고, 참조 번호 803은 전류 증폭 회로(314)가 생성하는 게이트 오프 전압을 전송하는 전압선이다. 게이트 오프 전압이란, 스위칭 소자인 TFT의 게이트를 오프하기 위한 전압이다. 게이트 오프 전압의 인가에 의해 TFT로의 통전이 정지된다. 게이트 온 전압은 스위칭 소자인 TFT의 게이트를 온시키기 위한 전압이다. 게이트 온 전압의 인가에 의해, TFT로의 통전이 개시된다.

증폭 회로(801)의 피드백 전압은, 액정 패널(106) 내부의 공통 전압을 피드백하는 공통 전압선(113)으로 전송되는 공통 전압을 적용한다 (피드백 방식). 이 피드백 방식에, 증폭 회로(801)의 피드백 전압으로서 전류 증폭 회로(802)의 출력인 공통 전압을 사용하는 부스트 회로 방식을 조합하여도 좋다. 증폭 회로(312)의 피드백 전압은 전류 증폭 회로(314)의 출력인 전압선(803)에 의해 전송되는 게이트 오프 전압을 사용한다 (부스트 회로 방식). 또한, 게이트 오프 전압을 전송하는 전압선(803)은 도 1에 기재된 전압선(111)에 포함되는 것으로 한다.

도 3에 있어서, 도 3a는 흑 표시(전압 실효치: 작음)를 행할 때의 전압 파형이다. 참조 번호 901은 공통 전압선(112)에 의해 전송하는 패널 입력 공통 전압이고, 참조 번호 902는 액정 패널(106) 내부의 공통 전극선(116)의 패널 내부 공통 전압이다. 참조 번호 903은 드레인 드라이버 회로(103)에서 생성되어, 드레인선군(114)에 의해 전송되는 드레인 전압이다. 도 3b는 백 표시(전압 실효치: 큼)를 행할 때의 전압 파형이고, 도 3a와 마찬가지로 개소의 전압 파형을 나타내고 있다.

이하, 본 발명의 액정 표시 장치의 상세한 동작을 설명한다.

본 발명의 액정 표시 장치에서는, 외부 장치로부터 데이터 버스(101)를 통해 표시 데이터와 동기 신호를 입력하고, 인터페이스 회로(102)는 데이터 버스(107)를 통해 드레인 드라이버 회로(103)에, 신호 버스(108)를 통해 게이트 드라이버 회로(104)에, 표시 데이터와 제어 신호를 공급한다.

드레인 드라이버 회로(103)에서는, 입력되는 표시 데이터에 따른 드레인 전압을 생성하여 드레인선군(114)으로 출력한다. 게이트 드라이버 회로(104)에서는, 드레인 드라이버 회로(103)가 출력하는 드레인 전압을 인가하는 라인을 선택하기 위하여, 선택 전압으로 되는 게이트 온 전압을 게이트선군(115)의 대응하는 게이트선에 인가한다. 게이트선에 게이트 온 전압이 인가된 라인 상의 화소(121)에서는, 대응하는 TFT(117)가 온 상태로 되어, 드레인선군(114)을 통해 전송되는 드레인 전압이 화소 전극(118), 액정(119), 보상 용량(120)으로 인가된다. 그리고, 이 전압 인가 동작이 종료되면 게이트선에 비선택 전압으로 되는 게이트 오프 전압이 인가되고, TFT(117)가 오프 상태로 되어, 앞의 화소 전극(118), 액정(119), 보상 용량(120)에 인가된 드레인 전압이 보유된다. 이것을 전체 라인 반복함으로써, 표시 데이터에 대응한 계조 전압이 전체 화소에 인가되게 된다.

본 실시예에서는 액정에 교류 전압을 인가함으로써 잔상 등의 열화를 방지하고 있음과 함께, 화소마다 정극성의 계조 전압과 부극성의 계조 전압을 교대로 인가함으로써, 플리커(flicker)라고 불리는 번동을 방지하는 구동 방식을 적용한다. 즉, 교류화 신호(109)에 따라서 공통 전압을 1 라인마다 교류화하고, 공통 전압이 저 전위 레벨인 경우, 드레인 전압은 공통 전압보다도 고 전위 레벨로 함으로써, 정극성의 드레인 전압을 각 화소(121)에 인가한다. 또한, 공통 전압이 고 전위 레벨인 경우, 드레인 전압은 공통 전압보다도 저 전위 레벨로 함으로써, 부극성의 계조 전압을 각 화소(121)에 인가한다. 이에 따라, 라인마다 정극성의 계조 전압과 부극성의 계조 전압을 교대로 인가할 수 있게 되어, 플리커를 방지하는 것이 가능해진다. 또한, 다음 프레임에서는 각 화소(121)에 먼저 인가한 극성의 계조 전압과 서로 다른 극성의 계조 전압을 인가함으로써, 인화 등의 열화를 방지할 수 있다.

또, 본 발명의 액정 표시 장치에서, 특징으로 하는 공통 전압 생성에 있어서, 액정 패널(106)에 입력하는 공통 전압을, 액정 패널(106) 내부의 공통 전압을 피드백하여 생성하고 있다. 이 동작에 관하여 도 2 및 도 3을 이용하여 설명한다. 도 2에 있어서, 공통 전압은 일정 진폭으로 교류화 신호(109)에 따라서 교류화할 필요가 있기 때문에, 가변 저항(301)과 전압 선택기(303)에 의해 상기 교류화한 기준 공통 전압을 생성하여, 전원선(304)으로 전송한다. 연산 회로(309)에서는 이 기준 공통 전압과 가변 저항(305)에서 생성된 조정 전압을 입력하여, 공통 전압의 전위 레벨을 조정한다. 이에 따라, 정극성의 드레인 전압과 부극성의 드레인 전압을 액정(119)에 인가할 때의 실효 전압치를 동일하게 할 수 있게 된다.

그리고, 증폭 회로(801)와 전류 증폭 회로(802)에서 구동 능력을 향상시킨 공통 전압은 공통 전압선(112)을 통해, 액정 패널(106)로 전송된다. 여기서, 증폭 회로(801)와 전류 증폭 회로(802)는 액정 패널(106) 내부의 공통 전압을 공통 전압선(113)을 통해 피드백하는 증폭 회로 구성을 취하고 있다. 따라서, 증폭 회로(801), 전류 증폭 회로(802)에서 생성되는 공통 전압은, 연산 회로(309)에서 생성되는 공통 전압과, 공통 전압선(113)을 통해 피드백된 공통 전압이 비교된 결과로서의 전위차를 나타내는 전압치가 출력된다. 증폭 회로(801)와 전류 증폭 회로(802)에서 생성되는 공통 전압에 대하여 액정 패널(106) 내부로부터 피드백되는 공통 전압은, 액정 패널(106) 내부의 부하 용량, 저항 등의 영향 때문에, 임의의 시정수를 갖는 둔한 전압 파형이 된다. 그러므로, 증폭 회로(801)와 전류 증폭 회로(802)에서는, 액정 패널(106) 내부로부터 피드백되는 공통 전압을, 연산 회로(309)에서 생성되는 공통 전압 레벨로 천이시키도록 동작한다.

그 결과, 도 3에 기재된 바와 같이, 액정 패널(106)에 입력하는, 즉 공통 전압선(112)을 통해 출력되는 패널 입력 공통 전압(901)은 교류화의 타이밍에서, 공통 전압이 부극성에서 정극성으로 천이될 때는 정극성측으로, 공통 전압이 정극성에서 부극성으로 천이될 때는 부극성측으로, 오버슈트한 전압 파형이 된다. 이 오버슈트한 패널 입력 공통 전압(901)의 효과로, 패널 내부 공통 전압(902)은 보다 고 전위(혹은 저 전위)로 천이되기 때문에, 결과적으로 패널 내부 공통 전압(902)의 충전 속도는 향상되게 된다. 그리고, 패널 내부 공통 전압(902)이 소망하는 공통 전압 레벨로 천이되면, 패널 입력 공통 전압(901)도 소망하는 공통 전압 레벨로 천이된다. 따라서, 상기 연산 회로(309)가 생성하는 공통 전압 레벨과 동일 레벨로 안정되게 된다.

도 3a는 흑 표시 상태이며, 액정에 인가되는 전압 실효치가 작은 상태이기 때문에, 패널 입력 공통 전압(901)과 드레인 전압(903)은, 동일 위상으로 교류화되게 된다. 따라서, 패널 내부 공통 전압(902)은 액정 패널(106) 내부의 용량이

나 저항에 의한 부하의 영향을 거의 받지 않는다는 점에서, 패널 입력 공통 전압(901)의 전위 레벨까지 고속으로 수속하게 되고, 패널 입력 공통 전압(901)의 오버슈트량도 그만큼 많지 않다는 것을 알 수 있다.

이에 대하여, 도 3b는 백 표시 상태이고, 액정에 인가되는 전압 실효치가 큰 상태이기 때문에, 패널 입력 공통 전압(901)과 드레인 전압(903)이 역 위상으로 교류화되게 된다. 따라서, 패널 내부 공통 전압(902)은 액정 패널(106) 내부의 용량이나 저항에 의한 부하의 영향을 받음과 함께, 드레인 전압(903)이 화소 전극(118), 액정(119), 부가 용량(120)에 충전된다는 영향 때문에, 그 수속성이 악화된다.

이 전압 실효치의 저하에 의한 표시 휘도의 변화가 화질 열화로서 현저히 보이는 현상이 도 5에 나타내는 바와 같이, 중간조 배경에 백 표시의 직사각형을 표시한 경우이다. 이 표시 상태의 경우, 중간 휘도의 배경만인 영역(라인)과, 백 표시의 직사각형이 표시되어 있는 영역(라인)에서는, 백색 직사각형을 표시하는 드레인선군의 드레인 전압의 진폭치가 크게 달라진다. 따라서, 각각 표시 영역에 있어서, 패널 내부 공통 전압의 최종 도달 전위가 변화된다. 그 결과, 중간 휘도의 배경만인 영역(라인)과, 백 표시의 직사각형이 표시되어 있는 영역(라인)의 좌우에 있는 중간 휘도의 배경 영역에서는, 드레인 드라이버 회로로부터 출력되는 중간조의 드레인 전압 레벨은, 중간 휘도의 배경만인 라인과 비교하여 동일 레벨임에도 불구하고, 화소부의 액정에 인가되는 패널 내부 공통 전압의 전압 실효치가 서로 다르기 때문에 휘도가 다른 표시가 얻어지게 된다. 이것이 횡 스미어라고 불리는 화질 열화이다.

그러나, 본 실시예에서는 패널 입력 공통 전압은, 패널 내부 공통 전압(902)이 증폭 회로(801)와 전류 증폭 회로(802)로 피드백되고 있다. 그 때문에, 패널 내부 공통 전압(902)이 연산 회로(309)에서 생성되는 공통 전압 레벨에 도달할 때까지 오버슈트 상태를 보유하여, 패널 내부 공통 전압(902)의 수속성을 개선할 수 있게 된다.

도 4는 도 1에 도시하는 본 발명의 액정 표시 장치의 실시 형태의 예를 나타내고 있다.

도 4를 이용하여 본 발명의 액정 패널 내부의 공통 전압을 피드백하는 개소를 더욱 상세하게 설명한다.

도 4에 있어서, 참조 번호 1301은 인터페이스 기판이고, 참조 번호 1302는 인터페이스 회로이며 (도 1에 나타내는 참조 번호 102에 상당), 참조 번호 1303은 교류화 신호이다 (도 1에 나타내는 참조 번호 109에 상당). 참조 번호 1304는 전원 회로이고 (도 1에 나타내는 참조 번호 105에 상당), 참조 번호 1305는 공통 전압선이며 (도 1에 나타내는 참조 번호 112에 상당), 참조 번호 1306은 공통 전압선이다 (도 1에 나타내는 참조 번호 113에 상당). 참조 번호 1307은 커넥터이고, 참조 번호 1308은 케이블이다. 참조 번호 1309는 케이블(1308)로 전송되는 신호선 중 공통 전압선이고, 참조 번호 1310은 커넥터이다. 참조 번호 1311은 커넥터이고, 참조 번호 1312는 케이블이다. 참조 번호 1313은 케이블(1312)에 의해 전송하는 신호선 중 공통 전압선이고, 참조 번호 1314는 공통 전압선(1305)과 접속되는 공통 전압선이고, 참조 번호 1315는 커넥터이다. 참조 번호 1316은 드레인 드라이버 LSI를 실장하는 드레인 기판이고, 참조 번호 1317은 드레인 기판(1316) 상의 공통 전압선이다. 참조 번호 1318은 드레인 드라이버 LSI를 실장하는 패키지이고, 참조 번호 1319는 드레인 드라이버 LSI의 본체이다. 참조 번호 1320은 게이트 드라이버 LSI를 실장하는 게이트 기판이고, 참조 번호 1321은 게이트 기판(1320) 상의 공통 전압선이다. 참조 번호 1323은 게이트 드라이버 LSI를 실장하는 패키지이고, 참조 번호 1324는 게이트 드라이버 LSI의 본체이다. 참조 번호 1325는 액정 패널이고, 참조 번호 1326은 액정 패널(1325) 상의 공통 버스 라인이다. 참조 번호 1327은 액정 패널(1325) 상의 공통 버스 라인이고, 참조 번호 1328은 액정 패널 상의 라인마다 가로 방향으로 배선된 공통 전압선이다.

그리고, 공통 전압선(1309)은 커넥터(1307)를 통해 공통 전압선(1305)과 접속된다. 공통 전압선(1313)은 커넥터(1311)를 통해 공통 전압선(1306)과 접속된다. 공통 전압선(1317)은 커넥터(1310)를 통해 공통 전압선(1309)과 접속된다. 공통 전압선(1321)은 커넥터(1315)를 통해 공통 전압선(1313)과 접속된다.

도 4에 나타내는 예에서는 수평 해상도 1024 도트의 컬러 액정을 상정하고, 드레인 드라이버 LSI의 출력 단자 수를 384개 상정하고 있기 때문에, 드레인 드라이버 LSI는 합계 8개 탑재되어 있다($1024 \times 3 \div 384$). 또한, 도 4에 나타내는 예의 수직 라인 수는 768개, 게이트 드라이버 LSI의 출력 단자 수는 256개를 상정하고 있기 때문에, 게이트 드라이버 LSI는 합계 3개 탑재되어 있다 ($768 \div 256$).

도 4에 나타내는 예에서는, 인터페이스 기판(1301) 상의 전원 회로(1304)에서 생성되는 공통 전압을 액정 패널에 공급하는 경로로서, 케이블(1308), 케이블(1312)을 이용하여, 각각 드레인 기판(1316), 게이트 기판(1320)으로 전송한다. 이 각 기판 상에 전송되는 공통 전압은 각각 공통 전압선(1317, 1322)을 통해 액정 패널(1325) 상의 공통 버스 라인(1327, 1326)으로 전송되게 된다. 이 각 기판으로부터 액정 패널로의 공통 전압선의 접속점은 드레인 기판에 있어서, 드레인 기판(1316)에서는 가장 좌측의 드레인 드라이버 LSI(1319)의 패키지(1318)를 경유한 것과, 가장 우측의 드레인 드라이버 LSI(1319)의 패키지(1318)를 경유한 것이 된다. 또한, 게이트 기판(1320)에서는, 각각의 게이트 드라이버 LSI(1324)의 패키지(1323)를 경유한 것이 된다. 또한, 이 게이트 기판(1320)의 공통 전압선 공급점에 있어서, 상부와 중앙부에 위치하는 게이트 드라이버 LSI(1324)의 패키지(1323)를 경유한 공통 전압선은, 상기 액정 패널에 공급되는 공통 전압을 인터페이스 기판(1301) 상의 전원 회로(1304)로 피드백하기 위한 경로로서 이용한다.

이에 따라, 액정 패널(1325) 내부의 공통 전압을 도 2에 도시하는 공통 전압 생성 회로로 피드백하는 것이 가능해져, 공통 전압을 액정 패널에 공급할 수 있게 된다.

이상에 의해, 도 1에 도시하는 본 발명의 실시예에 따르면, 도 5에 도시하는 횡 스미어 발생 영역에 들어간 최초의 1 라인의 기입 동작이 종료되는 시점에서, 패널 내부 공통 전압(902)은 소망하는 공통 전압 레벨로 수속된다. 따라서, 종래의 기술에서 발생하는 것과 같은 액정에 인가되는 실효 전압치가 저하되는 현상이 발생하지 않아, 고 화질 표시가 가능하게 된다. 또, 패널 입력 공통 전압(401)의 오버슈트 전압의 고 전위 레벨과 저 전위 레벨은, 상기 증폭 회로(801)와 전류 증폭 회로(802)의 전원 전압에 의해 제약되는 것이다. 따라서, 이 전원 전압 레벨을 변경함으로써, 패널 입력 공통 전압(401)의 오버슈트 전압을 인가하고 있는 기간을 변경하는 것이 가능해진다.

또한, 도 1에 나타내는 실시예에 따르면, 액정 패널(106) 내부의 용량이나 저항에 의한 부하의 영향으로 인해 오버슈트 전압량이 자동적으로 변화되기 때문에, 액정 패널(106)의 편차(variation), 표시 내용에 의한 부하 변동 등을 흡수

할 수 있는 효과가 있어, 더 고 화질 표시가 가능해진다.

또한, 도 2에 나타내는 게이트 오프 전압의 생성 회로에 있어서, 연산 회로(312)에서는, 전압선(304)에 의해 전송되는 기준 공통 전압과, 가변 저항(306)에서 생성된 조정 전압을 입력하고, 게이트 오프 전압의 전위 레벨을 조정하고, 증폭 회로(313)와 전류 증폭 회로(314)에서, 구동 능력을 향상시킨 게이트 오프 전압을 생성하여, 전압선(803)을 통해 게이트 드라이버 회로(104)에 전송한다. 그 결과, 공통 전극(116)과 게이트선군(115) 사이에 형성되는 용량의 충방전 전류를 완화하는 것이 가능하게 된다.

다음에, 본 발명의 변형례를 도 6 도 8을 이용하여 설명한다.

도 6은 본 발명의 화소부의 등가 회로의 상세 설명도이다. 도 7은 본 발명의 전원 회로 중 게이트 오프 전압을 생성하는 회로의 변형례이다. 도 8a 및 도 8b는 본 발명의 공통 전압과 게이트 오프 전압의 전압 파형도이다.

도 6에 있어서, 참조 번호 601은 드레인군(114)과 게이트선군(115)의 교차부에 형성되는 교차 용량(Cgd1)이고, 참조 번호 602는 드레인선군(114)과 공통 전극선(204)의 교차부에 형성되는 교차 용량(Cdc)이다. 참조 번호 603은 화소 전극(118)과 드레인선(114-1) 사이에 형성되는 기생 용량(Cds1)이고, 참조 번호 604는 화소 전극(118)과 인접하는 드레인선(114-2) 사이에 형성되는 기생 용량(Cds2)이다. 참조 번호 605는 TFT(117)에 있어서 드레인선(114-1)과 게이트선(115-1)이 오버랩할 때에 형성되는 기생 용량(Cgd2)이고, 참조 번호 606은 TFT(117)에 있어서 게이트선(115-1)과 화소 전극(118)이 오버랩할 때에 형성되는 기생 용량(Cgs)이다. 참조 번호 607은 게이트선(115-1)과 공통 전극선(204)이 교차할 때에 형성되는 교차 용량(Cgc)이다.

도 6 도 8에 도시하는 본 발명의 변형례는, 도 1에 나타내는 실시예의 전원 회로(105) 내의 게이트 오프 전압 생성 회로가 도 2에 나타내는 것과 다르다.

그 게이트 오프 전압 생성 회로의 변형례를 도 7에 도시한다. 도 7에 있어서, 참조 번호 1101, 1102, 1103은 분할 저항이며, 참조 번호 1104, 1105의 전원선에 기준으로 되는 게이트 오프 전압을 출력한다. 참조 번호 1106 및 1107은 전원선(1104 및 1105)에 의해 전송되는 게이트 오프 전압의 전류 증폭 회로이며, 각각 참조 번호 1108 및 1109의 전원선에 게이트 오프 전압을 출력한다. 참조 번호 1110 및 1111은 분할 저항이고, 참조 번호 1112 및 1113은 다이오드이다. 도 7에 도시하는 게이트 오프 전압 생성 회로는 공통 전압 생성 회로로부터의 전압 공급을 받지 않는다.

도 8a는 흑 표시(전압 실효치: 작음)를 행할 때의 전압 파형을 도시하는 도면으로서, 참조 번호 1201은 공통 전압선(112)에 의해 전송하는 패널 입력 공통 전압이다. 참조 번호 1202는 액정 패널(106) 내부의 공통 전극선(116) 상의 패널 내부 공통 전압이고, 참조 번호 1203은 드레인 드라이버 회로(103)가 출력하는 드레인 전압 중, 드레인 드라이버 회로(103) 근단의 패널 입력 드레인 전압이다. 참조 번호 1204는 액정 패널(106) 내부의 패널 내부 드레인 전압이고, 참조 번호 1205는 게이트 오프 전압이다. 또한, 도 8b는 백 표시(전압 실효치: 큼)를 행할 때의 전압 파형으로, 도 8a와 마찬가지로 개소의 전압 파형을 나타내고 있다.

액정 표시 장치의 화소부(121)는 각 전극간의 각처에, 도 6에 나타내는 바와 같은 교차 용량이나 기생 용량이 형성되어 있다. 여기서, 드레인선군(114)과 게이트선군(115)의 교차부에 형성되는 교차 용량(Cgd1)(601)과, TFT(117)에 있어서의 드레인선(114-1)과 게이트선(115-1)이 오버랩할 때에 형성되는 기생 용량(Cgd2)(605)이 화질 열화를 발생시키는 요인이 된다. 즉, 게이트 오프 전압이 공통 전압과 동일 위상에서 교류화하면, 드레인 전압의 전압 파형 상태, 즉 표시 내용에 대해서는 상기 교차 용량(601) 및 기생 용량(605)에 전류의 유입/유출이 발생하게 된다.

도 7에 나타내는 분할 저항(1101, 1102, 1103)은 게이트 오프 전압의 고 전위 레벨 전압과, 저 전위 레벨 전압을 생성하고, 그 각각의 게이트 오프 레벨 전압은 각각 전류 증폭 회로(1106 및 1107)에서 전류 증폭된다. 이 전류 증폭된 2 종류의 게이트 오프 전압을 고 저항의 분압 저항(1110 및 1111)으로 분압함으로써, 액정 패널(106)로 공급하는 게이트 오프 전압을 생성하여, 전원선(1114)을 통해 전송한다. 또, 전원선(1114)은 도 1에 나타내는 전원선(111)에 포함되는 것으로 한다.

여기서, 전원선(1114)으로 전송되는 게이트 오프 전압을 고 임피던스 상태로 하기 위해서, 분할 저항(1110, 1111)은 고 저항으로 한다. 또한, 게이트 오프 전압이, 전류 증폭 회로(1106, 1107)에서 생성되는 게이트 오프 전압의 전위 레벨보다도 고 전위 또는 저 전위로 천이되지 않도록 다이오드(1112, 1113)를 설치해 둔다. 이에 따라, 액정 패널(106) 내부에서 게이트 오프 전압이 흔들렸을 때에, 상기 기준 전압 범위보다도 큰 진폭으로 되지 않도록 제어하는 것이 가능하게 된다.

다음에, 그 동작에 관하여 설명한다.

도 7을 이용하여, 본 발명의 특징인 게이트 오프 전압에 대하여 설명한다. 먼저 기재한 바와 같이 액정 패널(106)에 공급되는 게이트 오프 전압은 고 임피던스 상태의 구동 전압으로 되어 있다. 따라서, 게이트 오프 전압은, 한편으로는, 도 6에 도시한 드레인선(114-1)과 게이트선(115)의 교차 용량(601)이나, TFT(117)의 기생 용량(605)의 영향으로, 드레인 전압에 추종하도록 동작한다. 또한, 게이트 오프 전압은 다른 한편으로는, 도 6에 도시하는 게이트선(115)과 공통 전극선(204)(도 1에 도시하는 공통 전극(116)에 상당)의 교차 용량(607)의 영향으로 공통 전압을 추종하게 된다.

그 결과, 도 8a에 도시하는 바와 같이 드레인 전압이 공통 전압과 동일 위상으로 되는 경우, 게이트 오프 전압도, 상기 기생 용량, 교차 용량의 영향으로 공통 전압이나 드레인 전압과 동일 위상의 진폭으로 된다. 또한, 도 8b에 기재하는 바와 같이 드레인 전압이 공통 전압과 역 위상으로 되는 경우, 게이트 오프 전압은 드레인 전압과 공통 전압의 전압 천이 상태에 따른 거의 일정 레벨의 전위 상태로 된다.

즉, 게이트 오프 전압을 고 임피던스 상태의 구동 전압으로 하면, 드레인선(114-1)과 게이트선(115)의 부하 용량, 즉 교차 용량(601)이 결과적으로 적어지므로, 도 2에 도시하는 공통 전압 생성 회로에 의한 효과와 더불어, 드레인 전압의 수축성이 개선되고, 종래 예에서 나타나는 액정으로 인가되는 실효 전압치가 저하되는 현상이 발생하지 않아, 고 화질 표시가 가능하게 된다.

또한, 도 7에 도시하는 게이트 오프 전압 생성 회로의 변형례에 따르면, 게이트 오프 전압을 고 임피던스 상태로 함으로써, 드레인선과 게이트선의 교차 용량으로의 충방전 전류를 저감할 수 있게 되기 때문에, 소비 전력을 저감하는 효과도 있다.

그리고 또한, 도 6 도 8에 도시하는 변형례에 따르면, 특히 드레인 드라이버 회로 근단의 드레인 전압과, 드레인 드라이버 회로 원단의 드레인 전압과의 위상차를 작게 할 수 있기 때문에, 액정 패널의 세로 방향에 발생하는 세로 휘도 경사를 억제하는 효과도 있다.

도 7에 나타내는 게이트 오프 전압 생성 회로의 변형례를 채용한 게이트 드라이버 회로의 실장 상태를 도 9에 나타낸다.

도 9에서는 본 발명의 게이트 오프 전압의 고 임피던스 구동을 게이트 드라이버 LSI로 하고 있다.

도 9에 있어서, 참조 번호 1401은 시프트 레지스터이고, 참조 번호 1402는 스타트 신호이다. 참조 번호 1403은 시프트 클럭이고, 참조 번호 1404는 시프트 레지스터(1401)의 출력 신호이다. 참조 번호 1405는 게이트 전압 선택 회로이고, 참조 번호 1406은 본 게이트 드라이버 LSI의 출력 신호이다. 참조 번호 1407은 게이트 온 전압을 공급하는 전원선이고, 참조 번호 1408은 게이트 오프 전압을 공급하는 전원선이다. 참조 번호 1409는 반전 회로이고, 참조 번호 1410은 반전 회로(1409)의 출력 신호이다. 참조 번호 1411은 NOR 회로이고, 참조 번호 1412는 NOR 회로(1411)의 출력 신호이다. 참조 번호 1413은 게이트 온 전압용의 P-MOS이고, 참조 번호 1414는 게이트 오프 전압용의 N-MOS이고, 참조 번호 1415는 게이트 오프 전압용의 N-MOS이다.

도 10은 도 9에 도시하는 게이트 드라이버 LSI의 동작을 설명하는 타이밍 차트이고, 각각의 기호에 대응한 개소의 동작을 나타내고 있다.

그리고, 게이트 오프용의 N-MOS(1414)는 저 임피던스화되기 때문에 MOS의 게이트 폭이 크다. 게이트 오프용의 N-MOS(1415)는 고 임피던스화되기 때문에 MOS의 게이트 폭이 작다.

시프트 레지스터(1401)는 스타트 신호(1402)와 시프트 클럭(1403)에 따라 출력 신호(1404)를 도 10에 도시하는 바와 같이 순차적으로 출력한다. 게이트 선택 회로(1405)의 P-MOS(1413)에서는, 반전 회로(1409)의 출력 신호(1410)를 수신하여 동작한다. 도 10에 도시하는 바와 같이 출력 신호(1410)가 '로우' 레벨일 때에 게이트 온 전압을 출력 신호(1405)에 반영한다. 게이트 선택 회로(1405)의 N-MOS(1414)에서는, 시프트 레지스터(1401)의 출력(1404-1)과 같이 다음 라인의 동작 신호를 받아서 동작한다. 도 10에 도시하는 바와 같이 출력 신호(1404-1)가 '하이' 레벨일 때에 게이트 오프 전압을 출력 신호(1405)에 반영한다. 이 때, 이 게이트 오프 전압은 저 임피던스로 된다. 이것은 액정 패널의 게이트선에 인가하고 있는 전압을 온 전압에서 오프 전압으로 고속으로 천이시킬 필요가 있기 때문이다. 게이트 선택 회로(1405)의 N-MOS(1415)에서는, NOR 회로(1411)의 출력 신호(1412)를 수신하여 동작한다. 도 10에 도시하는 바와 같이 출력 신호(1412)가 '하이' 레벨일 때에 게이트 오프 전압을 출력 신호(1405)에 반영한다. 이 때, 이 게이트 오프 전압은 고 임피던스로 된다.

이상과 같이 게이트 드라이버 LSI를 구성함으로써 게이트 오프 전압의 고 임피던스화가 가능하게 된다.

발명의 효과

상기한 바와 같이, 도 1 도 4에 도시하는 본 발명의 실시예에 따르면, 전원 회로 중 공통 전압 생성 회로에 액정 패널 내부의 공통 전압을 피드백함으로써, 액정 패널로 출력하는 공통 전압은 교류화의 타이밍에서 공통 전압이 부극성에서 정극성으로 천이될 때에는 정극성측으로, 공통 전압이 정극성에서 부극성으로 천이될 때에는 부극성측으로 오버슈트한 전압 파형이 된다. 그 결과, 액정 패널 내부의 공통 전압은 보다 고 전위(혹은 저 전위)로 천이하기 때문에, 수속성을 개선할 수 있는 효과가 있고, 횡 스미어라고 불리는 화질 열화를 방지할 수 있어, 고 화질 표시를 실현할 수 있는 효과가 있다.

또한, 도 1 내지 도 4에 도시한 본 발명의 실시예에 따르면, 공통 전압 생성 회로에, 액정 패널 내부의 공통 전압을 피드백함으로써, 액정 패널의 부하 상수의 편차나, 표시 내용에 의한 공통 전압 왜곡에 따른, 공통 전압을 액정 패널에 공급하는 것이 가능하게 되어, 액정 패널 내부 공통 전압의 수속성 개선과 고 화질 표시를 실현할 수 있는 효과가 있다.

또한, 도 6 도 10에 도시한 본 발명의 변형례에 따르면, 게이트 오프 전압을 고 임피던스 상태로 함으로써, 드레인선과 게이트선의 교차 용량으로의 충방전 전류를 저감하는 것이 가능하게 되므로, 액정 패널 내부의 드레인 전압의 수속성을 개선하는 효과가 있고, 횡 스미어라고 불리는 화질 열화를 방지할 수 있어, 고 화질 표시를 실현할 수 있는 효과가 있다.

또한, 본 발명의 변형례에 따르면, 게이트 오프 전압을 고 임피던스 상태로 함으로써, 드레인선과 게이트선의 교차 용량으로의 충방전 전류를 저감하는 것이 가능하게 되므로, 소비 전력을 저감하는 효과도 있다.

그리고 또한, 본 발명의 변형례에 따르면, 특히 드레인 드라이버 회로 근단의 드레인 전압과, 드레인 드라이버 회로 원단의 드레인 전압과의 위상차를 작게 할 수 있기 때문에, 액정 패널의 세로 방향에 발생하는 세로 휘도 경사를 억제하는 효과도 있다.

(57) 청구의 범위

청구항 1.

표시 장치에 있어서,

매트릭스형으로 배치된 복수의 화소부에 대하여 인가되는 드레인 전압과 공통 전압의 전위차에 따라 계조를 표시하는 표시 패널;
 표시 데이터에 대응한 상기 드레인 전압을 상기 표시 패널의 화소부에 인가하는 드레인 드라이버 회로;
 상기 드레인 전압을 인가할 상기 화소부를 온 상태로 하는 게이트 온 전압 및 상기 화소부를 오프 상태로 하는 게이트 오프 전압을 상기 표시 패널의 화소부에 인가하는 게이트 드라이버 회로; 및
 복수의 화소부에 공통인 상기 공통 전압을 상기 표시 패널의 상기 복수의 화소부에 공급하는 전원 회로를 포함하고,
 상기 전원 회로는
 공통 전압의 전위 레벨을 조정하는 연산 회로,
 상기 연산 회로에서 생성된 상기 공통 전압과 상기 표시 패널로부터 피드백된 피드백 공통 전압을 비교 연산하는 증폭 회로,
 상기 증폭 회로에서 비교 연산의 결과 얻어진 상기 공통 전압의 전류를 증폭하여 상기 공통 전압으로서 상기 표시 패널에 인가하는 전류 증폭 회로를 포함하며,
 상기 표시 패널에 인가되는 상기 공통 전압은, 상기 연산 회로에서 생성된 상기 공통 전압이 변화하는 경우에, 오버슈트하도록 변화하고,
 상기 드레인 전압과 상기 공통 전압이 동위상인 경우에, 상기 화소부의 상기 게이트 오프 전압의 위상은 상기 화소부의 상기 드레인 전압의 위상 및 상기 화소부의 상기 공통 전압의 위상과 동일하며,
 상기 드레인 전압과 상기 공통 전압이 역위상인 경우에, 상기 화소부의 상기 게이트 오프 전압의 전위는 상기 화소부의 상기 드레인 전압과 상기 화소부의 상기 공통 전압의 중간(intermediate) 전위인 표시 장치.

청구항 2.

제1항에 있어서,
 상기 표시 패널에 인가되는 공통 전압은, 상기 연산 회로에서 생성된 상기 공통 전압이 고 전위로 천이될 경우에, 상기 연산 회로에서 생성된 상기 공통 전압보다 더 고 전위로 천이되는 표시 장치.

청구항 3.

제1항에 있어서,
 상기 표시 패널에 인가되는 공통 전압은, 상기 연산 회로에서 생성된 상기 공통 전압이 저 전위로 천이될 경우에, 상기 연산 회로에서 생성된 상기 공통 전압보다 더 저 전위로 천이되는 표시 장치.

청구항 4.

제1항에 있어서,
 상기 전원 회로는 상기 화소부의 상기 게이트 오프 전압을, 상기 연산 회로에서 생성된 상기 공통 전압과 동일 위상으로 교류화하여, 상기 게이트 드라이버 회로에 인가하는 표시 장치.

청구항 5.

제1항에 있어서,
 상기 전원 회로는 상기 화소부의 상기 게이트 오프 전압을 고 임피던스화하여 상기 게이트 드라이버 회로에 인가하는 표시 장치.

청구항 6.

제1항에 있어서,
 상기 전원 회로는 상기 화소부의 상기 게이트 오프 전압을 생성하여 상기 게이트 드라이버 회로에 인가하고,
 상기 드레인 전압과 상기 공통 전압의 전위차가 작은 경우의 상기 게이트 오프 전압의 진폭량은 상기 드레인 전압과 상기 공통 전압의 전위차가 큰 경우의 상기 게이트 오프 전압의 진폭량에 비해 큰 표시 장치.

청구항 7.

삭제

청구항 8.

삭제

청구항 9.

제1항에 있어서,
 상기 피드백 공통 전압은 상기 표시 패널의 상부측과 중앙부측 중 적어도 하나로부터 상기 증폭 회로로 피드백되는 표시 장치.

청구항 10.

제1항에 있어서,
 상기 전원 회로는 상기 주사 라인마다 상기 공통 전압을 교류화하는 표시 장치.

청구항 11.

삭제

청구항 12.

삭제

청구항 13.

삭제

청구항 14.

표시 장치에 있어서,
 드레인선군과 게이트선군의 교차부에 상기 드레인선 및 상기 게이트선에 접속된 화소부를 구비하는 표시 패널;
 표시 데이터에 대응한 드레인 전압을 상기 드레인선에 인가하는 드레인 드라이버 회로; 및
 상기 화소부를 온 상태로 하는 게이트 온 전압과 상기 화소부를 오프 상태로 하는 게이트 오프 전압을 상기 게이트선에 인가하는 게이트 드라이버 회로
 를 포함하고,
 상기 게이트 드라이버 회로는 상기 게이트 오프 전압을 고 임피던스화하는 회로를 구비하며,
 상기 게이트 드라이버 회로는 상기 게이트 온 전압을 상기 게이트선에 인가하고, 그 후, 상기 게이트 오프 전압을 상기 게이트선에 인가하며, 그 후, 고 임피던스화된 상기 게이트 오프 전압을 상기 게이트선에 인가하는 표시 장치.

청구항 15.

표시 장치에 있어서,
 드레인선군과 게이트선군의 교차부에 상기 드레인선 및 상기 게이트선에 접속된 화소부를 구비하는 표시 패널;
 표시 데이터에 대응한 드레인 전압을 생성하여 상기 드레인선에 인가하는 드레인 드라이버 회로; 및
 상기 화소부를 온 상태로 하는 게이트 온 전압과 상기 화소부를 오프 상태로 하는 게이트 오프 전압을 상기 게이트선에 인가하는 게이트 드라이버 회로
 를 포함하고,
 상기 게이트 드라이버 회로는
 상기 온 전압의 전원선과 상기 게이트선 사이에 접속된 제1 MOS 회로,
 상기 오프 전압의 전원선과 상기 게이트선 사이에 병렬로 접속된 제2 MOS 회로 및 제3 MOS 회로, 및
 상기 제1 MOS 회로와 상기 제2 MOS 회로와 상기 제3 MOS 회로를 스위칭 동작시키는 연산 회로
 를 포함하며,
 상기 제2 MOS 회로의 게이트 폭은 상기 제3 MOS 회로의 게이트 폭보다 큰 표시 장치.

청구항 16.

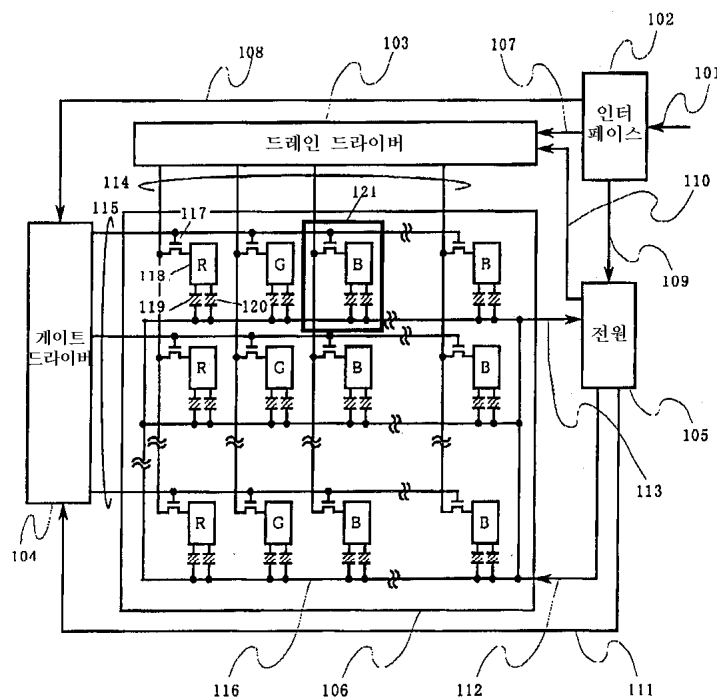
제15항에 있어서,
 상기 드레인 전압과 상기 공통 전압이 동위상인 경우의 상기 화소부의 게이트 오프 전압의 진폭은 상기 드레인 전압과 상기 공통 전압이 역위상인 경우의 상기 화소부의 게이트 오프 전압의 진폭보다 큰 표시 장치.

청구항 17.

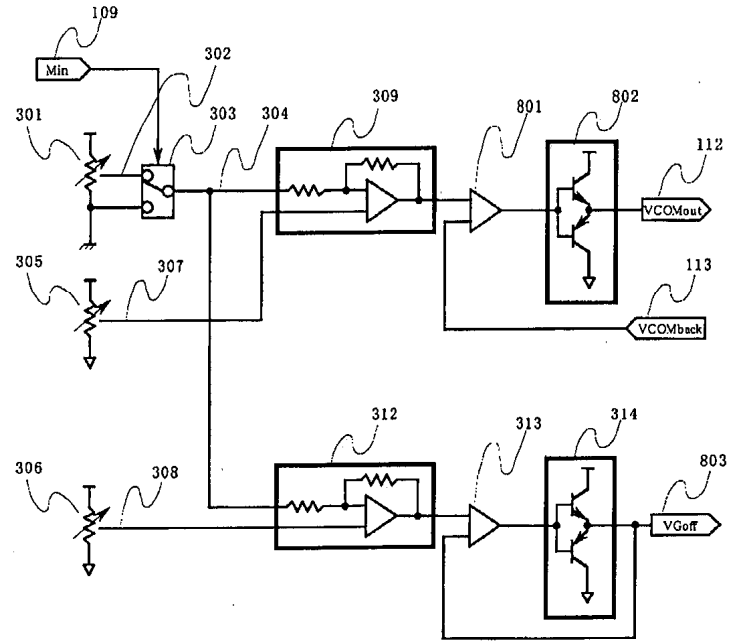
제15항에 있어서,
 상기 게이트 드라이버 회로는 상기 제1 MOS 회로를 동작시키고, 그 후, 상기 제2 MOS 회로를 동작시키며, 그 후, 상기 제3 MOS 회로를 동작시키는 표시 장치.

도면

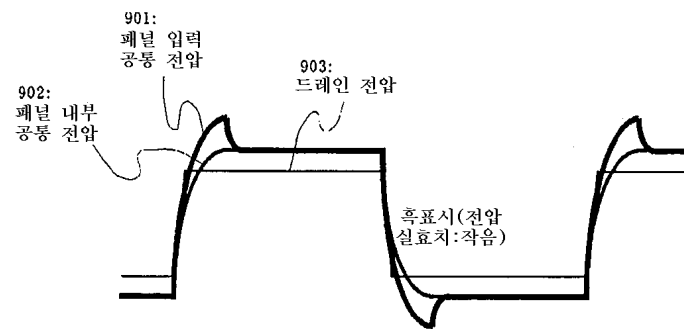
도면1



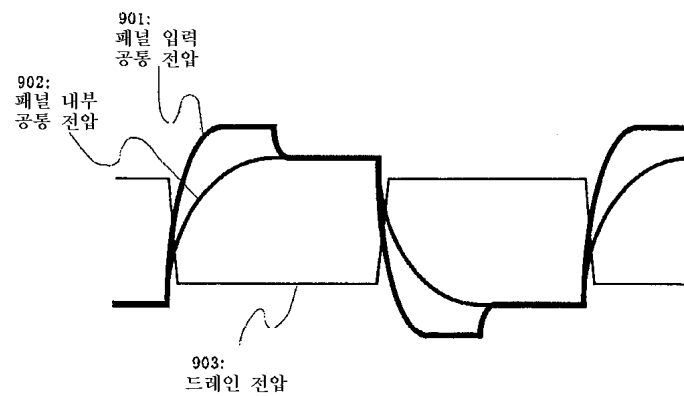
도면2



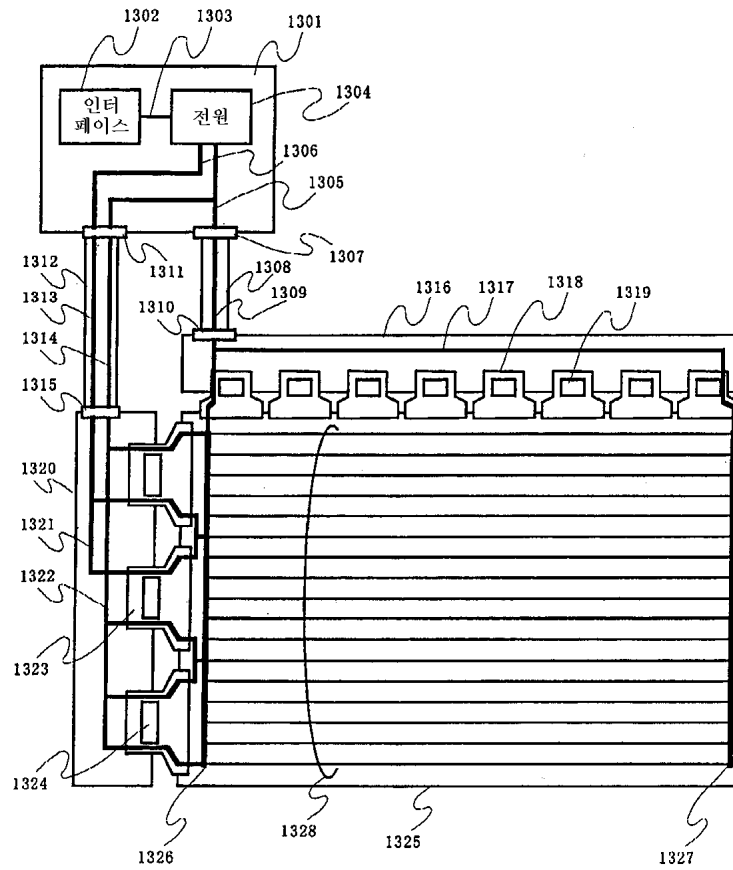
도면3a



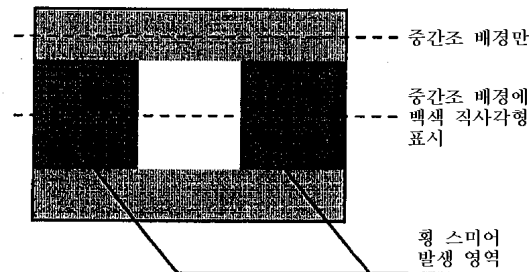
도면3b



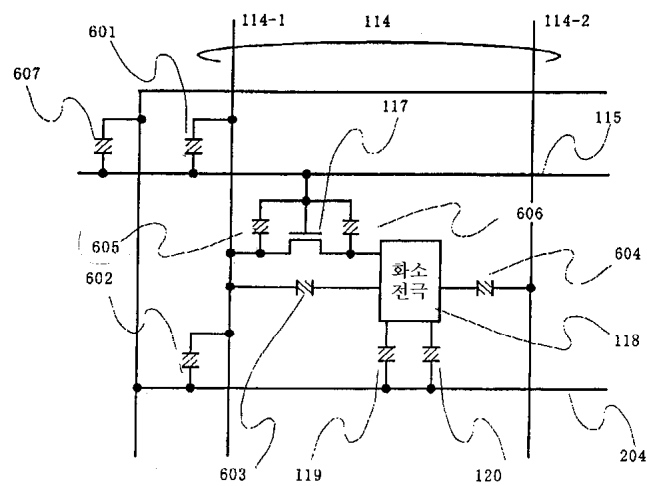
도면4



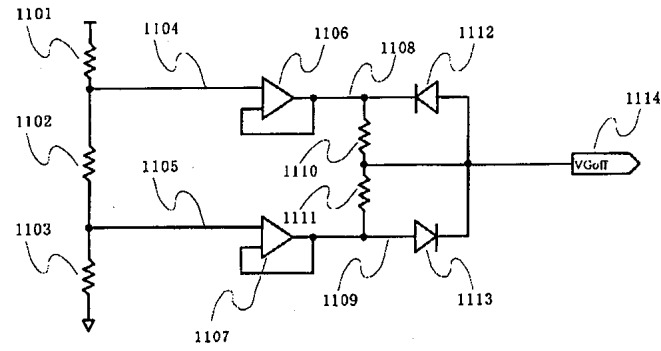
도면5



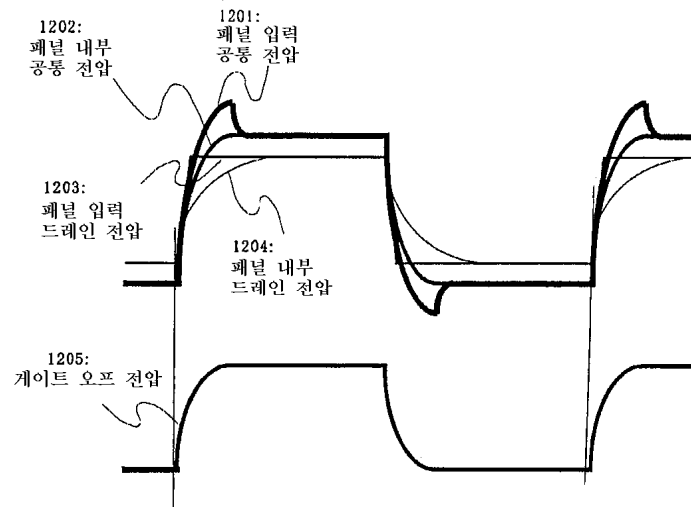
도면6



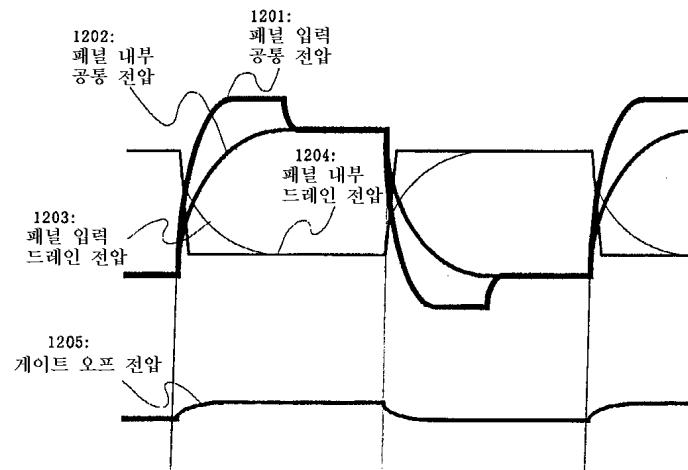
도면7



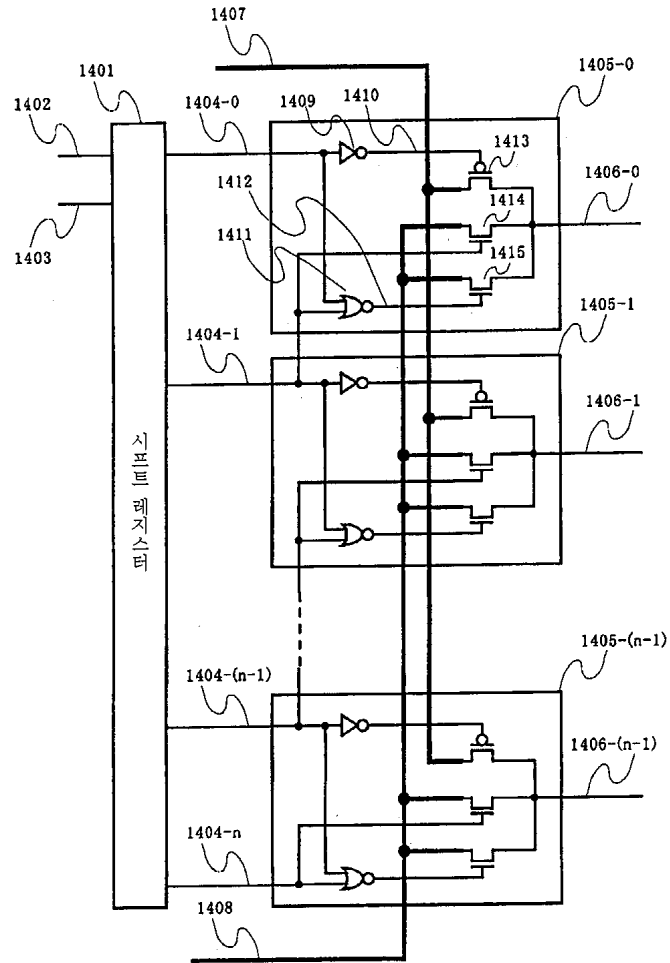
도면8a



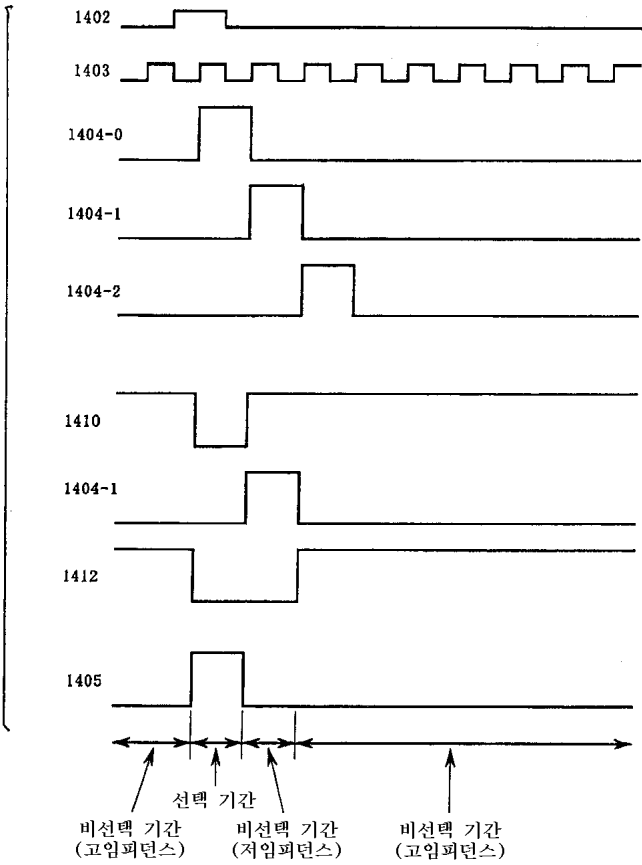
도면8b



도면9



도면10



专利名称(译)	显示设备		
公开(公告)号	KR100433142B1	公开(公告)日	2004-06-12
申请号	KR1020010049740	申请日	2001-08-18
[标]申请(专利权)人(译)	日立HITACHI SEISAKUSHODBA		
申请(专利权)人(译)	株式会社日立制作所		
当前申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	FURUHASHI TSUTOMU 후루하시쯔토무 OISHI YOSHIHISA 오이시요시히사 KAWABE KAZUYOSHI 가와베가즈요시 KITAJIMA MASAOKI 기타지마 마사아끼 SUZUKI MASAHIKO 스즈끼마사히코		
发明人	후루하시쯔토무 오이시요시히사 가와베가즈요시 기타지마 마사아끼 스즈끼마사히코		
IPC分类号	G09G3/20 G02F1/133 G09G3/36		
CPC分类号	G09G3/3648 G09G2320/0233 G09G3/3696 G09G3/3655 G09G3/3677		
代理人(译)	CHANG, SOO KIL		
优先权	2000369608 2000-11-30 JP		
其他公开文献	KR1020020042403A		
外部链接	Espacenet		

摘要(译)

用于产生对应于显示数据的漏极电压并将漏极电压施加到显示面板的漏极驱动电路和用于施加漏极电压的显示面板中的扫描线被选择在包括栅极驱动电路的显示装置中，电源电路比较其电位被调节的公共电压和从显示面板反馈的反馈公共电压，并将作为比较操作的结果获得的公共电压施加到显示面板。电源电路可以将用于关断显示面板中的开关元件的栅极的栅极截止电压提供给栅极驱动电路的高阻抗状态。 1 指数方面 显示面板，公共电压，漏极电压，栅极截止电压，反馈

