



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2007-0116408
(43) 공개일자 2007년12월10일

(51) Int. Cl.

G09G 3/36 (2006.01)

(21) 출원번호 10-2006-0050425

(22) 출원일자 2006년06월05일

심사청구일자 없음

(71) 출원인

엘지.필립스 엘시디 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

김형석

서울 영등포구 양평동1가 1-34번지

(74) 대리인

특허법인로알

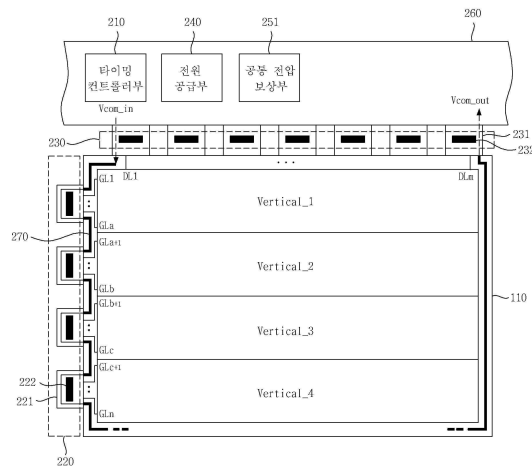
전체 청구항 수 : 총 18 항

(54) 액정 표시 장치 및 그의 구동 방법

(57) 요약

본 발명은 액정 패널의 위치에 따른 공통 전압의 편차를 최소화하여 화질을 개선하기 위한 것으로, 액정 패널, 구동 타이밍을 제어하는 타이밍 컨트롤러부, 타이밍 컨트롤러부의 제어에 따라 액정 패널의 게이트 라인들과 데이터 라인들을 각각 구동하는 게이트 구동부 및 데이터 구동부, 기준 공통 전압을 이용해 액정 패널의 수직 위치에 따른 보상 공통 전압을 결정하고, 수직 영역별로 결정된 보상 공통 전압을 인가하는 공통 전압 보상부를 포함하는 액정 표시 장치 및 그의 구동 방법을 제공한다.

대표도 - 도3



특허청구의 범위

청구항 1

수평 방향의 게이트 라인들과 수직 방향의 데이터 라인들이 매트릭스 형태로 배열되며, 복수의 수직 영역들로 분할되는 액정 패널;

구동 타이밍을 제어하는 게이트 제어 신호 및 데이터 제어 신호를 생성하는 타이밍 컨트롤러부;

상기 게이트 제어 신호에 따라 상기 게이트 라인들을 구동하는 게이트 구동부;

상기 데이터 제어 신호에 따라 상기 데이터 라인들을 구동하는 데이터 구동부; 및

기준 공통 전압들을 이용해 상기 액정 패널의 수직 위치에 따른 보상 공통 전압들을 결정하고, 수직 영역별로 상기 보상 공통 전압들을 각각 인가하는 공통 전압 보상부를 포함하는 액정 표시 장치.

청구항 2

제1항에 있어서,

상기 공통 전압 보상부는,

상기 액정 패널의 수직 영역별 공통 전압들을 각각 수신하여 상기 각각의 기준 공통 전압으로 사용하는 것을 특징으로 하는 액정 표시 장치.

청구항 3

제1항에 있어서,

상기 게이트 구동부는,

TCP(Tape Carrier Package) 상에 실장되어 상기 액정 패널로 접속되는 게이트 드라이버 칩들을 포함하는 액정 표시 장치.

청구항 4

제1항에 있어서,

상기 수직 영역들과 상기 게이트 드라이버 칩들이 일대일로 대응하도록 구성되는 것을 특징으로 하는 액정 표시 장치.

청구항 5

제3항에 있어서,

상기 게이트 구동부 상의 상기 게이트 드라이버 칩들을 직렬로 접속시키는 LOG(Line On Glass) 신호 라인을 더 포함하는 액정 표시 장치.

청구항 6

제1항에 있어서,

상기 공통 전압 보상부는,

상기 기준 공통 전압을 입력 받고, 서로 병렬로 접속된 복수의 제 1 저항들로 이루어지는 제 1 저항부;

복수의 저항비들 중 하나의 저항비를 선택하여 출력하는 역 다중화부;

상기 선택된 저항비에 의해 반전 증폭률이 결정되며, 상기 반전 증폭률에 따라 출력단으로 상기 보상 공통 전압을 출력하는 반전 증폭부; 및

상기 반전 증폭부의 출력단과 상기 제 1 저항부 사이에 결합되며, 서로 병렬로 접속되는 복수의 제 2 저항들이 구비된 제 2 저항부를 포함하는 액정 표시 장치.

청구항 7

제6항에 있어서,

상기 역 다중화부는 상기 제 1 저항들 중 하나와 상기 제 2 저항들 중 하나를 각각 선택하고, 선택된 제 1 저항과 제 2 저항에 의해 저항비를 결정하는 것을 특징으로 하는 액정 표시 장치.

청구항 8

제6항에 있어서,

상기 저항비들의 개수가 상기 수직 영역들의 개수와 동일하도록 구성된 것을 특징으로 하는 액정 표시 장치.

청구항 9

제6항에 있어서,

상기 게이트 제어 신호에 포함되는 게이트 스타트 펄스를 카운트하여 상기 수직 영역들을 구분하고, 하나의 수직 영역에서 다른 수직 영역으로 변화될 때 상기 역 다중화부로 캐리 신호를 출력하는 카운터부를 더 포함하는 액정 표시 장치.

청구항 10

제9항에 있어서,

상기 역 다중화부는 상기 캐리 신호에 따라 저항비를 선택하도록 구성되는 것을 특징으로 하는 액정 표시 장치.

청구항 11

제9항에 있어서,

상기 게이트 구동부는 TCP(Tape Carrier Package) 상에 실장되어 상기 액정 패널로 접속되는 게이트 드라이버 칩들을 포함하고,

상기 카운터부는 상기 게이트 스타트 펄스가 상기 게이트 드라이버 칩들 각각의 채널 수만큼 카운트되는 경우 상기 캐리 신호를 출력하도록 구성되는 액정 표시 장치.

청구항 12

(a) 구동 타이밍을 제어하는 게이트 제어 신호 및 데이터 제어 신호를 생성하는 단계;

(b) 기준 공통 전압을 이용한 보상 공통 전압을 결정하고, 상기 보상 공통 전압을 액정 패널의 수직 영역들 각각에 공급하는 단계;

(c) 상기 게이트 제어 신호에 따라 상기 액정 패널의 게이트 라인들에 스캔 신호를 공급하는 단계;

(c) 상기 데이터 제어 신호에 따라 상기 액정 패널의 데이터 라인들에 데이터 전압을 공급하는 단계; 및

(d) 상기 액정 패널 상에 상기 스캔 신호에 따라 상기 데이터 전압과 상기 보상 공통 전압의 차전압을 충전하여 화상을 표시하는 단계를 포함하는 액정 표시 장치의 구동 방법.

청구항 13

제12항에 있어서,

상기 (b) 단계의 상기 보상 공통 전압은 상기 기준 공통 전압을 상기 수직 영역들 각각에 대응하도록 가변한 값인 것을 특징으로 하는 액정 표시 장치의 구동 방법.

청구항 14

제12항에 있어서,

상기 (b) 단계는,

상기 액정 패널의 수직 영역별 공통 전압을 수신하여 상기 기준 공통 전압으로 사용하는 것을 특징으로 하는 액

정 표시 장치의 구동 방법.

청구항 15

제12항에 있어서,

상기 (b) 단계는,

(b-1) 상기 기준 공통 전압이 입력되는 단계;

(b-2) 복수의 저항비들 중 하나의 저항비가 선택되는 단계; 및

(b-3) 상기 선택된 저항비에 의해 반전 증폭률이 결정되고, 상기 반전 증폭률에 따라 상기 기준 공통 전압이 상기 보상 공통 전압으로 변환된 후 출력되는 단계를 포함하는 액정 표시 장치의 구동 방법.

청구항 16

제15항에 있어서,

상기 (b-2) 단계에서,

상기 저항비들의 개수가 상기 수직 영역들의 개수와 동일하도록 설정되는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

청구항 17

제15항에 있어서,

상기 (b-2) 단계에서,

상기 게이트 제어 신호에 포함되는 게이트 스타트 펄스를 카운트하여 수직 영역들을 구분하고, 하나의 수직 영역에서 다른 수직 영역으로 변화될 때 캐리 신호를 출력하며, 상기 캐리 신호에 따라 저항비를 선택하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

청구항 18

제17항에 있어서,

상기 (b-2) 단계에서,

상기 게이트 스타트 펄스를 카운트하여 소정의 개수만큼 카운트되는 경우 상기 캐리 신호를 출력하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <15> 본 발명은 액정 표시 장치 및 그의 구동 방법에 관한 것으로, 더욱 상세하게는 최적화된 공통 전압이 적용되는 액정 표시 장치 및 그의 구동 방법에 관한 것이다.
- <16> 액정 표시 장치는 투명 절연 기관인 상, 하부 기관 사이에 이방성 유전율을 갖는 액정층을 형성한 후, 액정층에 형성되는 전계의 세기를 조정하여 액정 물질의 분자 배열을 변경시키고, 이를 통하여 표시면인 상부 기관에 투과되는 빛의 양을 조절함으로써 원하는 화상을 표현하는 표시 장치이다. 액정 표시 장치로는 박막 트랜지스터(TFT: Thin Film Transistor)를 스위칭 소자로 이용하는 박막 트랜지스터 액정 표시 장치(TFT LCD)가 주로 사용되고 있다.
- <17> 이러한 액정 표시 장치는 크게 화상을 표시하는 액정 패널과 액정 패널을 구동하기 위한 구동부로 구분된다.
- <18> 액정 패널을 이루는 각 화소의 등가 회로를 살펴 보면, 게이트 라인과 데이터 라인이 교차 형성되고, 교차 부위

에 박막 트랜지스터와 화소 전극이 배치되며, 화소 단위로 액정 커패시터와 스토리지 커패시터 등이 함께 구성된다.

- <19> 이와 같이 구성되는 각 화소의 등가 회로는 다음과 같이 동작한다.
- <20> 우선, 스캔 신호가 인가되어 박막 트랜지스터가 턴-온 되면, 각 화소의 비디오 데이터에 대응하는 데이터 전압이 선택되어 데이터 라인으로부터 각 화소에 인가된다. 비디오 데이터는 계조(Gray level)를 표현하는 디지털 신호로, 일반적으로 0에서 255 사이의 값을 갖도록 설정된다.
- <21> 그러면, 각 화소에 인가되는 데이터 전압과 공통 전압의 차이에 의하여 발생하는 전계가 액정 커패시터에 공급되어 전계의 세기에 대응하는 투과율로 빛이 투과된다. 이때, 스토리지 커패시터는 화소에 인가된 데이터 전압을 1 프레임 기간 동안 유지한다. 데이터 라인을 통해 인가되는 데이터 전압은 플리커 현상을 줄이기 위하여 공통 전압을 중심으로 양의 전압과 음의 전압이 스위칭되면서 인가되는 것이 일반적이다.
- <22> 각 화소는 인가되는 데이터 전압에 따라 개별적으로 동작하는데, 공통 전압은 화소 단위로 구동할 때 화소의 중심 전위가 되므로, 화질 향상을 위해서는 액정 패널의 위치와 무관하게 모든 화소에 동일한 수준의 공통 전압이 인가되어야 한다.
- <23> 그러나, 공통 전압은 액정 패널의 일 측에서 인가되어 다른 측으로 전달되는 것이 일반적이므로, 액정 패널의 위치에 따라 실질적으로 각 화소에 인가되는 공통 전압이 변동되면서 크로스토크(Crosstalk) 등의 불량 발생되는 문제점이 있었다.

발명이 이루고자 하는 기술적 과제

- <24> 따라서, 본 발명이 이루고자 하는 기술적 과제는 액정 패널의 위치에 따른 공통 전압의 편차를 최소화하여 화질을 개선할 수 있는 액정 표시 장치를 제공하는 것이다.
- <25> 본 발명이 이루고자 하는 다른 기술적 과제는 이와 같은 액정 표시 장치를 효율적으로 구동할 수 있는 액정 표시 장치의 구동 방법을 제공하는 것이다.
- <26> 본 발명이 이루고자 하는 기술적 과제들은 이상에서 언급한 기술적 과제들로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

발명의 구성 및 작용

- <27> 상기 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 액정 표시 장치는 수평 방향의 게이트 라인들과 수직 방향의 데이터 라인들이 매트릭스 형태로 배열되며, 복수의 수직 영역들로 분할되는 액정 패널, 구동 타이밍을 제어하는 게이트 제어 신호 및 데이터 제어 신호를 생성하는 타이밍 컨트롤러부, 상기 게이트 제어 신호에 따라 상기 게이트 라인들을 구동하는 게이트 구동부, 상기 데이터 제어 신호에 따라 상기 데이터 라인들을 구동하는 데이터 구동부, 기준 공통 전압들을 이용해 상기 액정 패널의 수직 위치에 따른 보상 공통 전압들을 결정하고, 수직 영역별로 상기 보상 공통 전압들을 각각 인가하는 공통 전압 보상부를 포함한다.
- <28> 상기 공통 전압 보상부는 상기 액정 패널의 수직 영역별 공통 전압들을 각각 수신하여 상기 각각의 기준 공통 전압으로 사용할 수 있다.
- <29> 상기 게이트 구동부는 TCP(Tape Carrier Package) 상에 실장되어 상기 액정 패널로 접속되는 게이트 드라이버 칩들을 포함할 수 있다.
- <30> 상기 수직 영역들은 상기 게이트 드라이버 칩들과 일대일로 대응하도록 구성될 수 있다.
- <31> 상기 게이트 구동부 상의 상기 게이트 드라이버 칩들을 직렬로 접속시키는 LOG(Line On Glass) 신호 라인을 더 포함할 수 있다.
- <32> 상기 공통 전압 보상부는 상기 기준 공통 전압을 입력 받고, 서로 병렬로 접속된 복수의 제 1 저항들로 이루어지는 제 1 저항부, 복수의 저항비들 중 하나의 저항비를 선택하여 출력하는 역 다중화부, 상기 선택된 저항비에 의해 반전 증폭률이 결정되며, 상기 반전 증폭률에 따라 출력단으로 상기 보상 공통 전압을 출력하는 반전 증폭부, 상기 반전 증폭부의 출력단과 상기 제 1 저항부 사이에 결합되며, 서로 병렬로 접속되는 복수의 제 2 저항들이 구비된 제 2 저항부를 포함할 수 있다.

- <33> 상기 역 다중화부는 상기 제 1 저항들 중 하나와 상기 제 2 저항들 중 하나를 각각 선택하고, 선택된 제 1 저항과 제 2 저항에 의해 저항비를 결정할 수 있다.
- <34> 상기 저항비들의 개수가 상기 수직 영역들의 개수와 동일하도록 구성할 수 있다.
- <35> 상기 게이트 제어 신호에 포함되는 게이트 스타트 펄스를 카운트하여 상기 수직 영역들을 구분하고, 하나의 수직 영역에서 다른 수직 영역으로 변화될 때 상기 역 다중화부로 캐리 신호를 출력하는 카운터부를 더 포함할 수 있다.
- <36> 상기 역 다중화부는 상기 캐리 신호에 따라 저항비를 선택하도록 구성할 수 있다.
- <37> 상기 게이트 구동부는 TCP(Tape Carrier Package) 상에 실장되어 상기 액정 패널로 접속되는 게이트 드라이버 칩들을 포함하고, 상기 카운터부는 상기 게이트 스타트 펄스가 상기 게이트 드라이버 칩들 각각의 채널 수만큼 카운트되는 경우 상기 캐리 신호를 출력하도록 구성할 수 있다.
- <38> 본 발명의 일 실시예에 따른 액정 표시 장치의 구동 방법은 (a) 구동 타이밍을 제어하는 게이트 제어 신호 및 데이터 제어 신호를 생성하는 단계, (b) 기준 공통 전압을 이용한 보상 공통 전압을 결정하고, 상기 보상 공통 전압을 액정 패널의 수직 영역들 각각에 공급하는 단계, (c) 상기 게이트 제어 신호에 따라 상기 액정 패널의 게이트 라인들에 스캔 신호를 공급하는 단계, (c) 상기 데이터 제어 신호에 따라 상기 액정 패널의 데이터 라인들에 데이터 전압을 공급하는 단계, (d) 상기 액정 패널 상에 상기 스캔 신호에 따라 상기 데이터 전압과 상기 보상 공통 전압의 차전압을 충전하여 화상을 표시하는 단계를 포함한다.
- <39> 상기 (b) 단계의 상기 보상 공통 전압은 상기 기준 공통 전압을 상기 수직 영역들 각각에 대응하도록 가변한 값일 수 있다.
- <40> 상기 (b) 단계에서, 상기 액정 패널의 수직 영역별 공통 전압을 수신하여 상기 기준 공통 전압으로 사용할 수 있다.
- <41> 상기 (b) 단계는, (b-1) 상기 기준 공통 전압이 입력되는 단계, (b-2) 복수의 저항비들 중 하나의 저항비가 선택되는 단계, (b-3) 상기 선택된 저항비에 의해 반전 증폭률이 결정되고, 상기 반전 증폭률에 따라 상기 기준 공통 전압이 상기 보상 공통 전압으로 변환된 후 출력되는 단계를 포함할 수 있다.
- <42> 상기 (b-2) 단계에서, 상기 저항비들의 개수가 상기 수직 영역들의 개수와 동일하도록 설정될 수 있다.
- <43> 상기 (b-2) 단계에서, 상기 게이트 제어 신호에 포함되는 게이트 스타트 펄스를 카운트하여 수직 영역들을 구분하고, 하나의 수직 영역에서 다른 수직 영역으로 변화될 때 캐리 신호를 출력하며, 상기 캐리 신호에 따라 저항비를 선택하도록 구성될 수 있다.
- <44> 상기 (b-2) 단계에서, 상기 게이트 스타트 펄스를 카운트하여 소정의 개수만큼 카운트되는 경우 상기 캐리 신호를 출력하도록 구성될 수 있다.
- <45> 기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다. 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.
- <46> 이하, 본 발명의 일 실시예에 따른 액정 표시 장치 및 그의 구동 방법에 대하여 첨부된 도면들을 참조하여 상세히 설명한다.
- <47> 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 구성도이다.
- <48> 도 1을 참조하면, 본 발명의 일 실시예에 따른 액정 표시 장치는 액정 패널(110), 타이밍 컨트롤러부(210), 게이트 구동부(220), 데이터 구동부(230), 전원 공급부(240), 공통 전압 보상부(250) 등을 포함한다.
- <49> 액정 패널(110)은 서로 교차되는 게이트 라인들(GL1, GL2, ... , GLn)과 데이터 라인들(DL1, DL2, ... , DLm)에 의해 구분되는 복수 개의 화소들로 이루어진다. 게이트 라인(GL1, GL2, ... , GLn) 및 데이터 라인(DL1, DL2, ... , DLm)의 교차 부위에는 게이트 전극, 액티브층, 소스 전극 및 드레인 전극을 갖는 박막 트랜지스터(TFT)가 배치된다.
- <50> 각 화소에는 액정 셀(C1c)로 등가화되는 액정 물질이 충전되며, 액정 셀(C1c)에 충전된 전압을 일정하게 유지시키기 위한 스토리지 커패시터(Cst)가 형성된다.

- <51> 이러한 액정 패널(110)은 게이트 라인(GL1, GL2, ... , GLn)을 통해 공급되는 스캔 신호와 데이터 라인(DL1, DL2, ... , DLm)을 통해 공급되는 데이터 전압에 따라 각 화소에 화상을 표시하게 된다. 여기서, 스캔 신호는 1수평 기간 동안만 공급되는 게이트 하이 전압(VGH)과 나머지 기간 동안 공급되는 게이트 로우 전압(VGL)이 교번되는 펄스 신호이다.
- <52> 박막 트랜지스터(TFT)는 게이트 라인(GL1, GL2, ... , GLn)으로부터 게이트 하이 전압(VGH)이 공급되는 경우 턴-온되어 데이터 라인(DL1, DL2, ... , DLm)으로부터의 데이터 전압을 액정 셀(C1c)에 공급한다.
- <53> 도면에는 도시되지 않았으나, 액정 셀(C1c)은 데이터 라인(DL1, DL2, ... , DLm)으로부터의 데이터 전압이 인가되는 화소 전극과 공통 전압이 인가되는 공통 전극 사이에 형성된다. 각 화소의 박막 트랜지스터(TFT)가 턴-온되어 화소 전극으로 데이터 전압이 인가되면 액정 셀(C1c)에 데이터 전압과 공통 전압의 차전압이 충전되면서 화상이 표시된다.
- <54> 그리고, 게이트 라인(GL1, GL2, ... , GLn)으로부터 게이트 로우 전압(VGL)이 공급되는 경우 박막 트랜지스터(TFT)가 턴-오프되면서 액정 셀(C1c)에 충전된 데이터 전압이 스토리지 커패시터(Cst)에 의해 1 프레임 기간 동안 유지된다.
- <55> 게이트 구동부(220)는 타이밍 컨트롤러부(210)로부터 공급되는 게이트 제어 신호(GCS)에 따라 게이트 라인들(GL1, GL2, ... , GLn)에 순차적으로 쉬프트되는 스캔 신호를 공급한다.
- <56> 데이터 구동부(230)는 타이밍 컨트롤러부(210)로부터 공급되는 데이터 제어 신호(DCS)에 응답하여 타이밍 컨트롤러부(210)로부터 입력되는 적색, 녹색, 청색의 비디오 데이터(R, G, B)를 데이터 전압으로 변환하고, 이를 데이터 라인들(DL1, DL2, ... , DLm)에 공급한다. 데이터 전압은 감마 전압 발생부(241)로부터 공급되는 감마 전압들(Vgma) 중 외부로부터 입력되는 적색, 녹색, 청색의 비디오 데이터(R, G, B)에 대응하여 선택되는 감마 전압이다.
- <57> 타이밍 컨트롤러부(210)는 외부에서 입력되는 적색, 녹색, 청색의 비디오 데이터(R, G, B)를 재정렬하여 데이터 구동부(230)로 공급한다. 그리고, 수직 및 수평 동기 신호(Vsync, Hsync), 클럭(CLK) 등을 이용하여 게이트 구동부(220)의 구동 타이밍을 제어하기 위한 게이트 제어 신호(GCS), 데이터 구동부(230)의 구동 타이밍을 제어하기 위한 데이터 제어 신호(DCS)를 발생한다.
- <58> 게이트 제어 신호(GCS)로는 게이트 스타트 펄스(GSP: Gate Start Pulse), 게이트 쉬프트 클럭(GSC: Gate Shift Clock), 게이트 출력 인에이블(GOE: Gate Output Enable) 신호 등이 포함된다. 그리고, 데이터 제어 신호(DCS)로는 소스 스타트 펄스(SSP: Source Start Pulse), 소스 쉬프트 클럭(SSC: Source Shift Clock), 소스 출력 인에이블(SOC: Source Output Enable), 극성 신호(POL: Polarity) 등이 포함된다.
- <59> 전원 공급부(240)는 감마 전압 발생부(241), 게이트 전압 발생부(242), 공통 전압 발생부(243)를 포함한다.
- <60> 감마 전압 발생부(241)는 액정 패널(110)의 감마 특성을 보상하기 위한 것으로, 제조 범위 내에서 데이터 구동부(230)의 디지털/아날로그 변환에 필요한 감마 전압들(Vgma)을 제조별로 생성하여 데이터 구동부(230)로 공급한다.
- <61> 게이트 전압 발생부(242)는 박막 트랜지스터(TFT)를 온/오프 시키기 위한 게이트 하이 전압(VGH) 및 게이트 로우 전압(VGL)을 생성하여 게이트 구동부(220)로 공급한다.
- <62> 공통 전압 발생부(243)는 화소 구동의 중심 전위가 되는 공통 전압(Vcom)을 생성하여 공통 전압 보상부(250)로 공급한다.
- <63> 공통 전압 보상부(250)는 공통 전압 발생부(243)로부터 공통 전압(Vcom)을 수신하고, 액정 패널(110)에 공급되는 보상 공통 전압(Vcom_in')의 변동을 피드백 받으면서 일정한 레벨의 전압이 되도록 조정하여 액정 패널(110)로 다시 공급한다.
- <64> 여기서, 액정 패널(110)은 복수의 수직 영역들(Vertical_1, Vertical_2, Vertical_3, Vertical_4)로 분할되어 수직 영역 단위로 최적의 보상 공통 전압(Vcom_in')이 인가되며, 액정 패널(110)로부터 출력되는 기준 공통 전압(Vcom_out')의 피드백을 통해 액정 패널(110) 상에 일정한 레벨의 보상 공통 전압(Vcom_in')이 지속적으로 인가된다.
- <65> 수직 영역들(Vertical_1, Vertical_2, Vertical_3, Vertical_4)은 액정 패널(110)의 게이트 라인들(GL1, GL2, ... , GLn)을 일정 단위로 묶어 수직 방향으로 분할한 영역이며, 도 1의 경우, 수직 영역들(Vertical_1,

Vertical_2, Vertical_3, Veritical_4)이 GL₁ 내지 GL_a, GL_{a+1} 내지 GL_b, GL_{b+1} 내지 GL_c, GL_{c+1} 내지 GL_n까지의 게이트 라인들과 각각 대응한다.

- <66> 도 2는 도 1에 나타난 공통 전압 보상부의 세부 구성도이다.
- <67> 공통 전압 보상부(250)에는 반전 증폭을 이용한 보상 회로를 적용하여 액정 패널(110) 상에서 공통 전압의 변동을 최소화한다.
- <68> 도 2를 참조하면, 공통 전압 보상부(250)는 입력단의 제 1 저항(R1'), 반전 증폭부(OP), 반전 증폭부(OP)의 입력을 출력으로 피드백 시키는 제 2 저항(R2'), 출력단의 제 3 저항(R3') 등을 포함한다.
- <69> 이러한 공통 전압 보상부(250)는 입력단으로 액정 패널(110)로부터 기준 공통 전압(Vcom_out')을 지속적으로 수신하고, 보상비(R2' / R1')를 조정하여 출력단에 보상 공통 전압(Vcom_in')을 출력함으로써, 액정 패널(110) 상에서 발생하는 공통 전압의 변동을 피드백 하면서 일정한 레벨로 제어한다. 여기서, 기준 공통 전압(Vcom_out')은 액정 패널(110)로부터 공통 전압 보상부(250)로 피드백되는 공통 전압이고, 보상 공통 전압(Vcom_in')은 공통 전압 보상부(250)로부터 액정 패널(110)로 입력되는 공통 전압이다.
- <70> 도 3은 본 발명의 다른 실시예에 따른 액정 표시 장치의 구성도이다.
- <71> 도 3을 참조하면, 본 발명의 다른 실시예에 따른 액정 표시 장치는 액정 패널(110), 타이밍 컨트롤러부(210), 게이트 구동부(220), 데이터 구동부(230), 전원 공급부(240) 등을 포함한다.
- <72> 게이트 구동부(220) 및 데이터 구동부(230)는 여러 개의 게이트 드라이버 칩(222)과 소스 드라이버 칩(232)으로 구성되어, 게이트 TCP(Tape carrier package)(221)와 소스 TCP(231) 상에 각각 실장된다.
- <73> 각 드라이버 칩(222, 232)은 TCP(221, 231)의 베이스 필름 상에 실장된 후 탭(TAB: Tape Automated Bonding) 방식으로 액정 패널(110)에 전기적으로 접속된다.
- <74> 공통 전압 보상부(251)에는 공통 전압의 변동으로 인한 액정 패널(110)의 불량을 개선하기 위한 보상 회로가 적용되는데, 도 2에서와 같이 액정 패널(110) 전체에 동일한 레벨의 보상 공통 전압(Vcom_in)을 인가하게 되면, 액정 패널(110)의 수직 위치에 따라 보상 편차가 발생하게 된다.
- <75> 이를 개선하기 위하여 액정 패널(110)을 복수의 수직 영역들(Vertical_1, Vertical_2, Vertical_3, Veritical_4)로 분할하고, 수직 영역별로 최적의 보상 공통 전압(Vcom_in)을 각각 인가하여 보상 편차를 줄인다.
- <76> 액정 패널(110) 상에는 게이트 구동부(220)를 구성하는 게이트 드라이버 칩(222)들을 직렬로 접속시키는 LOG(Line On Glass) 신호 라인(270)이 형성된다.
- <77> 액정 패널(110) 상에 실장된 LOG 신호 라인(270)은 액정 패널(110)의 구동에 필요한 게이트 하이 전압(VGH), 게이트 로우 전압(VGL), 공통 전압(Vcom), 접지 전압(GND) 및 전원 전압(Vcc) 등의 직류 신호들과 게이트 스타트 펄스(GSP), 게이트 쉬프트 클럭(GSC), 게이트 인에이블 신호(GOE) 등의 교류 신호들을 전송한다.
- <78> 게이트 드라이버 칩(222)은 데이터 드라이버 칩(232)에 비해 상대적으로 적은 신호 라인들을 필요로 하므로, 이러한 신호 라인들은 LOG 방식으로 액정 패널(110)의 기판 상에 형성하여 게이트 PCB(Printed Circuited Board)를 제거하는 것이 효율적이다.
- <79> 타이밍 컨트롤러부(210), 전원 공급부(240), 공통 전압 보상부(251)는 하나의 소스 PCB(260) 상에 실장되도록 구성한다.
- <80> 이외의 구성 요소들은 도 1의 구성 요소들과 대응하므로, 이에 대한 상세한 설명은 생략하기로 한다.
- <81> 도 4는 도 3에 나타난 공통 전압 보상부의 세부 구성도이다.
- <82> 도 3의 경우, LOG 신호 라인(270)의 저항으로 인해 액정 패널(110)의 수직 위치에 따라 공통 전압이 변동되고, 보상 편차가 발생하여 크로스토크를 유발하게 된다. 특히, 액정 패널(110) 상에 윈도우 종료 화면 등 수직 영역의 위치에 따라 휘도가 크게 달라지는 이미지가 표시되는 경우에는 이러한 부작용이 더욱 심해진다.
- <83> 공통 전압 보상부(251)는 일정한 기간(1 수평 기간, 1 프레임 기간 등)마다 액정 패널(110)의 수직 영역별 공통 전압을 수신하여 기준 공통 전압(Vcom_out)으로 사용한다.
- <84> 공통 전압 보상부(251)의 입력이 되는 기준 공통 전압(Vcom_out)은 액정 패널(110) 상에 수직 영역 단위로 인가

되는 공통 전압이고, 출력이 되는 보상 공통 전압(Vcom_in)은 액정 패널(110)로부터 수직 영역 단위로 출력되는 공통 전압이다.

- <85> 보상 공통 전압(Vcom_in)이 액정 패널(110)의 상단에서 하단으로 공급될 때, LOG 신호 라인(270)의 저항이 하단으로 갈수록 커지기 때문에 공통 전압의 변동 폭 역시 액정 패널(110)의 하단으로 갈수록 커지게 된다.
- <86> 이를 완화하기 위하여, 게이트 TCP(221)의 간격에 따라 수직 영역들(Vertical_1, Vertical_2, Vertical_3, Vertical_4)을 분할하여, 수직 영역들(Vertical_1, Vertical_2, Vertical_3, Vertical_4)과 게이트 드라이버 칩(222)들이 일대일로 대응하도록 구성한다.
- <87> 이러한 공통 전압 보상부(251)는 입력단의 제 1 저항부(R1), 역 다중화부(Demux), 역 다중화부(OP), 제 2 저항부(R2), 출력단의 제 3 저항(R3), 카운터부(Counter) 등을 포함한다.
- <88> 기준 공통 전압(Vcom_out)을 입력 받는 제 1 저항부(R1)는 서로 병렬로 접속된 복수의 제 1 저항들(R1_1, R1_2, R1_3, R1_4)을 포함한다.
- <89> 역 다중화부(Demux)는 제 1 저항부(R1)와 제 2 저항부(R2)에서 각각 하나의 저항을 선택함으로써, 복수의 저항비들 중 하나의 저항비(R2/R1)를 선택한다. 이때, 저항비들의 개수와 수직 영역들의 개수는 동일하다.
- <90> 역 다중화부(Demux)를 통해 선택된 저항비(R2/1)에 의해 역 다중화부(OP)의 반전 증폭률이 결정되며, 역 다중화부(OP)는 결정된 반전 증폭률에 따라 제 3 저항(R3)을 거쳐 출력단으로 보상 공통 전압(Vcom_in)을 출력한다.
- <91> 역 다중화부(OP)의 출력단과 제 1 저항부(R1) 사이에는 서로 병렬로 접속된 제 2 저항들(R2_1, R2_2, R2_3, R2_4)이 구성되어, 역 다중화부(OP)의 출력을 입력으로 피드백 시킨다.
- <92> 카운터부(Counter)는 게이트 제어 신호(GCS)에 포함되는 게이트 스타트 펄스(GSP)를 카운트하여 수직 영역들(Vertical_1, Vertical_2, Vertical_3, Vertical_4)을 구분한다. 그리고, 하나의 수직 영역에서 다른 수직 영역으로 변화될 때 역 다중화부(Demux)로 캐리 신호를 출력한다.
- <93> 이때, 게이트 드라이버 칩(222)의 채널 수에 따라 수직 영역을 구분할 수 있다. 예를 들어, 액정 패널(110)이 SXGA(1280×1024) 급이고, 256개의 채널을 갖는 게이트 드라이버 칩(222)들을 사용하는 경우, 카운터부(Counter)가 게이트 스타트 펄스(GSP)를 통해 채널 수를 카운트하여 256까지 카운트하여 캐리 신호를 출력하면, 역 다중화부(Demux)가 R1_1, R2_1의 저항을 선택하여 저항비를 R2_1/R1_1로 결정한다.
- <94> 즉, 반전 증폭의 보상률을 결정 짓는 저항비(R2/R1)를 분할된 수직 영역들(Vertical_1, Vertical_2, Vertical_3, Vertical_4)의 수만큼 구성하고, 역 다중화부(OP)의 반전 입력단(V-)과 제 1, 2 저항부(R1, R2) 사이에 역 다중화부(Demux)를 연결하여 저항비(R2/R1)를 선택하는 것이다.
- <95> 도 5는 본 발명의 일 실시예에 따른 액정 표시 장치의 구동 방법을 나타낸 흐름도로서, 도 3의 액정 표시 장치를 기준으로 한 것이다.
- <96> 먼저, S110 단계에서, 타이밍 컨트롤러부(210)가 게이트 구동부(220) 및 데이터 구동부(230)의 구동 타이밍을 각각 제어하기 위한 게이트 제어 신호(GCS)와 데이터 제어 신호(DCS)를 생성한다.
- <97> 다음으로, S120 단계에서, 공통 전압 보상부(251)가 기준 공통 전압(Vcom_out)을 이용하여 액정 패널(110)의 수직 위치에 대응하는 보상 공통 전압(Vcom_in)을 결정하고, 결정된 보상 공통 전압(Vcom_in)을 수직 영역 단위로 공급한다. 보상 공통 전압(Vcom_in)은 기준 공통 전압(Vcom_out)을 액정 패널(110)의 수직 영역들(Vertical_1, Vertical_2, Vertical_3, Vertical_4) 각각에 대응하도록 가변한 값으로, 액정 패널(110)의 수직 영역별 공통 전압을 수신하여 기준 공통 전압(Vcom_out)으로 사용할 수 있다.
- <98> 다음으로, S130 단계에서, 게이트 구동부(220)가 게이트 제어 신호(GCS)에 따라 액정 패널(110)의 게이트 라인들(GL1, GL2, ... , GLn)로 스캔 신호를 공급한다.
- <99> 다음으로, S140 단계에서, 데이터 구동부(230)가 데이터 제어 신호(DCS)에 따라 액정 패널의 데이터 라인들(DL1, DL2, ... , DLm)에 데이터 전압을 공급한다.
- <100> 다음으로, S150 단계에서, 게이트 라인들(GL1, GL2, ... , GLn)로부터의 스캔 신호에 따라 각 화소의 박막 트랜지스터(TFT)가 1 수평 기간 동안 턴-온 되고, 박막 트랜지스터(TFT)의 턴-온 상태에서 각 화소의 액정 셀(Clc)에 데이터 전압과 보상 공통 전압(Vcom_in)의 차전압이 충전되면서 화소 별로 화상이 표시된다.

- <101> 도 6은 도 5의 일부를 나타낸 세부 흐름도로서, S120 단계를 세분화하여 나타내고 있다.
- <102> 도 6을 참조하면, S120 단계는 S121 단계 내지 S123 단계로 세분화될 수 있다.
- <103> 먼저, S121 단계에서, 액정 패널(110)로부터 공통 전압 보상부(251)의 입력단으로 기준 공통 전압(Vcom_out)이 입력된다.
- <104> 다음으로, S122 단계에서, 공통 전압 보상부(251)의 역 다중화부(Demux)가 액정 패널(110)의 수직 영역들(Vertical_1, Vertical_2, Vertical_3, Vertical_4)의 개수만큼 구성된 복수의 저항비들 중 하나의 저항비를 선택한다.
- <105> 공통 전압 보상부(251) 상에는 게이트 제어 신호(GCS) 중의 하나인 게이트 스타트 펄스(GSP)를 카운트하여 액정 패널의 수직 영역들(Vertical_1, Vertical_2, Vertical_3, Vertical_4)을 구분하는 카운터부(Counter)가 구비된다. 이러한 카운터부(Counter)는 하나의 수직 영역에서 다른 수직 영역으로 변화될 때마다 역 다중화부(Demux)로 캐리 신호를 출력하도록 구성된다. 예를 들면, 게이트 스타트 펄스(GSP)를 카운트하여 게이트 드라이버 칩(222)의 채널 수 등 일정한 개수만큼 카운트되면 캐리 신호를 출력한다.
- <106> 역 다중화부(Demux)는 카운터부(Counter)로부터 출력되는 캐리 신호에 따라 저항비를 선택한다.
- <107> 다음으로, S123 단계에서, 선택된 저항비에 의해 공통 전압 보상부(251)에 구비된 역 다중화부(OP)의 반전 증폭률이 결정된다. 그리고, 결정된 반전 증폭률에 따라 기준 공통 전압(Vcom_out)의 보상 공통 전압(Vcom_in)으로 변환된 후 출력단을 통해 액정 패널(110)로 출력된다.
- <108> 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다.
- <109> 따라서, 이상에서 기술한 실시예들은 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이므로, 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 하며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

발명의 효과

- <110> 상기한 바와 같이 이루어진 본 발명에 따른 액정 표시 장치는 액정 패널의 위치에 따른 공통 전압의 편차를 최소화하여 화질을 개선할 수 있다.
- <111> 또한, 본 발명에 따른 액정 표시 장치의 구동 방법은 이와 같은 액정 표시 장치를 효율적으로 구동할 수 있다.

도면의 간단한 설명

- <1> 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 구성도이다.
- <2> 도 2는 도 1에 나타난 공통 전압 보상부의 세부 구성도이다.
- <3> 도 3은 본 발명의 다른 실시예에 따른 액정 표시 장치의 구성도이다.
- <4> 도 4는 도 3에 나타난 공통 전압 보상부의 세부 구성도이다.
- <5> 도 5는 본 발명의 일 실시예에 따른 액정 표시 장치의 구동 방법을 나타낸 흐름도이다.
- <6> 도 6은 도 5의 일부를 나타낸 세부 흐름도이다.
- <7> (도면의 주요부분에 대한 부호의 설명)
- | | |
|-----------------------|---------------------|
| <8> 110: 액정 패널 | 210: 타이밍 컨트롤러부 |
| <9> 220: 게이트 구동부 | 230: 데이터 구동부 |
| <10> 240: 전원 공급부 | 250, 251: 공통 전압 보상부 |
| <11> R1, R1': 제 1 저항부 | Counter: 카운터부 |
| <12> Demux: 역 다중화부 | OP: 반전 증폭부 |

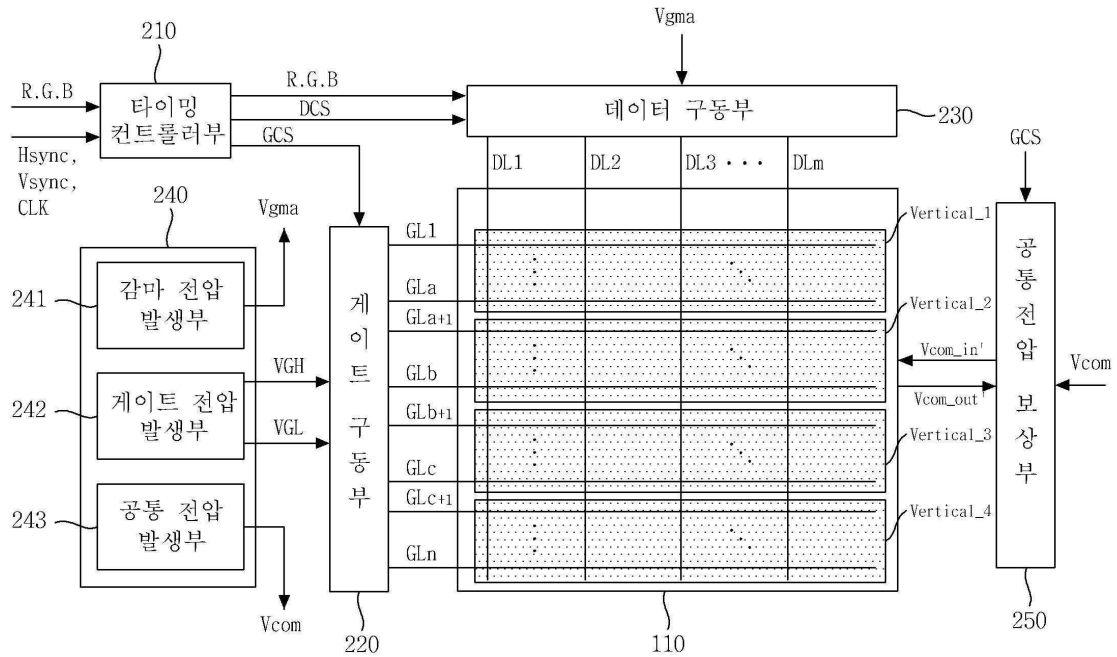
<13> R2, R2' : 제 2 저항부

260: 소스 PCB

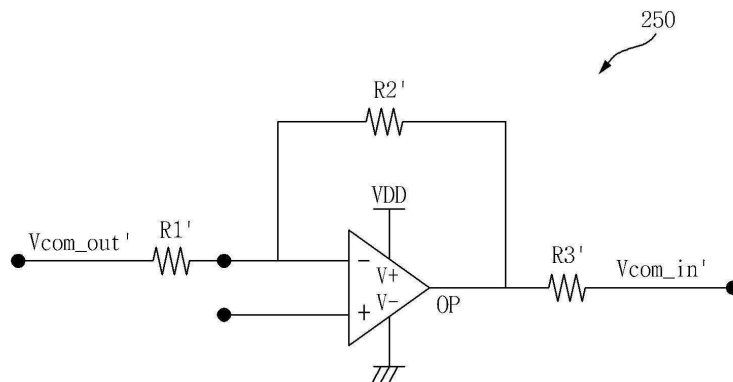
<14> 270: LOG 신호 라인

도면

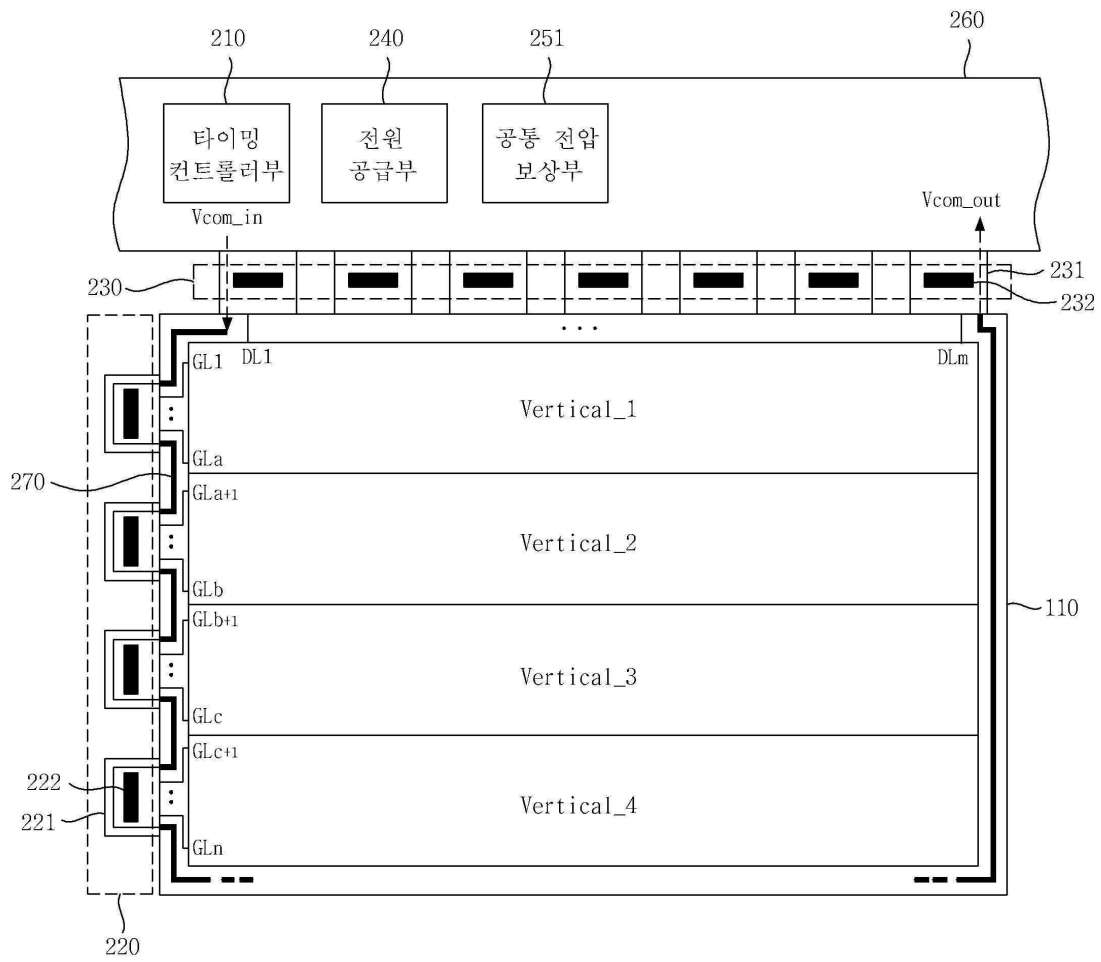
도면1



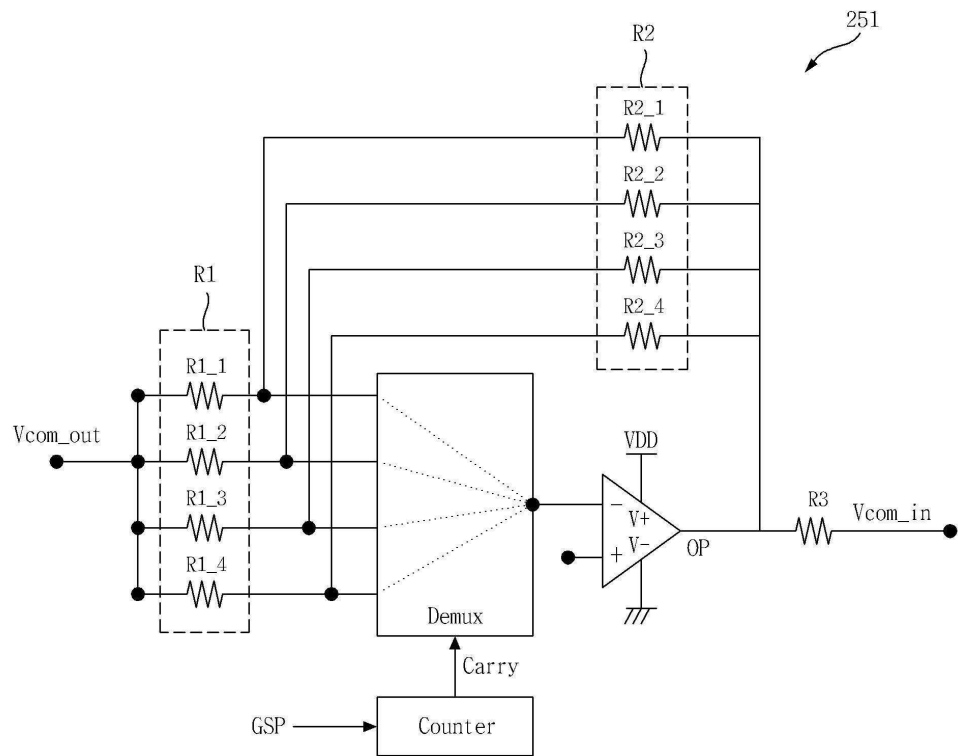
도면2



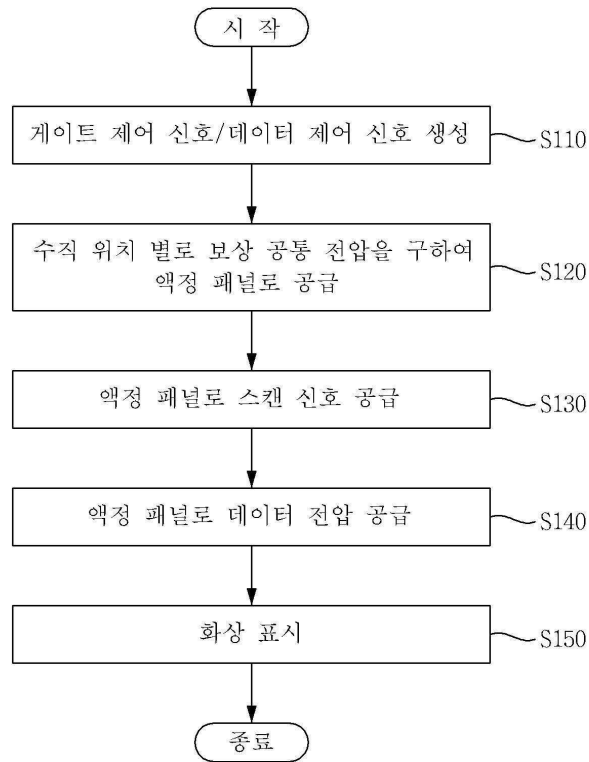
도면3



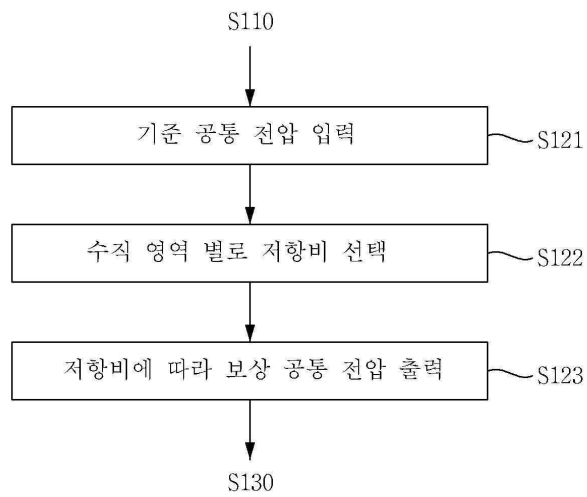
도면4



도면5



도면6



专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	KR1020070116408A	公开(公告)日	2007-12-10
申请号	KR1020060050425	申请日	2006-06-05
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM HYEONG SEOK		
发明人	KIM, HYEONG SEOK		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3655 G09G3/3696 G09G2310/0291 G09G2310/0297 G09G2310/08 G09G2320/0209		
外部链接	Espacenet		

摘要(译)

本发明提供了液晶显示装置及其驱动方法，包括使用定时控制器部分，控制液晶面板的公共电压补偿，以及根据液体位置使公共电压的偏差最小化的驱动定时。晶体面板和改善图像质量的各个当前驱动的栅极驱动单元和数据驱动器液晶面板的栅极线在时序控制器部分和数据线的控制下，以及参考公共电压，确定补偿公共电压根据液晶面板的垂直位置，并授权根据垂直区域确定的补偿公共电压。液晶显示器，公共电压和玻璃上的线。

