

(19)대한민국특허청(KR)
(12) 공개특허공보(A)(51) Int. Cl.⁷
G09G 3/36(11) 공개번호 10-2005-0028816
(43) 공개일자 2005년03월23일(21) 출원번호 10-2004-0074368
(22) 출원일자 2004년09월17일(30) 우선권주장 60/504,060 2003년09월18일 미국(US)
60/563,120 2004년04월15일 미국(US)
10/909,103 2004년07월29일 미국(US)(71) 출원인 제네시스 마이크로칩 인코포레이티드
(72) 발명자 미국 캘리포니아 95002, 알비소, 2150 골드 스트리트
고바야시,오사무
미국, 캘리포니아 94024-5809, 로스 알토스, 폴른 리프 레인 1464

(74) 대리인 강명구

심사청구 : 없음

(54) 패킷 전달을 이용한 LCD 패널 드라이버 전자장치의구동 방법 및 장치

요약

디지털 디스플레이 장치에서 열 드라이버에 포함된 관련된 데이터 래치들을 이용하여 선택된 화소들을 구동하는 패킷 기반 방법이 공개된다. 한 비디오 프레임 내 각각의 프레임 라인들에 대하여, 다수의 비디오 데이터 패킷들이 한 링크 속도로 열 드라이버에 직접 제공되고, 각각의 데이터 래치는 한 라인 주기 τ 내에서 비디오 데이터 패킷들을 바탕으로 적절한 비디오 데이터로 채워진다. 선택된 화소들을 비디오 데이터를 바탕으로 구동된다.

대표도

도 1

명세서

도면의 간단한 설명

도 1은 종래의 액티브 매트릭스 LCD 장치의 한 예를 도시하는 블록도표.

도 2는 발명의 한 실시예에 따르는 일례의 디지털 디스플레이 시스템의 도면.

도 3은 발명의 한 실시예에 따르는 데이터 패킷의 도면.

도 4는 발명의 한 실시예에 따라 링크 상의 전송을 위한 데이터 스트림의 하이-레벨 도면.

도 5는 발명의 구현에 사용되는 시스템의 도면.

도 6은 발명의 구현에 사용되는 시스템의 도면.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 디스플레이 장치에 관한 것이다. 특히 본 발명은 LCD 패널 구동 전자장치를 구동하는 데 사용되는 방법 및 장치에 관한 것이다.

개관

LCD는 CRT 기반 기술에 비해 여러 장점을 가지기 때문에 모니터 및 텔레비전 분야에서 CRT 기반 모니터들에 앞서나가기 시작하고 있다. 그 장점으로서는 크기가 소형이고(CRT의 60% 미만), 전력 소모가 적으며(50%), 가볍고(CRT의 70% 미만), 전자기파 발생이 없으며, 수명이 긴 점 등이 있다.

도 1은 종래의 액티브 매트릭스 LCD 장치(100)의 한 예를 도시하고 있다. 이 장치(100)는 LCD 패널(102), 이미지 데이터 저장을 위한 다수의 데이터 래치(106-1~n)를 포함하는 데이터(또는 열) 드라이버(104), 게이트 드라이버 로직 회로(110)를 포함하는 게이트 드라이버(108), 타이밍 컨트롤러 유닛(TCON)(112), 그리고 TCON(112)에 포함되거나 이에 연결되는 이미지 데이터를 저장하기 위한 메모리(114)를 포함한다. 일부 경우에, 메모리(114)는 전체 비디오 프레임을 저장할 수 있는 프레임 메모리의 형태를 취하며, 또다른 경우엔, 메모리(114)가 비디오 데이터의 단일 라인을 저장할 수 있는 라인 버퍼의 형태를 취한다. 어느 경우에도, 이미지 데이터는 라인 주기 τ 로 불리는 시간 주기 내의 시간에서 한 프레임 라인만큼 래치(106)에게로 전달되는 것이 가능하도록 메모리(114)에 저장된다. 도시되는 바와 같이, TCON(112)에 포함되거나 이에 연결된 화소 클럭 제너레이터 유닛(116)은, 링크 클럭 속도로 전달된 비디오 데이터를 요건 화소 클럭 속도로 변환하는 데 사용된다.

일반적으로, TCON(112)은 비디오 신호(그리고 이와 관련된 오디오 신호)를 출력하도록 배열된 비디오 소스(128)(가령, PC, TV, 등등)에 연결된다. 동작 중에, TCON(112)은 데이터 래치들(106) 중 대응하여 동작하는 한 개의 데이터 래치에 저장되도록 멀티드롭 버스(130)를 이용하여 한번에 한 화소만큼 비디오 데이터를 전송한다. 예를 들어, 디스플레이 패널이 라인 당 1024개의 화소들 가질 경우, 한 라인마다 1024개의 래치가 존재한다(풀 칼라 디스플레이의 경우에, 각각의 화소는 3개의 서브화소, 즉, R,G,B로 구성되며, 따라서 총 $1024 \times 3 = 3072$ 개의 데이터 래치가 존재한다). 각각의 데이터 래치는 멀티드롭 데이터 버스(130)에 연결된다. TCON(112)가 비디오 데이터를 로딩할 때, 제 1 래치는 래치 동작 신호를 수신하여 적절한 화소 데이터를 저장하고, 그후 제 2 래치가 상기 래치 동작 신호를 수신하여 적절한 화소 데이터를 저장하며, 등등하며, 결국 모두 3072개의 래치들이 동작하고 적절한 화소 데이터를 한번에 한 개씩 저장하게 된다. 이 방식으로, 각각의 프레임 라인에 대하여, TCON(112)은 라인 주기 τ 내에 3072개의 데이터 래치 중 적절한 데이터 래치에 모든 화소 데이터를 전송하여야 한다. 특정 프레임 라인에 대하여 모든 비디오 데이터들이 수신되고 래치된 경우, 비디오 데이터는 디스플레이 이미지를 형성하는 데 사용되는 LCD 어레이(102)에 포함되는 다수의 화소(118)들 중 선택된 화소들만을 구동할 수 있다.

따라서, 정확한 데이터 래치에 정확한 화소 데이터를 TCON(112)이 제공하기 위해 TCON(112)은, 특정 프레임 라인에 대한 모든 비디오 데이터가 라인 주기 τ 로 조장되도록, 좌측 데이터 래치(106-1)로부터 우측 데이터 래치(106-n)까지 전파하여야 하는 각각의 데이터 래치(106) 간에 핸드셰이크 동작 신호(handshake enable signal)를 제공하여야 한다. 우측 데이터 래치(106-n)도 TCON(112)에 의해 구동되어야 하기 때문에, 라인 당 화소들의 수는 우측 데이터 래치(106-n)를 적절히 구동하기 위한 TCON(112)의 기능에 의해 제한된다. 대형 멀티드롭 버스(130)에 연결된 다수의 성분들(1024 RGB 디스플레이의 경우 3072)은 신호 응집성(signal integrity)을 보존하기 위해 TCON(112)에 심각한 문제점을 제시한다. 신호 응집성이 디스플레이(100)의 적절한 동작에 있어 중요하기 때문에, 데이터 속도가 저하되고, 따라서, 디스플레이(100)의 해상도가 크게 저하된다. 이는 단일 프레임 라인에 대한 모든 데이터들이 단일 라인 주기 τ 내에서 모든 데이터 래치(106)에게로 전달되어야 하기 때문이다. 통상적으로 라인 주기 τ 는 약 20 마이크로초이다.

이 문제점을 해결하기 위한 한가지 접근법은 멀티드롭 버스(130)의 크기를 증가시키는 것인 데, 이는 불행하게도, 라인 커패시턴스를 또한 증가시켜서 버스에서의 데이터 전송을 최적화시키는 것을 어렵게 만든다. 또한가지 접근법(가령, 감소된 스위칭 차동 신호(RSDS))은 단일 멀티드롭 버스와 단일 화소/클럭 대신에 클럭당 2개의 화소들을 구비하는 여러개의 버스를 이용하는 것이다. 이 접근법은 TCON(112)에 요구되는 구동 요건을 감소시키지만, 불행하게도, TCON 구동 회로의 복잡도를 실질적으로 증가시키는 결과를 보인다. 예를 들어, 24비트 칼라의 경우에, RSDS 접근법은 전용 클럭 라인에 추가하여 24개의 전송 라인들을 필요로하며, 이는 LCD 열 드라이버(104)의 복잡도를 크게 증가시킨다.

따라서, 디지털 디스플레이의 구동에 있어 고속이면서 고대역폭의 접근법이 필요하다.

발명이 이루고자 하는 기술적 과제

화소 속도에 독립적이면서 고속, 고대역폭 디지털 디스플레이 플랫폼을 제공하는 LCD같은 디지털 디스플레이로 구현하는 데 적합한 방법, 장치, 시스템으로 구현되는 디스플레이 구조가 제공된다.

디지털 디스플레이 장치에서, 열 드라이버에 포함된 관련 데이터 래치들을 이용하여 선택된 화소들을 구동하는 패킷 기반 방법이 공개된다. 한 비디오 프레임 내 각각의 프레임 라인들에 대하여, 다수의 비디오 데이터 패킷들이 한 링크 속도에서 열 드라이버에 직접 제공되고 각각의 데이터 래치는 라인 주기 τ 내의 비디오 데이터 패킷들을 바탕으로 적절한 비디오 데이터로 채워진다. 선택된 화소들은 비디오 데이터를 바탕으로 하여 구동된다.

또다른 실시예에서, 디지털 디스플레이 장치는 다수의 화소, 한 링크 속도로 비디오 데이터 패킷들을 수신하여 분배하는 인터페이스, 그리고 다수의 데이터 래치를 포함한다. 상기 다수의 데이터 래치 각각은 상기 인터페이스로부터 비디오 데이터 패킷을 수신하고, 수신한 비디오 데이터 패킷에 관련된 비디오 데이터를 저장하며, 저장된 비디오 데이터를 바탕으로 하여 화소들 중 선택된 화소들을 구동한다.

또다른 실시예에서, 패킷 기반의 디지털 디스플레이 장치의 여러 드라이버에 포함된 데이터 래치들을 이용하여 선택된 화소들을 구동하는 컴퓨터 프로그램 프로덕트가 공개된다. 한 링크 속도로 열 드라이버에 직접 다수의 비디오

데이터 패킷들을 제공하는 컴퓨터 코드, 라인 주기 τ 내의 비디오 데이터 패킷들을 바탕으로 데이터 래치들 각각을 적절한 비디오 데이터로 채우는 컴퓨터 코드, 비디오 데이터를 바탕으로 선택된 화소들을 구동하는 컴퓨터 코드, 그리고 컴퓨터 코드를 저장하는 컴퓨터 판독형 매체가 포함된다.

발명의 구성 및 작용

LCD 패널같은 종래 디지털 디스플레이 장치들이 이미지를 디스플레이하기 위해 타이밍 컨트롤러는, 단일 라인 주기 τ (통상적으로 20마이크로초)로 특정 프레임 라인에 대한 모든 비디오 데이터가 저장되는 방식으로, 첫 번째(최좌측 데이터 래치)부터 마지막(최우측 데이터 래치)까지 비디오 데이터를 전파하여야 한다. 최종 데이터 래치가 타이밍 컨트롤러에 의해 구동되어야 하기 때문에, 라인 당 화소수는 특정 라인 주기 τ 내에서 최우측 데이터 래치를 적절히 구동하기 위한 타이밍 컨트롤러의 기능에 의해 제한된다. 디스플레이 장치의 해상도가 증가함에 따라, 여기에 연결된 멀티드롭 버스를 적절히 구동하기 위한 타이밍 컨트롤러의 능력은 신호 응집성을 보존하는 것을 점점 어렵게 하고 있다. 신호 응집성이 디스플레이 장치의 적절한 동작에 있어 중요하기 때문에, 데이터 속도가 저하되어 디스플레이의 해상도를 크게 저하시킨다. 왜냐하면, 단일 프레임 라인에 대한 모든 데이터가 단일 라인 주기 τ (통상적으로 20마이크로초) 내에서 모든 데이터 래치들에게 전달되어야 하기 때문이다.

이 문제점을 해결하기 위한 한가지 접근법은 멀티드롭버스의 크기를 증가시키는 것인데, 이는 라인 커패시턴스를 증가시키는 결과를 가져오고, 버스에서의 데이터 전송을 최적화시키는 것을 어렵게 만든다. 또한가지 접근법(가령, 감소된 스위칭 차동 신호(RSDS))은 단일 멀티드롭 버스와 단일 화소/클럭 대신에 클럭당 2개의 화소들을 구비하는 여러개의 버스를 이용하는 것이다. 이 접근법은 TCON(112)에 요구되는 구동 요건을 감소시키지만, 불행하게도, TCON 구동 회로의 복잡도를 실질적으로 증가시키는 결과를 보인다. 예를 들어, 24비트 칼라의 경우에, RSDS 접근법은 전용 클럭 라인에 추가하여 24개의 전송 라인들을 필요로 하며, 이는 LCD 열 드라이버(104)의 복잡도를 크게 증가시킨다.

따라서, LCD와 같은 디지털 디스플레이로 구현하는 데 적절한 방법, 장치, 시스템으로 구현되는 패킷 기반 디스플레이 구조가 요망된다. 이 구조는 라인 주기 τ 로부터 화소 속도를 분리시키고, 열 드라이버 회로를 단순화시키며, 고속 고대역폭의 디지털 디스플레이 플랫폼을 제공한다. 이 디스플레이 구조는 포인트별 "데이터-체인(daisy-chain)" 구조를 선호하는 기존 디지털 디스플레이 구조에 자주 사용되는 대형 데이터 버스와는 구별된다. 이 구조에서, 디스플레이의 원본 수평 라인 해상도와 일관되게 구성되는 다수의 데이터 래치들이 서로 직접 연결된다. 이 방식으로, 비디오 데이터 패킷들이 링크 데이터 속도로 전송되고 수신되며, 기존 디스플레이 구조에서 요구되는 바와는 차별화된다.

이 방식으로, LCD 드라이버 회로의 복잡도가 크게 단순화된다. 왜냐하면, 화소 클럭 재발생에 대한 요건이 없기 때문이다. 또한, 데이터 버스의 크기가 대폭 감소한다. 왜냐하면, 데이터 버스 내 개별 데이터 라인들에 의해 지금까지 제공된 타이밍 및 그 외 다른 신호들을 제공하기 위해 데이터 패킷들이 인코딩될 수 있기 때문이다. 추가적으로, 디스플레이의 원본 라인 해상도(즉, 수평 화소 수)가 드라이버 복잡도나 버스 크기에 대한 증가없이 증가될 수 있다. 왜냐하면, 라인 주기 τ 내에서 특정 프레임 라인들에 대해 모든 필요 비디오 데이터들이 래치된다는 것이 유일한 제약이기 때문이다.

발명은 LCD 패널을 들어 설명될 것이다. 그러나, 어떤 디지털 고정식 화소 디스플레이가 LCD, 플라즈마, DLP 기반 일지라도 또한 적절할 것이며, 따라서, 다음의 설명에서 LCD 패널의 이용은 발명의 범위를 제한하는 것으로 간주하여서는 안될 것이다. 2003년 12월 3일자 미국특허출원 "Packet Based Video Display Interface and Methods of Use Thereof"(발명자: Kobayashi)에서 기술한 패킷 기반 비디오 디스플레이 인터페이스와 연계하여 사용되기에 또한 적합한 것이며, 그 내용은 본원에서 참고로 인용된다.

따라서, 도 2는 발명의 한 실시예에 따른 일례의 디지털 디스플레이 시스템(200)을 도시한다. 시스템(200)은 데이터 링크(208)를 이용하여 비디오 소스(204)에 연결된 디지털 디스플레이 유닛(202)을 포함하고, 비디오 소스(204)는 그래픽 엔진(206)을 구비한다. 비디오 소스(204)는 디지털 이미지(즉, 정지 영상 또는 디지털 동화상) 소스나 아날로그 이미지(정지 영상이나 아날로그 동화상) 소스를 포함할 수 있다. 따라서, 비디오 소스(204)는 컴포지트 비디오, 시리얼 디지털, 패럴렐 디지털, RGB, 또는 소비자 디지털 비디오 등등과 같이 잘 알려진 포맷들의 형태 및 수를 가질 수 있는 다양한 비오 신호들을 제공한다. 비디오 소스(204)가 아날로그 텔레비전 정지화상 카메라, 아날로그 VCR, DVD 플레이어, 캠코더, 레이저 디스크 플레이어, TV 튜너, 셋톱박스, 등등과 같은 일부 형태의 아날로그 비디오 소스를 포함한다고 가정할 경우 비디오 신호는 아날로그 비디오 신호일 수 있다. 비디오 소스(204)가 디지털 텔레비전(DTV), 디지털 정지화상 카메라, 등등과 같은 디지털 이미지 소스를 포함할 수도 있다. 디지털 비디오 신호는 SMPTE 274M-1995(1920x1080 해상도, 프로그래시브 또는 인터레이스 스캔), SMPTE 296M-1997(1280x720 해상도, 프로그래시브 스캔), 그리고 표준 480 프로그래시브 스캔 비디오 등의 잘 알려진 비디오 포맷들의 종류와 수를 취할 수 있다.

LCD 패널(202)은 다수의 데이터 라인들(214)과 다수의 게이트 라인들(216)을 이용하여 데이터 드라이버(212)에 연결되는 매트릭스로 배열되는 다수의 화소(210)들을 포함한다. 본 실시예에서, 이 화소들은 데이터 라인(214)들과 게이트 라인(216)들 사이에 연결되는 다수의 박막 트랜지스터(TFT)(218)들의 형태를 취한다. 동작 중에, 각각의 데이터 래치(220)는 데이터 라인(214)들을 이용하여 관련 디지털-아날로그 컨버터(DAC)(222)에 디지털 데이터 신호들을 출력한다. 동시에, 게이트 드라이버(226)에 포함된 각각의 로직 회로(224)는 수평 동기화 신호와 동기화된 타이밍으로 순차적으로 게이트 라인(216)에 지정 스캐닝 신호를 출력한다. 이 방식으로, 지정 스캐닝 신호가 게이트 라인(214)에 공급되어 데이터 라인(214)을 통해 DAC(222)에 의해 공급되는 아날로그 데이터 신호들을 전송하도록 할 때 TFT(218)가 켜진다. 결국 화소(210)들 중 선택된 화소들을 구동시킨다.

그래픽 엔진(206)이 아날로그 비디오 소스를 포함하거나 아날로그 비디오 소스에 연결될 때, 그래픽 엔진(206)은 다수의 데이터 패킷(228)으로 패킷화되는 디지털 데이터를 형성하기 위해 아날로그 데이터를 디지털화한다. 설명되는 실시예에서, 각각의 데이터 패킷은 비디오 데이터의 원본 스트림 속도에 독립적인 링크 속도 LR로 불리는 전송 속도에서 링크(208)를 통해 디스플레이(202)에 전송된다. 그러나, 링크(208)의 대역폭은 링크(208)에서 전송된

는 모든 데이터 스트림의 총괄 대역폭보다 커야만 한다. 그러나 비디오 소스나 디스플레이의 종류에 관계없이, 모든 비디오 데이터는 디지털화되며(필요시), 대부분의 경우에, 링크(208)에서의 전송 이전에 패킷화된다. 일부 경우에는 디스플레이 인터페이스(232)에 포함되거나 연결된 패키타이저(230)를 이용하여, 디스플레이 유닛(202)이 자체적으로 패킷화되지 않은 형태로 링크(208) 상에서 전송되는 비디오나 오디오 데이터를 패킷화하여, 모든 비디오 소스로 디스플레이(202)의 이용을 가능하게 할 것이다.

본 실시예에서, 링크(208)의 속도나 링크 속도는 링크 조건을 보상하도록 조정될 수 있는 다수의 논리 데이터 채널(도시되지 않음)을 포함하도록 구성될 수 있다. 예를 들어, 채널 당 2.5 Gbps에서, 링크(208)는 단일 채널에 대해 화소당 18비트의 칼라 깊이로 SXGA 60Hz를 지원할 수 있다. 이때 채널 수 감소는 상호연결 비용만 감소시키는 것이 아니라 전력 소모도 절감한다는 점에 주목하여야 한다. 이는 휴대 장치등의 전력소모에 민감한 장비에 있어서 중요한 고려사항이 될 수 있다. 그러나, 채널 수를 4까지 증가시킴으로써, 링크(208)는 60Hz에서 화소당 24비트의 칼라 깊이를 가지는 WQSXGA(3200 x 2048 이미지 해상도)나, 60Hz에서 화소당 18비트의 칼라 깊이를 가지는 QSXGA(2560x 2048 이미지 해상도)를 지원할 수 있다(데이터 압축없이). 채널당 최저 1.0 Gbps의 경우에도, 압축되지 않은 HDTV(즉, 1080i 또는 720p) 데이터 스트림을 지원하는 데 채널이 두 개만 요구된다.

대표 데이터 패킷(300)이 도 3A에 도시된다. 데이터 패킷(300)은 데이터 패킷 헤더(302)를 포함하며, 이는 도 3B에서 16비트를 가지는 것으로 보다 상세하게 도시되는데, 이때, 비트 4-0은 스트림 ID(SID)이고, 비트 5는 비디오 프레임 경계부에서 "0"에서 "1"로, 또는 "1"에서 "0"으로 토글하는 프레임 카운터의 최소 유효 비트로 기능하는 비디오 프레임 시퀀스 비트이다. 비트 7와 비트 6은 예비용으로 예약되지만, 비트 8-10은 이전 8개의 비트들에 대한 오류를 점검하는 4비트 CRC이다.

비디오 데이터 전송을 위해, 비디오 소스(204)는 다수의 데이터 패킷(228)들을 포함하는 데이터 스트림(234)을 형성한다. 이들은 디스플레이 인터페이스(230)에 의해 수신되고 처리된다. 설명되는 실시예에서, 비디오 프레임의 특정 프레임 라인 n의 디스플레이에 사용되는 모든 비디오 데이터들이 라인 주기 τ 내에서 데이터 래치(220)들에게 제공되도록, 열 드라이버(212)에 포함된 데이터 래치(220)들에 직접 데이터 패킷(228)들이 전달된다. 따라서, 각각의 데이터 래치(220)가 그안에 저장된 적절한 화소 데이터를 가질 경우, 데이터 드라이버(212)는 LCD 어레이(202) 내 TFT(218)들 중 적절한 TFT들을 구동한다.

도 4는 단일 데이터 스트림(400)으로 멀티플렉싱되는 다수의 비디오 데이터 패킷(402)과 오디오 데이터 패킷(404)으로 구성되는, 링크(208) 상에서 전송을 위한 데이터 스트림(400)의 하이-레벨 도면이다. 본 예에서, 비디오 데이터 패킷(402)들은 오디오 패킷(404) 형태의 관련 오디오(스트림 ID=2)를 가진 UXGA 그래픽스 1280x720p 비디오(스트림 ID = 1)와 연관된다. 본 예에서, 각각의 프레임 라인은 적어도 1280개의 화소(또는 3840개의 서브화소)들로 형성되어, 라인 주기 τ 내에 단일 프레임 라인의 비디오 데이터를 저장하는 데 사용될 3840개의 데이터 래치들을 필요로 한다. 예를 들어 한 실시예에서, 데이터 스트림(400)이 디스플레이 인터페이스(230)에서 수신될 때, 일군의(즉, 3840개의) 데이터 패킷들이 메모리(236)에 저장된다. 이 메모리(236)는 프레임 메모리이거나 라인 버퍼일 수 있다. 그러나, 엄격한 파이프라인 구조가 요망될 경우 메모리(236)가 함께 사라지거나 바이패스될 수 있다. 파이프라인 구조에서, 비디오 소스(204)는 필요한 제어 신호를 제공할 것이고 데이터 패킷들을 적절하게 설정할 것이다.

메모리(236)를 포함하는 실시예로 돌아가서, 3840개의 모든 데이터 패킷들이 메모리(236)에 적절하게 저장될 경우, 저장된 데이터 패킷들은 LCD 열 컨트롤러(212)에 전달된다. 그후 데이터 패킷(228)들은 포인트 투 포인트 방식으로 적절한 데이터 래치(220)에 전달되고, 이때, 각각은 탈패킷화되어, 적절한 비디오 데이터가 한 라인 주기 τ 내에서 적절한 데이터 래치에 저장된다. 이 때, 비디오 데이터는 대응하는 DAC(222)에 의한 처리 이후 디스플레이(202)에 위치한 화소(210)들 중 적절한 화소들을 구동할 준비를 마친다. 이 방식으로, 데이터 래치(220)들에 적절한 비디오 데이터를 제공하는 데 필요한 라인들의 수는 기존 LCD 드라이버 구조에서 대략 24임에 반하여 단지 2에 불과할 수 있다.

도 5는 발명의 한 실시예로서, 분할된 디스플레이(510)의 대응하는 부분들(506, 508) 내 화소들을 구동하는 데 사용되는 두 열 드라이버(502, 504)를 포함하는 디지털 디스플레이 유닛(500)을 도시하고 있다. 디스플레이(510)를 부분(506, 508)로 나눔으로써, 각각의 열 드라이버(502, 504)는 대응하는 화소(512, 514)들을 구동하기 위해 상당히 작은 전류를 필요로 한다. 왜냐하면, 데이터 라인(516, 518)의 길이 감소로 인해 와류 커패시턴스가 상당히 감소되었기 때문이다.

도 6은 발명을 구현하는 데 사용될 수 있는 시스템(600)을 도시한다. 이 시스템(600)은 본 발명을 구현할 수 있는 그래픽 시스템의 한 예에 불과하다. 시스템(600)은 중앙 처리 유닛(CPU)(610), RAM(620), ROM(625), 한 개 이상의 주변 장치(630), 그래픽 컨트롤러(660), 주기억 장치(640, 650), 그리고 디지털 디스플레이 유닛(670)을 포함한다. CPU(610)는 한 개 이상의 입/출력 장치(690)에 연결된다. 그래픽 컨트롤러(660)는 이미지 데이터와 이에 대응하는 기준 신호들을 발생시키며, 이들을 디지털 디스플레이 유닛(670)에 제공한다. 이미지 데이터는 CPU(610)로부터 또는 외부 회로로부터 수신되는 화소 데이터를 바탕으로 발생될 수 있다.

발명의 효과

따라서, LCD와 같은 디지털 디스플레이로 구현하는 데 적절한 방법, 장치, 시스템으로 구현되는 패킷 기반 디스플레이 구조가 요망된다. 이 구조는 라인 주기 τ 로부터 화소 속도를 분리시키고, 열 드라이버 회로를 단순화시키며, 고속 고대역폭의 디지털 디스플레이 플랫폼을 제공한다. 이 디스플레이 구조는 포인트별 "데이지-체인(daisy-chain)" 구조를 선호하는 기존 디지털 디스플레이 구조에 자주 사용되는 대형 데이터 버스와는 구별된다. 이 구조에서, 디스플레이의 원본 수평 라인 해상도와 연관되게 구성되는 다수의 데이터 래치들이 서로 직접 연결된다. 이 방식으로, 비디오 데이터 패킷들이 링크 데이터 속도로 전송되고 수신되며, 기존 디스플레이 구조에서 요구되는 바와는 차별화된다.

이 방식으로, LCD 드라이버 회로의 복잡도가 크게 단순화된다. 왜냐하면, 화소 클럭 재발생에 대한 요건이 없기 때문이다. 또한, 데이터 버스의 크기가 대폭 감소한다. 왜냐하면, 데이터 버스 내 개별 데이터 라인들에 의해 지금까지 제공된 타이밍 및 그 외 다른 신호들을 제공하기 위해 데이터 패킷들이 인코딩될 수 있기 때문이다. 추가적으로, 디스플레이의 원본 라인 해상도(즉, 수평 화소 수)가 드라이버 복잡도나 버스 크기에 대한 증가없이 증가될 수 있다. 왜냐하면, 라인 주기 τ 내에서 특정 프레임 라인들에 대해 모든 필요 비디오 데이터들이 래치된다는 것이 유일한 제약이기 때문이다.

(57) 청구의 범위

청구항 1.

디지털 디스플레이 장치에서 열 드라이버에 포함된 관련 데이터 래치들을 통해 선택된 화소들을 구동하는 패킷 기반 방법으로서, 이 방법은,

- a) 한 링크 속도로 열 드라이버에 직접 다수의 비디오 데이터 패킷들을 제공하고,
- b) 라인 주기 τ 내에서 상기 비디오 데이터 패킷들을 바탕으로 적절한 비디오 데이터로 각각의 데이터 래치들을 채우며,
- c) 상기 비디오 데이터를 바탕으로 선택된 화소들을 구동하고, 그리고
- d) 한 비디오 프레임 내 모든 프레임 라인들에 대해 상기 단계 a)에서 c)까지를 반복하는

이상의 단계를 포함하는 것을 특징으로 하는 패킷 기반 방법.

청구항 2.

제 1 항에 있어서,

- 한 개의 링크를 이용하여 디지털 디스플레이 장치에 연결된 비디오 소스에서 비디오 신호를 발생시키고,
 - 상기 비디오 신호를 바탕으로 패킷 기반 비디오 스트림을 형성하며, 그리고
 - 상기 링크 속도에서 링크를 이용하여 디지털 디스플레이 장치에 상기 패킷 기반 비디오 스트림을 전송하는
- 단계를 추가로 포함하는 것을 특징으로 하는 패킷 기반 방법.

청구항 3.

제 2 항에 있어서, 상기 디지털 디스플레이 장치는, 상기 a) 단계 이전에 비디오 데이터 패킷들 중 선택된 비디오 데이터 패킷들을 저장하도록, 상기 링크에 연결된 메모리 장치를 포함하는 것을 특징으로 하는 패킷 기반 방법.

청구항 4.

제 3 항에 있어서, 상기 메모리 장치는 단일 프레임 라인과 일관된 일부 비디오 데이터 패킷들을 저장하도록 배열되는 라인 버퍼인 것을 특징으로 하는 패킷 기반 방법.

청구항 5.

제 1 항에 있어서, 각각의 비디오 데이터 패킷들은 패킷 헤더와 패킷 페이로드를 포함하고, 상기 패킷 헤더는 패킷 ID를 포함하며, 상기 패킷 페이로드는 대응하는 화소를 구동하기 위한 비디오 데이터를 포함하는 것을 특징으로 하는 패킷 기반 방법.

청구항 6.

디지털 디스플레이 장치로서,

- 다수의 화소들,
- 한 링크 속도로 비디오 데이터 패킷들을 수신하고 분배하는 인터페이스, 그리고
- 상기 인터페이스로부터 비디오 데이터 패킷들을 수신하여, 수신한 비디오 데이터 패킷에 연계된 비디오 데이터를 저장하고, 그리고 저장된 비디오 데이터를 바탕으로 화소들 중 선택된 화소들을 구동하는 다수의 데이터 래치들을 포함하는 것을 특징으로 하는 디지털 디스플레이 장치.

청구항 7.

제 6 항에 있어서, 다수의 데이터 래치들 중 선택된 데이터 래치들이 한 비디오 프레임의 한 스캔 라인에 대응하는 라인 주기 τ 내에서 적절한 비디오 데이터로 채워지는 것을 특징으로 하는 디지털 디스플레이 장치.

청구항 8.

제 7 항에 있어서, 상기 화소들이 행과 열로 배열되는 것을 특징으로 하는 디지털 디스플레이 장치.

청구항 9.

제 8 항에 있어서, 화소들의 각각의 열은 디스플레이 신호를 제공하도록 배열되는 열 드라이버 유닛에 연계되는 것을 특징으로 하는 디지털 디스플레이 장치.

청구항 10.

제 9 항에 있어서, 각각의 열 드라이버 유닛이 다수의 데이터 래치들의 서브세트를 포함하는 것을 특징으로 하는 디지털 디스플레이 장치.

청구항 11.

제 10 항에 있어서, 상기 비디오 데이터 패킷들이 상기 링크 속도로 상기 열 드라이버들에 직접 전달되는 것을 특징으로 하는 디지털 디스플레이 장치.

청구항 12.

제 11 항에 있어서, 다수의 스캔 라인들 곱하기 상기 라인 주기가 한 개의 비디오 프레임 주기보다 작거나 같은 것을 특징으로 하는 디지털 디스플레이 장치.

청구항 13.

제 12 항에 있어서, 상기 디스플레이 장치가 링크를 통해 비디오 소스에 연결되며, 이때, 상기 비디오 소스는 패킷 기반 비디오 스트림을 형성하고 상기 링크 속도에서 상기 링크를 통해 디지털 디스플레이 장치에 패킷 기반 비디오 스트림을 전송하는 것을 특징으로 하는 디지털 디스플레이 장치.

청구항 14.

제 13 항에 있어서, 상기 디지털 디스플레이 장치는 비디오 데이터 패킷들 중 선택된 비디오 데이터 패킷들을 저장하도록 배열되는, 상기 링크에 연결된 메모리 장치를 포함하는 것을 특징으로 하는 디지털 디스플레이 장치.

청구항 15.

제 14 항에 있어서, 상기 메모리 장치는 단일 프레임 라인과 일관되게 일부 비디오 데이터 패킷들을 저장하도록 배열되는 라인 버퍼인 것을 특징으로 하는 디지털 디스플레이 장치.

청구항 16.

제 15 항에 있어서, 각각의 비디오 데이터 패킷은 패킷 헤더와 패킷 페이로드를 포함하고, 상기 패킷 헤더는 패킷 ID를 포함하며, 상기 패킷 페이로드는 대응하는 화소를 구동하기 위한 비디오 데이터를 포함하는 것을 특징으로 하는 디지털 디스플레이 장치.

청구항 17.

패킷 기반 디지털 디스플레이 장치에서 열 드라이버에 포함된 관련 데이터 래치들을 이용하여 선택된 화소들을 구동하는 컴퓨터 프로그램 프로덕트로서, 이 컴퓨터 프로그램 프로덕트는,

- 한 링크 속도에서 열 드라이버에 직접 다수의 비디오 데이터 패킷들을 제공하는 컴퓨터 코드,
- 한 라인 주기 τ 내에서 비디오 데이터 패킷들을 바탕으로 적절한 비디오 데이터로 각각의 데이터 래치를 채우는 컴퓨터 코드,
- 상기 비디오 데이터를 바탕으로 선택된 화소들을 구동하는 컴퓨터 코드, 그리고
- 컴퓨터 코드를 저장하는 컴퓨터 판독형 매체

를 포함하는 것을 특징으로 하는 컴퓨터 프로그램 프로덕트.

청구항 18.

제 17 항에 있어서, 상기 컴퓨터 프로그램 프로덕트는,

- 한 링크를 이용하여 디지털 디스플레이 장치에 연결되는 비디오 소스에서 비디오 신호를 발생시키는 컴퓨터 코드,
- 상기 비디오 신호를 바탕으로 패킷 기반 비디오 스트림을 형성하는 컴퓨터 코드, 그리고
- 상기 링크 속도에서 상기 링크를 이용하여 디지털 디스플레이 장치에 패킷 기반 비디오 스트림을 전송하는 컴퓨터 코드

를 추가로 포함하는 것을 특징으로 하는 컴퓨터 프로그램 프로덕트.

청구항 19.

제 18 항에 있어서, 상기 디지털 디스플레이 장치는 비디오 데이터 패킷들 중 선택된 비디오 데이터 패킷들을 저장하도록 배열되는, 상기 링크에 연결된 메모리 장치를 포함하는 것을 특징으로 하는 컴퓨터 프로그램 프로덕트.

청구항 20.

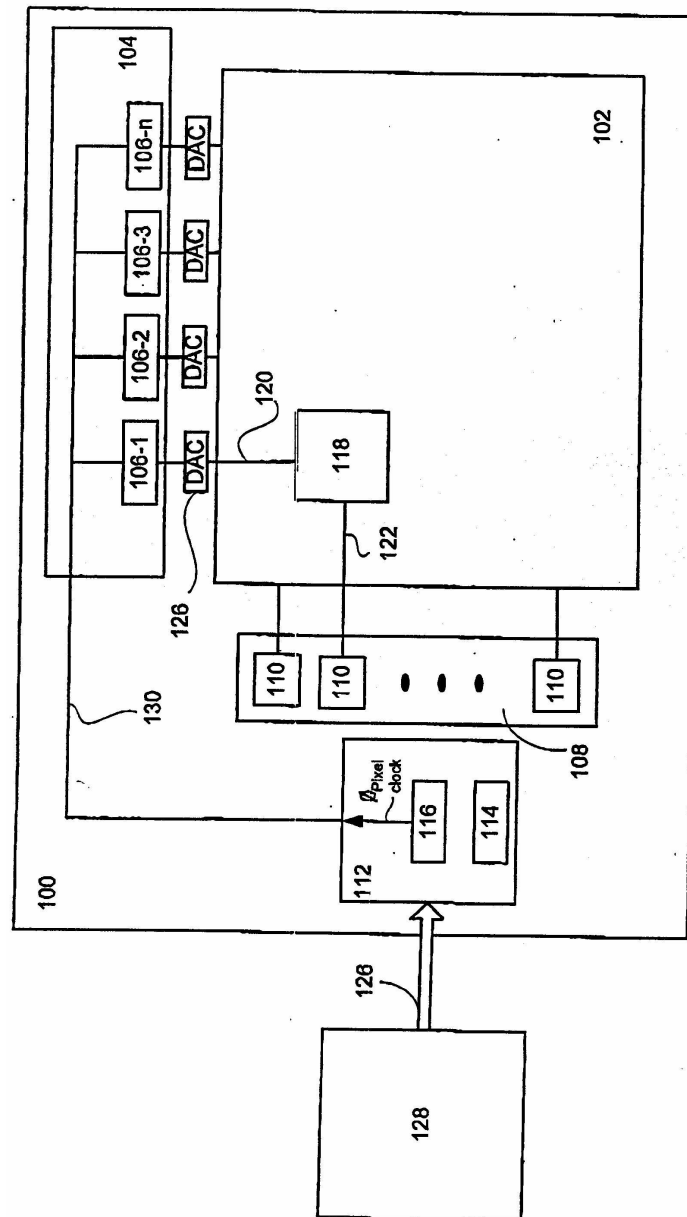
제 19 항에 있어서, 상기 메모리 장치는 단일 프레임 라인과 일관되게 일부 비디오 데이터 패킷들을 저장하도록 배열되는 라인 버퍼인 것을 특징으로 하는 컴퓨터 프로그램 프로덕트.

청구항 21.

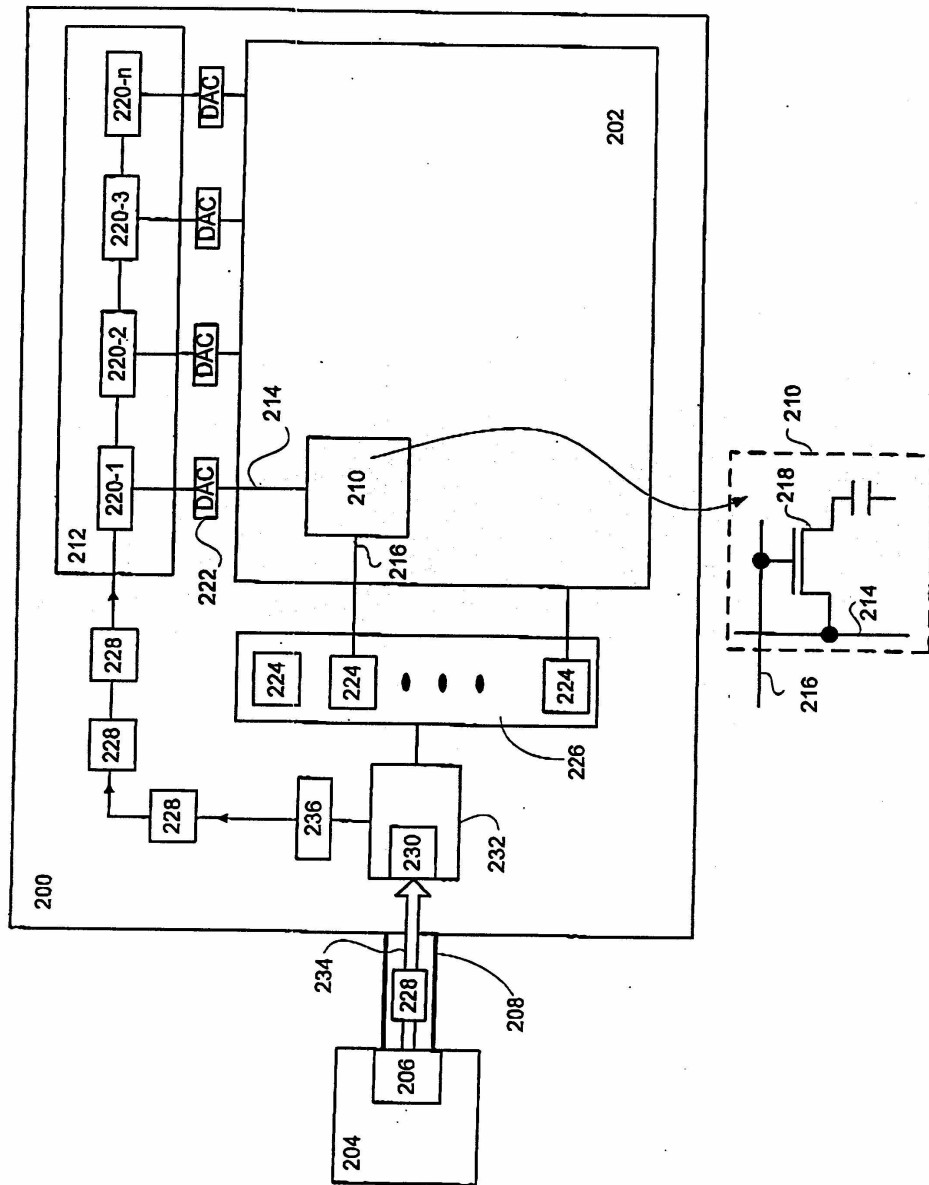
제 20 항에 있어서, 각각의 비디오 데이터 패킷들은 패킷 헤더와 패킷 페이로드를 포함하고, 상기 패킷 헤더는 패킷 ID를 포함하며, 상기 패킷 페이로드는 대응하는 화소를 구동하는 비디오 데이터를 포함하는 것을 특징으로 하는 컴퓨터 프로그램 프로덕트.

도면

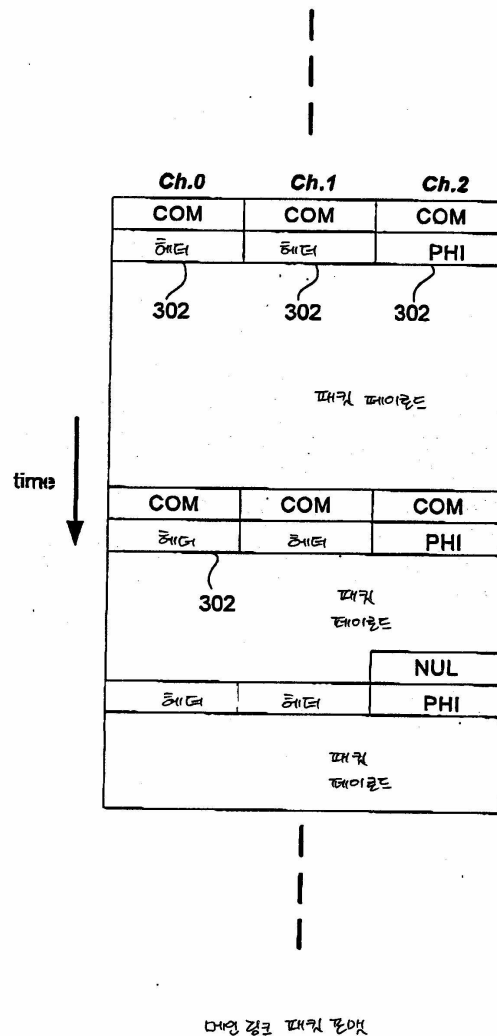
도면1



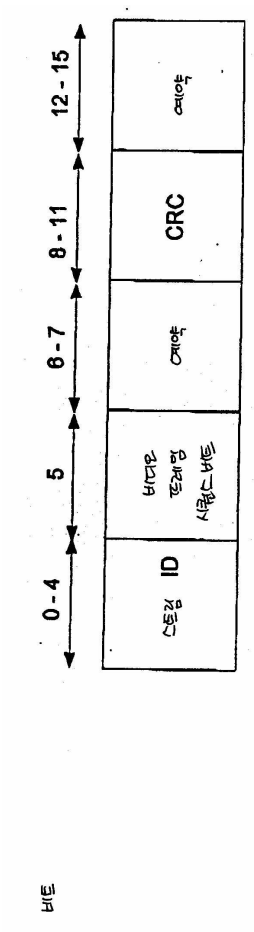
도면2



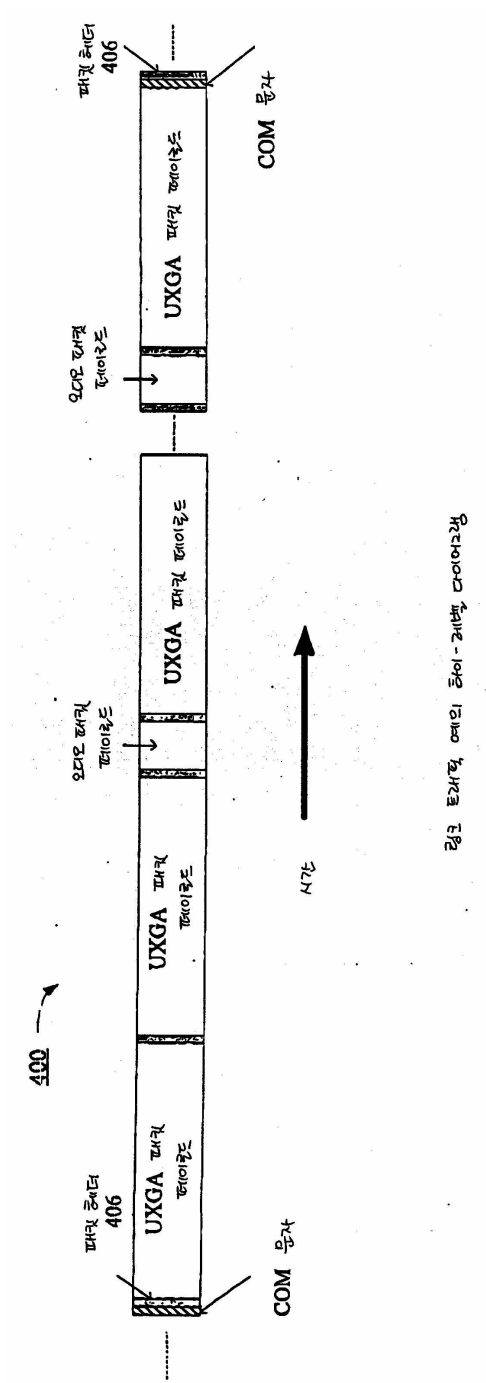
도면3a



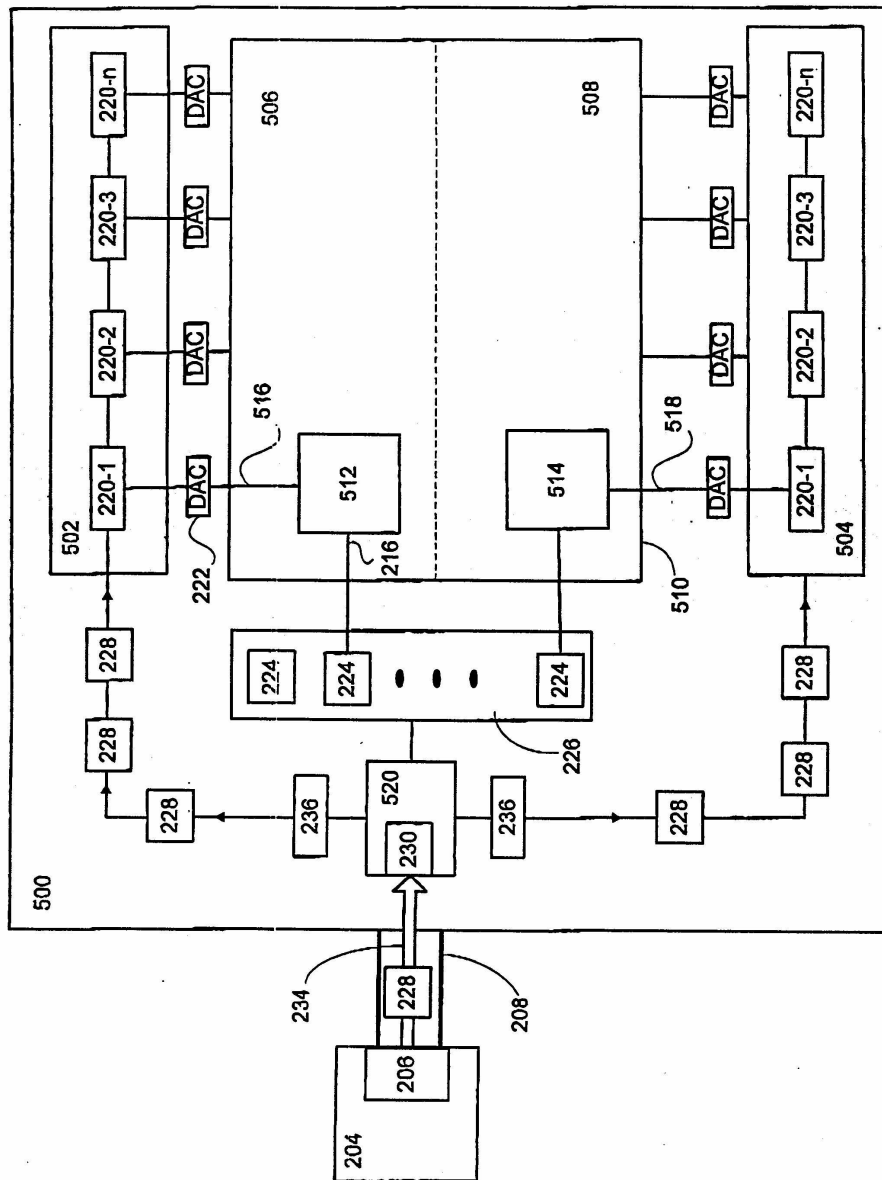
도면3b



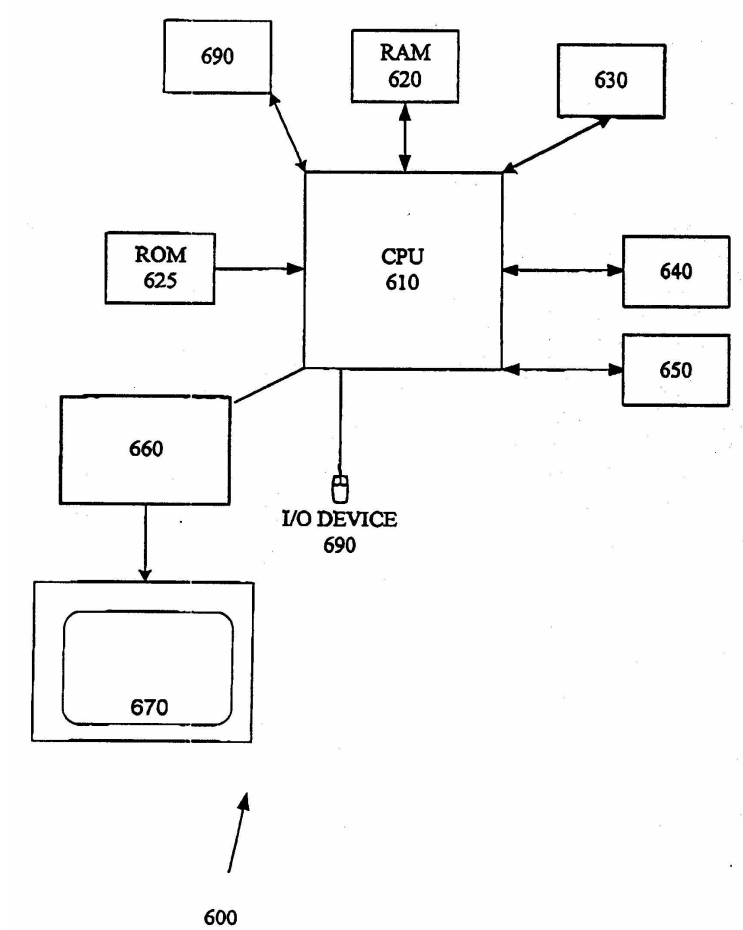
도면4



도면5



도면6



专利名称(译)	使用分组传送的LCD面板驱动器以及用于驱动电子设备的方法和设备		
公开(公告)号	KR1020050028816A	公开(公告)日	2005-03-23
申请号	KR1020040074368	申请日	2004-09-17
[标]申请(专利权)人(译)	创世纪微芯片公司		
申请(专利权)人(译)	我的鼻子是使芯片的激光炮		
当前申请(专利权)人(译)	我的鼻子是使芯片的激光炮		
[标]发明人	KOBAYASHI OSAMU		
发明人	KOBAYASHI,OSAMU		
IPC分类号	G09G3/20 G09G3/36 G09G5/00 H04N5/66 G09G3/28 G02F1/133 G06F3/14 G09G5/18		
CPC分类号	G09G2310/0281 G09G5/006 G09G3/20 G09G2310/027 G09G3/3611 G06F3/14 G09G2320/0223 G09G2310/0221 G09G2300/0426 G09G2370/08 G09G3/3666		
代理人(译)	康, MYUNGKOO		
优先权	60/563120 2004-04-15 US 60/504060 2003-09-18 US 10/909103 2004-07-29 US		
外部链接	Espacenet		

摘要(译)

用于驱动在数字显示装置中选择的像素的分组基方法是打开的，而不是使用包括在列驱动器相关中的数据锁存器。多个视频数据包直接提供给列驱动器，每个帧线内的一个视频帧到一个链路速度。基于视频数据分组，在一个行周期 T 中用每个数据锁存器填充适当的视频数据。视频数据被驱动到所选择的自然配置。

