

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
G02F 1/133

(11) 공개번호 특2000-0057986
(43) 공개일자 2000년09월25일

(21) 출원번호	10-2000-0006001
(22) 출원일자	2000년02월09일
(30) 우선권 주장	99-32315 1999년02월 10일 일본 (JP)
(71) 출원인	가부시키가이샤 히타치세이사쿠쇼 가나이 쓰토무 일본 도쿄도 치요다구 간다스루가다이 4쵸메 6반치히타치 디바이스엔지니어링 가부시키가이샤 나시모토 류오조 일본국 치바켄 모바라시 하야노 3681
(72) 발명자	사토히데오 일본국히타치시다이하라쵸3-5-5 미카미요시로 일본국히타치오타시히타쵸1966-1 쓰무라마코토 일본국히타치시미케노하라쵸1-16-1 카와치겐시로 일본국모바라시하야노1463-9-8 오쿠보타쓰야 일본국아카시시코쿠보2-14-6-1002 시모무라시게오 일본국모바라시나카노시마쵸779 스즈키켄키치 일본국모바라시하야노3713-3 야마모토마사나오 일본국모바라시코바야시2506-36
(74) 대리인	이종일

심사청구 : 없음

(54) 액정표시패널용 구동회로 및 액정표시장치

요약

본 발명은, 액정표시패널용 구동회로 및 액정표시장치에 관한 것으로, 구동회로가 입력전압을 소정의 타이밍에서 샘플링하는 샘플홀드회로(220, 230)와, 샘플홀드회로의 출력과 신호선(VD)(i)의 전압을 비교하는 비교회로(240, 250)와, 신호선의 출력전압을 제어하는 스위치(280, 290)와, 스위치에 전압을 공급하는 화상신호제어회로(500)로 구성된 전압공급회로와, 비교회로에 출력에 의해 스위치를 제어하는 제어회로(260, 270)를 포함함으로써, 신호선을 스위치로 제어하기 때문에 구동회로의 점유면적을 줄일 수 있을 뿐 아니라, 이로 인해 액정장치의 구동회로 및 구동회로의 일체형으로 대형사이즈의 액정표시장치를 제공할 수 있는 기술이 제시된다.

대표도

도1

명세서

도면의 간단한 설명

도 1은 본 발명의 액정표시패널용 구동회로의 제 1 실시예를 나타내는 블록구성도이다.

도 2는 본 발명의 액정표시패널용 구동회로의 동작을 나타내는 타이밍도이다.

도 3은 본 발명의 액정표시패널용 구동회로의 제 2 실시예를 나타내는 회로구성도이다.

도 4는 본 발명의 액정표시패널용 구동회로의 제 3 실시예를 나타내는 회로구성도이다.

도 5는 본 발명의 액정표시장치의 제 1 실시예를 나타내는 블록구성도이다.

도 6은 본 발명의 액정표시장치의 실시예의 동작을 나타내는 타이밍도이다.

도 7은 본 발명의 액정표시장치의 제 2 실시예를 나타내는 블록구성도이다.

도 8은 본 발명의 액정표시장치의 제 3 실시예를 나타내는 블록구성도이다.

도 9는 본 발명의 액정표시패널용 구동회로에 적용하는 전압발생회로의 실시예를 나타내는 회로구성도이다.

도 10은 본 발명의 액정표시패널용 구동회로에 적용하는 전압발생회로의 동작을 나타내는 타이밍도이다.

도 11은 본 발명의 액정표시패널용 구동회로에 적용하는 출력회로의 다른 실시예를 나타내는 회로구성도이다.

도 12는 본 발명의 액정표시장치의 전체를 나타내는 블록구성도이다.

도 13은 본 발명의 액정표시패널에 적용하는 구동회로의 제 4 실시예를 나타내는 블록도이다.

<도면의 주요부분에 대한 부호의 설명>

1 : 화소회로	1a : N형 TFT
1b : 보지용량	1c : 액정용량
100 : 표시회로	210 : 절환회로
212 : NAND게이트	214 : AND게이트
220, 230, 340 : 샘플홀드회로	222, 244, 245, 247, 282 : P형 TFT
224, 226, 234, 236, 243, 253 : 콘덴서	
232, 254, 255, 257, 292 : N형 TFT	240, 250 : 비교회로
241, 242, 251, 252 : 인버터	248, 249, 258, 259 : 차동증폭기
260, 270 : 제어회로	264 : OR게이트
280, 290 : 스위치	300 : 신호회로
320 : 시프트레지스터	360 : 구동회로
400 : 주사회로	500 : 화상신호제어회로
520 : 신호처리회로	540 : 타이밍제어회로
600 : 액정표시패널	DR: 구동회로
FLP : 극성제어신호	HCK : 클록신호
Hs, Vs : 동기신호	HST : 스타트신호
PH : 샘플신호	SR : 시프트레지스터
SW1, SW2 : 스위치제어신호	VID1, VID2 : 영상신호
VD : 신호선	VR1, VR2 : 출력제어전원

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은, 액티브매트릭스방식의 액정표시장치의 구동회로에 관한 것으로, 특히 구동회로를 액티브매트릭스기판과 동일한 기판에 형성한 액정표시장치에 관한 것이다.

액티브매트릭스방식의 액정표시장치는, 서로 직교하여 배치되는 복수의 신호선과 주사선의 교점에 트랜지스터를 형성한 표시부와, 복수의 신호선과 주사선의 전압을 제어하는 구동회로부로 구성되어진다. 이 표시부에 사용하는 트랜지스터는, 비정질실리콘(a-Si) 박막트랜지스터(TFT : Thin-Film Transistor), 다결정실리콘(p-Si : poly-Silicon)TFT, 단결정실리콘의 MOS(Metal-Oxide Semiconductor)트랜지스터 등과 같은 종류가 있다. 여기서, a-Si TFT는 유리기판에 형성되며, 그 구동회로는 단결정실리콘의 집적회로가 외측에 설치된다. p-Si TFT는 석영기판에 형성하는 고온 p-Si TFT와 유리기판에 형성하는 저온 p-Si TFT가 있다. 이들 p-Si TFT를 이용한 액정표시장치의 구동회로는 표시부와 동일한 기판에 형성된다. 또한, 유리기판에 형성하는 비정질실리콘 TFT와 저온 p-Si TFT는 대형사이즈까지 실현할 수 있으며, 석영기판과 단결정실리콘기판을 이용하는 것은 중, 소형사이즈로 한정된다.

이와 같은 액티브매트릭스방식의 액정표시장치의 구성 및 동작을 더욱 상세하게 설명하기로 한다.

표시부의 트랜지스터는, 게이트를 주사선에, 드레인을 신호선에, 소스를 표시전극에 접속시키고 있다. 이

표시전극에 대항하여 1면에 투명전극을 형성한 대항기판을 설치하고, 액정은 이 표시전극과 대항전극과의 사이에 개재된다. 통상, 표시전극에는 보지용량을 접속하기 때문에, 소스전극에는 보지용량과 액정용량이 병렬로 접속되어진다. 여기서, 게이트전극이 선택상태로 되면 트랜지스터는 도통하며, 신호선의 영상신호를 액정용량 및 보지용량에 기록한다. 게이트전극이 비선택상태로 되면 트랜지스터는 고임피던스가 되어 액정용량에 기록된 영상신호를 보지한다.

구동회로는, 주사선의 전압을 제어하는 주사회로와, 신호선의 전압을 제어하는 신호회로로 구성되어 있다. 주사회로는, 각 주사선에 1프레임 시간마다 1회 주사펄스를 인가한다. 통상 이 펄스의 타이밍은 패널의 상측에서 하측을 향해 순서대로 어긋나 있다. 1프레임의 시간으로는 1/60초가 흔히 이용된다. 대표적인 화소구성인 1024×768도트의 패널에서는, 1프레임 시간에 768회의 주사가 이루어지기 때문에, 주사펄스의 시간폭은 약 20μs가 된다. 이 주사회로에는 통상 시프트레지스터가 이용되며, 이 시프트레지스터의 동작속도는 약 50kHz이다.

한편, 신호회로는, 주사펄스가 인가되는 1행분의 화소에 대응하는 액정구동전압을 각 신호선에 인가한다. 주사펄스가 인가된 선택화소에서는 주사선에 접속된 트랜지스터의 게이트전극의 전압이 높아지며, 트랜지스터가 온상태로 된다. 이 때, 액정구동전압은, 신호선으로부터 트랜지스터의 드레인, 소스간을 경유하여 액정에 인가되며, 액정용량과 보지용량을 합친 화소용량을 충전한다. 이 동작을 반복함으로써, 프레임 시간마다 반복하여 영상신호에 대응시킨 전압이 패널전면의 화소용량에 인가된다.

아날로그방식의 경우, 신호선을 구동하는 신호회로는 시프트레지스터와 샘플·홀드회로로 구성된다. 시프트레지스터는 각 화소에 대응하는 샘플·홀드회로의 타이밍을 발생시킨다. 샘플·홀드회로에서는, 이 타이밍에서 각 화소에 대응하는 영상신호를 샘플링하고, 각 신호선에 액정구동전압을 공급한다. 이 구동방법은, 타이밍을 발생하는 시프트레지스터와 영상신호를 샘플링하는 샘플홀드회로를 간단한 회로로 구성할 수 있기 때문에, 주로 구동회로 일체형의 액정표시패널에 사용된다.

상기 화소구성의 경우, 신호회로의 시프트레지스터는 주사회로의 주사펄스의 시간폭으로 1024의 타이밍을 발생시킨다. 이 때문에, 이 시프트레지스터의 타이밍의 시간간격은 20ns 이하로 되며, 이 시프트레지스터는 50MHz 이상의 동작속도가 필요하게 된다. 샘플·홀드회로에는 이와 같이 짧은 시간타이밍에서 영상신호를 샘플링하는 것이 요구되어진다. 구동회로 일체형의 액정표시장치에서는, 영상신호를 복수로 나누어 병렬로 입력함으로써 샘플링의 시간을 길게하는 방법이 취해지고 있다. 그러기 위해서는, 고속의 영상신호를 샘플링에 의해 복수의 영상신호로 분할함과 동시에, 분할한 신호를 증폭시키고 교류화를 실시하는 신호변환회로가 필요하게 된다.

한편, 디지털방식의 경우, 신호선을 구동하는 신호회로는, 시프트레지스터, 2단의 래치회로, 디지털아날로그변환회로(이하, D/A변환회로)로 구성된다. 디지털신호로 순서대로 입력되는 영상신호는 시프트레지스터와 2단의 래치회로에 의해 각 신호선에 대응하는 래치회로에 격납한다. D/A변환회로는 이 데이터를 아날로그전압으로 변환시켜 각 신호선에 액정구동전압을 공급한다.

이 방식의 래치회로 및 D/A변환회로의 비트수는, 표시하는 계조로 결정되며, 풀칼라표시에 필요한 각 색 256계조일 때 8비트가 된다. 상술한 화소구성의 경우, 16384비트(8비트×2×1024)의 래치회로와, 1024개의 8비트 D/A변환회로가 필요하게 된다. 각 신호선의 D/A변환회로는, 균일성을 높이기 위해 기준전압을 스위치로 선택하는 방법이 이용된다. 이 디지털방식에서는, 영상신호가 디지털신호이기 때문에, 신호전송시의 S/N의 열화를 방지할 수 있다.

상술한 아날로그방식과 디지털방식 모두, 신호선을 정확한 전압에서 구동하는 것이 고품질의 화상을 표시하기 위하여 필요하다. 신호선은 용량성 부하이며, 그 용량은 표시부를 구성하는 트랜지스터의 드레인과 게이트간의 용량, 신호선과 주사선의 교차용량, 신호선과 대항기판의 투명전극과의 용량 등으로 결정되기 때문에, 표시부의 크기 및 화소구성수와 함께 증가한다. 이 때문에, 대형사이즈의 표시장치의 실현이 가능한 a-Si TFT는, 외측에 설치된 집적회로의 구동회로에 신호선의 용량성 부하를 구동하는 완충증폭기가 이용되고 있다. 이 완충증폭기를 이용한 구동기술은, 용량의 구동력과 함께 오프셋전압의 저감이 필요하며, 차동증폭회로를 이용하는 방법과, 소스폴로어(source-follower)형의 증폭회로를 이용하는 방법이 있다.

차동증폭회로를 이용하는 방법은, 예를들어 JP-A-5-297830호 공보에 기재되어 있다. 이것은, 아날로그방식의 신호선 구동회로에 적용한 것으로, 샘플·홀드회로의 기능을 겸하며, 아날로그방식의 신호선 구동회로에 적용하고 있다. 이 구성은, 차동증폭회로, 전압보지용과 오프셋보정용의 용량 및 스위치로 이루어지며, 차동증폭회로가 가지는 오프셋전압을 용량에 보지함으로써 보정하고 있다.

소스폴로어형의 증폭회로를 이용하는 방법은, 예를들어 미국특허 제 5,266,936호에 기재되어 있다. 이것은 디지털방식의 신호선 구동회로에 적용시킨 것으로, 각 신호선마다 설치된 D/A변환회로의 출력에 설치되어 있다. 이 회로는, 소스폴로어회로, 전압보지회로, 비교회로, 램프전압회로로 구성되며, 소스폴로어회로를 전압보지회로를 매개로 램프전압회로로 구동하고, 소스폴로어회로의 출력전압이 비교회로의 입력전압과 일치함으로써 전압보지회로를 보지상태로 하는 것이다.

대형사이즈의 표시장치를 실현할 수 있는 a-Si TFT용 구동회로는, 단결정 Si의 집적회로로 외측에 설치된다. 이 구동회로는 집적회로의 회로점유면적을 실용적인 범위로 하기 때문에, 현재로는 약 300개의 신호선마다 분할하여 설치하고 있다. 한편, 마찬가지로 대형사이즈의 표시장치를 실현할 수 있는 저온 p-Si TFT에서는, 표시에 필요한 모든 신호선의 구동회로를 동일한 기판에 형성할 필요가 있다. 이 신호선의 수는 상기의 예에서는 1024개이다. 또한, 칼라표시인 것에서는 이것의 3배인 3072개가 된다.

발명이 이루고자 하는 기술적 과제

상기와 같이, 구동회로 일체형의 액정표시장치에서는, 종래의 단결정 Si 집적회로로 구동하는 신호선수의 약 10가 된다. 이 때문에, 종래기술의 신호선 구동회로에서는 기판상의 회로점유면적이 커지게 되어, 구동회로 일체형의 액정구동장치의 구동회로에 대한 적용이 어려웠다.

본 발명의 목적은, 구동회로 일체형의 액정표시장치에 있어서, 구동회로의 회로중에서의 점유면적을 작게

할 수 있는 액정표시장치를 제공하는 것에 있다.

또한, 본 발명의 다른 목적은, 구동회로 일체형으로 대형사이즈의 액정표시장치를 제공하는 것에 있다.

상기 목적을 달성하기 위한 기술수단에 대하여 이하에 설명하기로 한다.

본 발명에 있어서의 제 1 태양에 의한 액정표시패널용 구동회로는, 입력전압을 소정의 타이밍에서 샘플링하는 샘플홀드회로와, 샘플홀드회로의 출력과 신호선의 전압을 비교하는 비교회로와, 신호선의 출력전압을 제어하는 스위치와, 스위치에 전압을 공급하는 전압공급수단과, 비교회로의 출력에 의하여 스위치를 제어하는 제어회로로 구성되어 있다.

본 발명에 있어서의 제 2 태양에 의한 액정표시패널용 구동회로는, 입력전압이 표시하는 영상신호와 동일한 극성에서 변화하는 양극상태와, 영상신호와 반대극성에서 변화하는 음극상태를 취하며, 구동회로를 양극의 입력전압에서 동작하는 제 1 구동회로와, 음극의 입력전압에서 동작하는 제 2 구동회로로 구성되어 있다.

본 발명에 있어서의 제 3 태양에 의한 액정표시패널용 구동회로는, 상술한 제 2 태양의 액정표시패널용 구동회로에 있어서, 제 1 구동회로의 스위치에 N형 트랜지스터를, 제 2 구동회로의 스위치에 P형 트랜지스터를 적용시킨 것이다.

본 발명의 제 4 태양에 의한 액정표시패널용 구동회로는, 상술한 제 2 태양의 액정표시패널용 구동회로에 있어서, 구동회로의 동작을, 입력전압을 샘플링하는 샘플링시간과, 신호선의 전압을 구동하는 출력구동기간으로 나누어, 이들 기간이 제 1 구동회로와 제 2 구동회로에서 서로 달라지도록 한 것이다.

본 발명의 제 5 태양에 의한 액정표시패널용 구동회로는, 상술한 제 1 태양의 액정표시패널용 구동회로 또는 제 2 액정표시패널용 구동회로로, 샘플홀드회로와 비교회로에 인버터형 논리회로를 적용시킨 구성으로 한 것이다.

본 발명의 제 6 태양에 의한 액정표시패널용 구동회로는, 상술한 제 2 태양의 액정표시패널용 구동회로로, 제 1 구동회로의 전압공급수단으로 양극의 램프전압을, 제 2 구동회로의 전압공급수단으로 음극의 램프전압을 이용한 것이다.

본 발명의 제 7 태양에 의한 액정표시패널용 구동회로는, 상술한 제 2 태양의 액정표시패널용 구동회로에 있어서, 제 1 구동회로의 전압공급수단을 양극의 고정전원, 제 2 구동회로의 전압공급수단을 음극의 고정전원을 이용하고, 스위치는 고정전원에 접속시키는 정전류원의 전류를 제어한 구성을 이용한 것이다.

또한, 본 발명의 제 8 태양에 의한 액정장치는, 주사선과 신호선의 교점에 설치한 스위칭소자와, 주사선의 전압을 제어하는 주사회로와, 신호선의 전압을 제어하는 신호회로를 형성한 제 1 기판, 한쪽면에 투명전극을 형성한 제 2 기판, 제 1 기판과 제 2 기판에 액정을 개재시키고, 영상신호인 입력전압을 소정의 타이밍에서 샘플링하는 샘플홀드회로와, 샘플홀드회로의 출력과 신호선의 전압을 비교하는 비교회로와, 신호선의 출력전압을 제어하는 스위치와, 스위치에 전압을 공급하는 전압공급수단과, 비교회로에 출력에 의해 스위치를 제어하는 제어회로를 갖춘 구동회로를 포함하는 신호회로를 구비하고 있다.

본 발명의 제 9 태양에 의한 액정장치는, 상술한 제 8 태양의 액정장치에 있어서, 구동회로를 양극의 입력전압에서 동작하는 제 1 구동회로와, 음극의 입력전압에서 동작하는 제 2 구동회로로 구성한 것이다.

본 발명의 제 10 태양에 의한 액정장치는, 주사선과 신호선의 교점에 설치한 스위칭소자와, 주사선의 전압을 제어하는 주사회로와, 신호선의 전압을 제어하는 신호회로를 형성한 제 1 기판, 한쪽면에 투명전극을 형성한 제 2 기판, 제 1 기판과 제 2 기판에 액정을 개재시키고, 디지털의 영상신호를 입력하여 아날로그전압으로 변환하는 D/A변환회로와, 아날로그전압을 소정의 타이밍에서 샘플링하는 샘플홀드회로와, 샘플홀드회로의 출력과 신호선의 전압을 비교하는 비교회로와, 신호선의 출력전압을 제어하는 스위치와, 스위치에 전압을 공급하는 전압공급수단과, 비교회로에 출력에 의해 스위치를 제어하는 제어회로로 구성하는 구동회로를 가지는 신호회로를 포함한다.

본 발명의 제 11 태양에 의한 액정장치는, 주사선과 신호선의 교점에 설치한 스위칭소자와, 주사선의 전압을 제어하는 주사회로와, 신호선의 전압을 제어하는 신호회로를 형성한 제 1 기판, 한쪽 면에 투명전극을 형성한 제 2 기판, 제 1 기판과 제 2 기판에 액정을 개재시키고, 디지털의 영상신호를 입력하여 양극의 아날로그전압으로 변환하는 제 1 D/A변환회로와, 음극의 아날로그전압으로 변환하는 제 2 D/A변환회로와, 양극의 아날로그전압을 입력하여 소정의 타이밍에서 샘플링하여 신호선을 구동하는 제 1 구동회로와, 음극의 아날로그전압을 입력하여 소정의 타이밍에서 샘플링하여 신호선을 구동하는 제 2 구동회로를 포함한다.

본 발명의 제 12 태양에 의한 액정장치는, 상술한 제 11 태양의 액정장치에 있어서, 제 1 구동회로를, 양극의 아날로그전압을 샘플링하는 제 1 샘플홀드회로와, 제 1 샘플홀드회로의 출력과 신호선의 전압을 비교하는 제 1 비교회로와, 신호선이 출력전압을 제어하는 제 1 스위치와, 제 1 스위치에 전압을 공급하는 제 1 전압공급수단과, 제 1 비교회로의 출력에 의하여 제 1 스위치의 스위치를 제어하는 제 1 제어회로로 구성하고, 제 2 구동회로를, 음극의 아날로그전압을 샘플링하는 제 2 샘플홀드회로와, 제 2 샘플홀드회로의 출력과 신호선의 전압을 비교하는 제 2 비교회로와, 신호선의 출력전압을 제어하는 제 2 스위치와, 제 2 스위치에 전압을 공급하는 제 2 전압공급수단과, 제 2 비교회로의 출력에 의하여 제 2 스위치를 제어하는 제 2 제어회로로 구성한 것이다.

본 발명의 제 13 태양에 의한 액정장치는, 주사선과 신호선의 교점에 설치한 스위칭소자와, 주사선의 전압을 제어하는 주사회로와, 신호선의 전압을 제어하는 신호회로를 형성한 제 1 기판, 한쪽 면에 투명전극을 형성한 제 2 기판, 제 1 기판과 제 2 기판에 액정을 개재시키고, 연속되는 디지털의 영상신호를 보지하는 제 1, 제 2 래치회로, 래치회로의 출력을 서로 절환하는 절환수단, 절환수단의 한쪽의 출력에 접속하여 디지털의 영상신호를 양극의 아날로그전압으로 변환하는 제 1 D/A변환회로, 절환수단의 다른 쪽의 출력에 접속하여 디지털의 영상신호를 음극의 아날로그전압으로 변환하는 제 2 D/A변환회로, 제 1, 제 2 D/A변환회로에 접속되는 제 1, 제 2 아날로그신호 버스라인, 제 1, 제 2 버스라인에 접속하여 신호선의

제 1, 제 2 신호선을 구동하는 제 1, 제 2 출력수단으로 구성하고, 제 1, 제 2 출력수단이 각각 제 1 버스에 접속하여 양극의 전압을 제어하는 제 1 구동회로와, 제 2 버스에 접속하여 음극의 전압을 제어하는 제 2 구동회로로 구성하며, 제 1 래치회로의 출력을 제 1 D/A변환회로를 매개로, 제 1 출력수단을 구성하는 제 1 구동회로에서 제 1 신호선을 구동하고, 제 2 래치회로의 출력을 제 2 D/A변환회로를 매개로, 제 2 출력수단을 구성하는 제 2 구동회로에서 제 2 신호선을 구동하는 제 1 동작과, 제 1 래치회로의 출력을 제 2 D/A변환회로를 매개로, 제 1 출력수단을 구성하는 제 2 구동회로에서 제 1 신호선을 구동하고, 제 2 래치회로의 출력을 제 1 D/A변환회로를 매개로 제 2 출력수단을 구성하는 제 1 구동회로에서 제 2 신호선을 구동하는 제 2 동작을 가지도록 구성한 것이다.

본 발명의 다른 목적들과 특징들 및 장점들은 첨부한 도면과 결합하여 발명의 실시예의 다음 기술로부터 분명해진다.

발명의 구성 및 작용

이하, 본 발명의 실시예를 첨부한 도면을 참조하여 상세하게 설명하기로 한다.

도 1은 본 발명에 있어서의 액정표시패널용 구동회로의 제 1 실시예를 나타내는 블럭구성도이다. 본 실시예에는 i 번째(i 는 양의 정수) 신호선(VD)(i)의 구동회로를 나타내고 있으며, 시프트레지스터(SR)(i)와 구동회로(DR)(i)로 구성하고 있다. 구동회로(DR)(i)는, 절환회로(210), 샘플홀드회로(220, 230), 비교회로(240, 250), 제어회로(260, 270), 스위치(280, 290)로 구성하며, 영상신호(VID1, VID2), 극성제어신호(FLP), 출력제어전원(VR1, VR2)을 입력하고 있다.

이와 같이 구성한 상기 실시예의 개략동작을 설명하기로 한다.

시프트레지스터(SR)(i)는 그 주사방향에 의해 HL(i) 또는 HR(i)를 입력하고, 샘플신호(PH)(i)를 출력한다. 절환회로(210)는 이 신호를 극성제어신호(FLP1)와 그 반전신호(FLP2)에 의해 샘플홀드회로(220) 또는 샘플홀드회로(230)으로 출력한다. 샘플홀드회로(220, 230)는 각각 영상신호(VID1, VID2)를 샘플신호의 타이밍에서 샘플링하고, 이 샘플링한 신호(VSP1, VSP2)를 출력한다. 비교회로(240, 250)는, 신호(VSP1, VSP2)와 신호선(DR)(i)의 신호를 각각 입력하여 그 비교신호(CMP1, CMP2)와 (VSP1, VSP2)를 출력한다. 제어회로(260, 270)는 신호(VSP1, VSP2)와 극성제어신호(FLP1)와 그 반전신호(FLP2)를 각각 입력하여 스위치제어신호(SW1, SW2)를 출력한다. 스위치(280, 290)는 스위치제어신호(SW1, SW2)를 입력하고, 신호선(VD)(i)을 제어한다. 이상의 동작에 의해 신호선(VD)(i)의 전압을 상기 샘플홀드회로(220, 230)의 출력신호(VSP1) 또는 출력신호(VSP2)와 동일한 전압에 되도록 제어할 수 있다.

도 2는 제 1 실시예의 동작을 타이밍도로 나타낸다.

도 2의 동작타이밍도를 이용하여 본 실시예의 동작을 더욱 자세하게 설명하기로 한다.

스타트신호(HST)는 신호회로의 시프트레지스터를 구동하는 신호이며, 표시하는 영상의 각 행의 스타트타이밍을 나타내고 있다. 여기서는, $2n - 1 \sim 2n + 1$ 행(n 은 정수)의 범위로 나타내고 있다. i 단개의 시프트레지스터(SR)(i)의 출력(PH)(i)은, 스타트신호(HST)에서부터 i 단에 상당하는 시간만큼 늦어진 타이밍에서 반복된다. 영상신호(VID1, VID2)는 각 행의 화상에 대응한 신호이며, 영상신호(VID1)는 대향전극에 인가하는 전압인 VCOM에 대하여 양극성이며, 영상신호(VID2)는 VCOM에 대하여 음극성으로 된다. 이 예에서는, i 번째의 신호선의 전압이 다른 신호선보다 높아지고, 그 전압이 행수와 함께 증가하고 있다. 이 영상신호는, 인가전압이 제로전압일 때에 흰색표시로 되는 액정의 표시모드인 경우, 행수의 증가와 함께 밝기가 감소해 나가는 검은 세로선에 대응하고 있다. 극성제어신호(FLP1)는 상기 스타트신호(HST)마다 반전하는 신호이며, 이 예에서는 홀수행($2n-1$)이 'H'이고 짝수행($2n$)이 'L'이다.

절환회로(210)는 극성제어신호(FLP1)와 그 반전신호(FLP2)를 입력하여 시프트레지스터의 출력HR(i)을 샘플홀드회로(220) 또는 샘플홀드회로(230)로 출력한다. 샘플홀드회로(220, 230)는, 이 절환회로(210)를 통과한 시프트레지스터의 출력HR(i)으로 영상신호(VID1, VID2)를 샘플링한다. 그 결과, 샘플홀드회로(220)의 출력(VSP1)은, 짝수행일 때에 양극성의 영상신호(VID1)를 상기 출력HR(i)의 타이밍에서, 그리고 샘플홀드회로(230)의 출력(VSP2)은 홀수행일 때에 음극성의 영상신호(VID2)를 출력HR(i)의 타이밍에서 각각 샘플링한 파형으로 된다. 출력제어전원(VR1, VR2)는 도시한 바와 같이 상기 VCOM을 기준으로 시간과 함께 증가 또는 감소하는 램프전압이다. 이들 전압은 VR1이 홀수행, VR2가 짝수행에 대응하여 교대로 변화한다.

제어회로(260, 270)는 극성제어신호(FLP1)와 그 반전신호(FLP2)에서 동작하고, 극성신호(FLP1)가 'H'의 기수행에 대응하는 상태에서는 제어회로(270)가 선택되고, 극성신호(FLP2)가 'L'인 짝수행에 대응하는 상태에서는 제어회로(260)가 선택된다. 그 결과, 스위치제어신호(SW2)는 홀수행으로, 신호선의 출력(VD)(i)이 출력(VSP2)보다 높은 전압인 경우에 'H'상태가 되고, 스위치제어신호(SW1)는, 짝수행으로, 상기 신호선의 출력(VD)(i)이 출력(VSP1)보다 낮은 전압인 경우에 'H'상태가 된다. 스위치(280, 290)는, 스위치제어신호(SW1, SW2)가 'H'일 때에 온상태로 되어 출력(VD)(i)을 제어전압(VR1) 또는 (VR2)로 변화시키고, 스위치제어신호(SW1, SW2)가 'L'일 때에 오프상태로 되어 출력(VD)(i)의 전압홀드상태로 된다.

이와 같이 본 발명의 제 1 실시예에서는, 신호선의 출력(VD)(i)을 스위치(280) 또는 (290)와 접속시킨 제어전원(VR1) 또는 (VR2)으로 변화시키고 있다. 이 출력(VD)(i), 샘플한 전압(VSP1) 또는 (VSP2)와 비교하여 동일한 상태에서 그 변화를 정지한다. 그 결과, 신호선의 출력전압(VD)(i)은 전압(VSP1) 또는 (VSP2)와 동일하게 된다. 이와 같이, 본 실시예에서는, 신호선의 제어를 스위치로 수행한다. 이 스위치의 온저항의 제약은, 신호선의 전압(VD)(i)이 제어전원(VR1) 또는 (VR2)의 램프전압에 대하여 늦어도 오차는 전압(VD)(i)이 전압(VSP1) 또는 (VSP2)와 동일하게 할 수 있기 때문에, 적다. 스위치의 온저항과 신호선의 부하영향이 CR일 때 정수는, 1행의 주사기간의 수직%는 충분히 허용할 수 있다. 예를들어, 1행의 주사기간을 $20\mu s$, 허용하는 비율을 20%, 신호선의 부하용량을 $100pF$ 로 하면, 스위치에 필요한 온저항은 $40k\Omega$ 이 된다. 이 값은 저온 p-Si TFT 등의 구동회로 일체형에 적용하는 각종 트랜지스터에서 충분히 작은 사이즈로 실현할 수 있다.

이와 같이 구성한 본 발명의 제 1 실시예에 의하면, 출력트랜지스터의 점유면적을 감소시킬 수 있다.

또한, 본 발명의 제 1 실시예에서는, 홀수행에 상당할 때에, 양극의 영상신호를 샘플링하여 음극의 영상신호의 출력제어를 수행하고, 짝수행에 상당할 때에, 음극의 영상신호를 샘플링하여 양극의 영상신호의 출력제어를 실시하고 있다. 이와 같이 샘플링과 출력전압제어를 교대로 실시함으로써, 신호선의 구동시간을 길게할 수 있으며, 신호선을 제어하는 스위치의 점유면적을 감소시킬 수 있다.

도 3에 본 발명의 액정표시패널에 적용하는 구동회로의 제 2 실시예를 나타낸다. 또한, 도 1에 나타낸 제 1 실시예와 동일한 부분은 동일한 부호를 붙이고 있다.

본 실시예에서는, 제 1 실시예와 비교하여 절환회로(210), 샘플홀드회로(220, 230), 제어회로(260, 270), 스위치(280, 290)의 실현방법이 서로 다르다.

절환회로(210)는 NAND게이트(212), AND게이트(214)로, 샘플홀드회로(220, 230)는 각각 P형 TFT(222), 콘덴서(224)와 N형 TFT(232), 콘덴서(234), 제어회로(260, 270)는 각각 NAND게이트, AND게이트, 스위치(280, 290)는 각각 P형 TFT(282), N형 TFT(292)로 구성하고 있다.

절환회로(210)의 상기 NAND게이트(212)는 i단래의 시프트레지스터SR(i)의 출력(PH)(i)과 극성제어신호(FPL1)를 입력하여 샘플홀드회로(220)의 P형 TFT(222)를 제어하고, AND게이트(214)는 출력(PH)(i)과 극성제어신호의 반전신호(FPL2)를 입력하여 샘플홀드회로(230)의 N형 TFT(232)를 제어하고 있다. 이 구성에 의하여, 극성제어신호(FPL1)가 'H'일 때, 출력(PH)(i)의 출력을 반전시켜 상기 P형 TFT(222)의 게이트전극을 제어하고, 영상신호(VID1)를 콘덴서(224)에 샘플링하고, 극성제어신호(FPL1)가 'L'이고 그 반전신호가 'H'일 때, 출력(PH)(i)의 출력을 상기 N형 TFT(232)의 게이트전극을 제어하여 영상신호(VID2)를 콘덴서(234)에 샘플링하고 있다.

제어회로(260)의 NAND게이트(262)는 비교회로(240)의 출력과 극성제어신호의 반전신호(FPL2)를 입력하고, 비교회로(240)의 반전신호로 스위치(280)의 P형 TFT를 제어하고, 제어회로(270)의 AND게이트(272)는 비교회로(250)의 출력과 극성제어신호(FPL1)를 입력하고, 비교회로(250)의 반전신호로 스위치(290)의 N형 TFT를 제어하고 있다. 이 구성에 의해, 극성제어신호의 반전신호(FPL2)가 'H'로 비교회로(240)의 출력이 'H'일 때, P형 TFT가 온상태로 되고, 극성제어신호(FPL1)가 'H'로 비교회로(250)의 출력이 'H'일 때, N형 TFT가 온상태로 된다.

이상의 동작에 의해 극성제어신호의 반전신호(FPL2)가 'H'일 때, 샘플홀드회로(220)의 전압이 상기 신호선의 전압(VD)(i)보다도 낮을 때 P형 TFT는 온상태로 되어, 신호선의 (VD)(i)를 제어전원(VR1)으로 구동하고, 높아졌을 때 P형 TFT는 오프상태로 되어 신호선의 전압(VD)(i)을 보지상태로 한다.

한편, 극성제어신호(FPL1)가 'H'일 때, 샘플홀드회로(230)의 전압이 신호선의 전압(VD)(i)보다도 높을 때 N형 TFT는 온상태로 되어, 신호선의 (VD)(i)를 제어전원(VR2)의 전압으로 구동하고, 낮아졌을 때 N형 TFT는 오프상태로 되어 신호선의 전압(VD)(i)을 보지상태로 한다.

이상과 같이 구성한 본 발명의 제 2 실시예에서도 본 발명의 제 1 실시예와 동일한 효과가 있다.

또한, 제 2 실시예의 구성에 있어서, 양극의 영상신호의 제어를 수행하는 샘플홀드회로(220), 양극의 영상신호의 출력전압을 제어하는 스위치(280)를 P형 TFT의 단일도전체로 구성하고, 음극의 영상신호의 제어를 수행하는 샘플홀드회로(230), 음극의 영상신호의 출력전압을 제어하는 스위치(290)를 N형 TFT의 단일도전체로 구성한다. 이와 같이 각 스위치를 단일한 도전체로 구성함으로써, 구동회로의 소자수를 줄임과 동시에, 구동회로의 점유면적을 감소시킬 수가 있다.

도 4에 본 발명의 액정표시패널에 적용하는 구동회로의 제 3 실시예를 나타낸다. 또한, 도 3에 나타낸 제 2 실시예와 동일한 구성부분은 동일한 부호로 나타내고 있다.

제 3 실시예에서는, 제 2 실시예와 비교하여 샘플홀드회로(220, 230), 비교회로(240, 250), 제어회로(260)의 실현방법이 다르다.

샘플홀드회로(220, 230)는 각각 P형 TFT(222), 콘덴서(226)와 N형 TFT(232), 콘덴서(236)로 구성하고, 비교회로(240, 250)는 각각 인버터(241, 242), 콘덴서(226, 243), P형 TFT(244, 245, 247)과 인버터(251, 252), 콘덴서(236, 253), N형 TFT(254, 255, 257)로 구성하고, 제어회로(260)는 NOR게이트(264)로 구성하고 있다.

비교회로(240)의 인버터(241, 242)는, 극성제어신호(FPL1)가 'H'이고 그 반전신호(FPL2)가 'L'이 되는 홀수행일 때에 P형 TFT(244, 245)에서 입력과 출력을 접속한다. 이러한 상태로 함으로써, 각 인버터의 입출력의 전압은 거의 전원전압의 1/2로 바이어스하고, 각 인버터의 바이어스전압에 대응하는 전하가 콘덴서(243)에 축적된다. 이 상태에서, 시프트레지스터(SR)(i)의 출력(PH)(i)을 NAND게이트(212)에서 반전시켜 P형 TFT(222)를 제어하고, 양극의 영상신호(VID1)를 콘덴서(226)에 샘플링한다. 다음으로, 극성제어신호(FPL1)가 'L'이고 그 반전신호(FPL2)가 'H'가 되는 짝수행일 때는, P형 TFT(244, 245)가 오프상태로 되고 P형 TFT(247)는 온상태로 된다. 이 때 인버터(241, 242)는 전원전압의 1/2을 기준으로 한 반전증폭기로서 동작하고, 신호선의 출력(VD)(i)의 전압이 샘플홀드회로(220)에서 샘플링한 전압과 동일할 때, 인버터(242)의 출력전압은 전원전압의 거의 1/2의 바이어스전압과 동일하게 되며, 샘플링한 전압보다도 낮을 때 'L'로 되고 높을 때 'H'로 된다. 이상의 동작에 의해, 양극의 영상신호(VID1)를 샘플링한 전압과 신호선의 출력(VD)(i)의 전압을 비교한다.

비교회로(250), 샘플홀드회로(230)의 동작원리는 동일하다. 비교회로(250)의 인버터(251, 252)는, 극성제어신호(FPL1)가 'L'이고 그 반전신호(FPL2)가 'H'가 되는 짝수행일 때에 N형 TFT(254, 255)에서 입력과 출력을 접속한다. 이 상태로 함으로써, 각 인버터의 입출력의 전압은 거의 전원전압의 1/2로 바이어스하고, 각 인버터의 바이어스전압에 대응하는 전하가 콘덴서(253)에 축적된다. 이 상태에서, 시프트레지스터(SR)(i)의 출력(PH)(i)을 AND게이트(214)를 매개로 N형 TFT(232)를 제어하고, 음극의 영상신호(VID2)를 콘덴서(236)에 샘플링한다. 다음으로, 극성제어신호(FPL1)가 'H'이고 그 반전신호(FPL2)가 'L'이 되는 홀

수행일 때는, N형 TFT(254, 255)가 오프상태로 되고 N형 TFT(257)는 온상태로 된다. 이 때 인버터(241, 242)는 전원전압의 1/2을 기준으로 한 반전증폭기로서 동작하고, 신호선의 출력(VD)(i)의 전압이 샘플홀드회로(230)에서 샘플링한 전압과 동일할 때, 인버터(252)의 출력전압은 전원전압의 거의 1/2의 바이어스 전압과 동일하게 되며, 샘플링한 전압보다도 낮을 때 'L'로 되고 높을 때 'H'로 된다. 이상의 동작에 의해, 음극의 영상신호(VID2)를 샘플링한 전압과 신호선의 출력(VD)(i)의 전압을 비교한다.

제어회로(260)의 OR게이트(264)는 비교회로(240)의 출력과, 극성제어신호(FLP1)를 입력하여 스위치(280)의 P형 TFT(282)를 제어하고 있다. 이러한 구성을 취함으로써, 극성제어신호(FLP1)가 'L'이 되는 짝수행일 때 비교회로(240)의 출력이 'L'인 경우에만 출력을 'L'로 하고, P형 TFT를 온상태로 한다. 비교회로(240)의 입력조건에서는, 신호선의 출력(VD)(i)의 전압이 샘플홀드회로(220)에서 샘플링한 전압에 대해 높은 경우에 P형 TFT가 온상태로 된다.

이상과 같이 각 블럭마다의 동작은, 도 1에 나타난 제 1 실시예와 동일하며, 본 발명의 제 3 실시예에 있어서도 제 1 실시예와 동일한 효과가 있다. 또한, 제 3 실시예의 비교회로는 인버터로 구성하고 있기 때문에, 자동회로를 이용한 비교회로에 대하여 복잡한 바이어스회로가 불필요하게 됨과 동시에, 비교할 수 있는 전압범위가 넓어질 수 있다.

도 13에 본 발명에 따른 액정표시패널에 적용하는 구동회로의 제 4 실시예를 나타낸다. 또한, 도 4에 나타내는 제 3 실시예와 동일한 구성부분은 동일한 부호로서 나타내고 있다.

도 13의 구동회로의 제 4 실시예에서는, 제 3 실시예에 비해 비교회로(240, 250)의 실현방법이 다르며, 제 3 실시예의 상기 비교회로에 이용하고 있는 인버터(241, 242, 251, 252)를 본 실시예에서는 차동증폭기(248, 249, 258, 259)로 실현하고 있다.

상기 차동증폭기(248, 249, 258, 259)는, 각각이 양극입력단자, 음극입력단자, 출력단자를 가지고 있으며, 양극입력단자는 바이어스전압(VBIAS)에 공통으로 접속하고 있다. 상기 인버터(241, 242, 251, 252)의 입력과 출력은 상기 차동증폭기의 음극입력단자와 출력단자에 대응하도록 접속하고 있다.

상기 바이어스전압(VBIAS)은 전원전압의 거의 1/2로 설정하는 것이 바람직하다. 이와 같이 설정함으로써, 상기 차동증폭기(248, 249, 258, 259)의 음극입력단자와 출력의 관계는 상기 인버터(241, 242, 251, 252)의 입력과 출력의 관계와 동일하게 할 수 있다. 그 결과, 본 발명의 액정표시패널에 적용하는 구동회로의 제 4 실시예는, 상기 제 3 실시예와 동일한 동작이 되며, 제 1 실시예와 동일한 효과를 얻을 수 있다.

또한, 제 3 실시예에 적용하는 인버터는 입력전압레벨에 의해 전원전류가 변화하는 것에 반해, 구동회로의 제 3 실시예에 적용하는 차동증폭기는, 차동증폭단의 바이어스를 정전류원으로 함으로써, 입력레벨에 의존하지 않는 고정치로 하여 전원전류를 일정하게 할 수 있다. 그 결과, 복수의 드레인선의 구동회로가 동시에 동작하는 상태라도 전원전류가 일정하게 되며, 전원라인을 매개로 한 노이즈를 줄여 대형 사이즈의 액정표시장치의 실현을 가능하게 할 수 있게 된다.

다음으로, 본 발명에 따른 액정표시장치의 실시예에 대하여 설명하기로 한다.

도 5는 본 발명에 의한 액정표시장치의 제 1 실시예를 나타내는 블럭구성도이다.

본 발명의 액정표시장치는, 표시회로(100), 신호회로(300), 주사회로(400), 화상신호제어회로(500)로 구성한다. 표시회로(100)는, 표시하는 화상에 대응하는 전압을 액정에 인가하는 회로이며, 화소회로(1)를 매트릭스상으로 배치하고 있다. 화소회로(1)는 N형 TFT(1a), 보지용량(1b), 액정용량(1c)으로 구성하며, N형 TFT(1a)의 게이트단자는 주사선에 접속되고, 드레인단자는 신호선에, 그리고 소스단자는 액정용량(1c)과 보지용량(1b)에 접속된다. 이 보지용량(1b)과 액정용량(1c)의 타단은, 표시회로(100)와 대향하여 배치하고 액정을 개재시킨 대향기판의 전극과 동전위로 접속된다. 신호회로(300)는, 화소회로(1)의 신호선에 공급하는 전압을 발생하는 회로이며, 시프트레지스터(320)와 구동회로(DR1, DR2 ...)로 구성하고 있다. 구동회로(DR1, DR2 ...)는 도 1, 도 3, 도 4에 나타난 구동회로에 대응한다. 화상신호제어회로(500)는, 신호회로(300)에 공급하는 영상신호(VID1, VID2)와, 신호회로(300)와 주사회로(400)에 공급하는 제어신호를 발생하는 회로이며, 신호처리회로(520)와 타이밍제어회로(540)로 구성하고 있다. 신호처리회로(520)는 영상신호(VID0E)를 증폭 및 교류화한 영상신호(VID1, VID2)를 출력하고, 타이밍제어회로(540)는 수평 및 수직의 동기신호(Hs, Vs)를 입력하여 시프트레지스터(320), 구동회로(DR1, DR2 ...), 주사회로(400)를 구동하기 위한 제어신호를 발생하고 있다.

이상과 같이 구성한 본 발명의 실시예의 동작을 도 6의 타이밍도에서 설명하기로 한다. 스타트신호(VST)와 클록신호(VCK)는, 주사회로(400)에 입력하는 제어신호이다. 스타트신호(VST)는 표시하는 영상의 프레임의 선두를 나타내고, 클록신호(VCK)는 주사선의 절한타이밍을 나타내고 있다. 신호회로(300)는, 클록신호(VCK)의 상승부의 타이밍에서 상기 스타트신호(HST)를 취하여, 주사선의 신호(VG1, VG2 ...)를 출력한다.

영상신호(VID1, VID2)는 대향전극의 전압(VCOM)에 대하여 각각 양극, 음극이며, 신호처리회로(520)에서 발생하고 있다. 극성제어신호(FLP1)는 상기 클록신호(VCK)의 주기에서 반전함과 동시에, 또한 스타트신호의 프레임의 주기에서도 반전하고 있다.

스타트신호(HST)와, 클록신호(HCK)는, 시프트레지스터(320)에 입력하는 제어신호이다. 스타트신호(HST)는 표시하는 화소의 선두를 나타내고, 클록신호(HCK)는 화소에 대응하는 주사의 타이밍을 나타내고 있다. 시프트레지스터(320)는 클록신호(HCK)의 상승부의 타이밍에서 스타트신호(HST)를 취하여, 구동회로(DR1, DR2 ...)의 제어신호(PH1, PH2 ...)를 출력한다.

신호를 입력하여 각 구동회로(DR1, DR2 ...)는, 도 1의 실시예에서 설명한 바와 같이 동작한다. 여기서는, 2행째의 신호선(VD2)을 예로 들어 간단히 설명하기로 한다.

VSP1(2)는, 양극의 영상신호(VID1)를 제어신호(PH2)로 샘플링한 신호이며, VSP2(2)는, 음극의 영상신호(VID2)를 제어신호(PH2)로 샘플링한 신호이다. VD2는, 2행째의 신호선의 전압이며, 도 2에 나타난 타이밍도와 마찬가지로 양극 또는 음극의 램프전압이 신호(VSP1)(2) 또는 (VSP2)(2)와 교차한 점에서 일정값을

취한다. 화소회로(1)에서는, 이 신호선의 전압을 보지용량에 충전하여 액정을 구동한다.

본 실시예에 의하면, 구동회로를 액정표시장치의 신호회로에 적용함으로써, 구동회로의 점유면적이 적은 회로내장형 액정표시장치를 실현할 수 있다.

도 7은 본 발명에 의한 액정표시장치의 제 2 실시예를 블록도로 나타낸다. 또한, 도 5에 나타난 본 발명의 액정표시장치의 제 1 실시예와 동일한 기능은 동일한 부호로서 나타내고 있다.

도 5에 나타난 본 발명의 액정표시장치의 제 1 실시예와 다른 것은, 신호회로(300)와 화상신호제어회로(500)의 구성이다. 신호회로(300)는 디지털아날로그(D/A)변환회로(DA1, DA2)와 영상신호선(VID1, VID2), 시프트레지스터(SR1, SR2 ...), 구동회로(DR1, DR2 ...)로 구성하고 있다. 화상신호제어회로(500)는 영상신호처리회로(560)와 타이밍제어회로(580)로 구성하고 있다. 영상신호처리회로(560)는, 디지털의 영상신호(DATA)를 입력하고, 신호회로의 D/A변환회로의 디지털 영상신호(D1)를 출력하고, 타이밍제어회로(580)는, 클럭신호(DCLK), 수평동기신호(HSYNC), 수직동기신호(VSYNC)를 입력하여 상기 시프트레지스터(SR1, SR2 ...), 구동회로(DR1, DR2 ...), 주사회로(400)를 구동하는 신호를 출력한다.

신호회로(300)의 D/A변환회로(DA1)는 디지털의 영상신호를 양극의 영상신호로 변환하는 D/A변환회로이며, D/A변환회로(DA2)는 음극의 영상신호로 변환한다.

본 실시예에 의하면, 디지털의 영상신호를 입력하여 동작하기 때문에, 영상신호회로를 간결한 회로로 구성할 수 있다.

도 8은 본 발명에 의한 액정표시장치의 제 3 실시예를 블록도로 나타낸다. 도 7에 나타난 액정표시장치의 제 2 실시예와 다른 것은, 신호회로(300)의 부분이며, 이 부분을 나타내고 있다.

이 신호회로(300)는 디지털신호의 절환회로(MX1~MX4), D/A변환회로(DA1~DA4), 영상신호선(VID1~VID4), 시프트레지스터(SR1...), 구동회로(DR1, DR2 ...)로 구성하고 있다. 여기서, DA1, DA3는 양극의 영상신호를 출력하는 D/A변환회로이며, DA2, DA4는 음극의 영상신호를 출력하는 D/A변환회로이다.

신호회로(300)에 입력하는 디지털의 영상신호(D1~D4)는, 직렬로 입력된 영상신호를 평행하게 변환시킨 것이며, 각각은 이웃한 화소의 데이터이다. 이 영상신호(D1~D4)는, 절환회로(MX1~MX4)를 매개로 D/A변환회로(DA1~DA4)에 입력된다. 절환회로(MX1~MX4)는 극성제어신호(FLP1)에 의해 제어되며, D/A변환회로(DA1, DA2)의 입력을 D1, D2 또는 D2, D1으로, D/A변환회로(DA3, DA4)의 입력을 D3, D4 또는 D4, D3로 절환한다. 각 D/A변환회로(DA1~DA4)는 상기의 데이터를 입력하여 영상신호선(VID1~VID4)으로 변환한 아날로그신호를 출력한다. 이 동작에 의하여, 영상신호선(VID1~VID4)의 신호는, 극성절환신호(PLP1)가 'H'일 때 영상신호(D1, D2, D3, D4)의 순서대로 대응하고, 극성절환신호(FLP1)가 'L'일 때 영상신호(D2, D1, D4, D3)의 순서대로 대응한다. 구동회로(DR1, DR2 ...)는 각각에 상기 영상신호선의 양극과 음극의 영상신호를 입력하여, 이들을 극성제어신호(FLP1)로 절환하고 있다. 구체적으로는, 양극의 영상신호의 영상신호선(VID1)과 음극의 영상신호의 영상(VID2)을 DR1, DR2에 입력하고, 양극의 영상신호의 영상신호선(VID3)과 음극의 영상신호의 영상(VID4)을 상기 DR3, DR4에 입력한다. 입력한 양극과 음극의 영상신호를 극성제어신호로 절환하고 있다. 이 절환은 DR1과 DR2 또는 DR3과 DR4가 반대극성으로 되도록 접속하고 있다. 본 실시예의 경우, 극성절환신호(FLP1)가 'H'일 때 구동회로(DR1~DR4)는 순서대로 영상신호선(VID1, VID2, VID3, VID4)의 신호를 샘플링하고, 극성절환신호(FLP1)가 'L'일 때에는 순서대로 영상신호선(VID2, VID1, VID4, VID3)의 신호를 샘플링한다. 상기 시프트레지스터(SR1 ...)는 4개의 신호선마다 설치하고, 그 출력(PH1)은 영상신호(D1~D4)에 대응하여 변화한다.

이상의 동작에 의하여, DR1~DR4는, 영상신호(D1~D4)를 아날로그로 변환한 신호를 샘플링한다. 이 때의 영상신호의 극성은, 극성절환신호(FLP1)가 'H'일 때에 양극, 음극, 양극, 음극의 순으로 되며, 극성절환신호(FLP1)이 'L'일 때에는 음극, 양극, 음극, 양극의 순으로 된다.

본 실시예에 의하면, 양극과 음극의 D/A변환회로를 절환하여 사용할 수 있기 때문에, D/A변환회로의 점유면적을 1/2로 줄일 수 있다.

도 9는 본 발명에 의한 액정표시패널용 구동회로에 적용하는 출력제어전원회로의 실시예를 나타낸다.

본 실시예는 전류원(IB1~IB4), 콘덴서(C1, C2), P형 TFT(T1, T4), N형 TFT(T2, T3)로 구성하고 있다. 전류원(IB1)의 전류를 콘덴서(C1)에서 적분하여 양극의 램프전압을 발생시키고, 전류원(IB2)을 C2에서 적분하여 음극의 램프전압을 발생시킨다. 발생한 램프전압은, 전류원(IB3)과 N형 TFT(T3)로 구성하는 소스폴로어회로 또는 전류원(IB4)과 P형 TFT(T4)로 구성하는 소스폴로어회로를 매개로 출력제어전압(VR1, VR2)을 출력한다. 또한, 각 램프전압의 초기화는 N형 TFT(T1)와 P형 TFT(T2)에서 수행된다. 각 TFT에는 극성제어신호의 반전신호(FLP2)를 입력한다.

이상과 같이 구성한 실시예의 동작을 도 10에 나타내는 타이밍도로 설명하기로 한다. 극성제어신호의 반전신호(FLP2)가 'L'일 때는 P형 TFT(T1)가 온상태로 되고, N형 TFT(T2)가 오프상태로 된다. 그 결과, 양극의 램프전압은 초기화되고, 음극의 램프전압은 전압의 감소를 개시한다. 한편, 극성제어신호의 반전신호(FLP2)가 'H'일 때는 P형 TFT(T1)가 온상태로 되고 N형 TFT(T2)가 오프상태로 된다. 그 결과, 양극의 램프전압은 전압의 증가를 개시하고, 음극의 램프전압은 초기화된다.

도 11은 본 실시예에 의한 액정표시패널용 구동회로의 출력부의 실시예를 회로구성도로 나타낸다. 본 실시예에서는, 도 3에 나타난 실시예와 다른 점이 스위치(280, 290)의 구성이다. 스위치(280)는 P형 TFT(282, 284)로 구성되며, 스위치(290)는 N형 TFT(292, 294)로 구성된다. 상기 P형 TFT(282, 284)는 드레인과 소스를 직렬로 하여 신호선(VD)(i)와 전원(VDD) 사이에 접속하며, 상기 N형 TFT(292, 294)는 드레인과 소스를 직렬로 하여 신호선(VD)(i)과 접속점(GND) 사이에 접속한다. P형 TFT(282, 284)의 게이트에는 각각 바이어스전원(VB2)과 제어회로(260)의 출력이, N형 TFT(292, 294)의 게이트에는 각각 바이어스전원(VB1)과 제어회로(270)의 출력이 접속된다. 여기서, P형 TFT(282)와 N형 TFT(292)는 정전류원으로 동작한다. 그 결과, 스위치(280) 또는 (290)이 온상태일 때는 P형 TFT(282) 또는 N형 TFT(292)에 의한 전류로 신호선(VD)(i)의 기생용량(Cs)을 충전하기 때문에, 신호선의 전압은 도 3에서 나타내는 실시예와 동일한

파형이 된다.

본 실시예에 의하면, 출력구동전원은 일정전압으로 무방하기 때문에, 제어회로가 간단하게 된다. 또한, 램프전압을 발생하는 회로를 필요로 하지 않는다.

도 12는 본 발명에 의한 액정표시장치의 전체블럭구성도를 나타낸다.

본 블럭도는 구동회로 일체형 액정표시패널(600)과 화상신호제어회로(500)로 구성하고 있다. 구동회로 일체형 액정표시패널(600)은 표시회로(100), 신호회로(300), 주사회로(400)로 구성하며, 표시회로(100)는 시프트레지스터(320), 샘플홀드회로(340), 구동회로(360)로 구성하고 있다. 본 실시예에서는 신호회로(300)와 주사회로(400)를 표시회로(100)와 동일한 기판에 형성하고 있다.

발명의 효과

본 발명의 액정표시패널용 구동회로에서는, 신호선을 스위치로 제어하기 때문에 구동회로의 점유면적을 감소시킬 수가 있다. 또한, 이와 같은 구동회로를 이용함으로써 대형사이즈의 구동회로 일체형의 액정표시장치를 실현할 수 있다.

(57) 청구의 범위

청구항 1

입력전압을 소정의 타이밍에서 샘플링하여 액정표시패널의 신호선을 구동하는 액정표시패널용 구동회로에 있어서,

입력전압을 소정의 타이밍에서 샘플링하는 샘플홀드회로와,

상기 샘플홀드회로의 출력과 신호선의 전압을 비교하는 비교회로와,

상기 신호선의 전압을 제어하는 스위치와,

상기 스위치에 전압을 제공하는 전압공급수단과,

상기 비교회로의 출력에 따라 상기 스위치를 제어하여 구동전압을 발생하도록 하는 제어회로를 가지는 것을 특징으로 하는 액정표시패널용 구동회로.

청구항 2

청구항 1에 있어서,

상기 액정표시패널용 구동회로는,

상기 입력전압이 표시하는 영상신호와 동일한 극성으로 변화하는 양극상태의 제어신호와, 상기 영상신호와 반대극성으로 변화하는 음극상태의 제어신호를 받으며,

상기 샘플홀드회로는 상기 양극상태의 제어신호와, 음극상태의 제어신호에 의해 샘플링하기 때문에, 2개의 샘플홀드회로에 의해 구성되며,

상기 2개의 샘플홀드회로에 대응하여 상기 비교회로, 상기 제어회로 및 상기 스위치를 설치한 것을 특징으로 하는 액정표시패널용 구동회로.

청구항 3

청구항 2에 있어서,

상기 2개의 스위치의 한쪽에 N형트랜지스터를, 그리고 다른 한쪽에 P형 트랜지스터를 적용한 것을 특징으로 하는 액정표시패널용 구동회로.

청구항 4

청구항 2에 있어서,

상기 2개의 샘플홀드회로의 한쪽을 제 1 샘플홀드회로로 하고, 다른 한쪽을 제 2 샘플홀드회로로 하며,

상기 제 1 샘플홀드회로와 상기 제 1 샘플홀드회로에 대응한 비교회로, 제어회로, 스위치에 의해 제 1 구동회로를 구성하고,

마찬가지로 제 2 샘플홀드회로와 상기 제 2 샘플홀드회로에 대응한 비교회로, 제어회로, 스위치에 의해 제 2 구동회로를 구성하고,

상기 액정표시패널용 구동회로의 동작을, 입력전압을 샘플링하는 샘플링기간과, 상기 신호선의 전압을 구동하는 출력구동기간으로 나누어, 이들 기간이 상기 제 1 구동회로와 상기 제 2 구동회로에서 서로 다른 것을 특징으로 하는 액정표시패널용 구동회로.

청구항 5

청구항 1 또는 청구항 2에 있어서,

상기 샘플홀드회로와 상기 비교회로에 인버터형의 논리회로를 적용한 것을 특징으로 하는 액정표시패널용 구동회로.

청구항 6

청구항 2에 있어서,
 상기 전압공급수단은,
 양극의 램프전압과 음극의 램프전압에 의한 것을 특징으로 하는 액정표시패널용 구동회로.

청구항 7

청구항 2에 있어서,
 상기 전압공급수단은 양극의 고정전원과 음극의 고정전원을 이용하고, 상기 스위치는 상기 고정전원에 접속하는 정전류원의 전류를 제한한 것을 특징으로 하는 액정표시패널용 구동회로.

청구항 8

주사선과 신호선의 교점에 설치한 스위칭소자와, 상기 주사선의 전압을 제어하는 주사회로와, 상기 신호선의 전압을 제어하는 신호회로를 형성한 제 1 기판과, 한쪽 면(片面)에 투명전극을 형성한 제 2 기판과, 상기 제 1 기판과 상기 제 2 기판간에 액정을 개재한 액정표시장치에 있어서,

상기 신호회로는,
 영상신호인 입력전압을 소정의 타이밍에서 샘플링하는 샘플회로와,
 상기 샘플회로의 출력과 상기 신호선의 전압을 비교하는 비교회로와,
 상기 신호선의 출력전압을 제어하는 스위치와,
 상기 스위치에 전압을 공급하는 전압공급수단과,
 상기 비교회로에 출력에 따라 상기 스위치를 제어하여 상기 신호선의 출력전압을 얻도록 하는 제어회로를 가지는 구동회로를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 9

청구항 8에 있어서,
 상기 구동회로를 양극의 입력전압으로 동작하는 제 1 구동회로와, 음극의 입력전압으로 구동하는 제 2 구동회로로 구성된 것을 특징으로 하는 액정표시장치.

청구항 10

주사선과 신호선의 교점에 설치한 스위칭소자와, 상기 주사선의 전압을 제어하는 주사회로와, 상기 신호선의 전압을 제어하는 신호회로를 형성한 제 1 기판과, 한쪽 면에 투명전극을 형성한 제 2 기판과, 상기 제 1 기판과 상기 제 2 기판간에 액정을 개재시킨 액정표시장치에 있어서,

상기 신호회로는,
 디지털의 영상신호를 입력하여 아날로그전압으로 변환하는 D/A변환회로와,
 상기 아날로그전압을 소정의 타이밍에서 샘플링하는 샘플홀드회로와,
 상기 샘플홀드회로의 출력과 상기 신호선의 전압을 비교하는 비교회로와,
 상기 신호선의 출력전압을 제어하는 스위치와,
 상기 스위치에 전압을 공급하는 전압공급수단과,
 상기 비교회로에 출력에 의해 상기 스위치의 스위치를 제어하는 제어회로를 가지는 구동회로를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 11

주사선과 신호선의 교점에 설치한 스위칭소자와, 상기 주사선의 전압을 제어하는 주사회로와, 상기 신호선의 전압을 제어하는 신호회로를 형성한 제 1 기판과, 단편에 투명전극을 형성한 제 2 기판과, 상기 제 1 기판과 상기 제 2 기판간에 액정을 개재시킨 액정표시장치에 있어서,

디지털의 영상신호를 입력하여 양극의 아날로그전압으로 변환하는 제 1 D/A변환회로와,
 음극의 아날로그전압으로 변환하는 제 2 D/A변환회로와,
 상기 양극의 아날로그전압을 입력하여 소정의 타이밍에서 샘플링하여 상기 신호선을 구동하는 제 1 구동회로와,
 상기 음극의 아날로그전압을 입력하여 소정의 타이밍에서 샘플링하여 상기 신호선을 구동하는 제 2 구동회로를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 12

청구항 11에 있어서,
 상기 제 1 구동회로를,
 상기 양극의 아날로그전압을 샘플링하는 제 1 샘플홀드회로와,
 상기 제 1 샘플홀드회로의 출력과 상기 신호선의 전압을 비교하는 제 1 비교회로와,

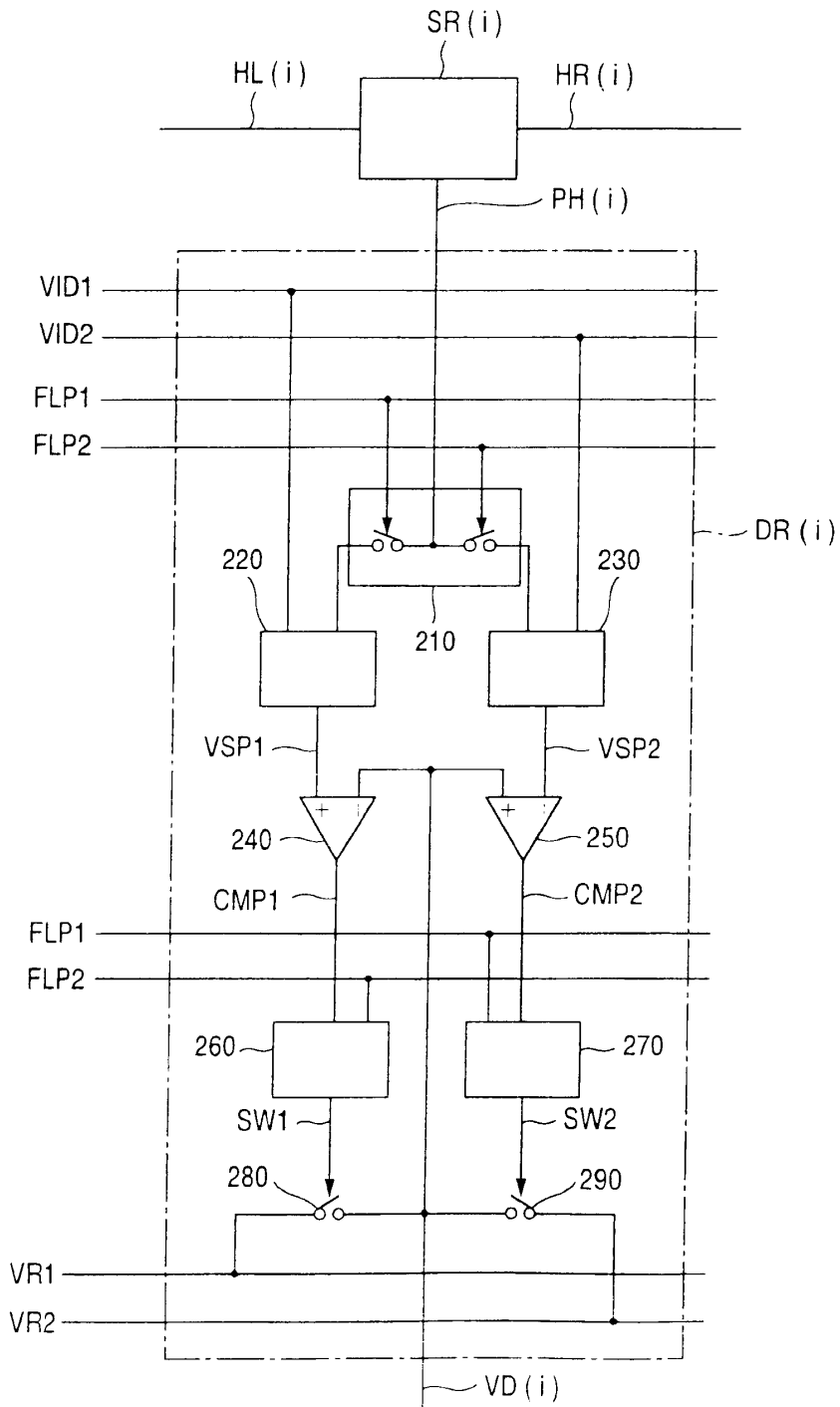
상기 신호선의 출력전압을 제어하는 제 1 스위치와,
 상기 제 1 스위치에 전압을 공급하는 제 1 전압공급수단과,
 상기 제 1 비교회로의 출력에 의해 상기 제 1 스위치를 제어하는 제 1 제어회로로 구성하고,
 상기 제 2 구동회로를,
 상기 음극의 아날로그전압을 샘플링하는 제 2 샘플홀드회로와,
 상기 제 2 샘플홀드회로의 출력과 상기 신호선의 전압을 비교하는 제 2 비교회로와,
 상기 신호선의 출력전압을 제어하는 제 2 스위치와,
 상기 제 2 스위치에 전압을 공급하는 제 2 전압공급수단과,
 상기 제 2 비교회로의 출력에 의하여 상기 제 2 스위치를 제어하는 제 2 제어회로로 구성한 것을 특징으로 하는 액정표시장치.

청구항 13

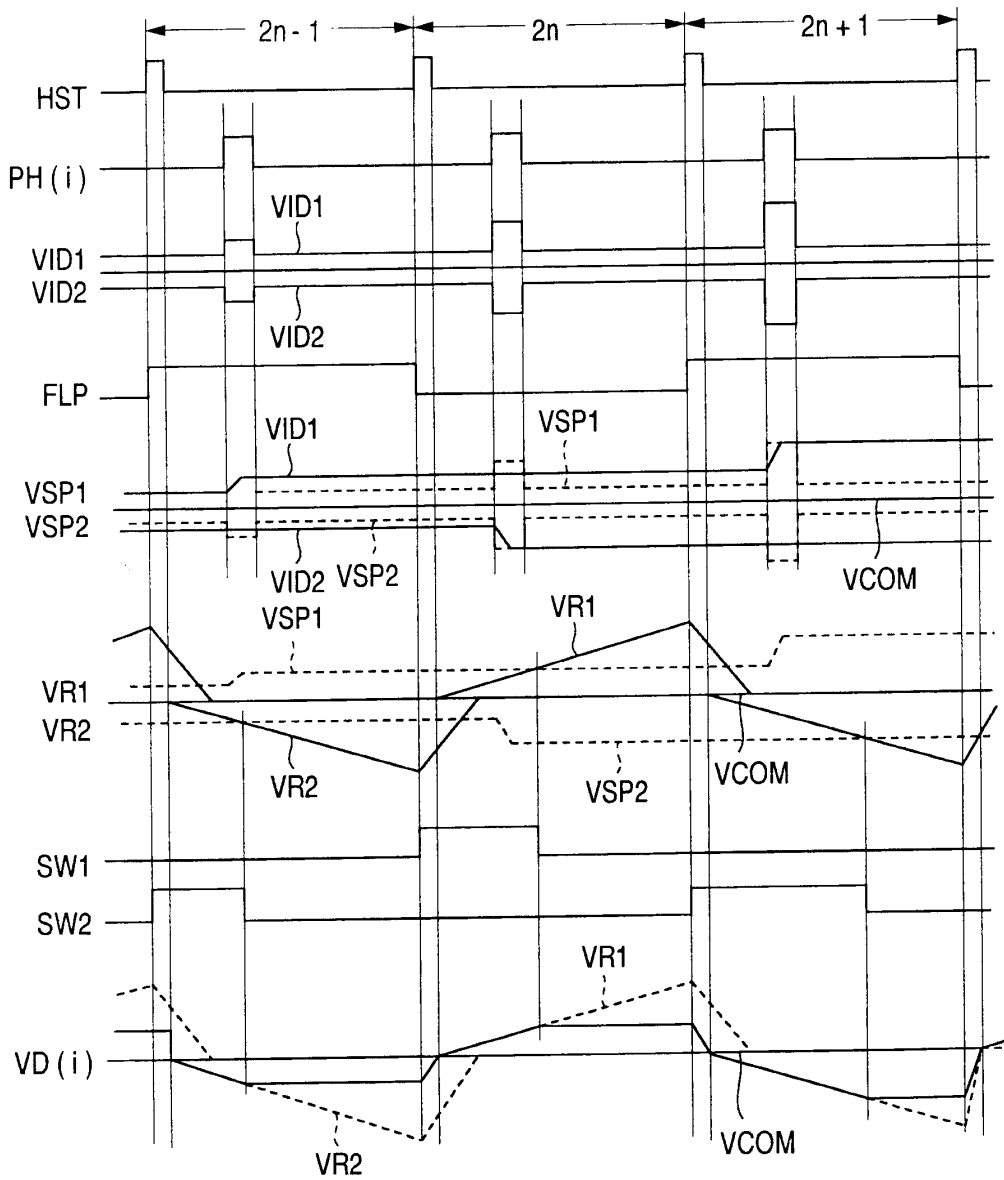
주사선과 신호선의 교점에 설치한 스위칭소자와, 상기 주사선의 전압을 제어하는 주사회로와, 상기 신호선의 전압을 제어하는 신호회로를 형성한 제 1 기판과, 한쪽 면에 투명전극을 형성한 제 2 기판과, 상기 제 1 기판과 상기 제 2 기판간에 액정을 개재시킨 액정표시장치에 있어서,
 연속되는 디지털의 영상신호를 보지하는 제 1 및 제 2 래치회로와,
 상기 래치회로의 출력을 서로 절환하는 절환수단과,
 상기 절환수단의 한쪽의 출력에 접속하고, 디지털의 영상신호를 양극의 아날로그전압으로 변환하는 제 1 D/A변환회로와,
 상기 절환수단의 다른쪽 출력에 접속하여 디지털의 영상신호를 음극의 아날로그전압으로 변환하는 제 2 D/A변환회로와,
 상기 제 1 및 제 2 D/A변환회로에 접속되는 제 1 및 제 2 아날로그신호 버스라인과,
 상기 제 1 및 제 2 버스라인에 접속하고, 상기 신호선의 제 1 및 제 2 신호선을 구동하는 제 1 및 제 2 출력수단으로 구성하며,
 상기 제 1 및 제 2 출력수단이 각각 상기 제 1 버스라인에 접속되어 양극의 전압을 제어하는 제 1 구동회로와, 상기 제 2 버스라인에 접속되어 음극의 전압을 제어하는 제 2 구동회로를 포함하며,
 상기 제 1 래치회로의 출력을 상기 제 1 D/A변환회로를 매개로, 상기 제 1 출력수단을 구성하는 상기 제 1 구동회로에서 제 1 신호선을, 상기 제 2 래치회로의 출력을 상기 제 2 D/A변환회로를 매개로, 상기 제 2 출력수단을 구성하는 상기 제 2 구동회로에서 제 2 신호선을 구동하고,
 상기 제 1 래치회로의 출력을 상기 제 2 D/A변환회로를 매개로, 상기 제 1 출력수단을 구성하는 상기 제 2 구동회로에서 제 1 신호선을, 상기 제 2 래치회로의 출력을 상기 제 1 D/A변환회로를 매개로, 상기 제 2 출력수단을 구성하는 상기 제 1 구동회로에서 제 2 신호선을 구동하는 것을 특징으로 하는 액정표시장치.

도면

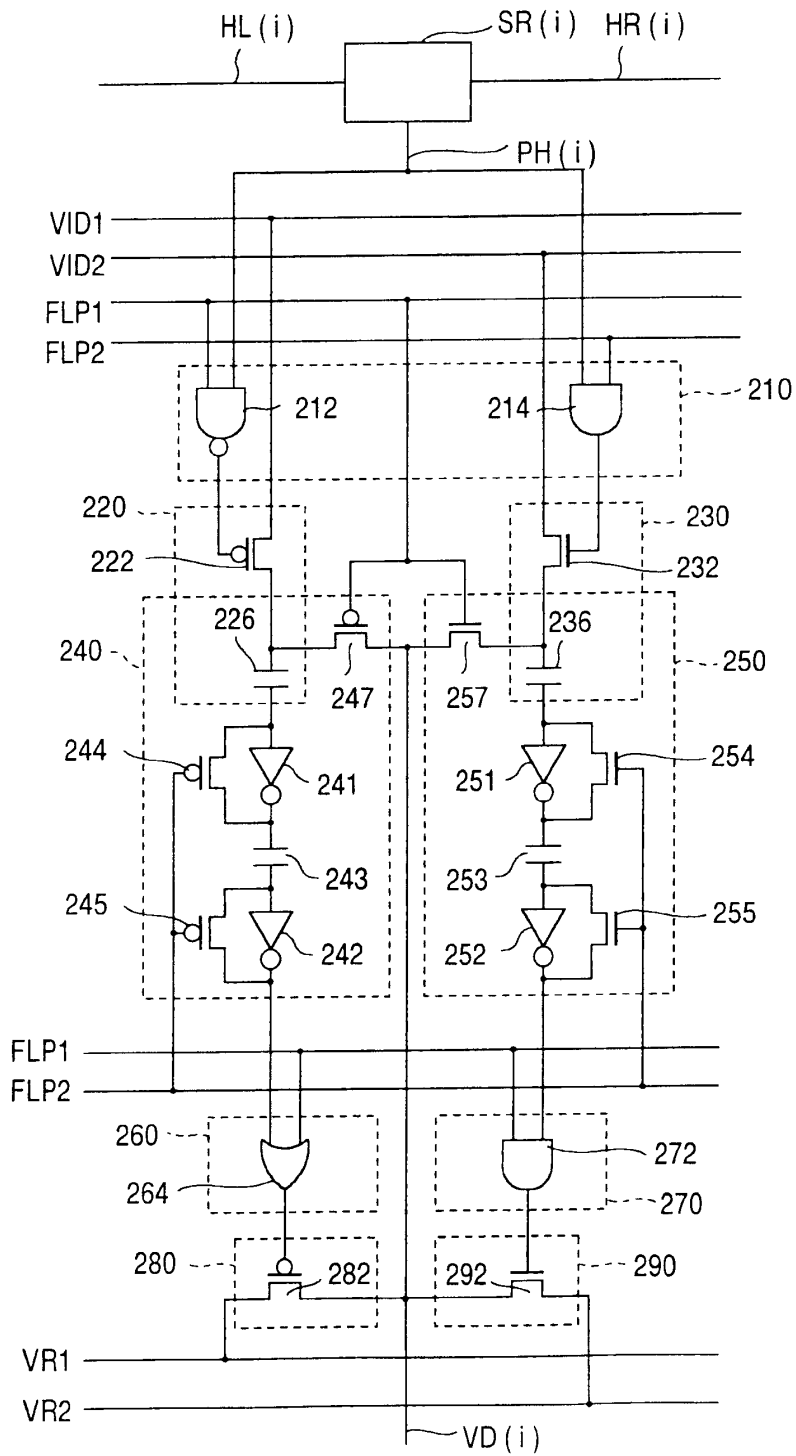
도면1



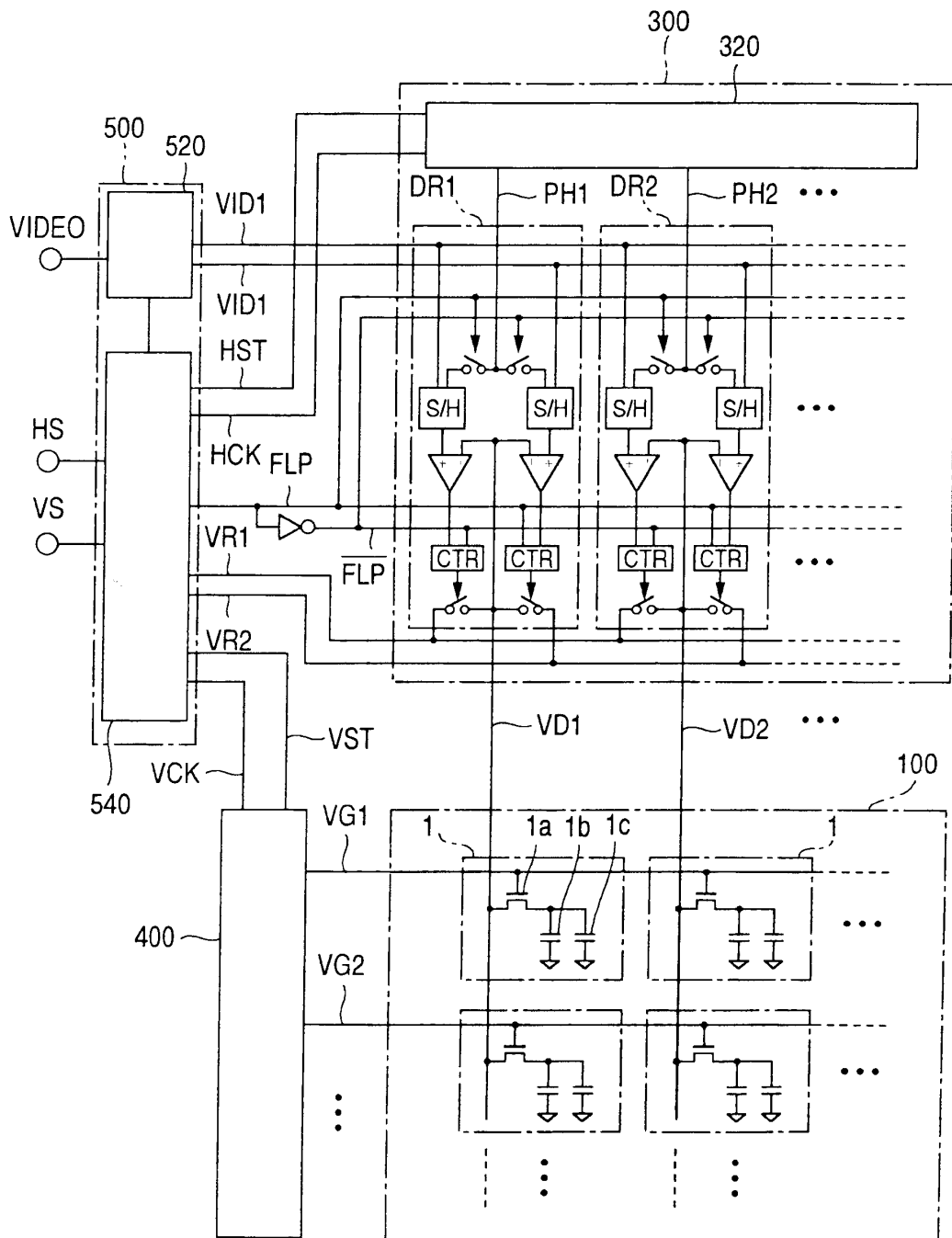
도면2



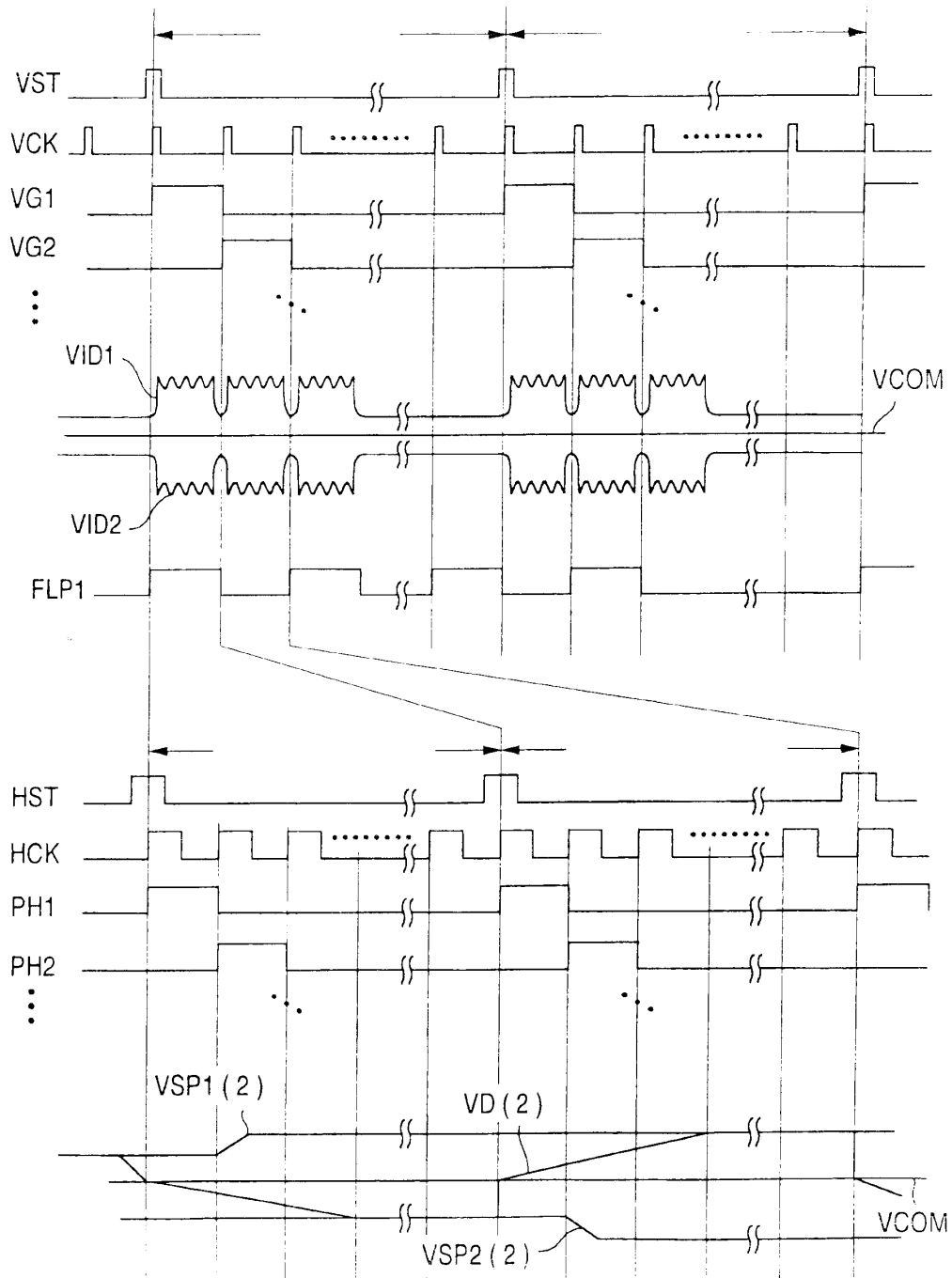
도면4



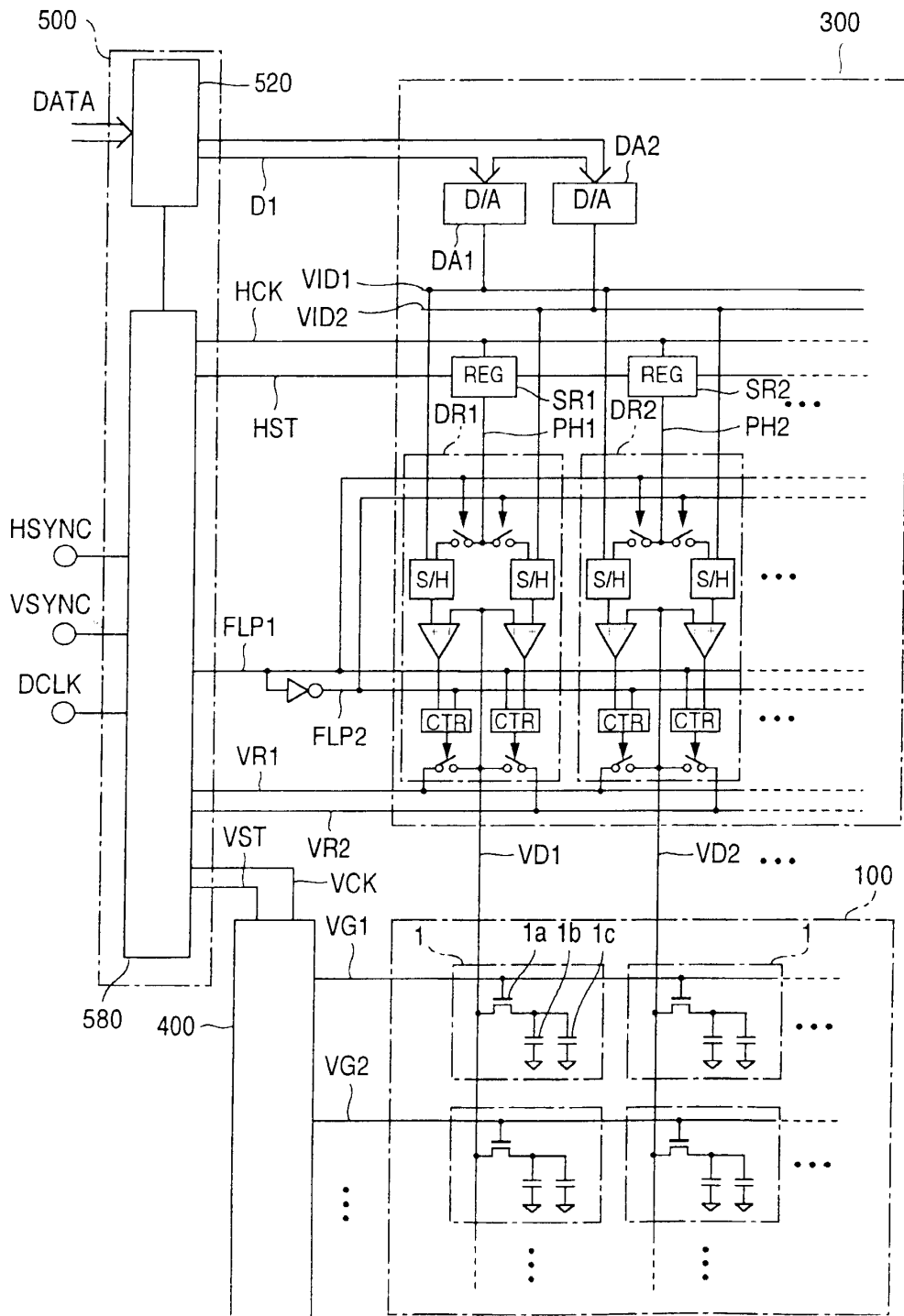
도면5



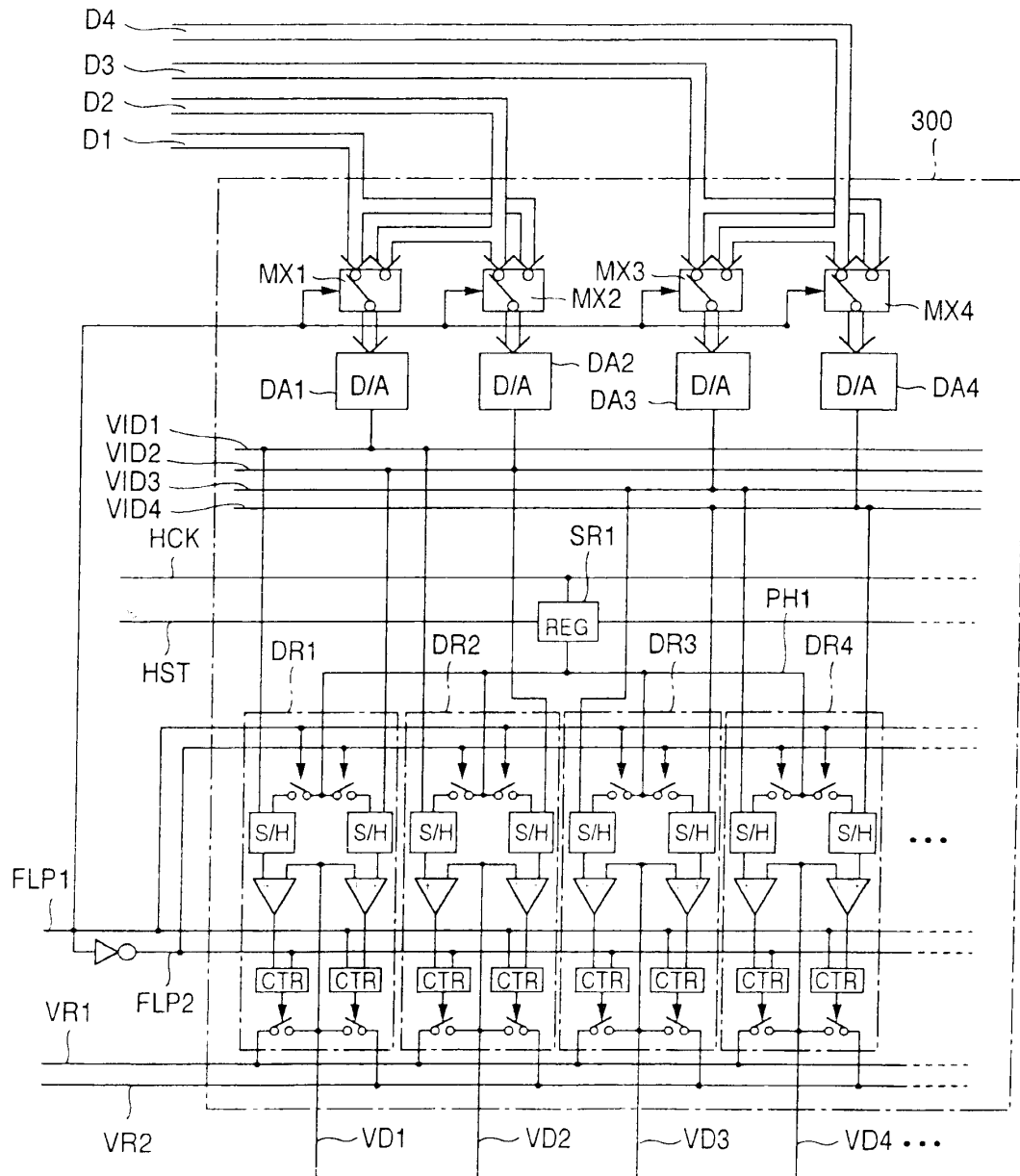
도면6



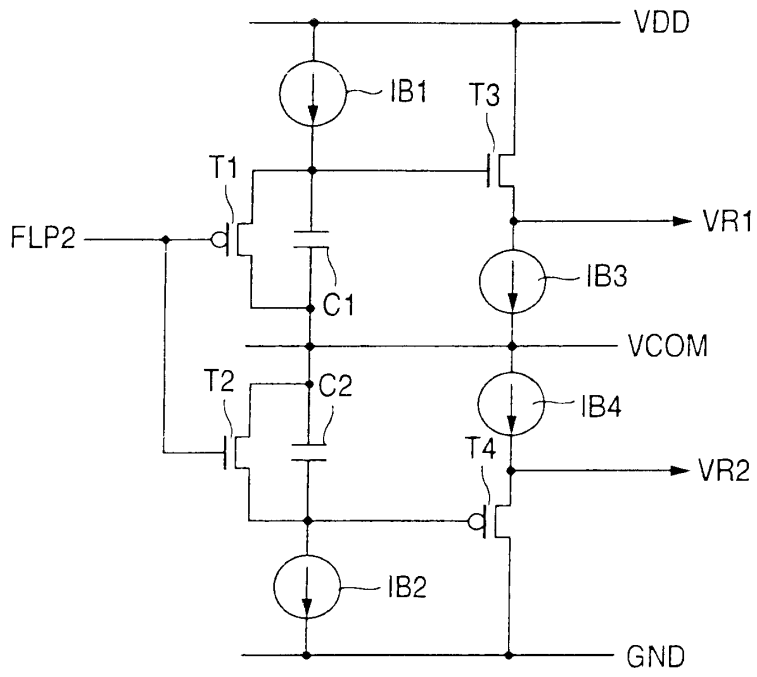
도면7



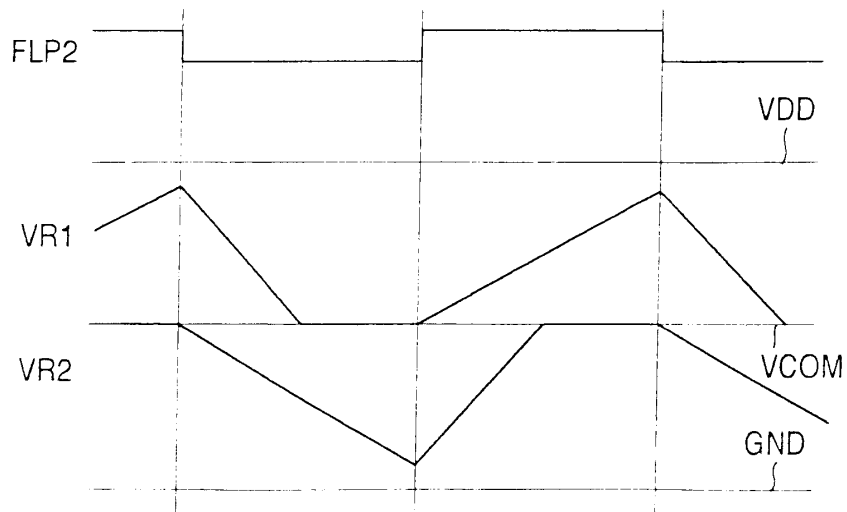
도면8



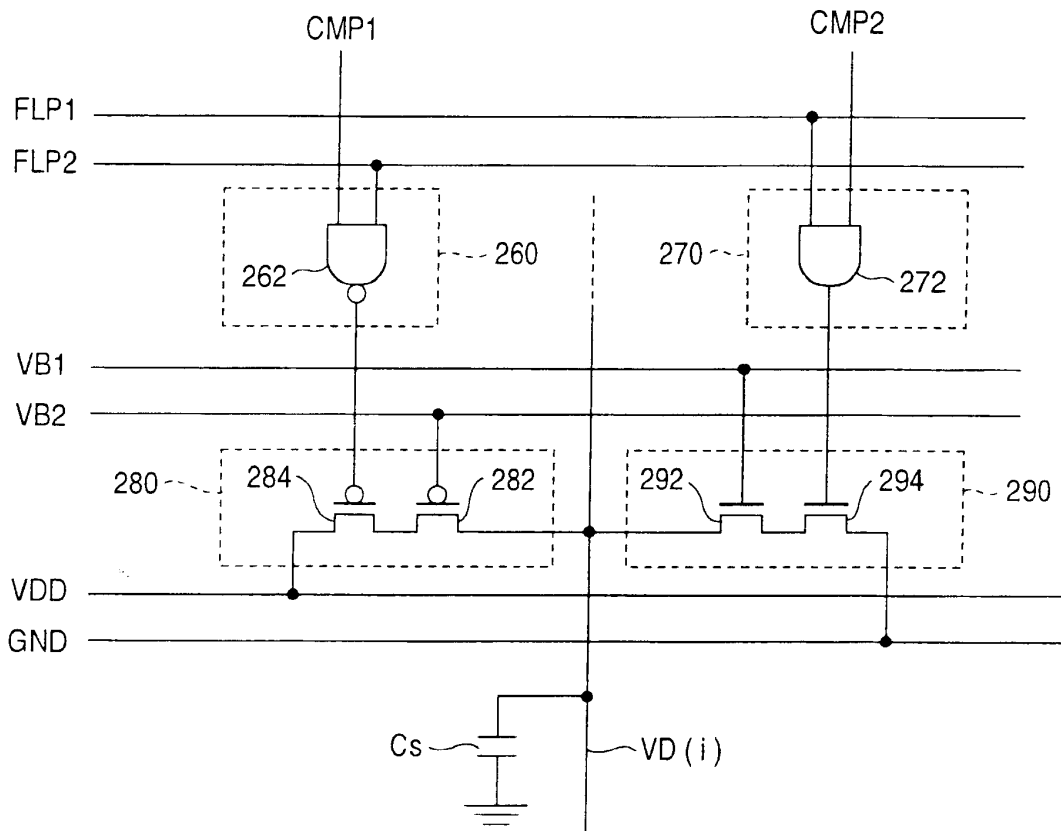
도면9



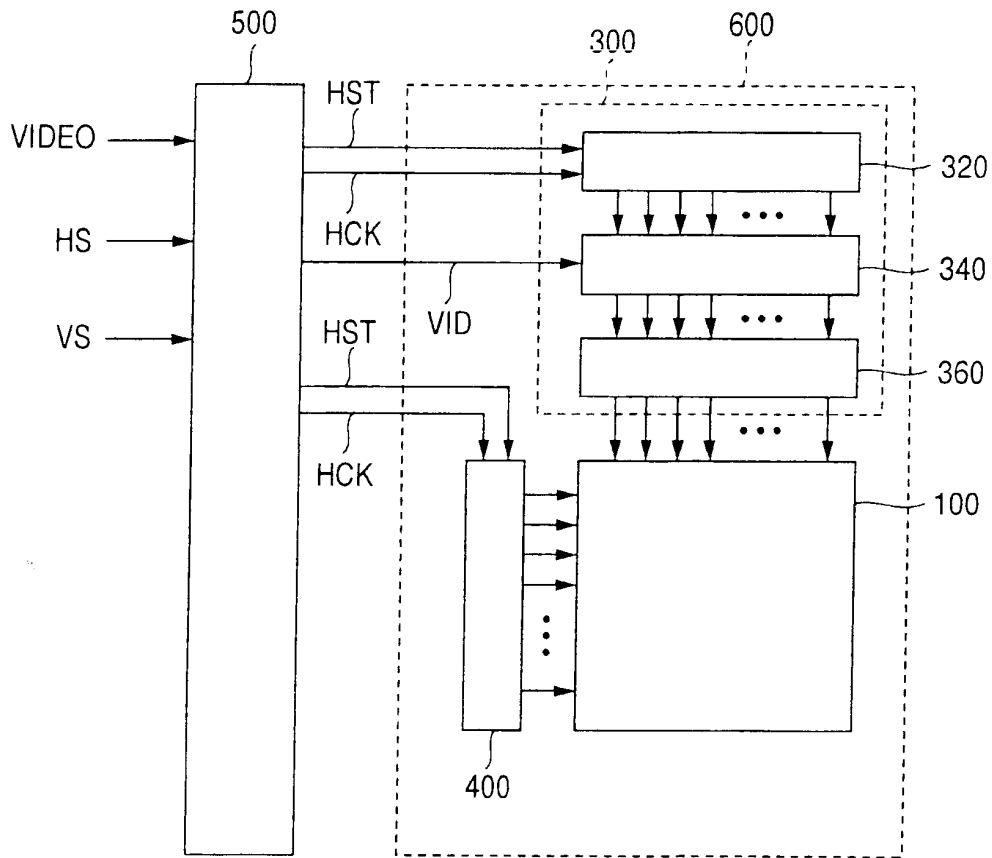
도면10



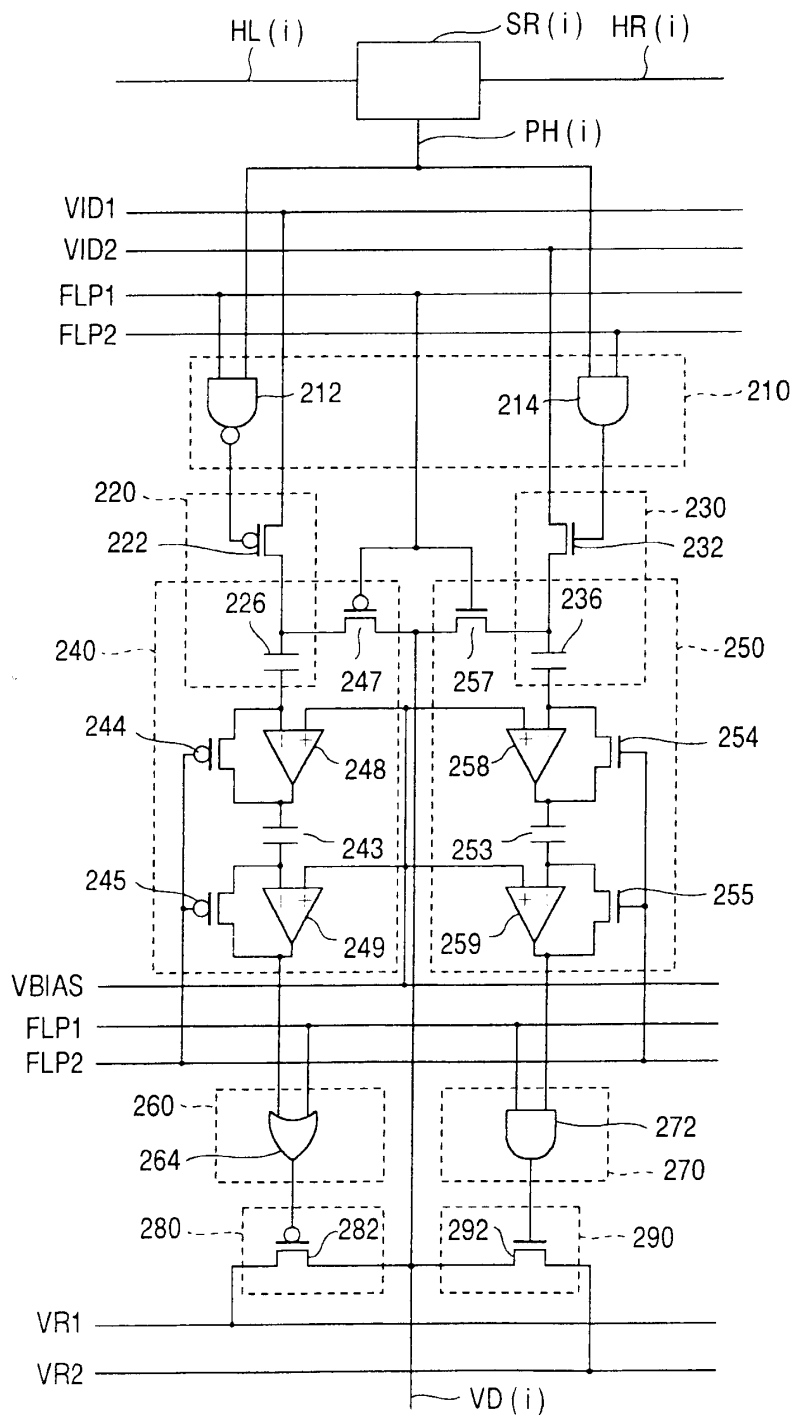
도면11



도면 12



도면 13



专利名称(译)	液晶显示面板驱动电路和液晶显示装置		
公开(公告)号	KR1020000057986A	公开(公告)日	2000-09-25
申请号	KR1020000006001	申请日	2000-02-09
[标]申请(专利权)人(译)	日立HITACHI SEISAKUSHODBA 日立器件工程株式会社		
申请(专利权)人(译)	株式会社日立制作所 히타치디바이스엔지니어링가부시킴이샤		
当前申请(专利权)人(译)	株式会社日立制作所 히타치디바이스엔지니어링가부시킴이샤		
[标]发明人	SATO HIDEO 사토히데오 MIKAMI YOSHIRO 미카미요시로 TSUMURA MAKOTO 쯔무라마코토 KAWACHI GENSHIRO 카와치겐시로 OKUBO TATSUYA 오쿠보타쓰야 SHIMOMURA SHIGEO 시모무라시게오 SUZUKI KENKICHI 스즈키켄키치 YAMAMOTO MASANAO 야마모토마사나오		
发明人	사토히데오 미카미요시로 쯔무라마코토 카와치겐시로 오쿠보타쓰야 시모무라시게오 스즈키켄키치 야마모토마사나오		
IPC分类号	G09G3/36 G02F1/133 G09G3/20 H04N5/66		
CPC分类号	G09G2310/0259 G09G2300/0408 G09G3/3614 G09G3/3685		
代理人(译)	李钟IL		
优先权	1999032315 1999-02-10 JP		
其他公开文献	KR100698491B1		
外部链接	Espacenet		

摘要(译)

液晶显示器的驱动电路和液晶显示装置技术领域本发明涉及液晶显示器的驱动电路和液晶显示装置，更具体地说，涉及液晶显示器（LCD）。比较器电路240,250，用于比较信号线i，j和i的电压，开关280,290，用于控制信号线的输出电压，以及图像信号控制

[illegible]