



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년06월25일
(11) 등록번호 10-1157972
(24) 등록일자 2012년06월13일

(51) 국제특허분류(Int. Cl.)
G09G 3/36 (2006.01) G09G 3/20 (2006.01)
G02F 1/133 (2006.01)
(21) 출원번호 10-2005-0097131
(22) 출원일자 2005년10월14일
심사청구일자 2010년09월29일
(65) 공개번호 10-2006-0097542
(43) 공개일자 2006년09월14일
(30) 우선권주장
1020050018626 2005년03월07일 대한민국(KR)
(56) 선행기술조사문헌
JP2005025214 A

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김남희
서울특별시 강서구 화곡로 211-11 (화곡동)
이석우
서울특별시 구로구 고척로 49 (오류동)
(74) 대리인
김용인, 심창섭

전체 청구항 수 : 총 45 항

심사관 : 박남현

(54) 발명의 명칭 액정 표시장치의 구동장치 및 구동방법

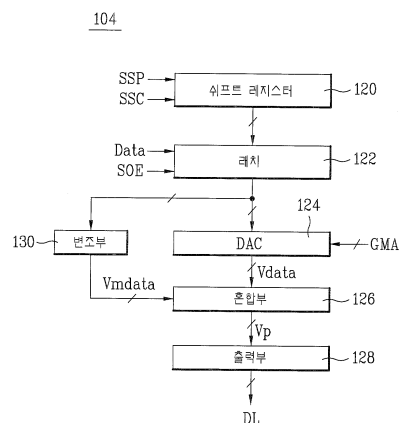
(57) 요약

본 발명은 메모리를 사용하지 않고도 액정의 응답속도를 빠르게 하여 화질저하를 방지할 수 있도록 한 액정 표시장치의 구동장치 및 구동방법에 관한 것이다.

본 발명에 따른 액정 표시장치의 구동장치는 서로 교차하게 배열되는 복수의 게이트 라인과 복수의 데이터 라인을 갖는 액정패널과; 상기 게이트 라인들에 게이트 펄스를 공급하는 게이트 드라이버와; 입력되는 N비트(단, N은 양의 정수) 디지털 데이터 신호를 샘플링하여 아날로그 데이터 전압을 발생하며 상기 샘플링된 데이터 신호 중 M비트(단, M은 N보다 같거나 작은 양의 정수) 데이터 값에 따라 액정의 응답속도를 빠르게 하기 위한 변조 데이터 전압을 발생하고, 상기 변조 데이터 전압을 상기 아날로그 데이터 전압과 혼합하여 상기 데이터 라인에 공급하는 데이터 드라이버를 구비하는 것을 특징으로 한다.

이러한 구성에 의하여 본 발명은 별도의 메모리를 사용하지 않고도 액정의 응답속도를 빠르게 하여 화질저하를 방지할 수 있다. 나아가, 본 발명은 메모리를 사용하지 않으므로 액정 표시장치의 비용을 감소시킬 수 있다.

대표도 - 도6



특허청구의 범위

청구항 1

서로 교차하게 배열되는 복수의 게이트 라인과 복수의 데이터 라인을 갖는 액정패널과;

상기 게이트 라인들에 게이트 펄스를 공급하는 게이트 드라이버와;

입력되는 N비트(단, N은 양의 정수) 디지털 데이터 신호를 샘플링하여 아날로그 데이터 전압을 발생하며 상기 샘플링된 데이터 신호 중 M비트(단, M은 N보다 같거나 작은 양의 정수) 데이터 값에 따라 액정의 응답속도를 빠르게 하기 위한 변조 데이터 전압을 발생하고, 상기 변조 데이터 전압을 상기 아날로그 데이터 전압과 혼합하여 상기 데이터 라인에 공급하는 데이터 드라이버를 구비하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 2

제 1 항에 있어서,

상기 변조 데이터 전압은 아날로그 데이터 전압보다 큰 크기를 갖는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 3

제 1 항에 있어서,

상기 데이터 드라이버는 상기 게이트 펄스의 하이 구간의 제 1 구간에 상기 변조 데이터 전압과 상기 아날로그 데이터 전압을 혼합하여 상기 데이터 라인에 공급하고, 상기 게이트 펄스의 하이 구간의 제 1 구간 이후의 제 2 구간에는 상기 아날로그 데이터 전압을 상기 데이터 라인에 공급하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 4

제 1 항에 있어서,

상기 데이터 드라이버는,

샘플링 신호를 생성하는 쉬프트 레지스터와,

상기 샘플링 신호에 따라 상기 N비트 디지털 데이터 신호를 래치하고 래치된 N비트 디지털 데이터 신호를 데이터 출력신호에 따라 출력하는 래치와,

상기 래치로부터 출력되는 상기 N비트 디지털 데이터 신호를 상기 아날로그 데이터 전압으로 변환하는 디지털-아날로그 변환부와,

상기 래치로부터 출력되는 상기 M비트 디지털 데이터 신호에 따라 상기 변조 데이터 전압을 생성하는 변조부와,

상기 아날로그 데이터 전압과 상기 변조 데이터 전압을 혼합하여 상기 데이터 라인으로 출력하는 혼합부를 구비하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 5

제 1 항에 있어서,

상기 데이터 드라이버는,

샘플링 신호를 생성하는 쉬프트 레지스터와,

상기 샘플링 신호에 따라 상기 N비트 디지털 데이터 신호를 래치하고 래치된 N비트 디지털 데이터 신호를 데이터 출력신호에 따라 출력하는 래치와,

상기 래치로부터 출력되는 상기 M비트 디지털 데이터 신호에 따라 상기 변조 데이터 전압을 생성하는 변조부와,

상기 래치로부터 출력되는 상기 N비트 디지털 데이터 신호를 상기 아날로그 데이터 전압으로 변환하고, 상기 아날로그 데이터 전압과 상기 변조 데이터 전압을 혼합하여 정극성 및 부극성 데이터 전압을 생성하여 극성제어 신호에 따라 상기 데이터 라인으로 출력하는 디지털-아날로그 변환부를 구비하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 6

제 4 항 또는 제 5 항에 있어서,

상기 변조 데이터 전압은 상기 M비트 디지털 데이터 신호에 따라 전압레벨 및 펄스 폭 중 적어도 하나가 변조되는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 7

제 4 항 또는 제 5 항에 있어서,

상기 변조부는,

상기 변조 데이터 전압의 전압레벨을 설정하는 변조전압 생성부와,

상기 변조 데이터 전압의 펄스 폭을 설정하기 위한 스위칭 제어신호를 생성하는 스위칭 제어신호 생성부와,

상기 스위칭 제어신호에 따라 상기 변조전압 생성부로부터의 상기 변조 데이터 전압을 상기 혼합부로 공급하는 스위칭 소자를 구비하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 8

제 7 항에 있어서,

상기 변조전압 생성부는,

상기 M비트 디지털 데이터 신호를 디코딩하여 제 1 디코딩 신호를 생성하는 제 1 디코더와,

구동전압단과 상기 변조전압 생성부의 출력노드 간에 접속된 제 1 저항과,

상기 변조전압 생성부의 출력노드와 상기 제 1 디코더 간에 접속되어 상기 제 1 디코딩 신호에 따라 상기 변조전압 생성부의 출력노드의 전압레벨이 가변되도록 상기 구동전압단으로부터의 구동전압을 분압하는 복수의 분압저항을 구비하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 9

삭제

청구항 10

제 7 항에 있어서,

상기 스위칭 제어신호 생성부는,

상기 M비트 디지털 데이터 신호를 디코딩하여 제 2 디코딩 신호를 생성하는 제 2 디코더와,

입력되는 클럭신호를 상기 제 2 디코딩 신호만큼 카운팅하여 서로 다른 펄스 폭을 가지는 상기 스위칭 제어신호를 생성하여 상기 스위칭 소자에 공급하는 카운터를 구비하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 11

제 7 항에 있어서,

상기 스위칭 제어신호 생성부는 입력되는 클럭신호를 설정된 값만큼 카운팅하여 고정된 펄스 폭을 가지는 상기 스위칭 제어신호를 생성하여 상기 스위칭 소자에 공급하는 카운터를 구비하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 12

삭제

청구항 13

제 7 항에 있어서,

상기 스위칭 제어신호 생성부는,

상기 변조전압 생성부의 출력노드와 상기 스위칭 소자의 제어단자 간에 접속된 저항과,

상기 스위칭 소자의 제어단자와 기저 전압원 간에 접속되어 상기 스위칭 제어신호를 생성하는 커패시터와,

상기 스위칭 소자를 통해 출력되는 상기 변조 데이터 전압을 상기 M비트 디지털 데이터 신호에 따라 디코딩하여 클리어 신호를 생성하는 클리어 신호 생성부와,

상기 스위칭 소자의 제어단자와 기저 전압원 사이에 배치되어 상기 클리어 신호에 따라 상기 커패시터에 저장된 전압을 방전시키는 트랜지스터를 구비하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 14

제 13 항에 있어서,

상기 클리어 신호 생성부는,

상기 변조 데이터 전압을 버퍼링하는 버퍼와,

상기 트랜지스터의 제어단자에 접속된 출력단과 상기 버퍼에 접속된 저항과,

상기 출력단에 병렬로 접속된 복수의 커패시터와,

상기 M비트 디지털 데이터 신호에 따라 상기 복수의 커패시터 중 어느 하나를 선택하는 제 2 디코더를 구비하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 15

제 7 항에 있어서,

상기 스위칭 제어신호 생성부는,

상기 변조전압 생성부의 출력노드와 상기 스위칭 소자의 제어단자 간에 접속된 저항과,

상기 스위칭 소자의 제어단자와 기저 전압원 간에 접속되어 상기 스위칭 제어신호를 생성하는 커패시터와,

상기 스위칭 소자를 통해 출력되는 상기 변조 데이터 전압을 이용하여 클리어 신호를 생성하는 클리어 신호 생성부와,

상기 스위칭 소자의 제어단자와 기저 전압원 사이에 배치되어 상기 클리어 신호에 따라 상기 커패시터에 저장된 전압을 방전시키는 트랜지스터를 구비하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 16

제 15 항에 있어서,

상기 클리어 신호 생성부는,

상기 변조 데이터 전압을 버퍼링하는 버퍼와,

상기 트랜지스터의 제어단자에 접속된 출력단과 상기 버퍼에 접속된 저항과,

상기 출력단과 기저 전압원 사이에 접속된 커패시터를 구비하는 것을 특징으로 액정 표시장치의 구동장치.

청구항 17

삭제

청구항 18

제 5 항에 있어서,

상기 디지털-아날로그 변환부는,

상기 래치로부터 출력되는 상기 N비트 디지털 데이터 신호를 디코딩하여 정극성 및 부극성 아날로그 데이터 전압을 생성하는 디코딩부와,

상기 정극성 및 부극성 아날로그 데이터 전압 각각을 상기 변조 데이터 전압과 혼합하여 상기 정극성 및 부극성 데이터 전압을 생성하는 혼합부와,

상기 극성제어신호에 따라 상기 혼합된 상기 정극성 및 부극성 데이터 전압을 선택하여 출력하는 멀티플렉서부를 구비하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 19

제 18 항에 있어서,

상기 혼합부는,

상기 정극성 아날로그 데이터 전압에 상기 변조 데이터 전압을 가산하여 상기 정극성 데이터 전압을 생성하는 가산부와,

상기 부극성 아날로그 데이터 전압에 상기 변조 데이터 전압을 감산하여 상기 부극성 데이터 전압을 생성하는 감산부를 구비하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 20

제 18 항에 있어서,

상기 혼합부는,

상기 정극성 아날로그 데이터 전압에 상기 변조 데이터 전압을 가산하여 상기 정극성 데이터 전압을 생성하는 제 1 가산부와,

상기 변조 데이터 전압의 극성을 반전시키는 반전부와,

상기 부극성 아날로그 데이터 전압에 상기 반전된 변조 데이터 전압을 가산하여 상기 부극성 데이터 전압을 생성하는 제 2 가산부를 구비하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 21

제 20 항에 있어서,

상기 반전부는 반전 증폭기인 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 22

수직하게 교차되는 복수의 게이트 라인과 복수의 데이터 라인을 포함하는 액정패널과,

상기 게이트 라인에 게이트 펄스를 공급하는 게이트 드라이버와,

상기 게이트 펄스의 하이 구간의 제 1 구간에 제 1 전압을 가지는 데이터 전압과 상기 게이트 펄스의 하이 구간의 상기 제 1 구간 이후의 제 2 구간에 상기 제 1 전압의 크기와 펄스 폭이 다른 제 2 전압을 가지는 데이터 전압을 상기 데이터 라인에 공급하는 데이터 드라이버를 구비하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 23

제 22 항에 있어서,

상기 데이터 드라이버는,

상기 제 1 전압을 생성하기 위하여 상기 제 2 전압과 변조 데이터를 혼합하는 혼합부와,

상기 변조 데이터 전압의 크기를 설정하는 변조전압 생성부와,

상기 변조 데이터 전압의 폭을 설정하기 위한 스위칭 제어신호를 생성하는 스위칭 제어신호 생성부와,
상기 스위칭 제어신호에 따라 상기 변조전압 생성부로부터의 변조 데이터 전압을 상기 혼합부로 공급하는 스위치를 구비하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 24

제 23 항에 있어서,
상기 변조전압 생성부는,
제 1 전압 단자와 상기 변조전압 생성부의 출력노드 사이에 접속된 제 1 저항과,
상기 제 1 전압 단자와 제 2 전압 단자 사이의 적어도 하나의 분압전압을 선택하기 위한 복수의 분압저항을 구비하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 25

제 24 항에 있어서,
상기 변조전압 생성부는 입력되는 디지털 데이터 신호를 디코딩하여 상기 적어도 하나의 분압저항을 선택하기 위한 제 1 디코딩 신호를 생성하기 위한 제 1 디코더를 더 구비하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 26

삭제

청구항 27

제 23 항에 있어서,
상기 스위칭 제어신호 생성부는 입력 클럭신호를 카운트하여 상기 스위칭 제어신호를 생성하는 카운터를 더 구비하며, 상기 스위칭 제어신호의 폭은 상기 카운터의 출력신호에 의해 결정되는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 28

제 27 항에 있어서,
상기 스위칭 제어신호 생성부는 입력되는 디지털 데이터 신호를 디코딩하여 디코딩 신호를 생성하는 디코더를 더 구비하고, 상기 카운터는 상기 디코딩 신호에 의해 결정되는 상기 스위칭 제어신호를 생성하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 29

제 23 항에 있어서,
상기 스위칭 제어신호 생성부는 입력되는 클럭신호를 설정된 값만큼 카운팅하여 고정된 펄스 폭을 가지는 상기 스위칭 제어신호를 생성하는 카운터를 구비하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 30

제 23 항에 있어서,
상기 스위칭 제어신호 생성부는,
상기 변조전압 생성부의 출력노드와 상기 스위치의 제어단자 사이에 접속된 저항과,
상기 스위치의 제어단자와 전압원 사이에 접속되어 상기 스위칭 제어신호를 생성하는 커패시터와,
상기 스위치를 통해 출력된 상기 변조 데이터 전압을 공급받아 클리어 신호를 생성하는 클리어 신호 생성부와,
상기 스위치의 제어단자와 상기 전압원 사이에 배치되어 상기 클리어 신호에 따라 상기 커패시터에 저장된 전

압을 방전시키기 위한 트랜지스터를 구비하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 31

제 30 항에 있어서,

상기 클리어 신호 생성부는 입력되는 디지털 데이터 신호를 디코딩하여 상기 클리어 신호를 생성하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 32

제 31 항에 있어서,

상기 클리어 신호 생성부는,

상기 변조 데이터 전압을 버퍼링하는 버퍼와,

상기 클리어 신호 생성부의 출력단자와

상기 클리어 신호 생성부의 출력단자와 상기 트랜지스터의 제어단자와 상기 버퍼 사이에 접속된 저항과,

상기 출력단자에 병렬로 접속되어 상기 디지털 데이터 신호에 따라 적어도 하나가 선택되는 복수의 커패시터를 구비하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 33

제 32 항에 있어서,

상기 클리어 신호 생성부는 복수의 커패시터 중 적어도 하나를 선택하는 디코더를 더 구비하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 34

제 23 항에 있어서,

상기 스위칭 제어신호 생성부는,

상기 변조전압 생성부의 출력노드와 상기 스위치의 제어단자 사이에 접속된 저항과,

상기 스위치의 제어단자와 기저 전압원 사이에 접속되어 상기 스위칭 제어신호를 생성하는 커패시터와,

상기 스위치를 통해 출력되는 상기 변조 데이터 전압을 이용하여 클리어 신호를 생성하는 클리어 신호 생성부와,

상기 스위치의 제어단자와 상기 기저 전압원 사이에 배치되어 상기 클리어 신호에 따라 상기 커패시터에 저장된 전압을 방전시키는 트랜지스터를 구비하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 35

제 34 항에 있어서,

상기 클리어 신호 생성부는

상기 변조 데이터 전압을 버퍼링하는 버퍼와,

상기 클리어 신호 생성부의 출력단자와

상기 클리어 신호 생성부의 출력단자와 상기 트랜지스터의 제어단자와 상기 버퍼 사이에 접속된 저항과,

상기 출력단자와 상기 기저 전압원 사이에 접속된 커패시터를 구비하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 36

서로 교차하게 배열되는 복수의 게이트 라인과 복수의 데이터 라인을 갖는 액정패널의 구동방법에 있어서,

입력되는 N비트(단, N은 양의 정수) 디지털 데이터 신호를 샘플링하여 아날로그 데이터 전압을 생성하는 단계

와,

상기 샘플링된 데이터 신호 중 M비트(단, M은 N보다 같거나 작은 양의 정수) 데이터 값에 따라 액정의 응답속도를 빠르게 하기 위한 변조 데이터 전압을 생성하는 단계와,

상기 게이트 라인들에 게이트 펄스를 생성하는 단계와,

상기 게이트 펄스에 동기되도록 상기 변조 데이터 전압을 상기 아날로그 데이터 전압과 혼합하여 혼합된 데이터 전압을 상기 데이터 라인에 공급하는 단계를 포함하는 것을 특징으로 하는 액정 표시장치의 구동방법.

청구항 37

제 36 항에 있어서,

상기 혼합된 데이터 전압은 상기 게이트 펄스의 하이 구간의 제 1 구간에 상기 데이터 라인들에 공급되고, 상기 아날로그 데이터 전압은 상기 게이트 펄스의 하이 구간의 상기 제 1 구간 이후의 제 2 구간에 상기 데이터 라인들에 공급되는 것을 특징으로 하는 액정 표시장치의 구동방법.

청구항 38

제 37 항에 있어서,

상기 변조 데이터 전압은 상기 M비트 디지털 데이터 신호에 따라 전압레벨 및 펄스 폭 중 적어도 하나가 변조되는 것을 특징으로 하는 액정 표시장치의 구동방법.

청구항 39

제 38 항에 있어서,

상기 변조 데이터 전압을 생성하는 단계는,

상기 변조 데이터 전압의 전압레벨을 설정하는 단계와,

상기 변조 데이터 전압의 펄스 폭을 설정하기 위한 스위칭 제어신호를 생성하는 단계와,

상기 설정된 전압레벨과 펄스 폭을 가지는 상기 변조 데이터 전압을 생성하기 위하여 상기 스위칭 제어신호에 따라 스위칭 소자를 제어하는 단계를 포함하는 것을 특징으로 하는 액정 표시장치의 구동방법.

청구항 40

제 39 항에 있어서,

상기 변조 데이터 전압의 전압레벨을 설정하는 단계는,

상기 M비트 디지털 데이터 신호에 따라 복수의 저항 중 2개의 저항을 선택적으로 접속시키는 단계와,

상기 선택적으로 접속된 2개의 저항을 이용하여 상기 변조 데이터 전압을 생성하기 위한 구동전압을 분압하는 단계를 포함하는 것을 특징으로 하는 액정 표시장치의 구동방법.

청구항 41

삭제

청구항 42

제 39 항에 있어서,

상기 스위칭 제어신호를 생성하는 단계는 상기 M비트 디지털 데이터 신호에 의해 결정되는 서로 다른 펄스 폭을 가지는 상기 스위칭 제어신호를 생성하기 위하여 입력 클럭신호를 카운팅하고, 상기 생성된 스위칭 제어신호를 상기 스위칭 소자에 공급하는 것을 특징으로 하는 액정 표시장치의 구동방법.

청구항 43

제 39 항에 있어서,

상기 스위칭 제어신호를 생성하는 단계는 입력되는 클럭신호를 설정된 값만큼 카운팅하여 고정된 펄스 폭을

가지는 상기 스위칭 제어신호를 생성하고, 생성된 스위칭 제어신호를 상기 스위칭 소자에 공급하는 것을 특징으로 하는 액정 표시장치의 구동방법.

청구항 44

제 42 항 또는 제 43 항에 있어서,

상기 스위칭 제어신호는 상기 게이트 펄스에 동기되도록 상기 스위칭 소자에 공급되는 것을 특징으로 하는 액정 표시장치의 구동방법.

청구항 45

제 39 항에 있어서,

상기 스위칭 제어신호를 생성하는 단계는;

상기 스위칭 제어신호를 생성하기 위하여 상기 스위칭 소자에 입력된 변조 데이터 전압을 제 1 커패시터에 저장하는 단계와;

상기 스위칭 소자를 통해 출력된 상기 변조 데이터 전압을 버퍼링하고, 상기 버퍼링된 전압을 상기 M비트 디지털 데이터 신호에 의해 결정된 저항을 통해 복수의 제 2 커패시터 중 적어도 하나에 저장하는 단계와;

상기 제 1 커패시터에 저장된 전압을 방전시켜 상기 적어도 하나의 제 2 커패시터에 저장된 전압에 따라 클리어 신호를 생성하는 단계를 포함하는 것을 특징으로 하는 액정 표시장치의 구동방법.

청구항 46

제 39 항에 있어서,

상기 스위칭 제어신호를 생성하는 단계는,

상기 스위칭 제어신호를 생성하기 위하여 상기 스위칭 소자에 입력된 상기 변조 데이터 전압을 제 1 커패시터에 저장하는 단계와;

상기 스위칭 소자를 통해 출력된 상기 변조 데이터 전압을 버퍼링하고, 상기 버퍼링된 전압을 제 1 저항을 통해 제 2 커패시터에 저장하는 단계와;

상기 제 1 커패시터에 저장된 전압을 방전시켜 상기 제 2 커패시터에 저장된 전압에 따라 클리어 신호를 생성하는 단계를 포함하는 것을 특징으로 하는 액정 표시장치의 구동방법.

청구항 47

제 36 항에 있어서,

상기 변조 데이터 전압을 상기 아날로그 데이터 전압과 혼합하는 단계는,

상기 N비트 디지털 데이터 신호를 디코딩하여 정극성 및 부극성 아날로그 데이터 전압을 생성하는 단계와,

상기 정극성 및 부극성 아날로그 데이터 전압 각각에 상기 변조 데이터 전압을 혼합하여 정극성 및 부극성 데이터 전압을 생성하는 단계와,

극성제어신호에 따라 상기 정극성 및 부극성 데이터 전압을 선택적으로 상기 데이터 라인에 공급하는 단계를 포함하는 것을 특징으로 하는 액정 표시장치의 구동방법.

청구항 48

제 47 항에 있어서,

상기 정극성 및 부극성 데이터 전압을 생성하는 단계는,

상기 정극성 아날로그 데이터 전압에 상기 변조 데이터 전압을 가산하여 상기 정극성 데이터 전압을 생성하는 단계와,

상기 부극성 아날로그 데이터 전압에 상기 변조 데이터 전압을 감산하여 상기 부극성 데이터 전압을 생성하는 단계를 포함하는 것을 특징으로 하는 액정 표시장치의 구동방법.

청구항 49

제 47 항에 있어서,

상기 정극성 및 부극성 데이터 전압을 생성하는 단계는,

상기 정극성 아날로그 데이터 전압에 상기 변조 데이터 전압을 가산하여 상기 정극성 데이터 전압을 생성하는 단계와,

상기 변조 데이터 전압의 극성을 반전시키는 단계와,

상기 부극성 아날로그 데이터 전압에 상기 반전된 변조 데이터 전압을 가산하여 상기 부극성 데이터 전압을 생성하는 단계를 포함하는 것을 특징으로 하는 액정 표시장치의 구동방법.

청구항 50

제 49 항에 있어서,

상기 반전된 변조 데이터 전압은 반전 증폭기에 의해 극성이 반전되는 것을 특징으로 하는 액정 표시장치의 구동방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0037] 본 발명은 액정 표시장치에 관한 것으로, 특히 메모리를 사용하지 않고도 액정의 응답속도를 빠르게 하여 화질저하를 방지할 수 있도록 한 액정 표시장치의 구동장치 및 구동방법에 관한 것이다.
- [0038] 통상적으로, 액정 표시장치(Liquid Crystal Display)는 비디오 신호에 따라 액정셀들의 광투과율을 조절하여 화상을 표시하게 된다. 액정셀마다 스위칭 소자가 형성된 액티브 매트릭스(Active Matrix) 타입의 액정 표시장치는 동영상상을 표시하기에 적합하다. 액티브 매트릭스 타입의 액정 표시장치에 사용되는 스위칭 소자로는 주로 박막 트랜지스터(Thin Film Transistor; 이하 "TFT"라 함)가 이용되고 있다.
- [0039] 액정 표시장치는 아래의 수학적식 1 및 2에서 알 수 있는 바, 액정의 고유한 점성과 탄성 등의 특성에 의해 응답속도가 느린 단점이 있다.

수학적식 1

$$\tau_r \propto \frac{\gamma d^2}{\Delta\epsilon |V_a^2 - V_F^2|}$$

[0040]

[0041]

여기서, τ_r 는 액정에 전압이 인가될 때의 라이징 타임(Rising Time)을 의미하고, V_a 는 인가전압을 의미하고, V_F 는 액정분자가 경사운동을 시작하는 프리드릭 천이 전압(Frederick Transition Voltage)을 의미하고, d 는 액정셀의 셀갭(Cell gap)을 의미하고, γ (Gamma)는 액정분자의 회전점도(Rotational Viscosity)를 의미한다.

수학적식 2

$$\tau_F \propto \frac{\gamma d^2}{K}$$

[0042]

[0043]

여기서, τ_F 는 액정에 인가된 전압이 오프된 후 액정이 탄성 복원력에 의해 원위치로 복원되는 폴링타임(Falling Time)을, K 는 액정 고유의 탄성계수를 각각 의미한다.

[0044]

트위스티디 네마틱(Twisted Nematic : TN) 모드의 액정 응답속도는 액정 재료의 물성과 셀갭 등에 의해 달라

질 수 있지만 통상, 라이징 타임이 20 ~ 80ms이고 폴링 타임이 20 ~ 30ms이다. 이러한 액정의 응답속도는 동영상의 한 프레임 기간(National Television Standards Committee : NTSC의 경우 16.67ms)보다 길기 때문에 도 1과 같이 액정셀에 충전되는 전압이 원하는 전압에 도달하기 전에 다음 프레임으로 진행되기 때문에 동영상에서 화면이 흐릿하게 되는 모션 블러링(Motion Burring) 현상이 나타나게 된다.

[0045] 도 1을 참조하면, 관련기술에 따른 액정 표시장치는 동영상 구현시 느린 응답속도로 인하여 한 레벨에서 다른 레벨로 데이터(VD)가 변할 때 그에 대응하는 표시 휘도(BL)가 원하는 휘도에 도달하지 못하게 되어 원하는 색과 휘도를 표현하지 못하게 된다. 그 결과, 액정 표시장치는 동화상에서 모션 블러링 현상이 나타나게 되고, 명암비(Contrast ratio)의 저하로 인하여 표시품위가 떨어지게 된다.

[0046] 이러한 액정 표시장치의 느린 응답속도를 해결하기 위하여, 미국특허 제5,495,265호와 PCT 국제공개번호 WO 99/09967에는 룩 업 테이블을 이용하여 데이터의 변화여부에 따라 데이터를 변조하는 방안(이하, '고속구동'이라 한다)이 제안된 바 있다. 이 고속 구동방법은 도 2와 같은 원리로 데이터를 변조하게 된다.

[0047] 도 2를 참조하면, 관련기술에 따른 고속 구동방법은 입력 데이터(VD)를 변조하고, 그 변조 데이터(MVD)를 액정셀에 인가하여 원하는 휘도(MBL)를 얻게 된다. 이 고속 구동방법은 한 프레임 기간 내에 입력 데이터의 휘도값에 대응하여 원하는 휘도를 얻을 수 있도록 데이터의 변화여부에 기초하여 수학식 1에서 $|V_a^2 - V_F^2|$ 을 크게 함으로써 액정의 응답속도를 빠르게 가속시키게 된다.

[0048] 따라서, 관련기술에 따른 고속 구동방법을 이용하는 액정 표시장치는 액정의 느린 응답속도를 데이터 값의 변조로 보상하여 동화상에서 모션 블러링 현상을 완화시킴으로써 원하는 색과 휘도로 화상을 표시할 수 있게 된다.

[0049] 구체적으로, 관련기술에 따른 고속 구동방법은 하드웨어 구현시 메모리의 용량 부담을 줄이기 위하여, 도 3에 도시된 바와 같이 이전 프레임(Fn-1)과 현재 프레임(Fn) 각각의 상위 비트(MSB)만을 비교하여 변조하게 된다. 다시 말하여, 관련기술에 따른 고속 구동방법은 이전 프레임(Fn-1)과 현재 프레임(Fn) 각각의 상위 비트 데이터(MSB)를 비교하여 상위 비트 데이터(MSB)간의 변화가 있으면, 룩업 테이블에서 해당되는 변조 데이터(MRGB)를 현재 프레임(Fn)의 상위 비트 데이터(MSB)로 선택하게 된다.

[0050] 이러한 고속 구동방법이 구현되는 고속 구동장치는 도 4에 도시된 바와 같다.

[0051] 도 4를 참조하면, 관련기술에 따른 고속 구동장치는 상위 비트 버스라인(42)에 접속된 프레임 메모리(43)와, 상위 비트 버스라인(42)과 프레임 메모리(43)의 출력단자에 공통으로 접속된 룩업 테이블(44)을 구비한다.

[0052] 프레임 메모리(43)는 상위 비트(MSB)를 1 프레임기간 동안 저장하고, 저장된 데이터를 룩업 테이블(44)에 공급하게 된다. 여기서, 상위 비트(MSB)는 8 비트의 소스 데이터(RGB) 중에서 상위 4 비트로 설정된다.

[0053] 룩업 테이블(44)은 상위 비트 버스라인(42)으로부터 입력되는 현재 프레임(Fn)의 상위 비트 데이터(MSB)와 프레임 메모리(43)로부터 입력되는 이전 프레임(Fn-1)의 상위 비트 데이터(MSB)를 아래의 표 1과 같이 비교하여 그 결과에 대응되는 변조 데이터(MRGB)를 선택하게 된다. 변조 데이터(MRGB)는 하위 비트 버스라인(41)으로부터의 하위 비트 데이터(LSB)와 가산되어 액정 표시장치에 공급된다.

[0054] 상위 비트 데이터(MSB)를 4비트로 한정할 경우에 고속 구동장치 및 구동방법의 룩업 테이블(44)에 등재되는 변조 데이터(MRGB)는 아래의 표 1과 같다.

표 1

		현 frame															
이전 frame		0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
	0	0	1	3	4	6	7	9	10	11	12	14	15	15	15	15	15
	1	0	1	2	4	5	7	9	10	11	12	13	14	15	15	15	15
	2	0	1	2	3	5	7	8	9	10	12	13	14	15	15	15	15
	3	0	1	2	3	5	6	8	9	10	11	12	14	14	15	15	15
	4	0	0	1	2	4	6	7	9	10	11	12	13	14	15	15	15
	5	0	0	0	2	3	5	7	8	9	11	12	13	14	15	15	15
	6	0	0	0	1	3	4	6	8	9	10	11	13	14	15	15	15
	7	0	0	0	1	2	4	5	7	8	10	11	12	14	14	15	15
	8	0	0	0	1	2	3	5	6	8	9	11	12	13	14	15	15
	9	0	0	0	1	2	3	4	6	7	9	10	12	13	14	15	15
	10	0	0	0	0	1	2	4	5	7	8	10	11	13	14	15	15
	11	0	0	0	0	0	2	3	5	6	7	9	11	12	14	15	15
	12	0	0	0	0	0	1	3	4	5	7	8	10	12	13	15	15
	13	0	0	0	0	0	1	2	3	4	6	8	10	11	13	14	15
	14	0	0	0	0	0	0	1	2	3	5	7	9	11	13	14	15
	15	0	0	0	0	0	0	0	1	2	4	6	9	11	13	14	15

표 1에 있어서, 좌측열은 이전 프레임(Fn-1)의 데이터전압(VDn-1)이며, 최상측행은 현재 프레임(Fn)의 데이터 전압(VDn)이다. 또한, 표 1은 상위 4비트를 10진수로 표현한 룩업 테이블 정보이다.

이와 같은, 관련기술에 따른 고속 구동장치 및 구동방법은 이전 프레임(Fn-1)과 현재 프레임(Fn)의 데이터를 비교하여 변조 데이터(MRGB)를 발생하기 위하여 룩업 테이블(44)과 같은 메모리를 구비해야만 한다. 따라서, 관련기술에 따른 고속 구동장치 및 구동방법은 메모리를 구비해야 하므로 제조비용이 상승할 뿐만 아니라 칩 사이즈가 커지는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

따라서 상기와 같은 문제점을 해결하기 위하여, 본 발명은 메모리를 사용하지 않고도 액정의 응답속도를 빠르게 하여 화질저하를 방지할 수 있도록 한 액정 표시장치의 구동장치 및 구동방법을 제공하는데 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명의 실시 예에 따른 액정 표시장치의 구동장치는 서로 교차하게 배열되는 복수의 게이트 라인과 복수의 데이터 라인을 갖는 액정패널과; 상기 게이트 라인들에 게이트 펄스를 공급하는 게이트 드라이버와; 입력되는 N비트(단, N은 양의 정수) 디지털 데이터 신호를 샘플링하여 아날로그 데이터 전압을 발생하며 상기 샘플링된 데이터 신호 중 M비트(단, M은 N보다 같거나 작은 양의 정수) 데이터 값에 따라 액정의 응답속도를 빠르게 하기 위한 변조 데이터 전압을 발생하고, 상기 변조 데이터 전압을 상기 아날로그 데이터 전압과 혼합하여 상기 데이터 라인에 공급하는 데이터 드라이버를 구비하는 것을 특징으로 한다.

상기 변조 데이터 전압은 아날로그 데이터 전압보다 큰 크기를 갖는 것을 특징으로 한다.

상기 데이터 드라이버는 상기 게이트 펄스의 제 1 구간에 상기 변조 데이터 전압과 상기 아날로그 데이터 전압을 혼합하여 상기 데이터 라인에 공급하고, 상기 게이트 펄스의 제 2 구간에는 상기 아날로그 데이터 전압을 상기 데이터 라인에 공급하는 것을 특징으로 한다.

본 발명의 실시 예에 따른 액정 표시장치의 구동장치는 수직하게 교차되는 복수의 게이트 라인과 복수의 데이터 라인을 포함하는 액정패널과, 상기 게이트 라인에 게이트 펄스를 공급하는 게이트 드라이버와, 상기 게이트 펄스의 제 1 구간에 제 1 전압을 가지는 데이터 전압과 상기 게이트 펄스의 제 2 구간에 상기 제 1 전압의 크기와 펄스 폭이 다른 제 2 전압을 가지는 데이터 전압을 상기 데이터 라인에 공급하는 데이터 드라이버를 구비하는 것을 특징으로 한다.

상기 데이터 드라이버는 상기 제 1 전압을 생성하기 위하여 상기 제 2 전압과 변조 데이터를 혼합하는 혼합부와, 상기 변조 데이터 전압의 크기를 설정하는 변조전압 생성부와, 상기 변조 데이터 전압의 폭을 설정하기 위한 스위칭 제어신호를 생성하는 스위칭 제어신호 생성부와, 상기 스위칭 제어신호에 따라 상기 변조전압 생성부로부터의 변조 데이터 전압을 상기 혼합부로 공급하는 스위치를 구비하는 것을 특징으로 한다.

- [0064] 본 발명의 실시 예에 따른 액정 표시장치의 구동방법은 서로 교차하게 배열되는 복수의 게이트 라인과 복수의 데이터 라인을 갖는 액정패널의 구동방법에 있어서, 입력되는 N비트(단, N은 양의 정수) 디지털 데이터 신호를 샘플링하여 아날로그 데이터 전압을 생성하는 단계와, 상기 샘플링된 데이터 신호 중 M비트(단, M은 N보다 같거나 작은 양의 정수) 데이터 값에 따라 액정의 응답속도를 빠르게 하기 위한 변조 데이터 전압을 생성하는 단계와, 상기 게이트 라인들에 게이트 펄스를 생성하는 단계와, 상기 게이트 펄스에 동기되도록 상기 변조 데이터 전압을 상기 아날로그 데이터 전압과 혼합하여 혼합된 데이터 전압을 상기 데이터 라인에 공급하는 단계를 포함하는 것을 특징으로 한다.
- [0065] 상기 혼합된 데이터 전압은 상기 게이트 펄스의 제 1 구간에 상기 데이터 라인들에 공급되고, 상기 아날로그 데이터 전압은 상기 게이트 펄스의 제 2 구간에 상기 데이터 라인들에 공급되는 것을 특징으로 한다.
- [0066] 이하에서, 첨부된 도면 및 실시 예를 통해 본 발명의 실시 예를 구체적으로 살펴보면 다음과 같다.
- [0067] 도 5는 본 발명의 제 1 실시 예에 따른 액정 표시장치의 구동장치를 개략적으로 나타내는 블록도이다.
- [0068] 도 5를 참조하면, 본 발명의 실시 예에 따른 액정 표시장치의 구동장치는, 셀영역을 정의하기 위하여 서로 수직인 방향으로 배열되는 복수의 게이트 라인들(GL1 내지 GLn)과 복수의 데이터 라인들(DL1 내지 DLm)을 구비한 액정패널(102)과; 액정패널(102)의 게이트 라인들(GL1 내지 GLn)을 구동하는 게이트 드라이버(106)와; 입력되는 N비트(단, N은 양의 정수) 디지털 데이터 신호(Data)를 샘플링하고 샘플링된 N비트 디지털 데이터 신호(Data)에 대응되는 아날로그 데이터 전압(Vdata)을 발생함과 동시에 샘플링된 N비트 디지털 데이터 신호(Data) 중 M비트(단, M은 N보다 같거나 작은 양의 정수) 데이터 값에 따라 액정의 응답속도를 빠르게 하기 위한 변조 데이터 전압(Vmdata)을 아날로그 데이터 전압(Vdata)과 혼합하여 데이터 라인(DL)에 공급하는 데이터 드라이버(104)와; 데이터 및 게이트 드라이버(104, 106)의 구동 타이밍을 제어하며 데이터 드라이버(104)에 디지털 데이터 신호(Data)를 공급하는 타이밍 컨트롤러(108)를 구비한다.
- [0069] 액정패널(102)은 각 게이트 라인(GL1 내지 GLn)과 각 데이터 라인(DL1 내지 DLm)이 교차하는 부분에 형성된 박막 트랜지스터(TFT)와, 박막 트랜지스터(TFT)에 접속되는 액정셀들을 구비한다. 박막 트랜지스터(TFT)는 게이트 라인(GL1 내지 GLn)으로부터의 게이트 펄스에 응답하여 데이터 라인(DL1 내지 DLm)으로부터의 아날로그 데이터 전압을 액정셀로 공급한다. 액정셀은 액정을 사이에 두고 대면하는 공통전극과 박막 트랜지스터(TFT)에 접속된 화소전극으로 구성되므로 등가적으로 액정 커패시터(Clc)로 표시될 수 있다. 이러한 액정셀은 액정 커패시터(Clc)에 충전된 아날로그 데이터 전압을 다음 데이터 신호가 충전될 때까지 유지시키기 위한 스토리지 커패시터(Cst)를 포함한다.
- [0070] 타이밍 컨트롤러(108)는 외부로부터 공급되는 소스 데이터(RGB)를 액정패널(102)의 구동에 알맞은 디지털 데이터 신호(Data)로 정렬하고, 정렬된 디지털 데이터 신호(Data)를 데이터 드라이버(4)에 공급한다. 또한, 타이밍 컨트롤러(108)는 외부로부터 입력되는 메인클럭(MCLK), 데이터 인에이블 신호(ED), 수평 및 수직 동기신호(Hsync, Vsync)를 이용하여 데이터 제어신호(DCS)와 게이트 제어신호(GCS)를 생성하여 데이터 드라이버(4)와 게이트 드라이버(6) 각각의 구동 타이밍을 제어한다.
- [0071] 게이트 드라이버(106)는 타이밍 컨트롤러(108)로부터의 게이트 제어신호(GCS), 즉 게이트 스타트 펄스(Gate Start Pulse : GSP), 게이트 쉬프트 클럭(Gate Shift Clock : GSC) 및 게이트 출력 신호(Gate Output Enable : GOE) 등을 이용하여 박막 트랜지스터(TFT)를 온오프시키기 위한 순차적인 게이트 펄스를 생성하여 게이트 라인들(GL1 내지 GLn)에 공급한다. 이때, 게이트 펄스는 박막 트랜지스터(TFT)를 턴-온시키기 위한 게이트 하이전압(VGH)과 박막 트랜지스터(TFT)를 턴-오프시키기 위한 게이트 로우전압(VGL)을 포함한다.
- [0072] 데이터 드라이버(104)는 타이밍 컨트롤러(108)로부터 공급되는 데이터 제어신호(DCS)에 따라 타이밍 컨트롤러(108)로부터의 N비트(단, N은 양의 정수) 디지털 데이터 신호(Data)를 샘플링하고 샘플링된 N비트 디지털 데이터 신호(Data)에 대응되는 아날로그 데이터 전압(Vdata)을 발생함과 동시에 샘플링된 N비트 디지털 데이터 신호(Data) 중 M비트(단, M은 N보다 같거나 작은 양의 정수) 데이터 값에 따라 액정의 응답속도를 빠르게 하기 위한 변조 데이터 전압(Vmdata)을 아날로그 데이터 전압(Vdata)과 혼합하여 데이터 라인(DL)에 공급한다.
- [0073] 이를 위해, 본 발명의 제 1 실시 예에 따른 데이터 드라이버(104)는 도 6에 도시된 바와 같이 샘플링 신호를 순차적으로 생성하는 쉬프트 레지스터(120)와, N비트 디지털 데이터 신호(Data)를 샘플링 신호에 따라 래치하는 래치(122)와, 래치된 N비트 디지털 데이터 신호(Data)에 따라 복수의 감마전압(GMA) 중 어느 하나를 선택하여 디지털 데이터 신호(Data)에 대응되는 아날로그 데이터 전압(Vdata)을 생성하는 디지털-아날로그 변환부(124)와, 래치된 N비트 디지털 데이터 신호(Data) 중 M비트 데이터 값에 따라 액정의 응답속도를 빠르게 하기

위한 변조 데이터 전압(Vmdata)을 생성하는 변조부(130)와, 아날로그 데이터 전압(Vdata)과 변조 데이터 전압(Vmdata)을 혼합하는 혼합부(126)와, 혼합된 데이터 전압(Vp)을 버퍼링하여 데이터 라인들(DL)에 공급하는 출력부(128)를 구비한다.

- [0074] 쉬프트 레지스터(120)는 타이밍 컨트롤러(108)로부터의 데이터 제어신호(DCS) 중 소스 스타트 펄스(SSP) 및 소스 쉬프트 클럭(SSC)을 이용하여 순차적인 샘플링 신호를 발생하여 래치(122)에 공급한다.
- [0075] 래치(122)는 쉬프트 레지스터(120)로부터의 샘플링 신호에 따라 타이밍 컨트롤러(108)로부터의 N비트 디지털 데이터 신호(Data)를 1수평 라인분씩 래치한다. 그리고, 래치(122)는 타이밍 컨트롤러(108)로부터의 데이터 제어신호(DCS) 중 소스 출력 인에이블(SOE) 신호에 따라 래치된 1수평 라인분의 N비트 디지털 데이터 신호(Data)를 디지털-아날로그 변환부(124)에 공급한다.
- [0076] 디지털-아날로그 변환부(124)는 래치(122)로부터 공급되는 N비트 디지털 데이터 신호(Data)에 따라 도시하지 않은 감마전압 발생부로부터 공급되는 복수의 감마전압(GMA) 중 어느 하나를 선택함으로써 N비트 디지털 데이터 신호(Data)를 아날로그 데이터 전압(Vdata)으로 변환하여 혼합부(126)에 공급한다. 이때, N비트 디지털 데이터 신호(Data)가 8비트일 경우 복수의 감마전압(GMA)은 도 7a에 도시된 바와 같이 256개의 서로 다른 감마전압 레벨을 가지게 된다. 이에 따라, 디지털-아날로그 변환부(124)는 256개의 서로 다른 감마전압 레벨 중 래치(122)로부터 공급되는 N비트 디지털 데이터 신호(Data)에 대응되는 감마전압(GMA)을 선택하여 아날로그 데이터 전압(Vdata)을 발생한다.
- [0077] 변조부(130)는 래치(122)로부터 출력되는 N비트 중 M비트 디지털 데이터 신호(Data)에 따라 액정의 응답속도를 빠르게 하기 위한 변조 데이터 전압(Vmdata)을 발생하여 혼합부(126)에 공급한다.
- [0078] 구체적으로, 변조부(130)는 래치(122)로부터 공급되는 M비트 디지털 데이터 신호(Data)에 따라 서로 다른 전압레벨과 서로 다른 펄스 폭을 가지는 변조 데이터 전압(Vmdata)을 발생하게 된다.
- [0079] 한편, 변조부(130)는 래치(122)로부터 입력되는 M비트 디지털 데이터 신호(Data)가 8비트 일 경우 256개의 서로 다른 전압레벨 및 펄스 폭을 가지는 변조 데이터 전압(Vmdata)을 발생한다. 그러나, 변조부(130)에 입력되는 M비트 디지털 데이터 신호가 8비트일 경우 변조부(130)의 크기가 증가하게 된다. 이에 따라, 본 발명에서는 래치(122)로부터 출력되는 8비트 중 상위 4비트(MSB1 내지 MSB4) 디지털 데이터 신호(Data)가 변조부(130)에 공급되는 것으로 가정하기로 한다. 따라서, 변조부(130)는 래치(122)로부터 상위 4비트(MSB1 내지 MSB4)에 기초하여 도 7b에 도시된 바와 같이 16개의 서로 다른 전압레벨 및 폭 중 어느 하나의 변조 데이터 전압(Vmdata)을 발생하여 혼합부(126)에 공급한다.
- [0080] 혼합부(126)는 디지털-아날로그 변환부(124)로부터의 아날로그 데이터 전압(Vdata)과 변조부(130)로부터의 변조 데이터 전압(Vmdata)을 혼합하고, 혼합된 데이터 전압(Vp)을 출력부(128)에 공급한다.
- [0081] 출력부(128)는 혼합부(126)로부터 공급되는 데이터 전압(Vp)을 해당 데이터 라인들(DL)에 공급한다.
- [0082] 도 8은 1수평 기간 동안 도 5에 도시된 액정패널(102)에 공급되는 게이트 펄스(GP) 및 데이터 전압(Vp)을 나타내는 파형도이다.
- [0083] 도 8을 도 6과 결부하면, 액정패널(102)의 게이트 라인에는 게이트 드라이버(106)로부터 일정한 폭(W)을 가지는 게이트 펄스(GP)가 공급된다. 이와 동기되도록 게이트 라인에 게이트 하이전압(VGH)이 공급되는 제 1 구간(t1) 동안 액정패널(102)의 데이터 라인(DL)에는 혼합부(126)에 의해 디지털-아날로그 변환부(124)로부터의 아날로그 데이터 전압(Vdata)과 변조부(130)로부터의 변조 데이터 전압(Vmdata)이 혼합된 데이터 전압(Vp)이 공급된다. 그리고, 게이트 라인에 게이트 하이전압(VGH)이 공급되는 제 1 구간(t1) 이후인 제 2 구간(t2) 동안 액정패널(102)의 데이터 라인(DL)에는 디지털-아날로그 변환부(124)로부터의 아날로그 데이터 전압(Vdata)이 공급된다. 여기서, 제 1 구간(t1)은 제 2 구간(t2) 보다 짧은 기간을 가지게 된다.
- [0084] 이에 따라, 본 발명의 실시 예에 따른 액정 표시장치의 구동장치 및 구동방법은 게이트 라인(GL)에 공급되는 게이트 펄스(GP)의 제 1 구간(t1)에 변조 데이터 전압(Vmdata)을 포함하는 데이터 전압(Vp)을 데이터 라인(DL)에 공급하여 액정을 아날로그 데이터 전압(Vdata)보다 높은 전압으로 미리 구동시킨 후, 게이트 펄스(GP)의 제 2 구간(t2)에 원하는 계조의 아날로그 데이터 전압(Vp)을 데이터 라인(DL)에 공급하여 액정을 원하는 상태로 구동시키게 된다. 즉, 본 발명의 실시 예에 따른 액정 표시장치의 구동장치 및 구동방법은 액정패널(102)의 스캔 구간의 제 1 구간(t1)에 변조 데이터 전압(Vmdata)과 아날로그 데이터 전압(Vdata)을 혼합하여 액정을 고속구동시킨 후, 상기 제 1 구간(t1) 이후인 제 2 구간(t2)에 정상적인 아날로그 데이터 전압(Vdat

a)으로 액정을 구동시키게 된다.

- [0085] 따라서, 본 발명의 실시 예에 따른 액정 표시장치의 구동장치 및 구동방법은 별도의 메모리를 사용하지 않고 도 액정의 응답속도를 빠르게 하여 화질저하를 방지할 수 있다.
- [0086] 도 9는 도 5 및 도 6에 도시된 본 발명의 실시 예에 따른 액정 표시장치의 구동장치에 있어서, 제 1 실시 예에 따른 변조부(130)를 나타내는 도면이다.
- [0087] 도 9를 도 6과 결부하면, 제 1 실시 예에 따른 변조부(130)는 래치(122)로부터의 상위 4비트 디지털 데이터 신호(MSB1 내지 MSB4)에 따라 서로 다른 레벨을 가지는 변조 데이터 전압(Vmdata)을 출력하는 변조전압 생성부(132)와, 래치(122)로부터의 상위 4비트 디지털 데이터 신호(MSB1 내지 MSB4)에 따라 서로 다른 펄스 폭을 가지는 스위칭 제어신호(SCS)를 생성하는 스위칭 제어신호 생성부(134)와, 스위칭 제어신호(SCS)에 따라 변조전압 생성부(132)의 출력노드(n1)로부터의 변조 데이터 전압(Vmdata)을 혼합부(126)에 공급하는 스위칭 소자(136)를 구비한다.
- [0088] 변조전압 생성부(132)는 래치(122)로부터의 상위 4비트 디지털 데이터 신호(MSB1 내지 MSB4)를 디코딩하여 디코딩 신호를 복수의 출력단자로 출력하는 제 1 디코더(140)와, 상기 각 출력단자에 접속됨과 아울러 출력노드(n1)에 공통적으로 접속된 복수의 분압저항(R1 내지 R16)과, 구동전압단(VDD)과 출력노드(n1) 사이에 전기적으로 접속된 제 1 저항(Rv)을 구비한다.
- [0089] 각 분압저항(R1 내지 R16)은 서로 다른 저항값을 가지며 출력노드(n1)와 제 1 디코더(140)의 각 출력단자 사이에 전기적으로 접속된다. 이러한, 제 1 저항(Rv)과 복수의 분압저항(R1 내지 R16)은 제 1 디코더(140)의 디코딩에 의해 변조 데이터 전압의 전압레벨을 설정하는 전압 분배회로를 구성한다.
- [0090] 제 1 디코더(140)는 래치(122)로부터의 상위 4비트 디지털 데이터 신호(MSB1 내지 MSB4)를 디코딩하여 복수의 분압저항(R1 내지 R16) 중 어느 하나를 내부의 기저 전압원에 선택적으로 접속시킴으로써 제 1 저항(Rv)과 선택된 분압저항(R1 내지 R16)간의 분압저항에 의해 구동전압(VDD)을 분압하여 변조 데이터 전압(Vmdata)을 출력노드(n1) 상에 나타나도록 한다. 이때, 변조 데이터 전압(Vmdata)은 아래의 수학식 3과 같게 된다.

수학식 3

$$Vmdata = \frac{Rx}{Rv + Rx} \times VDD$$

- [0091]
- [0092] 수학식 3에 있어서, Rx는 복수의 분압저항(R1 내지 R16) 중 어느 하나이다.
- [0093] 이러한, 변조전압 생성부(132)는 래치(122)로부터의 상위 4비트 디지털 데이터 신호(MSB1 내지 MSB4)에 따라 복수의 분압저항(R1 내지 R16) 중 어느 하나를 내부의 기저 전압원에 선택적으로 접속시킴으로써 서로 다른 전압레벨을 가지는 변조 데이터 전압(Vmdata)을 스위칭 소자(136)에 공급한다.
- [0094] 스위칭 제어신호 생성부(134)는 래치(122)로부터의 상위 4비트 디지털 데이터 신호(MSB1 내지 MSB4)를 디코딩하는 제 2 디코더(142)와, 제 2 디코더(142)로부터의 디코딩 신호에 대응되도록 클럭신호(CLK)를 카운팅하여 서로 다른 펄스 폭을 가지는 스위칭 제어신호(SCS)를 생성하여 소스 출력 인에이블(SOE) 신호에 동기되도록 스위칭 소자(136)에 공급하는 카운터(144)를 구비한다.
- [0095] 제 2 디코더(142)는 래치(122)로부터의 상위 4비트 디지털 데이터 신호(MSB1 내지 MSB4)를 디코딩하여 서로 다른 값을 가지는 디코딩 신호를 카운터(144)에 공급한다.
- [0096] 카운터(144)는 제 2 디코더(142)로부터 공급되는 디코딩값 만큼 클럭신호(CLK)를 카운팅하여 디코딩값에 대응되는 펄스 폭을 가지는 스위칭 제어신호(SCS)를 생성한다. 그리고, 카운터(144)는 생성된 스위칭 제어신호(SCS)를 소스 출력 인에이블(SOE) 신호에 동기되도록 스위칭 소자(136)에 공급한다. 이때, 카운터(144)는 소스 출력 인에이블(SOE) 신호 대신에 게이트 펄스(GP)에 동기되어 스위칭 제어신호(SCS)를 스위칭 소자(136)에 공급할 수 있다.
- [0097] 스위칭 소자(136)는 스위칭 제어신호 생성부(134)의 카운터(144)로부터 공급되는 스위칭 제어신호(SCS)에 의해 턴-온되어 변조전압 생성부(132)의 출력노드(n1) 상의 변조 데이터 전압(Vmdata)을 혼합부(126)에 공급한다. 이때, 스위칭 소자(136)는 스위칭 제어신호(SCS)의 펄스 폭에 대응되는 기간만큼 변조 데이터 전압

(Vmdata)을 혼합부(126)에 공급한다.

- [0098] 이와 같은, 본 발명의 제 1 실시 예에 따른 변조부(130)는 래치(122)로부터의 상위 4비트 디지털 데이터 신호(Data)에 따라 변조 데이터 전압(Vmdata) 및 스위칭 제어신호(SCS)를 생성하여 혼합부(126)에 공급되는 변조 데이터 전압(Vmdata)의 전압레벨 및 펄스 폭을 설정하게 된다.
- [0099] 따라서, 본 발명의 제 1 실시 예에 따른 변조부(130)를 포함하는 액정 표시장치의 구동장치 및 구동방법은 액정패널(102)의 스캔 구간의 제 1 구간(t1)에 M비트 디지털 데이터 신호(Data)에 대응되는 전압 레벨과 펄스 폭을 가지는 변조 데이터 전압(Vmdata)과 아날로그 데이터 전압(Vdata)을 혼합하여 액정을 고속구동시킨 후, 상기 제 1 구간(t1) 이후인 제 2 구간(t2)에 정상적인 아날로그 데이터 전압(Vdata)으로 액정을 구동시키게 된다.
- [0100] 한편, 본 발명의 제 1 실시 예에 따른 변조부(130)는 변조전압 생성부(132)의 출력노드(n1)와 스위칭 소자(136) 사이에 도시하지 않은 버퍼를 더 구비할 수 있다. 이러한, 버퍼는 변조전압 생성부(132)의 출력노드(n1)로부터 출력되는 변조 데이터 전압(Vmdata)을 버퍼링하여 스위칭 소자(136)에 공급하게 된다.
- [0101] 다른 한편, 본 발명의 제 1 실시 예에 따른 변조부(130)는 상술한 바와 같이 래치(122)로부터 출력되는 8비트 디지털 데이터 신호(Data) 중 상위 4비트 만을 이용하는 것으로 설명하였으나 이에 한정되지 않고 8비트 디지털 데이터 신호(Data)에 따라 서로 다른 전압레벨 및 펄스 폭을 가지는 변조 데이터 전압(Vmdata)을 생성하여 혼합부(130)에 공급할 수 있다.
- [0102] 도 10은 도 5 및 도 6에 도시된 본 발명의 실시 예에 따른 액정 표시장치의 구동장치에 있어서, 제 2 실시 예에 따른 변조부(130)를 나타내는 도면이다.
- [0103] 도 10을 도 6과 결부하면, 제 2 실시 예에 따른 변조부(130)는 스위칭 제어신호 생성부(134)를 제외하고는 도 9에 도시된 제 1 실시 예에 따른 변조부(130)와 동일한 구성을 가지게 된다. 이에 따라, 스위칭 제어신호 생성부(134)를 제외한 다른 구성에 대한 설명은 상술한 제 1 실시 예에 따른 변조부(130)의 설명으로 대신하기로 한다.
- [0104] 제 2 실시 예에 따른 변조부(130)의 스위칭 제어신호 생성부(134)는 클럭신호(CLK)의 개수를 설정된 값까지 카운팅하여 일정한 펄스 폭을 가지는 스위칭 제어신호(SCS)를 생성하여 소스 출력 인에이블(SOE) 신호에 동기되도록 스위칭 소자(136)에 공급하는 카운터(146)를 구비한다.
- [0105] 카운터(146)는 클럭신호(CLK)의 개수를 설정된 개수만큼 카운팅하여 스위칭 제어신호(SCS)를 발생한다. 그리고, 카운터(146)는 소스 출력 인에이블(SOE) 신호에 동기하여 생성된 스위칭 제어신호(SCS)를 스위칭 소자(136)에 공급한다.
- [0106] 한편, 카운터(146)는 소스 출력 인에이블(SOE) 신호 대신에 게이트 펄스(GP)에 동기되도록 스위칭 제어신호(SCS)를 스위칭 소자(136)에 공급할 수도 있다.
- [0107] 이와 같은, 본 발명의 제 2 실시 예에 따른 변조부(130)에서 스위칭 제어신호 생성부(134)는 카운터(146)를 이용하여 고정된 펄스 폭을 가지는 스위칭 제어신호(SCS)를 생성하여 스위칭 소자(136)를 제어함으로써 M비트 디지털 데이터 신호(Data)에 상관없이 고정된 펄스 폭을 가지는 변조 데이터 전압(Vmdata)이 혼합부(126)에 공급되도록 한다.
- [0108] 따라서, 본 발명의 제 2 실시 예에 따른 변조부(130)를 포함하는 액정 표시장치의 구동장치 및 구동방법은 액정패널(102)의 스캔 구간의 제 1 구간(t1)에 고정된 펄스 폭을 가지며 M비트 디지털 데이터 신호(Data)에 대응되는 전압 레벨을 가지는 변조 데이터 전압(Vmdata)과 아날로그 데이터 전압(Vdata)이 혼합하여 액정을 고속구동시킨 후, 상기 제 1 구간(t1) 이후인 제 2 구간(t2)에 정상적인 아날로그 데이터 전압(Vdata)으로 액정을 구동시키게 된다.
- [0109] 도 11은 도 5 및 도 6에 도시된 본 발명의 실시 예에 따른 액정 표시장치의 구동장치에 있어서, 제 3 실시 예에 따른 변조부(130)를 나타내는 도면이다.
- [0110] 도 11을 도 6과 결부하면, 제 3 실시 예에 따른 변조부(130)는 스위칭 제어신호 생성부(134)를 제외하고는 도 9에 도시된 제 1 실시 예에 따른 변조부(130)와 동일한 구성을 가지게 된다. 이에 따라, 스위칭 제어신호 생성부(134)를 제외한 다른 구성에 대한 설명은 상술한 제 1 실시 예에 따른 변조부(130)의 설명으로 대신하기로 한다.

- [0111] 제 3 실시 예에 따른 변조부(130)의 스위칭 제어신호 생성부(134)는 변조전압 생성부(132)의 출력노드인 제 1 노드(n1)와 스위칭 소자(136)의 제어단자인 제 2 노드(n2) 간에 전기적으로 접속된 저항(Rt)과, 제 2 노드(n2)와 기저 전압원 간에 병렬 접속된 제 1 커패시터(Ct) 및 트랜지스터(M1)와, 래치(122)로부터 공급되는 상위 4비트 디지털 데이터 신호(MSB1 내지 MSB4)에 따라 스위칭 소자(136)를 통해 출력되는 변조 데이터 전압(Vmdata)을 디코딩하여 트랜지스터(M1)를 온오프시키기 위한 클리어 신호(Cs)를 발생하는 클리어 신호 생성부(244)를 구비한다.
- [0112] 저항(Rt)은 제 1 노드(n1) 상의 전압을 제 2 노드(n2) 상에 공급한다.
- [0113] 제 1 커패시터(Ct)는 저항(Rt)와 RC회로를 형성하여 제 2 노드(n2)의 전압, 즉 스위칭 소자(136)를 온시키게 된다. 이에 따라, 스위칭 소자(136)는 제 1 커패시터(Ct)와 저항(Rt)의 RC회로에 의해 커패시터(C1)에 전압이 충전되어 있는 동안 턴-온되어 변조전압 생성부(132)로부터의 변조 데이터 전압(Vmdata)을 혼합부(126)에 공급한다.
- [0114] 트랜지스터(M1)는 클리어 신호 생성부(244)로부터의 클리어 신호(Cs)에 따라 제 2 노드(n2)를 기저 전압원에 전기적으로 접속시켜 제 1 커패시터(Ct)에 저장된 전압을 방전시키게 된다.
- [0115] 클리어 신호 생성부(244)는 래치(122)로부터 공급되는 상위 4비트 디지털 데이터 신호(MSB1 내지 MSB4)에 따라 스위칭 소자(136)를 통해 혼합부(126)에 공급되는 변조 데이터 전압(Vmdata)을 디코딩하여 클리어 신호(Cs)를 생성한다.
- [0116] 이를 위해, 클리어 신호 생성부(244)는 도 12에 도시된 바와 같이 혼합부(126)로 출력되는 변조 데이터 전압(Vmdata)을 버퍼링하는 버퍼(245)와, 트랜지스터(M1)의 제어단자에 접속된 출력단(n0)과 버퍼(245)에 전기적으로 접속된 저항(Rd)과, 출력단(n0)에 병렬 접속된 복수의 제 2 커패시터(C1 내지 C16)와, 상위 4비트 디지털 데이터 신호(MSB1 내지 MSB4)에 따라 복수의 제 2 커패시터(C1 내지 C16) 중 어느 하나를 디코딩하는 제 2 디코더(242)를 구비한다.
- [0117] 버퍼(245)는 스위칭 소자(136)를 통해 혼합부(126)로 공급되는 변조 데이터 전압(Vmdata)을 버퍼링하여 저항(Rd)에 공급한다.
- [0118] 각 커패시터(C1 내지 C16)는 출력단(n0)에 전기적으로 접속되는 제 1 전극과, 제 2 디코더(242)에 전기적으로 접속되는 제 2 전극으로 구성된다. 이러한, 각 제 2 커패시터(C1 내지 C16)는 서로 다른 정전용량을 가지게 된다. 이에 따라, 각 커패시터(C1 내지 C16)는 도 13에 도시된 바와 같은 충전특성을 가지게 된다.
- [0119] 제 2 디코더(242)는 래치(122)로부터의 상위 4비트 디지털 데이터 신호(MSB1 내지 MSB4)를 디코딩하여 복수의 제 2 커패시터(C1 내지 C16) 중 어느 하나의 제 2 전극을 내부의 기저 전압원에 선택적으로 접속시킴으로써 각 제 2 커패시터(C1 내지 C16) 중 어느 하나와 저항(Rt)으로 구성되는 RC회로를 형성하게 된다.
- [0120] 이러한, 클리어 신호 생성부(244)는 상위 4비트 디지털 데이터 신호(MSB1 내지 MSB4)에 따라 복수의 제 2 커패시터(C1 내지 C16) 중 어느 하나를 선택하여 기저 전압원에 접속시킴으로써 버퍼(245)를 통해 입력되는 전압을 선택된 제 2 커패시터(C1 내지 C16)에 충전시키게 된다. 따라서, 클리어 신호 생성부(244)는 제 2 디코더(242)에 의해 선택된 제 2 커패시터(C1 내지 C16)에 충전되는 전압에 대응되는 클리어 신호(Cs)를 발생하여 트랜지스터(M1)에 공급한다.
- [0121] 이에 따라, 클리어 신호(Cs)는 선택된 제 2 커패시터(C1 내지 C16)에 충전되는 전압이 트랜지스터(M1)의 문턱 전압(Vth) 이하일 경우 제 1 논리 상태를 가지는 반면에 트랜지스터(M1)의 문턱전압(Vth) 이상일 경우 제 1 논리 상태와 다른 제 2 논리 상태를 가지게 된다. 이때, 제 2 논리 상태는 트랜지스터(M1)를 턴-온시킬 수 있는 전압레벨을 가지며 제 1 논리 상태는 트랜지스터(M1)를 턴-오프시킬 수 있는 전압레벨을 가진다.
- [0122] 이에 따라, 트랜지스터(M1)는 각 제 2 커패시터(C1 내지 C16)의 정전용량에 따라 발생하는 제 2 논리 상태의 클리어 신호(Cs)에 의해 턴-온됨으로써 제 2 노드(n2)의 전압을 기저 전압원으로 방전시키게 된다. 결과적으로, 스위칭 제어신호 생성부(134)는 상위 4비트 디지털 데이터 신호(MSB1 내지 MSB4)에 따라 발생하는 클리어 신호(Cs)에 따라 서로 다른 펄스 폭을 가지는 스위칭 제어신호(SCS)를 생성함으로써 변조 데이터 전압(Vmdata)이 혼합부(126)로 공급되는 시간(t1)을 설정하게 된다.
- [0123] 한편, 클리어 신호 생성부(244)는 도 14에 도시된 바와 같이 출력단(n0)과 트랜지스터(M1)의 제어단자 사이에 접속된 인버터(246)를 더 구비한다.
- [0124] 인버터(246)는 출력단(n0)으로부터 공급되는 클리어 신호(Cs)를 반전시켜 트랜지스터(M1)의 제어단자에 공급

한다. 이때, 트랜지스터(M1)는 P 타입 트랜지스터가 되어야 한다.

- [0125] 다른 한편으로, 클리어 신호 생성부(244)는 출력단(n0)과 트랜지스터(M1)의 제어단자 사이에 접속된 2개의 인버터를 구비하여 클리어 신호(Cs)를 2번 반전시켜 트랜지스터(M1)의 제어단자에 공급한다. 이때, 트랜지스터(M1)는 N 타입 트랜지스터가 되어야 한다.
- [0126] 이와 같은, 본 발명의 제 3 실시 예에 따른 변조부(130)에서 스위칭 제어신호 생성부(134)는 M비트 디지털 데이터 신호(Data)에 대응되는 클리어 신호(Cs)를 생성하여 스위칭 소자(136)를 제어함으로써 M비트 디지털 데이터 신호(Data)에 따라 서로 다른 전압레벨과 서로 다른 펄스 폭을 가지는 변조 데이터 전압(Vmdata)이 혼합부(126)에 공급되도록 한다.
- [0127] 이와 같은, 본 발명의 제 3 실시 예에 따른 변조부(130)에서 스위칭 제어신호 생성부(134)는 제 1 커패시터(Ct)와 저항(Rt)을 이용하여 스위칭 소자(136)를 턴-온시켜 게이트 펄스(GP)의 제 1 구간(t1) 동안 M비트 디지털 데이터 신호(Data)에 대응되는 전압 레벨을 가지는 변조 데이터 전압(Vmdata)이 고정된 폭으로 혼합부(126)에 공급되도록 하고, M비트 디지털 데이터 신호(Data)에 대응되는 클리어 신호(Cs)를 생성하여 게이트 펄스(GP)의 제 2 구간(t2) 동안 제 1 커패시터(Ct)에 저장된 전압을 방전시켜 스위칭 소자(136)의 턴-오프되도록 한다.
- [0128] 따라서, 본 발명의 제 3 실시 예에 따른 변조부(130)를 포함하는 액정 표시장치의 구동장치 및 구동방법은 액정패널(102)의 스캔 구간의 제 1 구간(t1)에 서로 다른 펄스 폭을 가지며 M비트 디지털 데이터 신호(Data)에 대응되는 전압 레벨을 가지는 변조 데이터 전압(Vmdata)과 아날로그 데이터 전압(Vdata)이 혼합하여 액정을 고속구동시킨 후, 상기 제 1 구간(t1) 이후인 제 2 구간(t2)에 정상적인 아날로그 데이터 전압(Vdata)으로 액정을 구동시키게 된다.
- [0129] 도 15는 도 5 및 도 6에 도시된 본 발명의 실시 예에 따른 액정 표시장치의 구동장치에 있어서, 제 4 실시 예에 따른 변조부(130)를 나타내는 도면이다.
- [0130] 도 15를 도 6과 결부하면, 제 4 실시 예에 따른 변조부(130)는 스위칭 제어신호 생성부(134)를 제외하고는 도 9에 도시된 제 1 실시 예에 따른 변조부(130)와 동일한 구성을 가지게 된다. 이에 따라, 스위칭 제어신호 생성부(134)를 제외한 다른 구성에 대한 설명은 상술한 제 1 실시 예에 따른 변조부(130)의 설명으로 대신하기로 한다.
- [0131] 제 4 실시 예에 따른 변조부(130)의 스위칭 제어신호 생성부(134)는 변조전압 생성부(132)의 출력노드인 제 1 노드(n1)와 스위칭 소자(136)의 제어단자인 제 2 노드(n2) 간에 전기적으로 접속된 저항(Rt)과, 제 2 노드(n2)와 기저 전압원 간에 병렬 접속된 제 1 커패시터(Ct) 및 트랜지스터(M1)와, 스위칭 소자(136)를 통해 출력되는 변조 데이터 전압(Vmdata)을 이용하여 트랜지스터(M1)를 온오프시키기 위한 클리어 신호(Cs)를 발생하는 클리어 신호 생성부(344)를 구비한다.
- [0132] 저항(Rt)은 제 1 노드(n1) 상의 전압을 제 2 노드(n2) 상에 공급한다.
- [0133] 제 1 커패시터(Ct)는 저항(Rt)과 RC회로를 형성하여 제 2 노드(n2)의 전압, 즉 스위칭 소자(136)를 온시키게 된다. 이에 따라, 스위칭 소자(136)는 제 1 커패시터(Ct)와 저항(Rt)의 RC회로에 의해 커패시터(C1)에 전압이 충전되어 있는 동안 턴-온되어 변조전압 생성부(132)로부터의 변조 데이터 전압(Vmdata)을 혼합부(126)에 공급한다.
- [0134] 트랜지스터(M1)는 클리어 신호 생성부(344)로부터의 클리어 신호(Cs)에 따라 제 2 노드(n2)를 기저 전압원에 전기적으로 접속시켜 제 1 커패시터(Ct)에 저장된 전압을 방전시키게 된다.
- [0135] 클리어 신호 생성부(344)는 스위칭 소자(136)를 통해 혼합부(126)에 공급되는 변조 데이터 전압(Vmdata)을 이용하여 트랜지스터(M1)를 온 오프시키기 위한 클리어 신호(Cs)를 생성한다.
- [0136] 이를 위해, 클리어 신호 생성부(344)는 도 16에 도시된 바와 같이 변조 데이터 전압(Vmdata)을 버퍼링하는 버퍼(345)와, 트랜지스터(M1)의 제어단자에 접속된 출력단(n0)과 버퍼(345)에 전기적으로 접속된 저항(Rd)과, 출력단자(n0)와 기저 전압원에 전기적으로 접속된 제 2 커패시터(Cd)를 구비한다.
- [0137] 버퍼(345)는 혼합부(126)로 공급되는 변조 데이터 전압(Vmdata)을 버퍼링하여 저항(Rd)에 공급한다.
- [0138] 저항(Rd) 및 제 2 커패시터(Cd)는 RC 시정수에 의해 버퍼(345)로부터 공급되는 변조 데이터 전압(Vmdata)을 지연시켜 클리어 신호(Cs)를 발생하여 트랜지스터(M1)의 제어단자에 공급한다. 이때, 저항(Rd) 및 제 2 커패

시터(Cd)에 의한 RC 시정수는 게이트 라인에 공급되는 게이트 펄스(GP)의 제 2 구간(t2) 동안 클리어 신호(Cs)가 발생되어 트랜지스터(M1)를 온(On)시키도록 설정된다.

- [0139] 한편, 클리어 신호 생성부(344)는 출력단(n0)과 트랜지스터(M1)의 제어단자 사이에 적어도 하나의 인버터를 더 구비할 수 있다.
- [0140] 이와 같은, 본 발명의 제 4 실시 예에 따른 변조부(130)에서 스위칭 제어신호 생성부(134)는 제 1 커패시터(Ct)와 저항(Rt)을 이용하여 스위칭 소자(136)를 턴-온시켜 게이트 펄스(GP)의 제 1 구간(t1) 동안 M비트 디지털 데이터 신호(Data)에 대응되는 전압 레벨을 가지는 변조 데이터 전압(Vmdata)이 고정된 폭으로 혼합부(126)에 공급되도록 하고, 클리어 신호 생성부(344) 및 트랜지스터(M1)를 이용하여 게이트 펄스(GP)의 제 2 구간(t2) 동안 제 1 커패시터(Ct)에 저장된 전압을 방전시켜 스위칭 소자(136)의 턴-오프되도록 한다.
- [0141] 따라서, 본 발명의 제 4 실시 예에 따른 변조부(130)를 포함하는 액정 표시장치의 구동장치 및 구동방법은 액정패널(102)의 스캔 구간의 제 1 구간(t1)에 고정된 펄스 폭을 가지며 M비트 디지털 데이터 신호(Data)에 대응되는 전압 레벨을 가지는 변조 데이터 전압(Vmdata)과 아날로그 데이터 전압(Vdata)이 혼합하여 액정을 고속구동시킨 후, 상기 제 1 구간(t1) 이후인 제 2 구간(t2)에 정상적인 아날로그 데이터 전압(Vdata)으로 액정을 구동시키게 된다.
- [0142] 도 17은 도 5 및 도 6에 도시된 본 발명의 실시 예에 따른 액정 표시장치의 구동장치에 있어서, 제 5 실시 예에 따른 변조부(130)를 나타내는 도면이다.
- [0143] 도 17을 도 6과 결부하면, 제 5 실시 예에 따른 변조부(130)는 변조전압 생성부(132)를 제외하고는 도 9에 도시된 제 1 실시 예에 따른 변조부(130)와 동일한 구성을 가지게 된다. 이에 따라, 변조전압 생성부(132)를 제외한 다른 구성에 대한 설명은 상술한 제 1 실시 예에 따른 변조부(130)의 설명으로 대신하기로 한다.
- [0144] 제 5 실시 예에 따른 변조부(130)의 변조전압 생성부(132)는 구동전압(VDD)과 기저 전압원 사이에 직렬 접속된 제 1 및 제 2 분압저항(Rv, Rf)을 구비하며, 제 1 및 제 2 분압저항(Rv, Rf) 사이의 출력노드(n1)는 스위칭 소자(136)에 전기적으로 접속된다.
- [0145] 제 1 및 제 2 분압저항(Rv, Rf)은 자신의 저항값에 의해 구동전압(VDD)을 분압하여 고정된 레벨의 분압전압을 스위칭 소자(136)에 공급한다.
- [0146] 이와 같은, 본 발명의 제 5 실시 예에 따른 변조부(130)에서 변조전압 생성부(132)는 제 1 및 제 2 분압저항(Rv, Rf)을 이용하여 고정된 전압레벨을 가지는 변조 데이터 전압(Vmdata)을 생성하여 스위칭 소자(136)에 공급하게 된다.
- [0147] 따라서, 본 발명의 제 5 실시 예에 따른 변조부(130)를 포함하는 액정 표시장치의 구동장치 및 구동방법은 액정패널(102)의 스캔 구간의 제 1 구간(t1)에 M비트 디지털 데이터 신호(Data)에 상관없이 고정된 전압레벨과 M비트 디지털 데이터 신호(Data)에 따른 펄스 폭을 가지는 변조 데이터 전압(Vmdata)과 아날로그 데이터 전압(Vdata)이 혼합하여 액정을 고속구동시킨 후, 상기 제 1 구간(t1) 이후인 제 2 구간(t2)에 정상적인 아날로그 데이터 전압(Vdata)으로 액정을 구동시키게 된다.
- [0148] 도 18은 도 5 및 도 6에 도시된 본 발명의 실시 예에 따른 액정 표시장치의 구동장치에 있어서, 제 6 실시 예에 따른 변조부(130)를 나타내는 도면이다.
- [0149] 도 18을 도 6과 결부하면, 제 6 실시 예에 따른 변조부(130)는 변조전압 생성부(132)를 제외하고는 도 11에 도시된 제 3 실시 예에 따른 변조부(130)와 동일한 구성을 가지게 된다. 이에 따라, 변조전압 생성부(132)를 제외한 다른 구성에 대한 설명은 상술한 제 3 실시 예에 따른 변조부(130)의 설명으로 대신하기로 한다.
- [0150] 제 6 실시 예에 따른 변조부(130)의 변조전압 생성부(132)는 구동전압(VDD)과 기저 전압원 사이에 직렬 접속된 제 1 및 제 2 분압저항(Rv, Rf)을 구비하며, 제 1 및 제 2 분압저항(Rv, Rf) 사이의 출력노드(n1)는 스위칭 소자(136)에 전기적으로 접속된다.
- [0151] 제 1 및 제 2 분압저항(Rv, Rf)은 자신의 저항값에 의해 구동전압(VDD)을 분압하여 고정된 레벨의 분압전압을 스위칭 소자(136)에 공급한다.
- [0152] 이와 같은, 본 발명의 제 6 실시 예에 따른 변조부(130)에서 변조전압 생성부(132)는 제 1 및 제 2 분압저항(Rv, Rf)을 이용하여 고정된 전압레벨을 가지는 변조 데이터 전압(Vmdata)을 생성하여 스위칭 소자(136)에 공급하게 된다.

- [0153] 따라서, 본 발명의 제 6 실시 예에 따른 변조부(130)를 포함하는 액정 표시장치의 구동장치 및 구동방법은 액정패널(102)의 스캔 구간의 제 1 구간(t1)에 M비트 디지털 데이터 신호(Data)에 상관없이 고정된 전압레벨과 M비트 디지털 데이터 신호(Data)에 따른 펄스 폭을 가지는 변조 데이터 전압(Vmdata)과 아날로그 데이터 전압(Vdata)이 혼합하여 액정을 고속구동시킨 후, 상기 제 1 구간(t1) 이후인 제 2 구간(t2)에 정상적인 아날로그 데이터 전압(Vdata)으로 액정을 구동시키게 된다.
- [0154] 도 19는 본 발명의 제 2 실시 예에 따른 데이터 드라이버를 개략적으로 나타낸 블록도이다.
- [0155] 도 19를 도 5와 결부하면, 본 발명의 제 2 실시 예에 따른 데이터 드라이버(104)는 샘플링 신호를 순차적으로 생성하는 쉬프트 레지스터(120)와; N비트 디지털 데이터 신호(Data)를 샘플링 신호에 따라 래치하는 래치(122)와; 래치된 N비트 디지털 데이터 신호(Data) 중 M비트 데이터 값에 따라 액정의 응답속도를 빠르게 하기 위한 변조 데이터 전압(Vmdata)을 생성하는 변조부(130)와; 래치된 N비트 디지털 데이터 신호(Data)에 따라 복수의 감마전압(GMA) 중 어느 하나를 선택하여 디지털 데이터 신호(Data)에 대응되는 아날로그 데이터 전압(Vdata)을 생성하고, 생성된 아날로그 데이터 전압(Vdata)과 변조부(130)로부터의 변조 데이터 전압(Vmdata)을 혼합하여 출력하는 디지털-아날로그 변환부(224)와; 디지털-아날로그 변환부(224)로부터의 혼합된 데이터 전압(Vp)을 버퍼링하여 데이터 라인들(DL)에 공급하는 출력부(128)를 구비한다.
- [0156] 쉬프트 레지스터(120)는 타이밍 컨트롤러(108)로부터의 데이터 제어신호(DCS) 중 소스 스타트 펄스(SSP) 및 소스 쉬프트 클럭(SSC)을 이용하여 순차적인 샘플링 신호를 발생하여 래치(122)에 공급한다.
- [0157] 래치(122)는 쉬프트 레지스터(120)로부터의 샘플링 신호에 따라 타이밍 컨트롤러(108)로부터의 N비트 디지털 데이터 신호(Data)를 1수평 라인분씩 래치한다. 그리고, 래치(122)는 타이밍 컨트롤러(108)로부터의 데이터 제어신호(DCS) 중 소스 출력 인에이블(SOE) 신호에 따라 래치된 1수평 라인분의 N비트 디지털 데이터 신호(Data)를 디지털-아날로그 변환부(224)에 공급한다.
- [0158] 변조부(130)는 래치(122)로부터 출력되는 N비트 중 M비트 디지털 데이터 신호(Data)에 따라 액정의 응답속도를 빠르게 하기 위한 변조 데이터 전압(Vmdata)을 발생하여 혼합부(126)에 공급한다. 이러한, 변조부(130)는 상술한 본 발명의 제 1 내지 제 6 변조부 중 어느 하나가 되며, 이들에 대한 상세한 설명은 상술한 설명으로 대신하기로 한다.
- [0159] 디지털-아날로그 변환부(224)는 래치(122)로부터 공급되는 N비트 디지털 데이터 신호(Data)를 디코딩하여 정극성(+) 및 부극성(-) 아날로그 데이터 전압(Vdata_P, Vdata_N)을 생성하는 디코딩부(225)와; 정극성(+) 및 부극성(-) 아날로그 데이터 전압(Vdata_P, Vdata_N) 각각을 변조부(130)로부터의 변조 데이터 전압(Vmdata)과 혼합하는 혼합부(226)와; 극성제어신호(POL)에 따라 혼합부(226)로부터의 혼합된 정극성(+) 및 부극성(-) 데이터 전압(Vp_P, Vp_N) 중 어느 하나를 선택하여 출력부(128)에 공급하는 멀티플렉서부(227)를 구비한다.
- [0160] 디코딩부(225)는 정극성(+) 아날로그 데이터 전압(Vdata_P)을 생성하기 위한 정극성 디코더(225P)와, 부극성(-) 아날로그 데이터 전압(Vdata_N)을 생성하기 위한 부극성 디코더(225N)을 구비한다.
- [0161] 정극성 디코더(225P)는 N비트 디지털 데이터 신호(Data)에 따라 복수의 정극성 감마전압(GMA) 중 어느 하나를 디코딩하여 정극성(+) 아날로그 데이터 전압(Vdata_P)을 생성하여 혼합부(226)에 공급한다.
- [0162] 부극성 디코더(225N)는 N비트 디지털 데이터 신호(Data)에 따라 복수의 부극성 감마전압(GMA) 중 어느 하나를 디코딩하여 부극성(-) 아날로그 데이터 전압(Vdata_N)을 생성하여 혼합부(226)에 공급한다.
- [0163] 혼합부(226)는 정극성 데이터 전압(Vp_P)을 생성하는 가산부(226A)와, 부극성 데이터 전압(Vp_N)을 생성하는 감산부(226S)를 구비한다.
- [0164] 가산부(226A)는 도 20a에 도시된 바와 같이 정극성 디코더(225P)로부터의 정극성(+) 아날로그 데이터 전압(Vdata_P)과 변조 데이터 전압(Vmdata)을 가산($Vdata_N + Vmdata$)하여 정극성 데이터 전압(Vp_P)을 생성한다.
- [0165] 감산부(226S)는 도 20b에 도시된 바와 같이 부극성 디코더(225N)로부터의 부극성(-) 아날로그 데이터 전압(Vdata_N)에서 변조 데이터 전압(Vmdata)을 감산($Vdata_N - Vmdata$)하여 부극성 데이터 전압(Vp_N)을 생성한다.
- [0166] 멀티플렉서부(227)는 타이밍 컨트롤러(108)로부터 공급되는 데이터 제어신호(DCS) 중 극성제어신호(POL)에 따라 혼합부(226)의 가산부(226A) 및 감산부(226S) 각각으로부터 공급되는 정극성(+) 및 부극성(-) 데이터 전압(Vp_P, Vp_N) 중 어느 하나를 선택하여 출력부(128)에 공급한다.

- [0167] 출력부(128)는 디지털-아날로그 변환부(224)의 멀티플렉서부(227)로부터 혼합부(126)로부터 공급되는 데이터 전압(V_p)을 해당 데이터 라인들(DL)에 공급한다.
- [0168] 도 21은 도 19에 도시된 다른 형태의 디지털-아날로그 변환부(224)를 개략적으로 나타내는 블록도이다.
- [0169] 도 21을 도 19와 결부하면, 다른 형태의 디지털-아날로그 변환부(224)는 래치(122)로부터 공급되는 N비트 디지털 데이터 신호(Data)를 디코딩하여 정극성(+) 및 부극성(-) 아날로그 데이터 전압(V_{data_P} , V_{data_N})을 생성하는 디코딩부(225)와; 정극성(+) 및 부극성(-) 아날로그 데이터 전압(V_{data_P} , V_{data_N}) 각각을 변조부(130)로부터의 변조 데이터 전압(V_{mdata})과 혼합하는 혼합부(226)와; 극성제어신호(POL)에 따라 혼합부(226)로부터의 혼합된 정극성(+) 및 부극성(-) 데이터 전압(V_{p_P} , V_{p_N}) 중 어느 하나를 선택하여 출력부(128)에 공급하는 멀티플렉서부(227)를 구비한다.
- [0170] 디코딩부(225)는 정극성(+) 아날로그 데이터 전압(V_{data_P})을 생성하기 위한 정극성 디코더(225P)와, 부극성(-) 아날로그 데이터 전압(V_{data_N})을 생성하기 위한 부극성 디코더(225N)을 구비한다.
- [0171] 정극성 디코더(225P)는 N비트 디지털 데이터 신호(Data)에 따라 복수의 정극성 감마전압(GMA) 중 어느 하나를 디코딩하여 정극성(+) 아날로그 데이터 전압(V_{data_P})을 생성하여 혼합부(226)에 공급한다.
- [0172] 부극성 디코더(225N)는 N비트 디지털 데이터 신호(Data)에 따라 복수의 부극성 감마전압(GMA) 중 어느 하나를 디코딩하여 부극성(-) 아날로그 데이터 전압(V_{data_N})을 생성하여 혼합부(226)에 공급한다.
- [0173] 혼합부(226)는 변조 데이터 전압(V_{mdata})을 이용하여 정극성 데이터 전압(V_{p_P})을 생성하는 제 1 가산부(226A1)와, 변조 데이터 전압(V_{mdata})의 극성을 반대 극성으로 반전시키는 반전부(226I)와, 반전부(226I)로부터의 반전된 변조 데이터 전압(V_{mdata})을 이용하여 부극성 데이터 전압(V_{p_N})을 생성하는 제 2 가산부(226A2)를 구비한다.
- [0174] 제 1 가산부(226A1)는 도 20a에 도시된 바와 같이 정극성 디코더(225P)로부터의 정극성(+) 아날로그 데이터 전압(V_{data_P})과 변조 데이터 전압(V_{mdata})을 가산($V_{data_N} + V_{mdata}$)하여 정극성 데이터 전압(V_{p_P})을 생성한다.
- [0175] 반전부(226I)는 변조부(130)로부터 공급되는 변조 데이터 전압(V_{mdata})의 극성을 반전시켜 제 2 가산부(226A2)에 공급한다. 이를 위해, 반전부(226I)는 도 22에 도시된 바와 같이 반전 증폭기(OP)를 구비한다.
- [0176] 반전 증폭기(OP)의 반전단자(-)에는 변조 데이터 전압(V_{mdata})이 공급되며, 비반전단자(+)에는 기저전압이 공급된다. 그리고, 반전 증폭기(OP)는 출력단자와 반전단자(-) 사이에 귀환루프를 갖는다.
- [0177] 제 2 가산부(226A2)는 도 23에 도시된 바와 같이 부극성 디코더(225N)로부터의 부극성(-) 아날로그 데이터 전압(V_{data_N})과 반전부(226I)로부터의 반전된 변조 데이터 전압(BV_{mdata})을 가산($V_{data_N} + BV_{mdata}$)하여 부극성 데이터 전압(V_{p_N})을 생성한다.
- [0178] 멀티플렉서부(227)는 타이밍 컨트롤러(108)로부터 공급되는 데이터 제어신호(DCS) 중 극성제어신호(POL)에 따라 혼합부(226)의 가산부(226A) 및 감산부(226S) 각각으로부터 공급되는 정극성(+) 및 부극성(-) 데이터 전압(V_{p_P} , V_{p_N}) 중 어느 하나를 선택하여 출력부(128)에 공급한다.
- [0179] 한편, 이상에서 설명한 본 발명은 상술한 실시 예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 종래의 지식을 가진 자에게 있어 명백할 것이다.

발명의 효과

- [0180] 상기와 같은 본 발명의 실시 예에 따른 액정 표시장치의 구동장치 및 구동방법은 게이트 라인에 공급되는 게이트 펄스의 제 1 구간에 변조 데이터 전압을 포함하는 데이터 전압을 데이터 라인에 공급하여 액정을 디지털 데이터 신호에 대응되는 아날로그 데이터 전압보다 높은 변조 데이터 전압으로 미리 구동시킨 후, 게이트 펄스의 제 2 구간에 원하는 계조의 아날로그 데이터 전압을 데이터 라인에 공급하여 액정을 원하는 상태로 구동시키게 된다.
- [0181] 따라서, 본 발명의 실시 예에 따른 액정 표시장치의 구동장치 및 구동방법은 별도의 메모리를 사용하지 않고도 액정의 응답속도를 빠르게 하여 화질저하를 방지할 수 있다. 나아가, 본 발명은 메모리를 사용하지 않으므로 액정 표시장치의 비용을 감소시킬 수 있다.

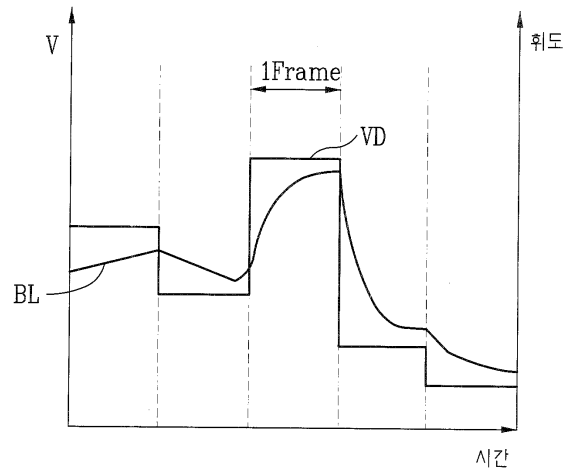
도면의 간단한 설명

- [0001] 도 1은 관련기술에 따른 액정 표시장치의 데이터에 따른 휘도 변화를 나타내는 파형도.
- [0002] 도 2는 관련기술에 따른 액정 표시장치의 고속 구동방법의 데이터 변조에 따른 휘도 변화의 일례를 나타내는 파형도.
- [0003] 도 3은 관련기술에 따른 액정 표시장치의 고속 구동장치에 있어서 상위 비트 데이터의 변조를 나타내는 도면.
- [0004] 도 4는 관련기술에 따른 액정 표시장치의 고속 구동장치를 나타내는 블록도.
- [0005] 도 5는 본 발명의 실시 예에 따른 액정 표시장치의 구동장치를 개략적으로 나타내는 도면.
- [0006] 도 6은 도 5에 도시된 데이터 드라이버를 개략적으로 나타내는 도면.
- [0007] 도 7a는 도 6에 도시된 디지털-아날로그 변환부에 공급되는 감마전압 또는 변조부로부터 출력되는 변조 데이터 전압의 전압레벨을 나타내는 도면.
- [0008] 도 7b는 도 6에 도시된 변조부로부터 출력되는 변조 데이터 전압의 전압레벨을 나타내는 도면.
- [0009] 도 8은 도 5에 도시된 액정패널의 게이트 라인 및 데이터 라인에 공급되는 파형을 나타내는 파형도.
- [0010] 도 9는 도 6에 도시된 변조부의 제 1 실시 예를 나타내는 도면.
- [0011] 도 10은 도 6에 도시된 변조부의 제 2 실시 예를 나타내는 도면.
- [0012] 도 11은 도 10에 도시된 변조부의 제 3 실시 예를 나타내는 도면.
- [0013] 도 12는 도 11에 도시된 클리어 신호 생성부의 제 1 실시 예를 나타내는 도면.
- [0014] 도 13은 도 12에 도시된 각 커패시터에 저장되는 전압을 나타내는 파형도.
- [0015] 도 14는 도 11에 도시된 클리어 신호 생성부의 제 2 실시 예를 나타내는 도면.
- [0016] 도 15는 도 6에 도시된 변조부의 제 4 실시 예를 나타내는 도면.
- [0017] 도 16은 도 15에 도시된 클리어 신호 생성부를 나타내는 도면.
- [0018] 도 17은 도 6에 도시된 변조부의 제 5 실시 예를 나타내는 도면.
- [0019] 도 18은 도 6에 도시된 변조부의 제 6 실시 예를 나타내는 도면.
- [0020] 도 19는 본 발명의 제 2 실시 예에 따른 데이터 드라이버를 개략적으로 나타낸 블록도.
- [0021] 도 20a는 도 19에 도시된 정극성 아날로그 데이터 전압과 변조 데이터 전압을 혼합을 나타내는 파형도.
- [0022] 도 20b는 도 19에 도시된 부극성 아날로그 데이터 전압과 변조 데이터 전압을 혼합을 나타내는 파형도.
- [0023] 도 21은 도 19에 도시된 다른 형태의 디지털-아날로그 변환부를 개략적으로 나타내는 블록도.
- [0024] 도 22는 도 21에 도시된 반전부를 나타내는 회로도.
- [0025] 도 23은 도 21에 도시된 부극성 아날로그 데이터 전압과 변조 데이터 전압을 혼합을 나타내는 파형도.
- [0026] < 도면의 주요 부분에 대한 부호설명 >
- | | |
|--------------------------------|--------------------|
| [0027] 43 : 프레임 메모리 | 44 : 록업 테이블 |
| [0028] 102 : 액정패널 | 104 : 데이터 드라이버 |
| [0029] 106 : 게이트 드라이버 | 108 : 타이밍 컨트롤러 |
| [0030] 120 : 쉬프트 레지스터 | 122 : 래치 |
| [0031] 124, 224 : 디지털-아날로그 변환부 | 126, 226 : 혼합부 |
| [0032] 128 : 출력부 | 130 : 변조부 |
| [0033] 132 : 변조전압 생성부 | 134 : 스위칭 제어신호 생성부 |

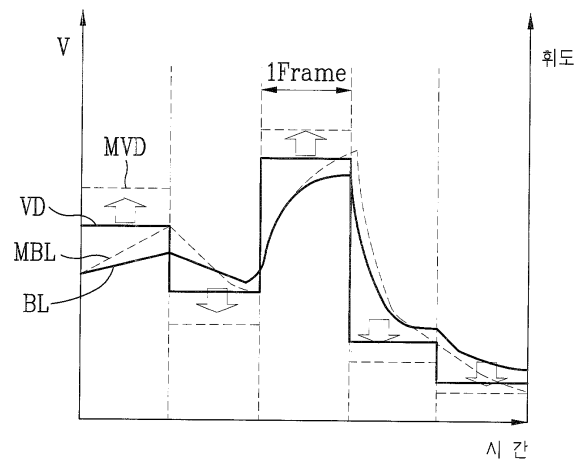
[0034]	136 : 스위칭 소자	140, 142, 242 : 디코더
[0035]	144, 146 : 카운터	225 : 디코딩부
[0036]	227 : 멀티플렉서부	244, 344 : 클리어 신호 생성부

도면

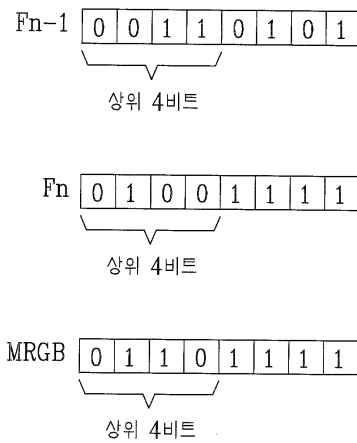
도면1



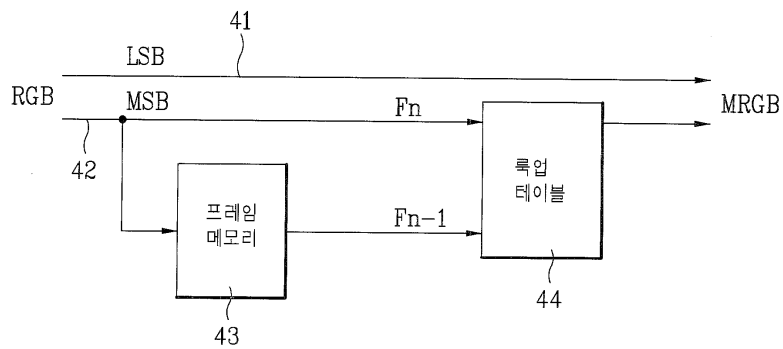
도면2



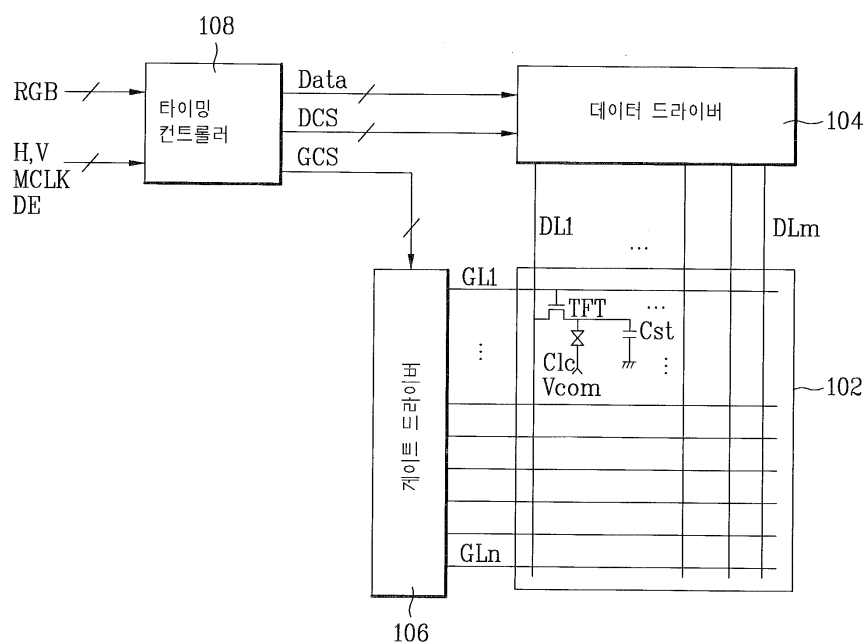
도면3



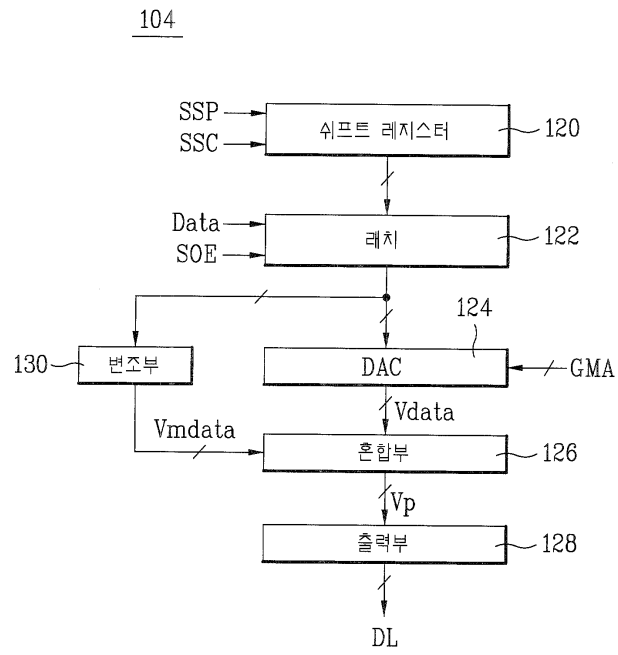
도면4



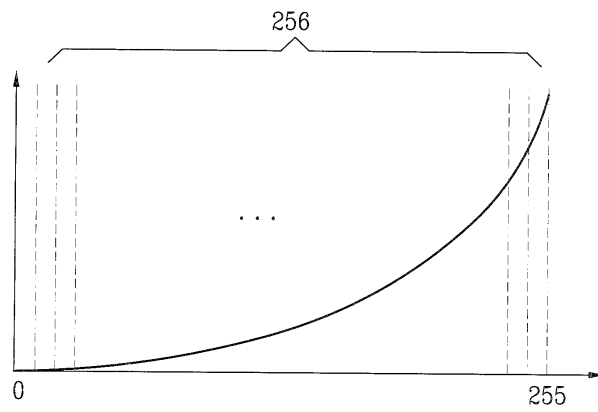
도면5



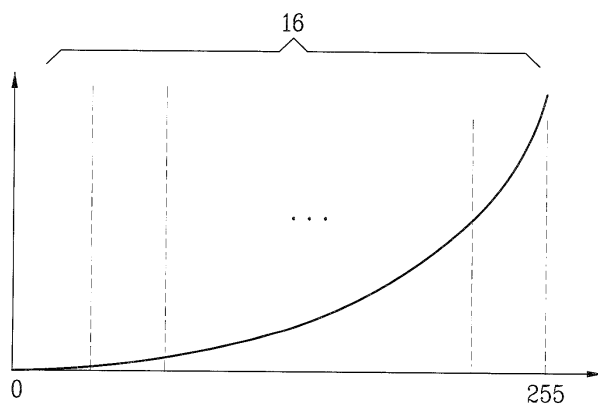
도면6



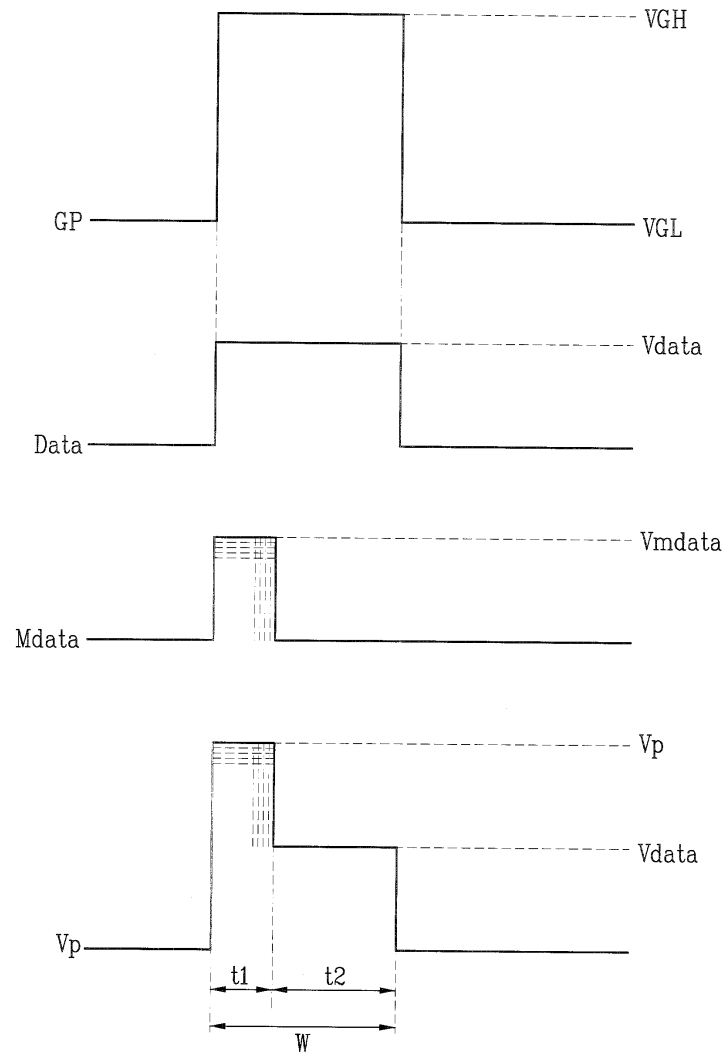
도면7a



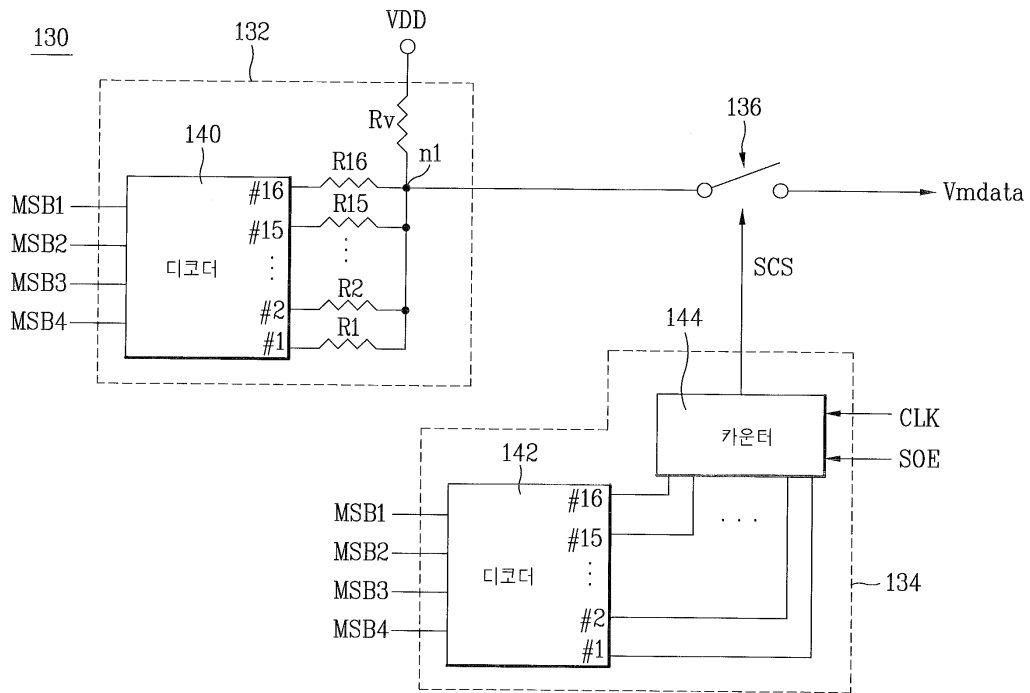
도면7b



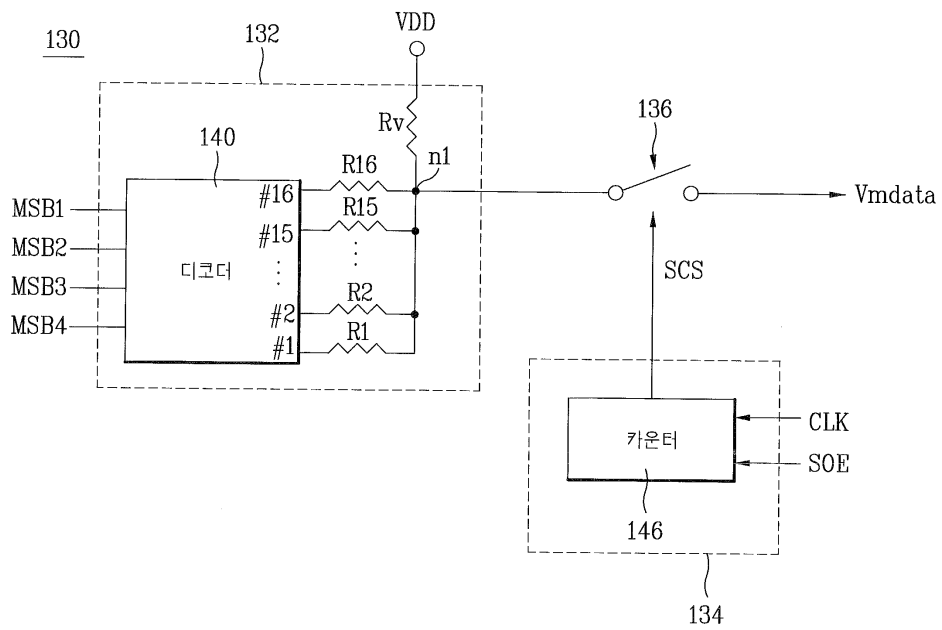
도면8



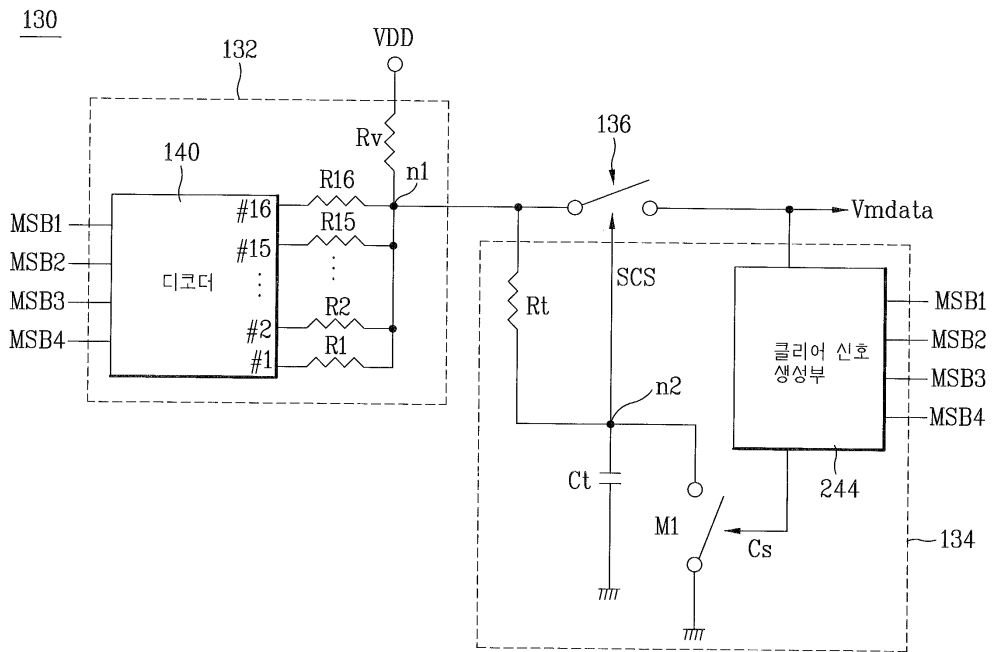
도면9



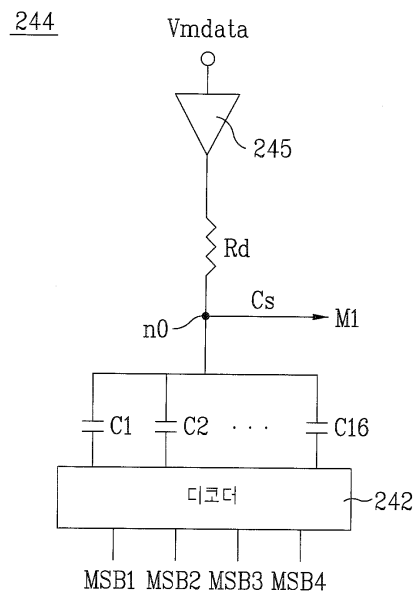
도면10



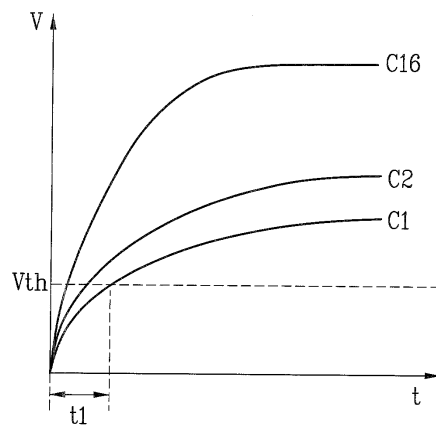
도면11



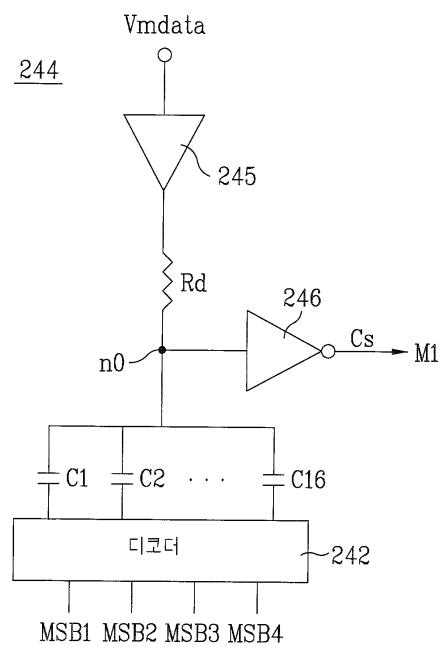
도면12



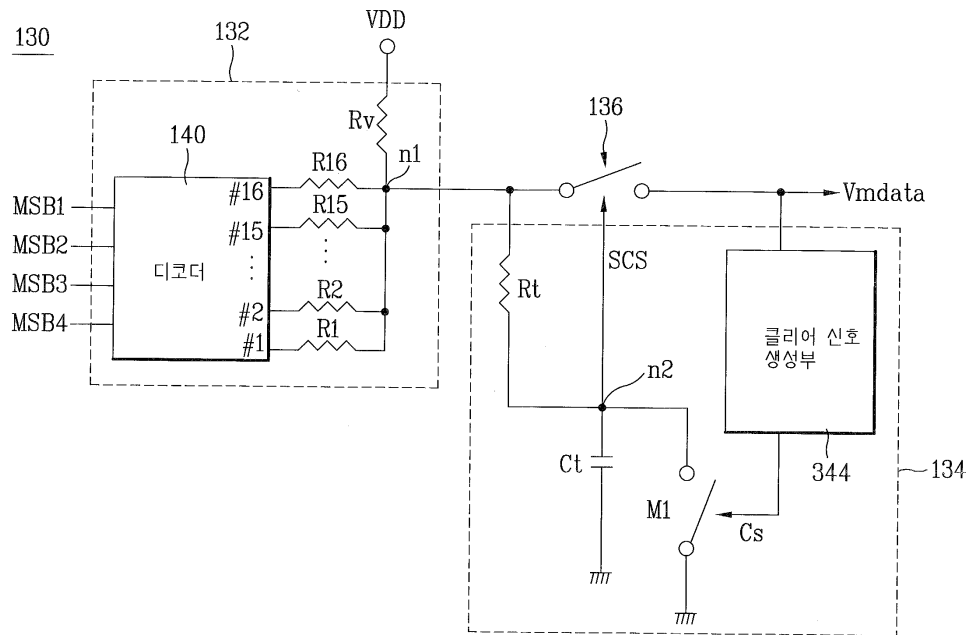
도면13



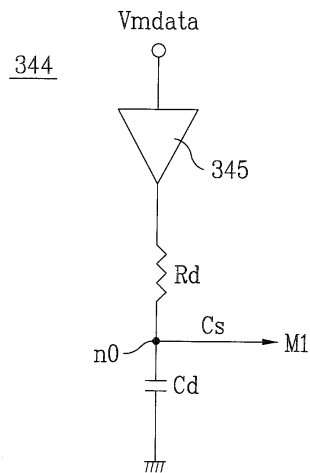
도면14



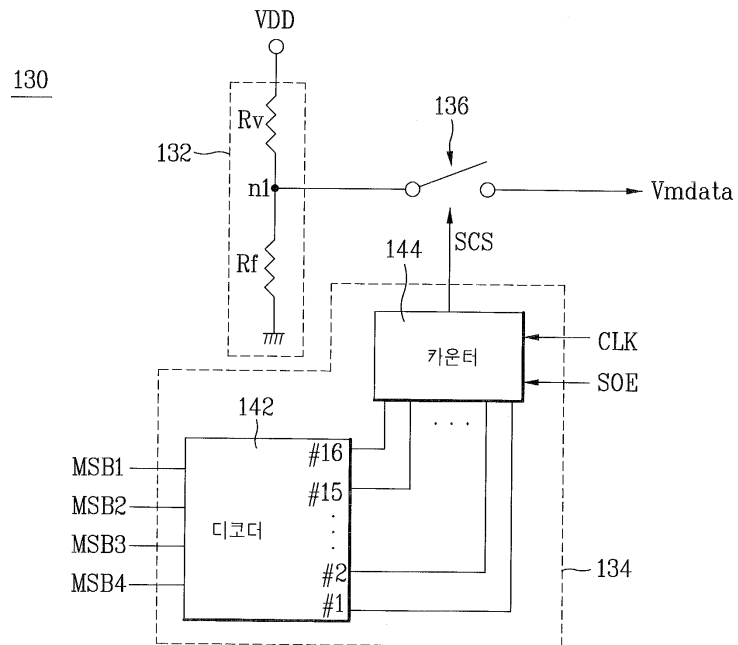
도면15



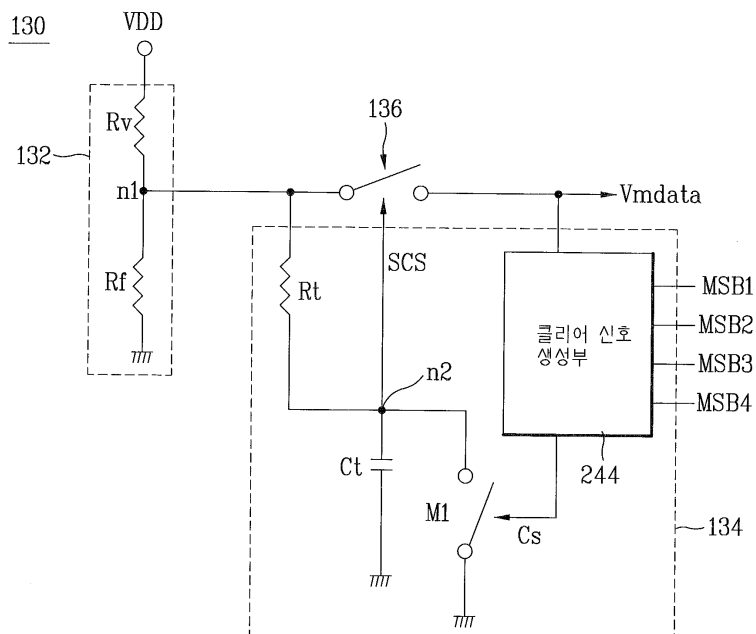
도면16



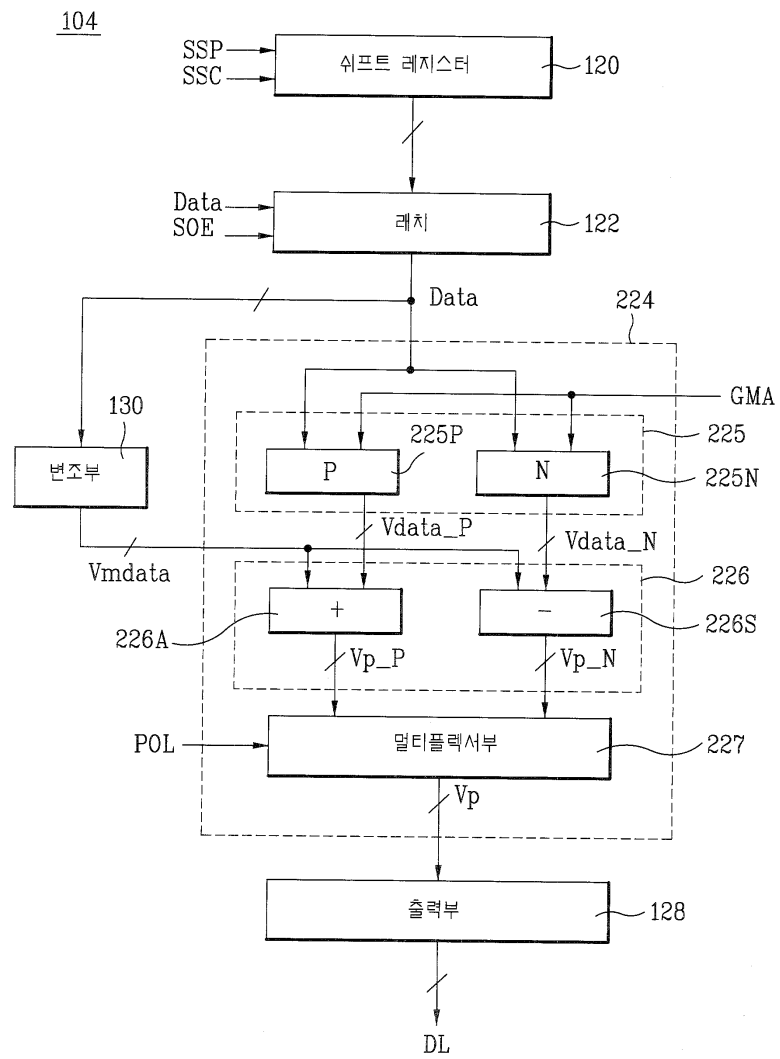
도면17



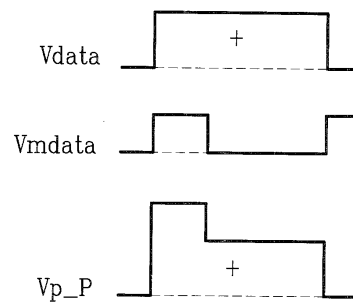
도면18



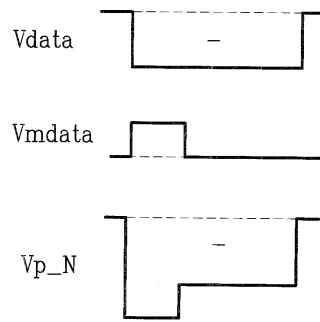
도면19



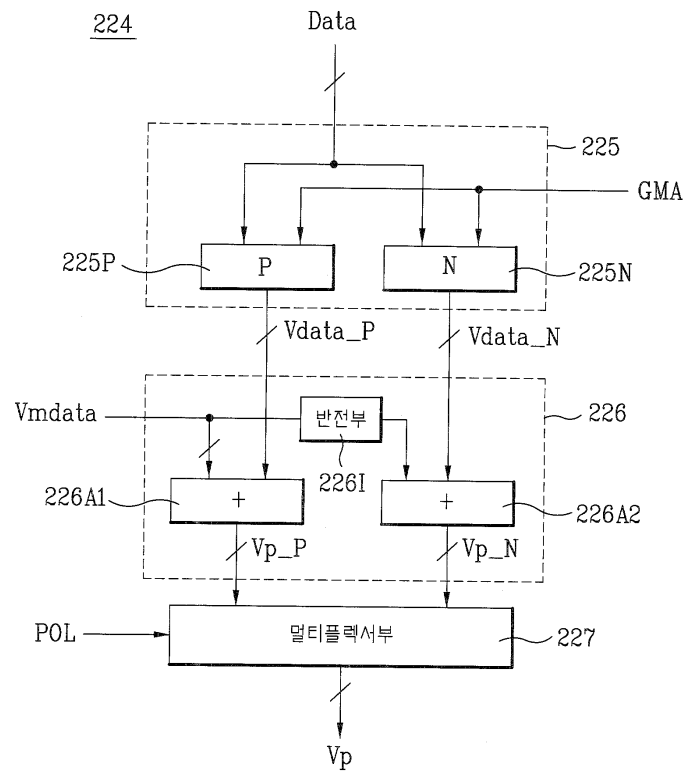
도면20a



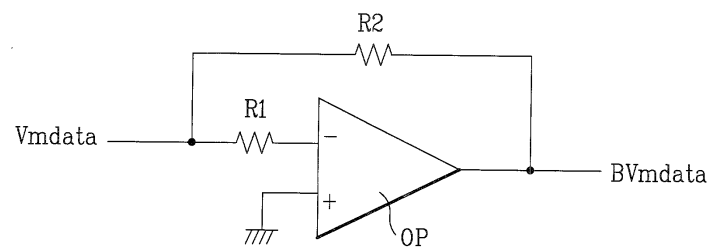
도면20b



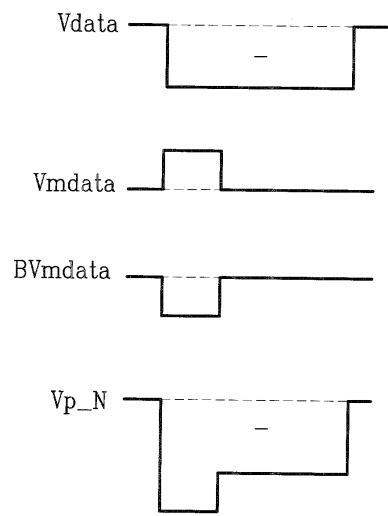
도면21



도면22



도면23



专利名称(译)	标题：液晶显示装置的驱动装置和驱动方法		
公开(公告)号	KR101157972B1	公开(公告)日	2012-06-25
申请号	KR1020050097131	申请日	2005-10-14
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM NAM HEE 김남희 LEE SEOK WOO 이석우		
发明人	김남희 이석우		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G2310/027 G09G3/3648 G09G3/3688 G09G2320/0276 G09G2320/0252		
代理人(译)	金勇 新昌		
优先权	1020050018626 2005-03-07 KR		
其他公开文献	KR1020060097542A		
外部链接	Espacenet		

摘要(译)

液晶显示装置的驱动装置和驱动方法技术领域本发明涉及一种液晶显示装置的驱动装置和驱动方法，其能够在不使用存储器的情况下提高液晶的响应速度，从而防止图像质 根据本发明的液晶显示器的驱动装置包括：液晶面板，具有多条栅极线和多条相互交叉的数据线；栅极驱动器，用于向栅极线提供栅极脉冲；（其中N是等于或小于N的正整数）采样数据信号的数据值，通过对输入N位（其中N是正整数）数字数据信号进行采样以产生模拟数据电压以及数据驱动器，用于产生调制数据电压，用于增加液晶的响应速度，并将调制数据电压与模拟数据电压混合，并将混合数据电压提供给数据线。根据本发明，可以在不使用单独的存储器的情况下增加液晶的响应速度，从而防止图像劣化。此外，由于本发明不使用存储器，所以可以降低液晶显示器的成本。

