



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/36 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년05월30일 10-0723478 2007년05월23일
--	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2004-0097049 2004년11월24일 2004년11월24일	(65) 공개번호 (43) 공개일자	10-2006-0057860 2006년05월29일
----------------------------------	---	------------------------	--------------------------------

(73) 특허권자	삼성전자주식회사 경기도 수원시 영통구 매탄동 416
(72) 발명자	박현상 경기 성남시 분당구 구미동 무지개마을건영아파트 309동 404호
(74) 대리인	리엔목특허법인 이혜영
(56) 선행기술조사문헌 JP2002023709A	KR1020040075628A

심사관 : 박부식

전체 청구항 수 : 총 13 항

(54) 액정 표시 장치의 무반전 출력 특성을 구현하는 소스드라이버와 게이트 드라이버

(57) 요약

본 발명은 액정 표시 장치의 무반전 출력 특성을 구현하는 소스 드라이버와 게이트 드라이버에 대하여 개시된다. 액정 표시 장치는 각기 다른 소스 라인들과 각기 다른 게이트 라인들에 연결된 2개의 TFT에 공통으로 연결된 픽셀들로 구성된 액정 패널, 화상 신호와 제어 신호들을 수신하여 각기 다른 소스 라인들에 서로 다른 고정된 극성의 화상 신호를 인가하는 소스 드라이버, 그리고 제어 신호들을 수신하여 각기 다른 게이트 라인들을 프레임마다 교대로 구동하는 게이트 드라이버를 포함한다.

대표도

도 6a

특허청구의 범위

청구항 1.

픽셀의 전극이 그 드레인들에 공통으로 연결되고, 인접한 소스 라인들이 그 소스들에 각각 연결되고, 게이트 라인들이 그 게이트들에 각각 연결되는 2개의 TFT 트랜지스터로 구성된 단위 픽셀들이 배열되는 액정 패널의 n개의 상기 소스 라인들을 구동하는 무반전 출력 특성을 갖는 소스 드라이버에 있어서,

제1 제어 신호에 응답하여 제2 데이터 레지스터부터 제n+1 데이터 레지스터까지 n개의 화상 신호를 저장하고, 제2 제어 신호에 응답하여 제1 레지스터부터 제n 레지스터까지 n개의 화상 신호를 저장하는 데이터 레지스터부; 및

상기 제1 내지 제n+1 데이터 레지스터들과 각각 연결되는 디코더들을 포함하고, 홀수번의 상기 소스 라인들과 연결되는 상기 디코더들은 제1 극성으로 상기 화상 신호를 디코딩하고, 짝수번의 상기 소스 라인들과 연결되는 상기 디코더들은 제2 극성으로 상기 화상 신호를 디코딩하여 상기 소스 라인들로 제공하는 디코더부를 구비하는 것을 특징으로 하는 소스 드라이버.

청구항 2.

제1항에 있어서, 상기 소스 드라이버는

상기 데이터 레지스터부의 출력 전압들을 레벨 쉬프트하여 상기 디코더부로 제공하는 레벨 쉬프트를 더 구비하는 것을 특징으로 하는 소스 드라이버.

청구항 3.

제1항에 있어서, 상기 소스 드라이버는

상기 제1 및 상기 제2 제어 신호들이 상기 액정 패널의 프레임마다 교번적으로 제공되는 것을 특징으로 하는 소스 드라이버.

청구항 4.

삭제

청구항 5.

제1항에 있어서,

상기 제1 극성은 공통 전압을 기준으로 낮은 전압 레벨을 가지고, 상기 제2 극성은 상기 공통 전압을 기준으로 높은 전압 레벨을 갖는 것을 특징으로 하는 소스 드라이버.

청구항 6.

삭제

청구항 7.

픽셀의 전극이 그 드레인들에 공통으로 연결되고, 인접한 소스 라인들이 그 소스들에 각각 연결되고, 제1 및 제2 게이트 라인들이 그 게이트들에 각각 연결되는 2개의 TFT 트랜지스터로 구성된 단위 픽셀들이 배열되는 액정 패널의 게이트 라인들을 구동하는 게이트 드라이버에 있어서,

제1 극성의 소스 라인들을 상기 픽셀의 전극과 연결시키는 상기 제1 게이트 라인들에 연결되는 제1 쉬프트 레지스터들과, 제2 극성의 소스 라인들을 상기 픽셀의 전극과 연결시키는 상기 제2 게이트 라인들에 연결되는 제2 쉬프트 레지스터들을

포함하고, 제1 또는 제2 제어 신호에 응답하여 상기 액정 패널의 인접한 픽셀들이 상기 제1 극성 또는 상기 제2 극성으로 교번적으로 디스플레이되도록, 상기 제1 및 제2 쉬프트 레지스터들에 상기 제1 또는 제2 제어 신호들을 저장하는 쉬프트 레지스터부; 및

상기 쉬프트 레지스터에 저장된 상기 제1 제어 신호 또는 상기 제2 제어 신호에 응답하여 상기 게이트 라인들을 구동하는 출력 버퍼부를 구비하는 것을 특징으로 하는 게이트 드라이버.

청구항 8.

제7항에 있어서, 상기 게이트 드라이버는

상기 쉬프트 레지스터부의 출력 전압들을 레벨 쉬프트하여 상기 출력 버퍼부로 제공하는 레벨 쉬프트를 더 구비하는 것을 특징으로 하는 게이트 드라이버.

청구항 9.

제7항에 있어서, 상기 게이트 드라이버는

상기 제1 및 상기 제2 제어 신호들이 상기 액정 패널의 프레임 마다 교번적으로 제공되는 것을 특징으로 하는 게이트 드라이버.

청구항 10.

제7항에 있어서,

상기 제1 극성은 공통 전압을 기준으로 낮은 전압 레벨을 가지고, 상기 제2 극성은 상기 공통 전압을 기준으로 높은 전압 레벨을 갖는 것을 특징으로 하는 게이트 드라이버.

청구항 11.

액정 표시 장치에 있어서,

복수개의 소스 라인들, 복수개의 게이트 라인들 그리고 상기 소스 라인들과 상기 게이트 라인들 사이의 교차점에 배열된 픽셀들을 포함하는 액정 패널;

상기 픽셀의 전극이 그 드레인들에 공통으로 연결되고, 인접한 상기 소스 라인들이 그 소스들에 각각 연결되고, 제1 및 제2 게이트 라인들이 그 게이트들에 각각 연결되는 2개의 TFT 트랜지스터들로 각각 구성되는 상기 픽셀들;

제1 제어 신호에 응답하여 제2 데이터 레지스터부터 제 $n+1$ 데이터 레지스터까지 n 개의 화상 신호를 저장하고, 제2 제어 신호에 응답하여 제1 데이터 레지스터부터 제 n 데이터 레지스터까지 n 개의 화상 신호를 저장하고, 상기 제1 내지 제 $n+1$ 데이터 레지스터들 중 홀수번의 상기 소스 라인들과 연결되는 상기 데이터 레지스터들의 상기 화상 신호들을 제1 극성으로 디코딩하고, 짝수번의 상기 소스 라인들과 연결되는 상기 데이터 레지스터들의 상기 화상 신호들을 제2 극성으로 디코딩하여 상기 소스 라인들로 제공하는 소스 드라이버;

상기 홀수번 소스 라인들을 상기 픽셀의 전극과 연결시키는 상기 제1 게이트 라인들에 연결되는 제1 쉬프트 레지스터들과, 상기 짝수번 소스 라인들을 상기 픽셀의 전극과 연결시키는 상기 제2 게이트 라인들에 연결되는 제2 쉬프트 레지스터들을 포함하고, 상기 제1 및 제2 쉬프트 레지스터들에 상기 제1 또는 제2 제어 신호들을 저장하고, 상기 제1 또는 상기 제2 제어 신호에 응답하여 상기 게이트 라인들을 구동하는 게이트 드라이버를 구비하는 것을 특징으로 하는 액정 표시 장치.

청구항 12.

삭제

청구항 13.

제11항에 있어서, 상기 소스 드라이버는

상기 제1 또는 상기 제2 제어 신호에 응답하여 상기 화상 신호들을 각각 저장하는 제1 내지 제n+1 데이터 레지스터들을 포함하는 데이터 레지스터부;

상기 데이터 레지스터부의 출력 전압들을 레벨 쉬프트하는 레벨 쉬프터; 및

상기 레벨 쉬프터의 출력 전압들을 디코딩하여 상기 소스 라인들로 제공하는 디코더부를 구비하는 것을 특징으로 하는 액정 표시 장치.

청구항 14.

삭제

청구항 15.

삭제

청구항 16.

삭제

청구항 17.

제11항에 있어서,

상기 제1 극성은 공통 전압을 기준으로 낮은 전압 레벨을 가지고, 상기 제2 극성은 상기 공통 전압을 기준으로 높은 전압 레벨을 갖는 것을 특징으로 하는 액정 표시 장치.

청구항 18.

제11항에 있어서, 상기 게이트 드라이버는

상기 제1 및 상기 제2 제어 신호들을 각각 저장하는 상기 제1 및 상기 제2 쉬프터 레지스터들을 포함하는 쉬프터 레지스터부;

상기 쉬프터 레지스터부의 출력 전압들을 레벨 쉬프트하는 레벨 쉬프터; 및

상기 레벨 쉬프터의 출력에 응답하여 상기 액정 패널의 게이트 라인들을 구동하는 출력 버퍼부를 구비하는 것을 특징으로 하는 액정 표시 장치.

청구항 19.

삭제

청구항 20.

제11항에 있어서, 상기 액정 표시 장치는

상기 제1 및 상기 제2 제어 신호들이 상기 액정 패널의 프레임마다 교번적으로 제공되는 것을 특징으로 하는 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것으로, 특히 액정 표시 장치를 구동하는 무반전 출력 특성을 갖는 소스 드라이버와 게이트 드라이버에 관한 것이다.

도 1은 일반적인 액정 표시 장치의 구성을 보여주는 도면이다. 도 1을 참조하면, 액정 표시 장치(100)는 화상 신호를 각 픽셀에 제공하는 소스 드라이버(10), 각 픽셀의 트랜지스터 게이트의 온/오프 동작을 제어하는 게이트 드라이버(20), 소스 드라이버(10)와 게이트 드라이버(20)를 제어하는 제어 회로(40) 및 복수개의 픽셀들이 배열되는 판넬(30)로 구성되어 있다. 액정 표시 장치(100)는 픽셀에 인가되는 전압의 반전이 요구된다. 이 동작은 단일 극성을 갖는 전계가 장시간 인가되면 액정 재료 또는 배향막의 열화 또는 불순물에 의한 기생 전하가 생기기 때문에 잔상(image persistence) 현상과 같은 표시 악화를 방지하기 위하여 행하여 진다.

픽셀들의 열화를 방지하기 위하여, 매 프레임마다 각 픽셀의 극성을 반전시켜 주어야 하는 데, 이 때 극성 간의 미세한 휘도 차이로 인하여 판넬(30)의 플리커(flicker)가 발생된다. 이를 완화시키는 방법으로 행 반전, 열 반전, 점 반전 등의 구동 방식들이 쓰이고 있다. 행 반전은 액정의 음양 조합이 이웃하는 게이트 라인끼리 역으로 디스플레이 되도록 구동하는 것이고, 열 반전은 이웃하는 데이터 라인끼리 역으로 디스플레이 되도록 구동하는 것이며, 점 반전은 상기 두 방식을 혼합한 개념으로 한 점을 기준으로 서로 이웃하는 사방의 점끼리 역의 극성으로 디스플레이 되도록 구동하는 방식이다.

이러한 방법들은 사람의 눈이 여러 점들을 동시에 인식한다는 점을 이용하여 일정한 면적 내에서 각 점들의 휘도의 평균값의 차이를 줄이는 것을 목적으로 한다. 일반적으로 점 구동 방식은 사용자가 불편함을 느끼지 못하는 가장 유효한 방식으로 알려져 있으며, 액정 표시 장치의 반전 구동 방법으로 가장 널리 사용되고 있다. 도 2a 및 도 2b에 도시된 점 반전 구동 방식의 경우, 매 수평 주기 및 수직 주기마다 소스 라인들($Y_1, \dots, Y_{j-1}, Y_j, Y_{j+1}, \dots$)의 극성을 반전하여 출력하며, 게이트 드라이버(20)에 의해 해당 전압이 각 픽셀에 충전된다. 이 때 이웃한 소스 라인들은 서로 극성이 반대이기 때문에 효율성을 높이고자 디코더를 공유하고 이를 위하여 소스 드라이버(10)에 멀티플렉서가 필요하다.

도 3a 및 도 3b는 종래의 소스 드라이버를 설명하는 도면이다. 소스 드라이버(10)는 데이터 레지스터(51), 데이터 멀티플렉서(52), 레벨 쉬프터(53), 디코더(54), 출력 멀티플렉서(55) 및 앰프(56)로 구성되어 있다. 데이터 레지스터(51)는 화상 신호를 저장하고 있고, 데이터 멀티플렉서(52)는 제1 극성 제어 신호(POL_LV)를 이용하여 화상 신호를 멀티플렉싱을 한 후 레벨 쉬프터(53)로 전송한다. 레벨 쉬프터(53)는 화상 신호의 출력 레벨을 조정하고 디코더(54)는 화상 신호를 디코딩한다. 디코딩된 신호는 제2 극성 제어 신호(POL_HV)에 따라 출력 멀티플렉서(55)를 거쳐 앰프(56)에서 증폭된 후 소스 라인에 제공된다.

이 때 각 소스 라인은 정(+)의 화상 신호와 부(-)의 화상 신호를 제공해야 하고 디코더(54)를 공유한다. 즉 Y_k 소스 라인과 Y_{k+1} 소스 라인은 한 쌍을 이루어 디코더(54)를 공유한다. 그리고 화상 신호는 그 극성에 따라 제1 및 제2 극성 제어 신호에 의해서 사용되어질 디코더를 이용한다. 즉 도 3a에서와 같이 N번째 프레임에서, Y_k 소스 라인이 부(-)의 화상 신호이고, Y_{k+1} 소스 라인이 정(+)의 화상 신호일 때, Y_k 소스 라인의 부(-)의 화상 신호는 디코더(54) 중에서 음의 화상 신호를 처리하는 엔디코더(NDEC)를 경유하여 Y_k 소스 라인에 인가되고, Y_{k+1} 소스 라인의 정(+)의 화상 신호는 정(+)의 화상 신호를 처리하는 피디코더(PDEC)를 경유하여 Y_{k+1} 소스 라인에 인가된다. 이후, 도 3b에서와 같이 N+1 번째 프레임에서, Y_k 소스 라인의 정(+)의 화상 신호는 데이터 멀티플렉서(52)에서 경로가 바뀌어 정(+)의 화상 신호를 처리할 수 있는 피디코더(PDEC)를 거친 이후 다시 출력 멀티플렉서(56)에 의해서 다시 경로가 바뀌어 처음 위치인 Y_k 소스 라인에 인

가된다. 즉 Y_k 소스 라인은 부(-)의 화상 신호를 처리할 수 있는 엔디코더(NDEC)만 가지고도 데이터 멀티플렉서(52)와 출력 멀티플렉서(55)를 이용하여 쌍을 이루는 Y_{k+1} 소스 라인의 피디코더(PDEC)를 이용하여 정(+)의 화상 신호도 이용할 수 있다. 앰프(56)은 정(+)의 화상 신호와 부(-)의 화상 신호를 모두 처리할 수 있는 앰프로 구성된다.

그런데, 이렇게 데이터 멀티플렉서(52)와 출력 멀티플렉서(55)를 소스 드라이버(10) 내부에 추가하게 되면 소스 드라이버(10)의 칩 면적이 커지는 문제점이 발생한다. 또한 소스 라인의 극성을 반전시켜 줌에 따라 소비 전류 증가와 발열 문제가 추가적으로 발생한다.

따라서, 액정 패널의 반전 출력 특성에 따른 문제점을 해결하기 위한 방안으로 무반전 출력 특성을 채용하는 액정 표시 장치가 요구된다. 그리고 액정 표시 장치를 구동하는 무반전 출력 특성을 갖는 소스 드라이버와 게이트 드라이버의 존재가 요구된다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은 액정 표시 장치를 구동하는 무반전 출력 특성을 갖는 소스 드라이버를 제공하는 데 있다.

본 발명의 다른 목적은 액정 표시 장치를 구동하는 무반전 출력 특성을 갖는 소스 드라이버를 적용함에 있어 요구되는 기능을 갖춘 게이트 드라이버를 제공하는 데 있다.

본 발명의 또 다른 목적은 무반전 출력 특성을 갖는 액정 표시 장치에 관한 것이다.

발명의 구성

상기 목적을 달성하기 위하여, 본 발명의 일면에 따른 소스 드라이버는, 픽셀의 전극이 그 드레인들에 공통으로 연결되고, 인접한 소스 라인들이 그 소스들에 각각 연결되고, 게이트 라인들이 그 게이트들에 각각 연결되는 2개의 TFT 트랜지스터로 구성된 단위 픽셀들이 배열되는 액정 패널의 n 개의 소스 라인들을 구동한다. 무반전 출력 특성을 갖는 소스 드라이버는, 제1 제어 신호에 응답하여 제2 데이터 레지스터부터 제 $n+1$ 데이터 레지스터까지 n 개의 화상 신호를 저장하고 제2 제어 신호에 응답하여 제1 레지스터부터 제 n 레지스터까지 n 개의 화상 데이터를 저장하는 데이터 레지스터부와, 홀수번의 소스 라인들과 연결되는 디코더들은 제1 극성으로 화상 신호를 디코딩하고 짝수번의 소스 라인들과 연결되는 디코더들은 제2 극성으로 화상 신호를 디코딩하여 소스 라인들로 제공하는 디코더부를 포함한다.

상기 다른 목적을 달성하기 위하여, 본 발명의 다른 면에 따른 게이트 드라이버는, 픽셀의 전극이 그 드레인들에 공통으로 연결되고, 인접한 소스 라인들이 그 소스들에 각각 연결되고, 제1 및 제2 게이트 라인들이 그 게이트들에 각각 연결되는 2개의 TFT 트랜지스터로 구성된 단위 픽셀들이 배열되는 액정 패널의 게이트 라인들을 구동한다. 게이트 드라이버는, 제1 극성의 소스 라인들을 픽셀의 전극과 연결시키는 제1 게이트 라인들에 연결되는 제1 쉬프트 레지스터들과 제2 극성의 소스 라인들을 픽셀의 전극과 연결시키는 제2 게이트 라인들에 연결되는 제2 쉬프트 레지스터들을 포함하고 제1 또는 제2 제어 신호에 응답하여 액정 패널의 인접한 픽셀들이 제1 극성 또는 제2 극성으로 교번적으로 디스플레이되도록 제1 및 제2 쉬프트 레지스터들에 제1 또는 제2 제어 신호들을 저장하는 쉬프트 레지스터부와, 쉬프트 레지스터에 저장된 제1 제어 신호 또는 제2 제어 신호에 응답하여 게이트 라인들을 구동하는 출력 버퍼부를 포함한다.

상기 또다른 목적을 달성하기 위하여, 본 발명의 액정 표시 장치는 복수개의 소스 라인들, 복수개의 게이트 라인들 그리고 소스 라인들과 게이트 라인들 사이의 교차점에 배열된 픽셀들을 포함하는 액정 패널, 픽셀의 전극이 그 드레인들에 공통으로 연결되고 인접한 소스 라인들이 그 소스들에 각각 연결되고 제1 및 제2 게이트 라인들이 그 게이트들에 각각 연결되는 2개의 TFT 트랜지스터들로 각각 구성되는 픽셀들, 제1 제어 신호에 응답하여 제2 데이터 레지스터부터 제 $n+1$ 데이터 레지스터까지 n 개의 화상 신호를 저장하고 제2 제어 신호에 응답하여 제1 레지스터부터 제 n 레지스터까지 n 개의 화상 신호를 저장하고 홀수번의 소스 라인들은 제1 극성으로 상기 화상 신호들을 디코딩하고 짝수번의 소스 라인들은 제2 극성으로 화상 신호들을 디코딩하여 소스 라인들로 제공하는 소스 드라이버, 그리고 홀수번 소스 라인들을 픽셀의 전극과 연결시키는 제1 게이트 라인들에 연결되는 제1 쉬프트 레지스터들과, 짝수번 소스 라인들을 픽셀의 전극과 연결시키는 제2 게이트 라인들에 연결되는 제2 쉬프트 레지스터들을 포함하고, 제1 및 제2 쉬프트 레지스터들에 제1 또는 제2 제어 신호들을 저장하고 제1 또는 제2 제어 신호에 응답하여 게이트 라인들을 구동하는 게이트 드라이버를 포함한다.

따라서, 본 발명은 액정 패널의 무반전 출력 특성을 구동하는 소스 드라이버 내부에 종래의 소스 라인의 극성 반전을 위한 데이터 멀티플렉서와 출력 멀티플렉서를 필요로 하지 않기 때문에, 소스 드라이버의 회로 구성이 단순해지고 칩 면적이 줄어드는 이점이 있다. 또한, 본 발명의 소스 드라이버는 소스 라인으로 고정된 극성의 화상 신호를 제공하기 때문에 소비 전력을 줄이고 발열 문제도 해결한다.

이하에서는 첨부된 도면을 참조하여 본 발명에 따른 액정 표시 장치의 바람직한 실시예를 자세히 설명하도록 한다.

도 4a 및 도 4b는 본 발명에서 채용하는 무반전 도트 디스플레이 식을 설명하는 도면이다. 도 4a는 N번째 프레임의 디스플레이 태양을 나타내고, 도 4b는 N+1번째 프레임의 디스플레이 태양을 나타낸다. 각 픽셀(31)은 픽셀의 온/오프를 제어하는 제1 및 제2 트랜지스터(32,34)를 가지고 있다. 각 픽셀(31)의 해당 게이트 라인도 2개로 구분되어 있으며, 각 픽셀(31)에 정(+) 극성의 화상 신호를 인가할 때 선택되는 제1 트랜지스터(32)에 연결된 G1+ 게이트 라인과 부(-) 극성의 화상 신호를 인가할 때 선택되는 제2 트랜지스터(34)에 연결된 G1- 게이트 라인으로 구성된다. 그리고 각 소스 라인들(Y1-Yn+1)의 극성은 고정되어 있다. 예컨대, 홀수번 소스 라인들(Y1, Y3, Y5, ...)은 부(-) 극성의 화상 신호로 고정되고, 짝수번 소스 라인들(Y2, Y4, Y6, ...)은 정(+) 극성의 화상 신호로 고정된다. 마지막 소스 라인(Yn+1)은 마지막 소스 라인의 바로 앞 소스 라인의 극성의 반대 극성을 제공한다.

매 프레임마다 픽셀들에 제공되는 화상 신호의 극성을 바꾸기 위하여, 도 4a의 N번째 프레임에서는 G1+, G2-, G3+, G4-, G5+ 게이트 라인들이 순차적으로 선택되고, 도 4b의 N+1번째 프레임에서는 G1-, G2+, G3-, G4+, G5- 게이트 라인들이 순차적으로 선택된다.

도 5a 내지 도 5c는 도 4a 및 도 4b의 무반전 디스플레이 도트 반전 동작을 설명하는 도면이다. 도 5a에서, N번째 프레임의 첫 번째 수평열의 픽셀들은 온시키기 위하여 G1+ 게이트 라인이 선택된다. 이 때 Y2 소스 라인에는 정(+)의 화상 신호가, Y3 소스 라인에는 부(-)의 화상 신호가, Y4 소스 라인에는 정(+)의 화상 신호가 인가된다. 이에 따라 첫 번째 수평열의 픽셀들은 +, -, +, -, ...의 극성으로 충전된다. 도 5b에서, 두 번째 수평열의 픽셀들을 온시키기 위해서 G2- 게이트 라인이 선택된다. 이 경우에도 Y2 소스 라인에는 정(+)의 화상 신호가, Y3 소스 라인에는 부(-)의 화상 신호가 인가된다. 여기에 추가적으로 Y1 소스 라인에는 부(-)의 화상 신호가 인가되고, Yn+1 소스 라인에는 부(-)의 화상 신호가 인가된다. 이렇게 화상 신호가 인가됨에 따라 픽셀들은 -, +, -, +, ...의 극성으로 충전된다. 이 때 Y2 소스 라인은 항상 정(+)의 화상 신호만을 제공하며 경우에 따라서 첫 번째 수직열의 픽셀들에 화상 신호를 제공하거나 두 번째 수직열의 픽셀들에 화상 신호를 제공한다. 도 5c에서, 세 번째 수평열의 픽셀들을 온시키기 위해서 G3+ 게이트 라인이 선택되고, 이 경우에도 Y2 소스 라인에는 정(+)의 화상 신호가, Y3 소스 라인에는 부(-)의 화상 신호가, 그리고 Y4 소스 라인에는 정(+)의 화상 신호가 인가된다. 이에 따라 세 번째 수평열의 픽셀들은 +, -, +, -, ...의 극성으로 충전된다. 이 후 마지막 수평열까지 위와 같은 과정이 반복되어 하나의 프레임, 즉 도 3a의 N번째 프레임을 이루게 된다.

이후 N+1번째 프레임에서는 (도 3b 참조) 첫 번째 수평열의 픽셀들을 온시키기 위해서 G1- 게이트 라인이 선택되고 이에 따라 픽셀들은 -, +, -, +, ...의 순서로 충전된다. 이 후 두 번째 수평열의 픽셀들은 온시키기 위해서 G2+ 게이트 라인이 선택되고 이에 따라 픽셀들은 +, -, +, -, ...의 순서로 충전된다. N+1번째 프레임도 역시 Y2 소스 라인에는 정(+)의 화상 신호가 인가되고, Y3 소스 라인에는 부(-)의 화상 신호가 인가된다. 상술한 바와 같이 소스 라인들과 게이트 라인들이 선택되면서 점 반전을 구현할 수 있다.

도 6a 및 도 6b는 본 발명의 일실시예에 따른 소스 드라이버를 설명하는 도면이다. 소스 드라이버(60)는 데이터 레지스터(61), 레벨 쉬프터(63), 디코더(64) 및 앰프(66)를 포함한다. 데이터 레지스터(61)는 화상 신호를 저장하고 있고, 레벨 쉬프터(63)는 화상 신호의 출력 레벨을 조정하고, 디코더(64)는 화상 신호를 디코딩한다. 디코딩된 화상 신호는 앰프(67)에서 증폭된 후 소스 라인들(Yk, Yk+1)에 인가된다. 본 발명에서 Yk 소스 라인은 항상 부(-)의 화상 신호를 받고, Yk+1 소스 라인은 항상 정(+)의 화상 신호를 받는다. 이 때문에 화상 신호의 경로가 변경될 필요가 없으므로 종래의 소스 드라이버(10, 도 3a 및 도 3b)에서 사용된 데이터 멀티플렉서(52)와 출력 멀티플렉서(55)가 필요 없게 된다. 이에 따라 소스 드라이버(60)의 칩 면적이 줄어든다. 또한 앰프(66)는 각각 정해진 부(-)의 영역 또는 정(+)의 영역만을 증폭하면 되기 때문에 종래의 앰프(56)에 비해서 그 크기는 작아지고 더욱 정밀한 제어가 가능하다.

도 7은 도 6a 및 도 6b의 소스 드라이버(60)의 동작을 설명하는 도면이다. Y1 소스 라인에는 부(-)의 화상 신호를, Y2 소스 라인에는 정(+)의 화상 신호를, Y3 소스 라인에는 부(-)의 화상 신호를 인가한다고 가정하자. 첫 번째 수직열의 픽셀들로는 부(-)의 화상 신호가 Y1 소스 라인을 통해 제공되고, 정(+)의 화상 신호가 Y2 소스 라인을 통해 제공된다. 그리고 두 번째 수직열의 픽셀들로는 정(+)의 화상 신호가 Y2 소스 라인을 통해 제공되고, 부(-)의 화상 신호가 Y3 소스 라인을 통해 제공된다. 이렇게 각 수직열의 픽셀들로 제공되는 정(+)의 화상 신호 또는 부(-)의 화상 신호가 두 개의 소스 라인 중

어느 것에 의해 제공 받을 지는 제어 회로(40, 도 1)에서 제공되는 제1 및 제2 프레임 스타트 신호(STV1, STV2)에 의해 결정된다. 즉 제1 프레임 스타트 신호(STV1)가 인가되면 전체 화상 신호는 두 번째 데이터 레지스터(61₂)부터 마지막 N+1번째 데이터 레지스터(61_{n+1})까지 저장되고, Y2 소스 라인부터 Y_{n+1} 소스 라인을 통해서 각 수직열의 픽셀들에 화상 신호가 인가된다. 그리고 제2 프레임 스타트 신호(STV2)가 인가되면 전체 화상 신호는 첫 번째 데이터 레지스터(61₁)부터 N번째 데이터 레지스터(61_n)까지 저장되어, Y1 소스 라인부터 Y_n 소스 라인을 통하여 각 수직열의 픽셀들에 화상 신호가 인가된다.

도 8은 본 발명의 일실시예에 따른 게이트 드라이버를 설명하는 도면이다. 게이트 드라이버(80)는 쉬프트 레지스터(82), 레벨 쉬프트(84) 및 출력 버퍼(86)로 구성되어 있다. 쉬프트 레지스터(82)는 제1 프레임 스타트 신호(STV1)나 제2 프레임 스타트 신호(STV2)를 받아 저장하고 출력한다. 제1 프레임 스타트 신호(STV1)는 G1+, G2-, G3+, G4-, ... 등의 게이트 라인에 연결된 쉬프트 레지스터(82)에 차례대로 저장되고 제2 프레임 스타트 신호(STV2)는 G1-, G2+, G3-, G4+, ... 등의 게이트 라인에 연결된 쉬프트 레지스터(82)에 차례대로 저장된다. 그리고 쉬프트 레지스터(82)에 저장된 신호는 레벨 쉬프트(84)에 의해 레벨이 바뀐 이후 출력 버퍼(86)를 거쳐 각 게이트 라인에 제공된다. 위와 같은 방식에 의하여 N 번째 프레임에서는 G1+, G2-, G3+, G4-, ... Gn- 게이트 라인들이 선택되고, N+1 번째 프레임에서는 G1-, G2+, G3-, G4+, ... Gn+ 게이트 라인들이 선택된다.

도 9는 본 발명의 소스 드라이버(60)와 게이트 드라이버(80)의 전체적인 동작에 따른 주요 신호들의 타이밍 다이어그램이다. 각 프레임 구간은 디스플레이 기간과 수직 블랭크 기간으로 구성된다. 디스플레이 기간 동안 데이터 인에이블(DE) 신호에 의해서 픽셀들이 온된다. 제1 프레임 스타트 신호(STV1)가 N 번째 프레임에서 온되면 Y2 소스 라인부터 Y_{n+1} 소스 라인이 선택되고, G1+ 게이트 라인, G2- 게이트 라인 등이 차례로 온된다. N+1 번째 프레임에서 제2 프레임 스타트 신호(STV2)가 온되어 Y1 소스 라인부터 Y_n 소스 라인까지 선택되고, 게이트 라인들은 G1-, G2+, ... 등이 차례로 온된다.

상기한 본 발명의 바람직한 실시예는 예시의 목적을 위해 개시된 것이고, 본 발명에 대한 통상의 지식을 가지는 당업자라면 본 발명의 사상과 범위 안에서 다양한 수정, 변경, 부가가 가능할 것이며, 이러한 수정, 변경 및 부가는 하기의 특허청구 범위에 속하는 것으로 보아야 할 것이다.

발명의 효과

이상에서 설명한 바와 같이, 본 발명은 액정 패널의 무반전 출력 특성을 구동하는 소스 드라이버 내부에 종래의 소스 라인의 극성 반전을 위한 데이터 멀티플렉서와 출력 멀티플렉서를 필요로 하지 않기 때문에, 소스 드라이버의 회로 구성이 단순해지고 칩 면적이 줄어드는 이점이 있다. 또한, 본 발명의 소스 드라이버는 소스 라인으로 고정된 극성의 화상 신호를 제공하기 때문에 소비 전력을 줄이고 발열 문제도 해결한다.

도면의 간단한 설명

도 1은 일반적인 액정 표시 장치의 구성을 보여주는 도면이다.

도 2a 및 도 2b는 점 반전 구동 방식을 설명하는 도면이다.

도 3a 및 도 3b는 종래의 소스 드라이버를 설명하는 도면이다.

도 4a 및 도 4b는 본 발명에서 채용하는 무반전 도트 디스플레이 식을 설명하는 도면이다.

도 5a 내지 도 5c는 도 4a 및 도 4b의 무반전 디스플레이 도트 반전 동작을 설명하는 도면이다.

도 6a 및 도 6b는 본 발명의 일실시예에 따른 소스 드라이버를 설명하는 도면이다.

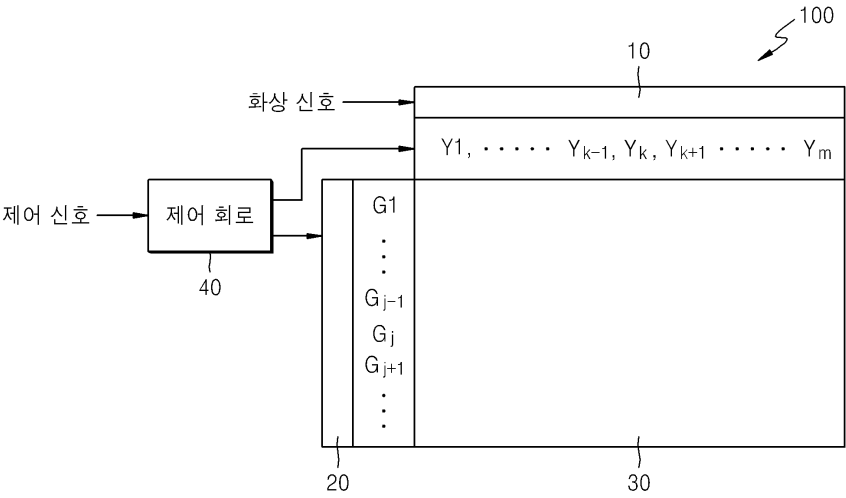
도 7은 도 6a 및 도 6b의 소스 드라이버(60)의 동작을 설명하는 타이밍 다이어그램이다.

도 8은 본 발명의 일실시예에 따른 게이트 드라이버를 설명하는 도면이다.

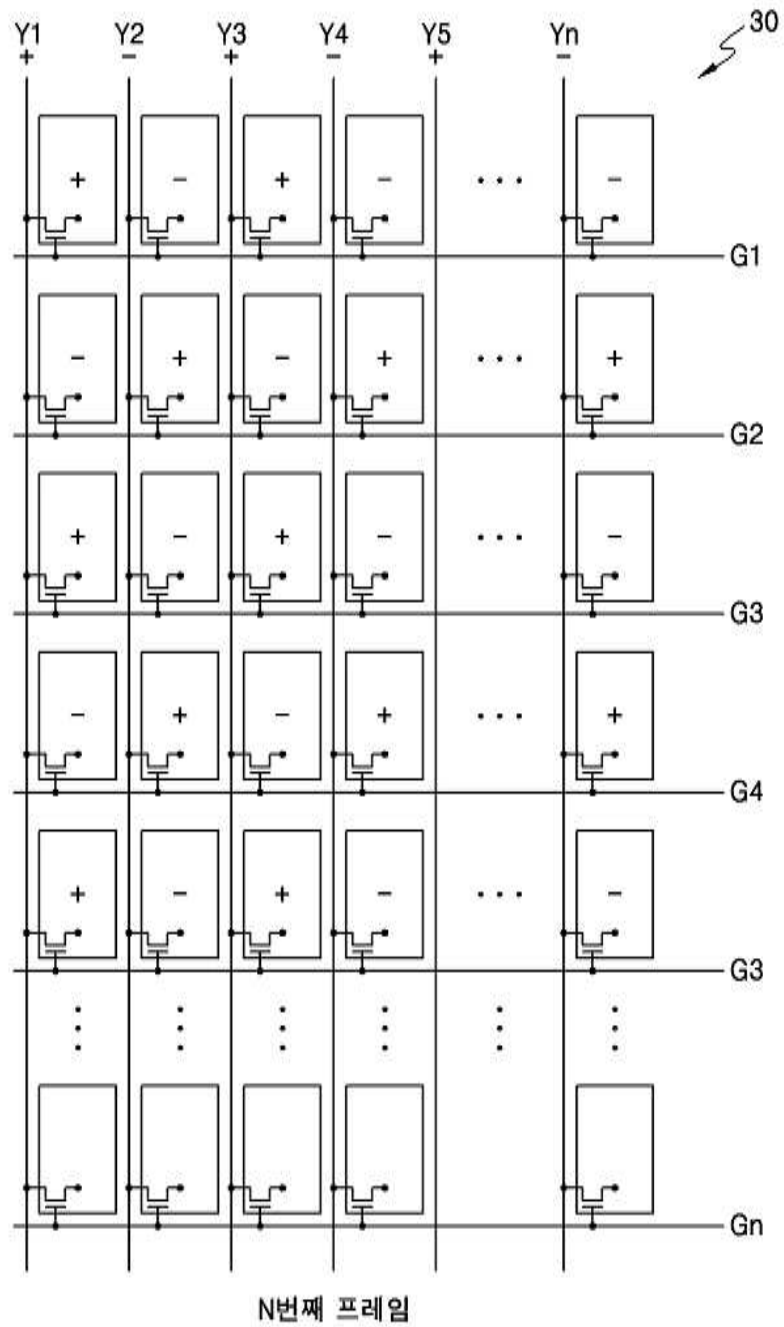
도 9는 본 발명의 소스 드라이버와 게이트 드라이버의 동작에 따른 주요 신호들의 타이밍 다이어그램이다.

도면

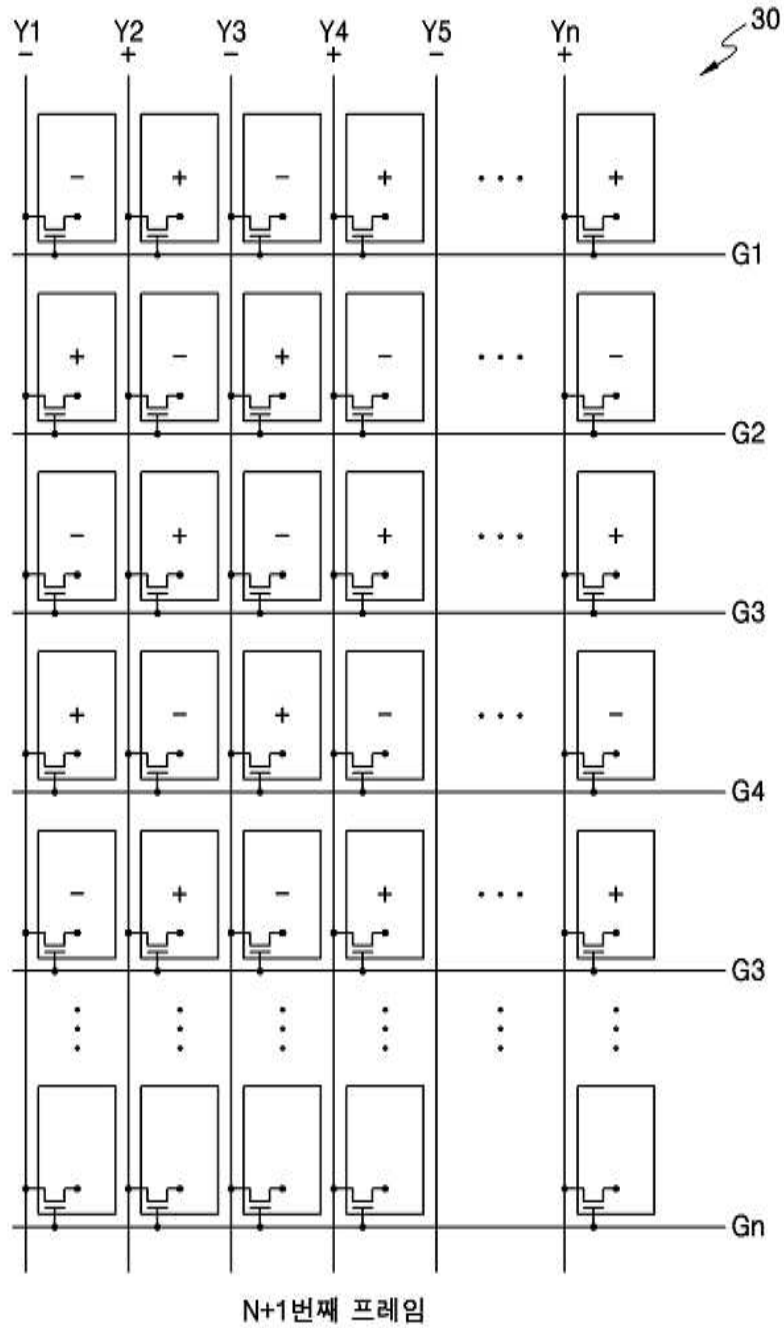
도면1



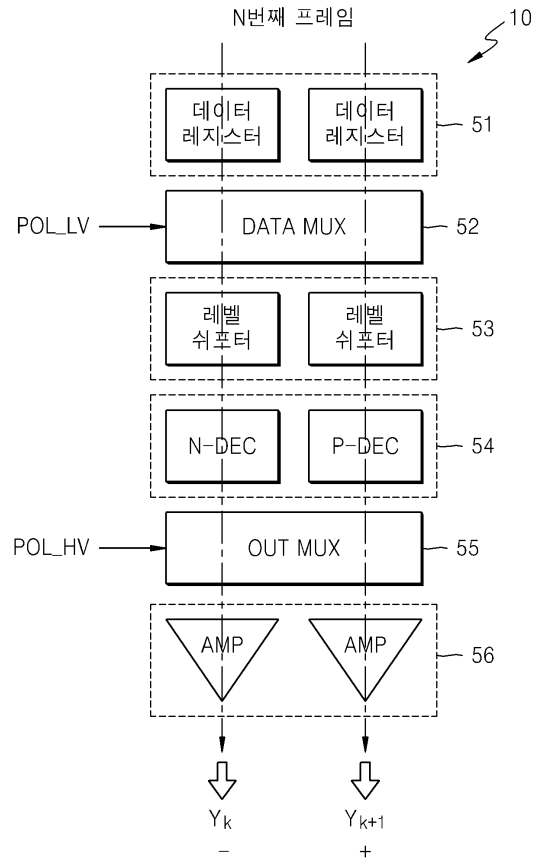
도면2a



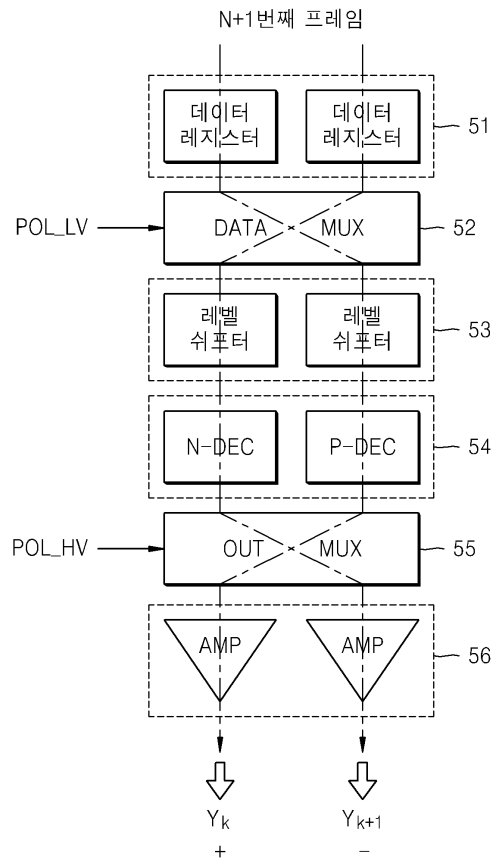
도면2b



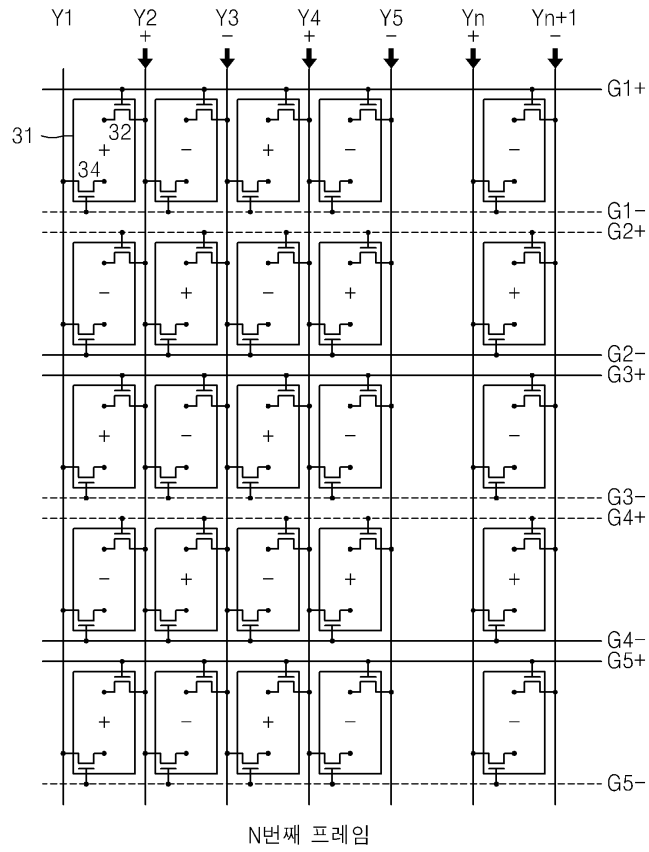
도면3a



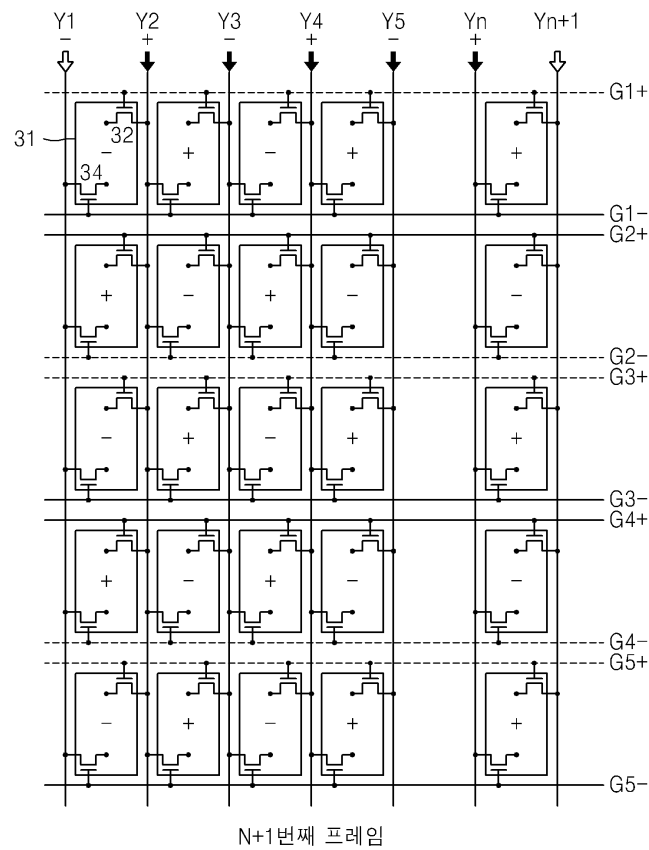
도면3b



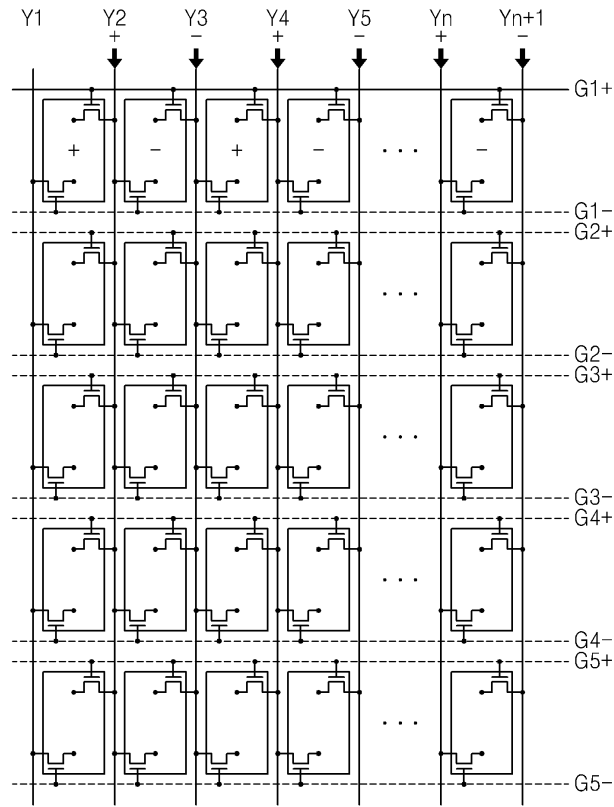
도면4a



도면4b

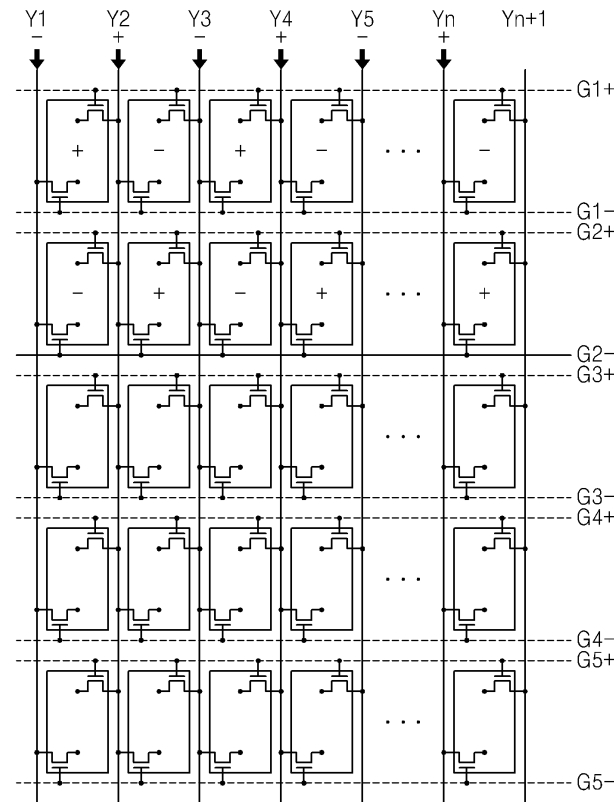


도면5a



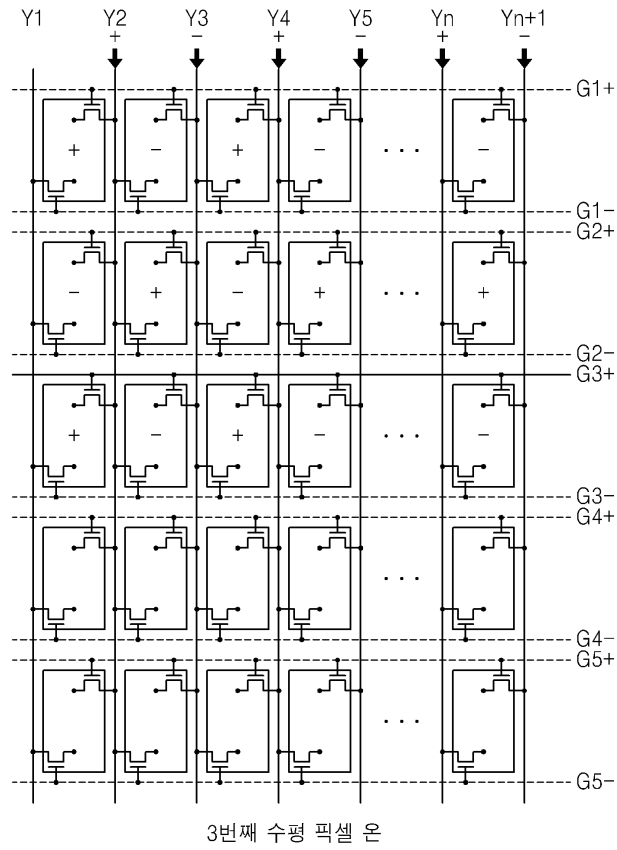
1번째 수평 픽셀 온

도면5b

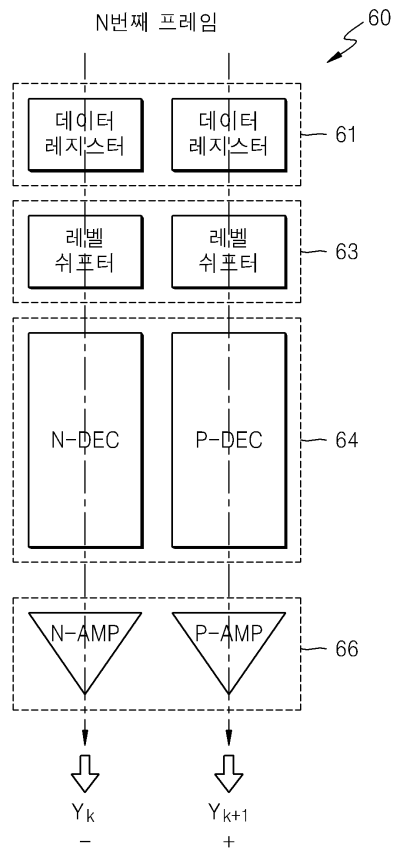


2번째 수평 픽셀 온

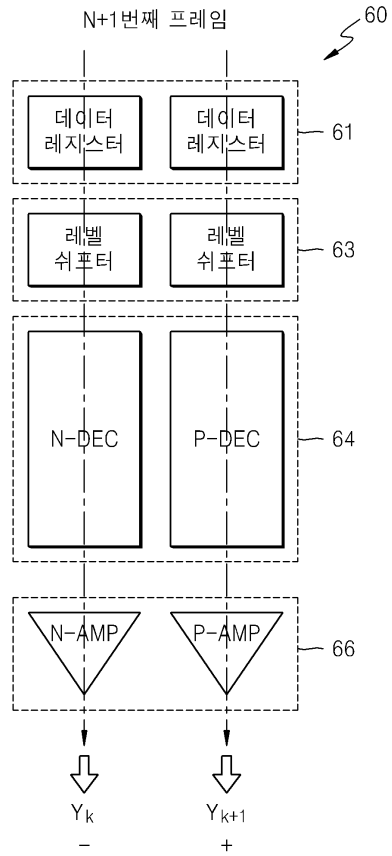
도면5c



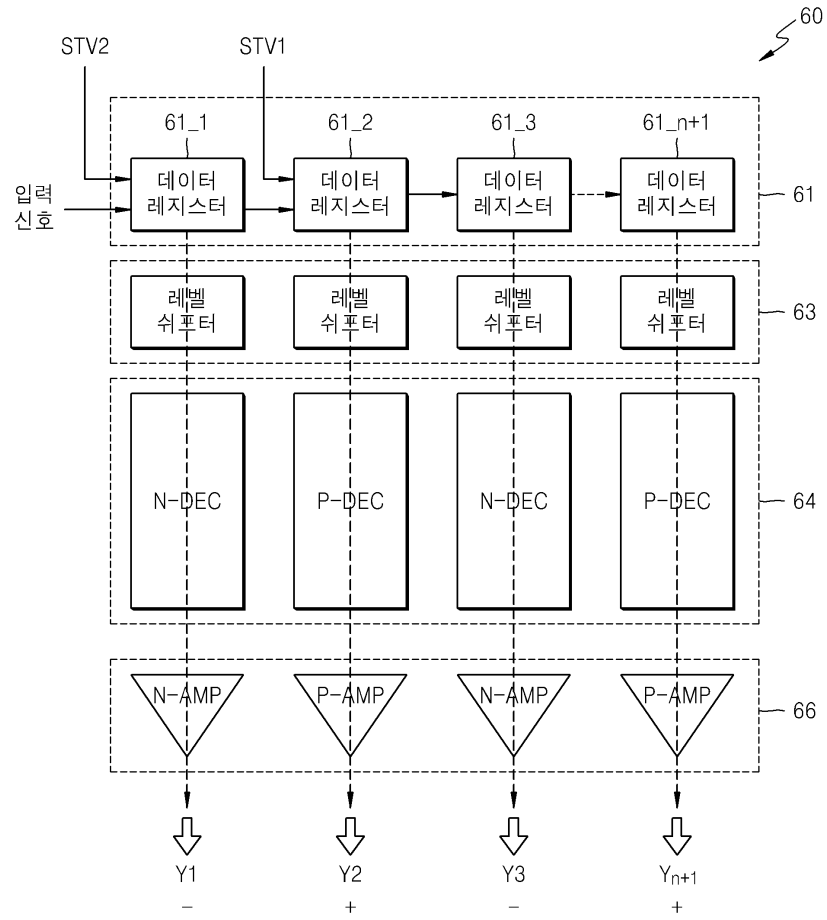
도면6a



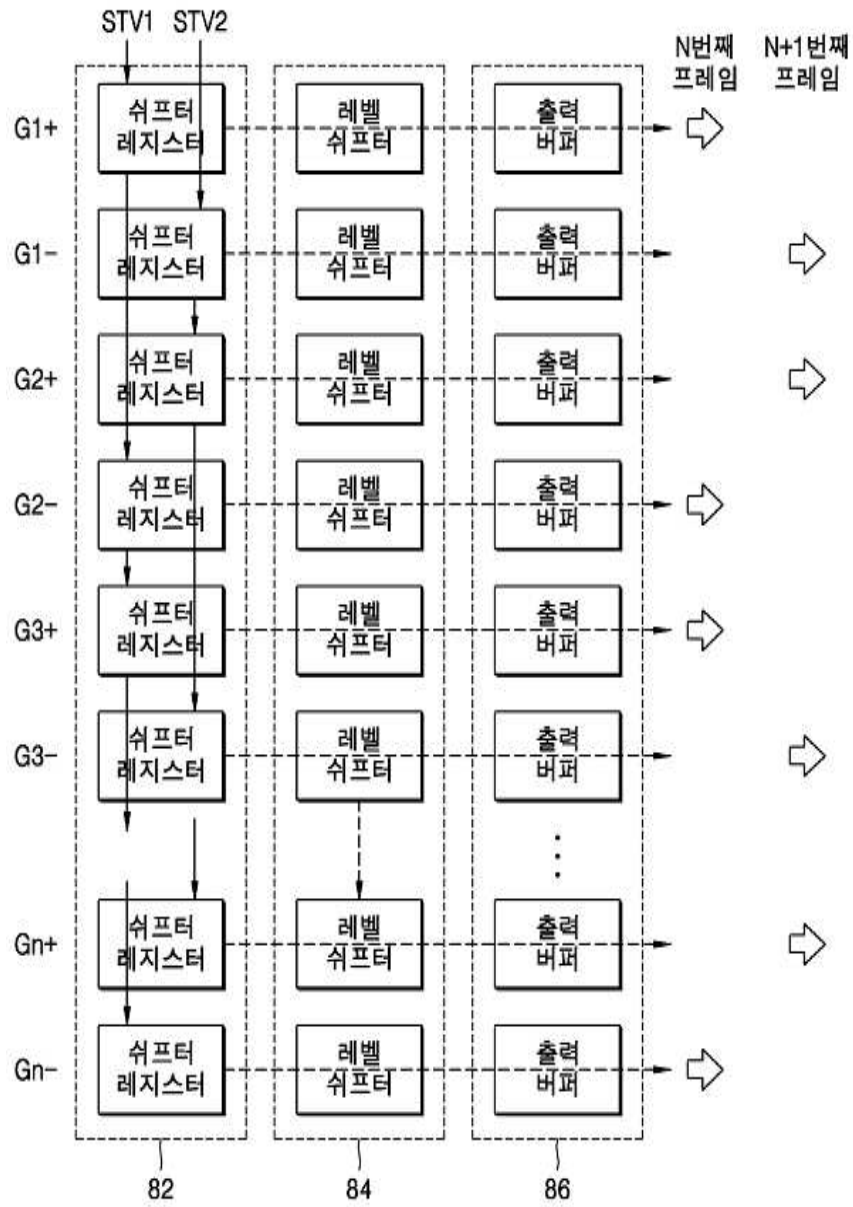
도면6b



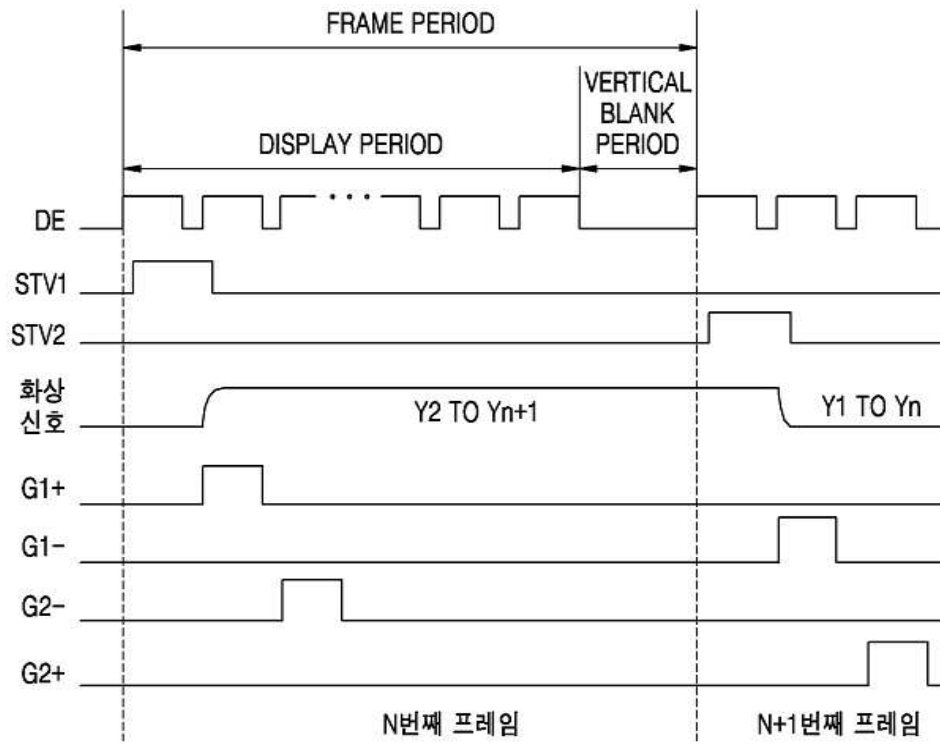
도면7



도면8



도면9



专利名称(译)	源极驱动器和栅极驱动器实现液晶显示器的非反相输出特性		
公开(公告)号	KR100723478B1	公开(公告)日	2007-05-30
申请号	KR1020040097049	申请日	2004-11-24
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	PARK HYUNSANG		
发明人	PARK, HYUNSANG		
IPC分类号	G09G3/36		
CPC分类号	G09G2320/0247 G09G3/3659 G09G2300/043 G09G2310/0297 G09G3/3688 G09G3/3614		
代理人(译)	李, 杨HAE		
其他公开文献	KR1020060057860A		
外部链接	Espacenet		

摘要(译)

用途：提供用于实现液晶器件的非反相输出特性的源极驱动器和栅极驱动器，以简化源极驱动器的电路并减少不需要采用数据多路复用器的芯片面积和用于反转的输出多路复用器。极性。

