



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G02F 1/133 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년03월30일 10-0701896 2007년03월26일
---	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2000-0033075 2000년06월15일 2005년06월13일	(65) 공개번호 (43) 공개일자	10-2001-0112813 2001년12월22일
----------------------------------	---	------------------------	--------------------------------

(73) 특허권자	엘지.필립스 엘시디 주식회사 서울 영등포구 여의도동 20번지
(72) 발명자	여주천 경상북도구미시옥계동617번지부영아파트203-1005 박재덕 경상북도구미시옥계동617번지부영아파트203-1105
(74) 대리인	김영호

(56) 선행기술조사문헌
10200000009915
* 심사관에 의하여 인용된 문헌

심사관 : 이동윤

전체 청구항 수 : 총 14 항

(54) 액정표시소자와 그 제조방법

(57) 요약

본 발명은 고온다습한 사용환경의 장기간 사용시 발생하는 금속배선의 부식을 방지하도록 한 액정표시소자에 관한 것이다.

본 발명에 따른 액정표시소자는 게이트라인과 데이터라인 사이에 액정화소셀이 마련되는 액정표시소자에 있어서, 기관 상의 비표시영역에 위치하는 패드부; 상기 기관에 형성되는 구동회로부; 및 상기 패드부와 상기 구동회로부 사이에 연결되는 반도체패턴을 구비한다.

대표도

도 5

특허청구의 범위

청구항 1.

게이트라인과 데이터라인 사이에 액정화소셀이 마련되는 액정표시소자에 있어서,
기관 상의 비표시영역에 위치하는 패드부;
상기 기관에 형성되는 구동회로부; 및
상기 패드부와 상기 구동회로부 사이에 연결되는 반도체패턴을 구비하는 것을 특징으로 하는 액정표시소자.

청구항 2.

제 1 항에 있어서,
상기 구동회로부는 상기 게이트라인을 구동시키기 위한 드라이브 집적회로를 포함하는 것을 특징으로 하는 액정표시소자.

청구항 3.

제 1 항에 있어서,
상기 반도체패턴은 폴리 실리콘층으로 이루어진 것을 특징으로 하는 액정표시소자.

청구항 4.

게이트라인과 데이터라인 사이에 액정화소셀이 마련되는 액정표시소자에 있어서,
상기 기관의 표시영역 내에 형성된 상기 게이트라인 및 데이터라인 중 어느 하나에 연결된 다수의 패드부들; 및
상기 패드부를 사이에 두고 상기 게이트라인 및 데이터라인의 반대측에 위치하고 상기 패드부에 연결되며 상기 기관의 측면에 그 일단이 노출되는 다수의 반도체패턴들을 구비하는 것을 특징으로 하는 액정표시소자.

청구항 5.

제 4 항에 있어서,
상기 다수의 반도체패턴들과 연결되고 기저전압이 공급되는 쇼팅바패턴을 더 구비하는 것을 특징으로 하는 액정표시소자.

청구항 6.

제 4 항에 있어서,
상기 반도체패턴은 폴리 실리콘층으로 이루어진 것을 특징으로 하는 액정표시소자.

청구항 7.

제 4 항에 있어서,

상기 패드부들은 드라이브 집적회로칩이 실장된 테이프 캐리어 패키지의 출력패드부들에 접속되는 것을 특징으로 하는 액정표시소자.

청구항 8.

제 1 항에 있어서,

상기 구동회로부는 상기 데이터라인을 구동시키기 위한 드라이브 집적회로를 포함하는 것을 특징으로 하는 액정표시소자.

청구항 9.

제 1 항에 있어서,

상기 반도체패턴은 상기 기판의 측면에 그 일단이 노출되는 것을 특징으로 하는 액정표시소자.

청구항 10.

게이트라인과 데이터라인 사이에 액정화소셀이 마련되는 액정표시소자의 제조방법에 있어서,

기판 상의 비표시영역에 패드부를 형성하는 단계;

상기 기판에 구동회로부를 형성하는 단계; 및

상기 패드부와 상기 구동회로부 사이에서 상기 기판에 반도체패턴을 형성하는 단계를 포함하는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 11.

제 10 항에 있어서,

상기 반도체패턴은 상기 기판의 측면에 그 일단이 노출되는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 12.

제 10 항에 있어서,

상기 반도체패턴은 폴리 실리콘층으로 이루어진 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 13.

게이트라인과 데이터라인 사이에 액정화소셀이 마련되는 액정표시소자의 제조방법에 있어서,

상기 기판의 표시영역 내에 형성된 상기 게이트라인 및 데이터라인 중 어느 하나에 연결되도록 상기 기판에 다수의 패드부들을 형성하는 단계; 및

상기 패드부를 사이에 두고 상기 게이트라인 및 데이터라인의 반대측에 위치하고 상기 패드부에 연결되도록 상기 기판에 반도체 패턴을 형성하는 단계를 포함하고,

상기 반도체 패턴은 상기 기판의 측면에 그 일단이 노출되는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 14.

제 13 항에 있어서,

상기 반도체패턴은 폴리 실리콘층으로 이루어진 것을 특징으로 하는 액정표시소자의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시소자에 관한 것으로 특히, 고온다습한 사용환경에서 장기간 사용할 때 발생하는 금속배선의 부식을 방지하도록 한 액정표시소자와 그 제조방법에 관한 것이다.

액티브 매트릭스(Active Matrix) 구동방식의 액정표시소자는 스위칭 소자로서 박막트랜지스터(Thin Film Transistor : 이하 "TFT"라 함)를 이용하여 자연스러운 동화상을 표시하고 있다. 이러한 액정표시소자는 브라운관에 비하여 소형화가 가능하며, 퍼스널 컴퓨터(Personal Computer)와 노트북 컴퓨터(Note Book Computer)는 물론, 복사기 등의 사무자동화 기기, 휴대전화기나 호출기 등의 휴대기기까지 광범위하게 이용되고 있다.

액티브 매트릭스 구동방식의 액정표시장치의 제조공정은 기판 세정과, 기판 패터닝, 배향막형성, 기판합착/액정주입, 실장 공정 및 테스트 공정으로 나뉘어진다. 기판세정 공정에서는 상/하부기판의 패터닝 전후에 기판들의 이물질을 세정제를 이용하여 제거하게 된다. 기판 패터닝 공정에서는 상부기판의 패터닝과 하부기판의 패터닝으로 나뉘어진다. 상부기판에는 칼라필터, 공통전극, 블랙 매트릭스 등이 형성된다. 하부기판에는 데이터라인과 게이트라인 등의 신호배선이 형성되고, 데이터라인과 게이트라인의 교차부에 TFT가 형성된다. 데이터라인과 게이트라인 사이의 화소영역에는 화소전극이 형성된다. 기판합착/액정주입 공정에서는 하부기판 상에 배향막을 도포하고 러빙하는 공정에 이어서, 실(Seal)재를 이용한 상/하부기판 합착공정, 액정주입, 주입구 봉지공정이 순차적으로 이루어진다. 실장공정에서는 게이트 드라이브 집적회로 및 데이터 드라이브 집적회로 등의 집적회로가 실장된 테이프 캐리어 패키지(Tape Carrier Package : TCP)를 기판 상의 패드부에 접속시키게 된다. 마지막으로, 테스트 공정에서는 기판 상에 실장 또는 패터닝되어 게이트라인 및 데이터라인을 구동시키기 위한 드라이브 집적회로칩(Integrated Circuit : 이하 'IC'라 함)의 동작상태를 테스트하고 불량화소를 검출하게 된다.

이러한 제조공정 중에 또는 시판된 액정표시소자는 기판 내의 금속박막패턴이 부식되는 경우가 있다. 특히, 패터닝된 드라이브 회로 또는 TCP 상에 실장된 드라이브 IC의 테스트를 위한 패드(PAD), 게이트패드 및 데이터패드에 접속된 쇼팅바패턴(Shorting Bar Pattern), 기판 그라인딩후 노출된 패드에서 부식이 자주 발생한다.

도 1을 참조하면, 종래의 액정표시소자는 액정을 사이에 두고 합착된 상부기판(2) 및 하부기판(1)과, 하부기판(1) 상에 패터닝되어 게이트라인을 구동하기 위한 게이트 드라이브 회로(9)와, 링크패턴(4)을 경유하여 게이트 드라이브 회로(9)에 접속된 패드부(6)를 구비한다. 상부기판(2) 및 하부기판(1)은 가장자리에 실재(7)가 도포되어 합착된다. 상부기판(2)과 하부기판(1)의 합착영역 내에는 액정이 주입된다. 게이트 드라이브 회로(9)는 폴리실리콘 반도체층이 형성되는 하부기판(1) 상에 직접 패터닝되어 실재(7) 안쪽의 상부기판(2)과 하부기판(1)의 합착영역 내에 위치한다. 이 게이트 드라이브 회로(9)는 게이트라인들 및/또는 데이터라인들에 접속된다. 이러한 게이트 드라이브 회로(9)는 패드부(6) 및 링크패턴(3)을 경유하여 공급되는 테스트전압을 게이트라인에 공급하게 된다. 패드부(6)는 금속박막패턴(3)과, 화소전극과 함께 패터닝된 투

명 도전패턴(5)을 포함한다. 금속박막패턴(3)은 도 2와 같이 무기절연재료로 된 게이트 절연막(1a) 상에 형성되며, TFT의 소오스/드레인전극, 소오스전극과 연결된 데이터라인 및 링크패턴(4)과 함께 패터닝된다. 투명 도전패턴(5)은 무기절연재료 또는 유기절연재료로 된 패시베이션층(8)에 형성된 콘택홀(10)을 통하여 금속박막패턴(3)과 접속된다.

패드부(6)의 금속박막패턴(3)과 투명 도전패턴(5) 사이에는 제조공정 중의 충격 등에 의해 크랙이나 막분리가 일어날 수 있다. 금속박막패턴(3)과 투명 도전패턴(5) 사이에 크랙이나 막분리가 발생한 경우의 주위환경이 고온다습환경이면 금속박막패턴(3)과 투명 도전패턴(5) 사이에 수분이 침투된다. 이렇게 수분이 침투되면 금속박막패턴(3)과 투명 도전패턴(5) 사이에서 전해 식각반응이 일어나게 된다. 그 결과, 금속박막패턴(3)이 부식되며, 시간이 경과됨에 따라 링크패턴(4)과 드라이브 회로(9)까지 부식이 진행된다.

도 3을 참조하면, 종래의 액정표시소자는 다수의 패드부들(11)에 공통으로 접속된 쇼팅바(15)를 구비한다. 패드부들(11)은 게이트라인 또는 데이터라인에 연결되며, 소오스/드레인전극과 함께 패터닝된 금속박막패턴(12)과, 화소전극과 함께 패터닝된 투명 도전패턴(13)을 포함한다. 투명 도전패턴(13)은 패시베이션층 상에 형성된 콘택홀(14)을 통하여 금속박막패턴(12)에 접속된다. 쇼팅바(15)는 제조공정 중에 기저전압원(GND)에 접속되어 액정패널에 인가되는 정전기를 제거하는 역할을 한다. 이 쇼팅바(15)는 비표시영역에 해당하는 하부기관(1)의 가장자리 끝단부에 금속으로 형성되어 기관 스크라이빙(Scribing) 공정과 그라인딩 공정(Grinding)시 커팅라인을 따라 하부기관(1)의 가장자리가 연삭됨으로써 하부기관(1) 상에서 제거된다.

하부기관(1) 상의 패드부(11)에는 도 4와 같이 테이프 오토메이티드 본딩(Tape Automated Bonding : 이하 "TAB"라 함) 방식의 드라이브 IC 실장방법에 의해 테이프 캐리어 패키지(Tape Carrier Package : 이하 "TCP"라 함)(18)가 부착된다. TCP(18)는 데이터 드라이브 IC(또는 게이트 드라이브 IC)가 실장되며 입력패드들과 출력패드들이 형성된다. TCP(18)의 입력패드는 인쇄회로보드(Printed Circuit Board : 이하, "PCB"라 함)에 접속되며, 출력패드는 하부기관(1) 상의 패드부(11)에 접속된다. 여기서, TCP(18)의 입/출력패드들은 이방성 도전필름(Anisotropic Conductive Film : 이하 "ACF"라 함)에 의해 PCB와 하부기관(1) 상의 패드부들(11)에 접속된다. 이렇게 TCP(18)가 부착된 하부기관(1)의 측면에는 그라인딩면(16)이 존재한다. 그라인딩면(16)은 기관 스크라이빙(Scribing) 공정 이후 연삭기에 의해 하부기관(1)의 패드부영역의 끝단이 연삭됨으로써 형성된다.

그라인딩면(16)의 측면에는 금속박막패턴(12)의 끝단부가 노출된다. 이렇게 노출된 금속박막패턴(12)은 고온다습환경에서 쉽게 부식이 일어나게 된다. 다시 말하여, 쇼팅바(15)와 금속박막패턴(12) 사이를 연결하는 금속박막층의 끝단이 그라인딩면(16) 상에 노출되기 때문에 이 금속박막층을 통하여 부식이 전파된다. 이렇게 전파되는 부식은 패드부(11)의 금속박막패턴(12)으로 진행되고 시간이 경과됨에 따라 게이트라인과 데이터라인까지 진행될 수 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 고온다습한 사용환경에서 장기간 사용할 때 발생하는 금속배선의 부식을 방지하도록 한 액정표시소자와 그 제조방법을 제공함에 있다.

발명의 구성

상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 액정표시소자는 게이트라인과 데이터라인 사이에 액정화소셀이 마련되는 액정표시소자에 있어서, 기관 상의 비표시영역에 위치하는 패드부; 상기 기관에 형성되는 구동회로부; 및 상기 패드부와 상기 구동회로부 사이에 연결되는 반도체패턴을 구비한다.

상기 구동회로부는 상기 게이트라인을 구동시키기 위한 드라이브 집적회로를 포함한다.

상기 구동회로부는 상기 데이터라인을 구동시키기 위한 드라이브 집적회로를 포함한다.

본 발명의 다른 실시예에 따른 액정표시소자는 게이트라인과 데이터라인 사이에 액정화소셀이 마련되는 액정표시소자에 있어서, 상기 기관의 표시영역 내에 형성된 상기 게이트라인 및 데이터라인 중 어느 하나에 연결된 다수의 패드부들; 및 상기 패드부들 사이에 두고 상기 게이트라인 및 데이터라인의 반대측에 위치하고 상기 패드부에 연결되며 상기 기관의 측면에 그 일단이 노출되는 반도체패턴을 구비한다.

상기 액정표시소자는 상기 다수의 반도체패턴들과 연결되고 기저전압이 공급되는 쇼팅바패턴을 더 구비한다.

상기 액정표시소자 각각에서, 상기 반도체패턴은 폴리 실리콘층으로 이루어진다.

본 발명의 실시예에 따른 액정표시소자의 제조방법은 게이트라인과 데이터라인 사이에 액정화소셀이 마련되는 액정표시소자의 제조방법에 있어서, 기관 상의 비표시영역에 패드부를 형성하는 단계; 상기 기관에 구동회로부를 형성하는 단계; 및 상기 패드부와 상기 구동회로부 사이에서 상기 기관에 반도체패턴을 형성하는 단계를 포함한다.

본 발명의 다른 실시예에 따른 액정표시소자의 제조방법은 게이트라인과 데이터라인 사이에 액정화소셀이 마련되는 액정표시소자의 제조방법에 있어서, 상기 기관의 표시영역 내에 형성된 상기 게이트라인 및 데이터라인 중 어느 하나에 연결되도록 상기 기관에 다수의 패드부들을 형성하는 단계; 및 상기 패드부를 사이에 두고 상기 게이트라인 및 데이터라인의 반대측에 위치하고 상기 패드부에 연결되도록 상기 기관에 반도체 패턴을 형성하는 단계를 포함하고, 상기 반도체 패턴은 상기 기관의 측면에 그 일단이 노출된다.

삭제

상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부한 도면들을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

이하, 본 발명의 실시예를 첨부한 도 5 내지 도 8을 참조하여 상세히 설명하기로 한다.

도 5를 참조하면, 본 발명의 제1 실시예에 따른 액정표시소자는 액정을 사이에 두고 합착된 상부기관(22) 및 하부기관(21)과, 게이트라인에 접속된 드라이브 회로(29)와, 폴리 실리콘 링크패턴(51)을 경유하여 게이트 드라이브 회로(29)에 접속된 패드부(26)를 구비한다. 상부기관(22) 및 하부기관(21)은 가장자리에 실재(27)가 도포되어 합착된다. 상부기관(22)과 하부기관(21)의 합착영역 내에는 액정이 주입된다. 게이트 드라이브 회로(29)는 폴리실리콘 반도체층이 형성되는 하부기관(21) 상에 직접 패터닝되어 실재(27) 안쪽의 상부기관(22)과 하부기관(21)의 합착영역 내에 위치한다. 이 게이트 드라이브 회로(29)는 게이트라인들에 접속된다. 이러한 게이트 드라이브 회로(29)는 테스트 공정 기간에 패드부(26) 및 링크패턴(51)을 경유하여 공급되는 전압신호를 게이트라인에 공급하게 된다. 패드부(26)는 금속박막패턴(23)과, 화소전극과 함께 패터닝된 투명 도전패턴(25)을 포함한다. 금속박막패턴(23)은 도 6과 같이 게이트 절연막(21a) 상에 형성되며, TFT의 소오스/드레인전극 및 소오스전극과 연결된 데이터라인과 함께 패터닝된다. 이 금속박막패턴(23)은 게이트 절연막(21a) 상에 형성된 콘택홀을 통하여 폴리 실리콘 링크패턴(51)과 접속된다. 투명 도전패턴(25)은 패시베이션층(8)에 형성된 콘택홀(30)을 통하여 금속박막패턴(23)과 접속된다. 폴리 실리콘 링크패턴(51)은 패드부(26)를 경유하여 자신에게 인가되는 전기적인 신호를 게이트 드라이브 회로(29)에 전달하는 역할을 한다. 또한, 폴리 실리콘 링크패턴(51)은 패드부(26)의 금속박막패턴(23)에서 발생된 부식이 드라이브 IC(29) 쪽으로 진행되지 않도록 부식진행경로를 차단하는 역할을 겸한다.

도 7은 본 발명의 제2 실시예에 따른 액정표시소자를 나타낸다.

도 7을 참조하면, 본 발명의 제2 실시예에 따른 액정표시소자는 게이트라인 또는 데이터라인 각각에 연결된 다수의 패드부들(31)과, 쇼팅바(35)와 패드부들(31) 사이에 연결된 폴리 실리콘 링크패턴(52)을 구비한다. 패드부들(31)은 금속박막패턴(32)과, 화소전극과 함께 패터닝된 투명 도전패턴(33)을 포함한다. 금속박막패턴(32)은 TFT의 소오스/드레인전극 및 소오스전극과 연결된 데이터라인과 함께 패터닝된다. 이 금속박막패턴(32)은 게이트 절연막(21a) 상에 형성된 콘택홀(53)을 통하여 폴리 실리콘 링크패턴(52)에 접속된다. 투명 도전패턴(33)은 패시베이션층 상에 형성된 콘택홀(34)을 통하여 금속박막패턴(32)에 접속된다. 쇼팅바(35)는 제조공정 중에 기저전압원(GND)에 접속되어 액정패널에 인가되는 정전기를 제거하는 역할을 한다. 이 쇼팅바(35)는 비표시영역에 해당하는 하부기관(21)의 가장자리 끝단부에 금속으로 형성되어 기관 스크라이빙(Scribing) 공정과 그라인딩 공정(Grinding)에 의해 커팅라인을 따라 하부기관(21)으로부터 제거된다. 폴리 실리콘 링크패턴(52)은 쇼팅바(35)와 패드부(31)가 등전위로 전기적으로 접속되도록 하여 패드부(31)에 정전기가 발생되지 않게 한다. 또한, 폴리 실리콘 링크패턴(52)은 쇼팅바(35)에서 발생된 부식이 패드부(31)의 금속박막패턴(32) 쪽으로 진행되지 않도록 부식진행경로를 차단하는 역할을 겸한다.

기관 스크라이빙 공정과 그라인딩 공정 후에, 패드부(31)에는 도 8과 같이 TCP(38)가 부착된다. 이렇게 TCP(38)가 부착된 하부기관(21)의 측면에 존재하는 그라인딩면(36)에는 게이트 절연막(21a)과 패시베이션층(28)의 절연재료층과 폴리 실리콘 링크패턴(52)만이 노출된다. 따라서, 사용환경이 고온다습환경인 경우에도 패드부(31)의 금속박막패턴(32)이 대기중에 노출되지 않으므로 금속박막패턴(32)의 부식을 예방할 수 있게 된다.

발명의 효과

상술한 바와 같이, 본 발명에 따른 액정표시소자와 그 제조방법은 기관의 가장자리에 노출된 패드부와 기관 합착영역 내에 위치하는 드라이브 IC(또는 기관 상에 패터닝된 드라이브 회로) 사이에 금속배선 대신에 폴리 실리콘 링크패턴을 설치하고 기관의 가장자리에 노출된 쇼팅바와 TCP가 부착되는 패드부 사이에 폴리 실리콘 링크패턴을 설치하게 된다. 이에 따라,

본 발명에 따른 액정표시소자에 의하면 대기중의 노출부위에 금속배선 대신에 부식이 되지 않는 폴리 실리콘 링크패턴을 형성함으로써 고온다습한 사용환경의 장기간 사용시 발생하는 금속배선의 부식을 방지할 수 있음은 물론 노출된 금속배선을 통하여 전달되는 패널 내부 금속배선의 부식을 방지할 수 있다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여 져야만 할 것이다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여 져야만 할 것이다.

도면의 간단한 설명

도 1은 종래의 폴리 실리콘형 액정표시소자의 기판 상에 형성된 드라이브 집적회로와 이와 연결된 패드부를 나타내는 평면도.

도 2는 도 1에서 선 "A-A'"을 따라 절취하여 나타내는 패드부의 단면도.

도 3은 종래의 액정표시소자에 있어서 패드부와 쇼팅바를 나타내는 평면도.

도 4는 도 3에 도시된 패드부에 부착된 테이프 캐리어 패키지를 나타낸 단면도.

도 5는 본 발명의 제1 실시예에 따른 액정표시소자에 있어서 기판 상에 형성된 드라이브 집적회로와 이와 연결된 패드부를 나타내는 평면도.

도 6은 도 5에서 선 "B-B'"을 따라 절취하여 나타내는 패드부의 단면도.

도 7은 본 발명의 제2 실시예에 따른 액정표시소자에 있어서 패드부와 쇼팅바를 나타내는 평면도.

도 8은 도 7에 도시된 패드부에 부착된 테이프 캐리어 패키지를 나타낸 단면도.

< 도면의 주요 부분에 대한 부호의 설명 >

1,21 : 하부기관 1a,21a : 게이트 절연막

2,22 : 상부기관 3,12,23,32 : 금속박막패턴

4 : 링크패턴 5,13,25,33 : 투명 도전패턴

6,11,26,31 : 패드부 7,27 : 실재

8,28 : 패시베이션층 9,29 : 드라이브 집적회로

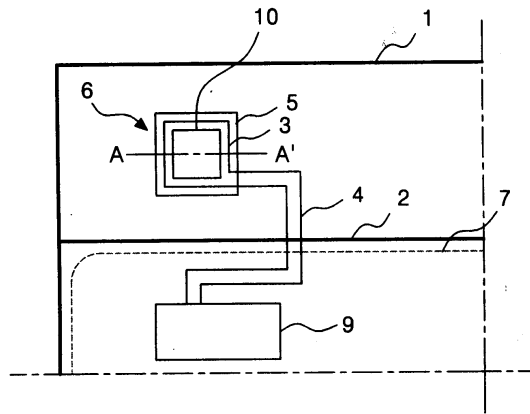
10,14,30,34,53 : 콘택홀 15,35 : 쇼팅바

16,36 : 그라인딩면 18,38 : 테이프 캐리어 패키지

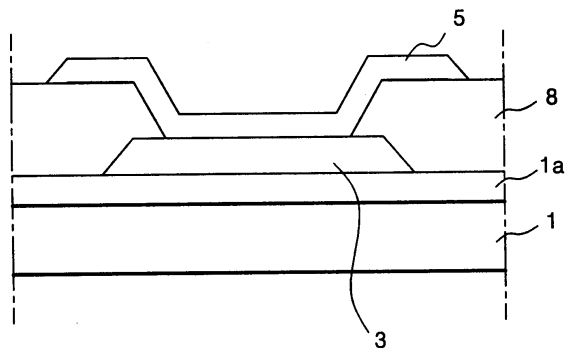
51,52 : 폴리 실리콘 링크패턴

도면

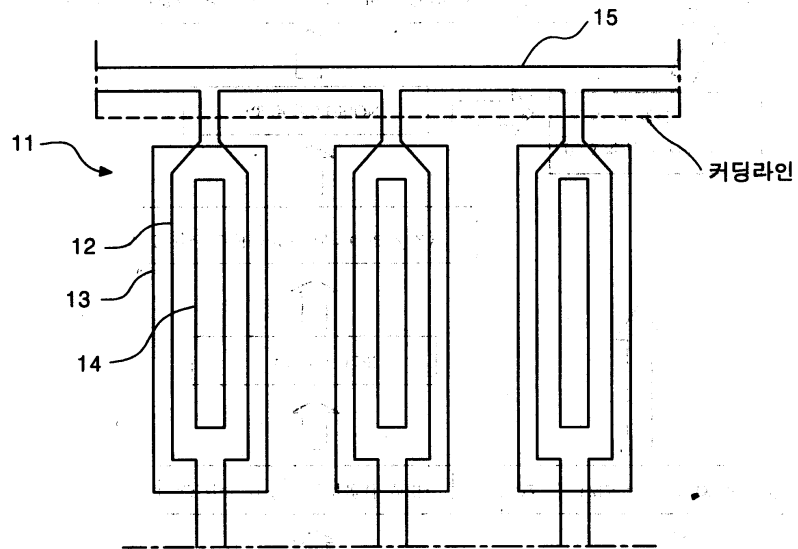
도면1



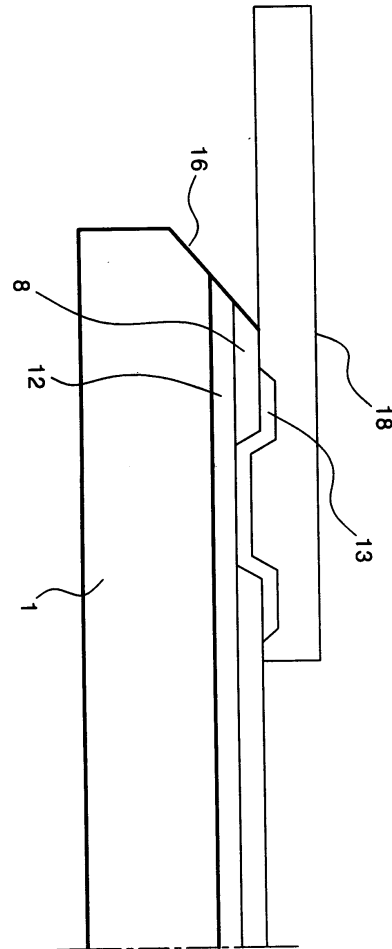
도면2



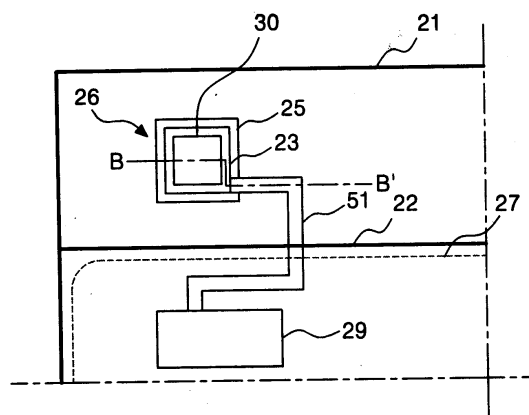
도면3



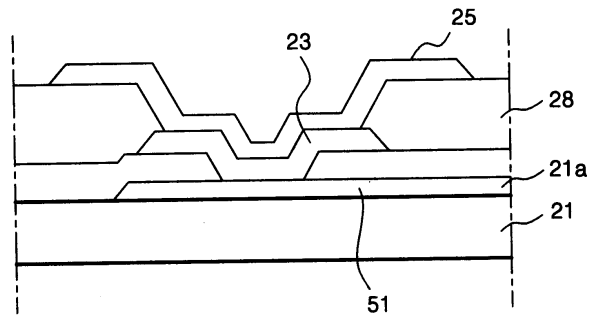
도면4



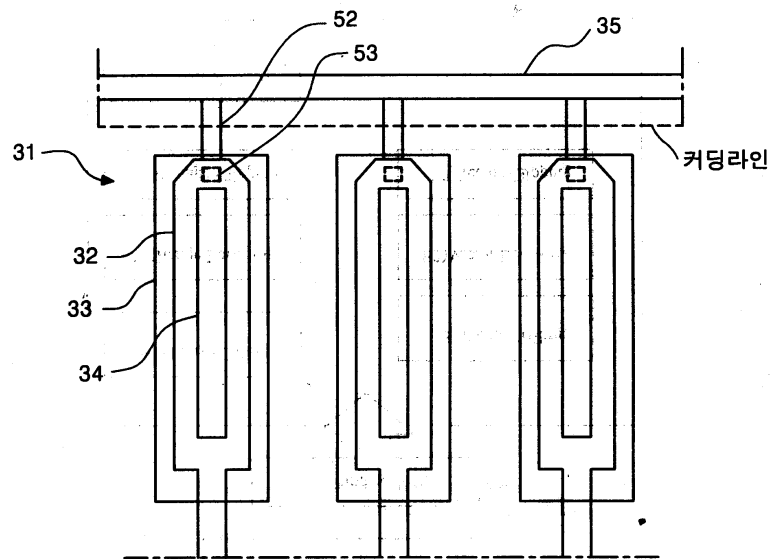
도면5



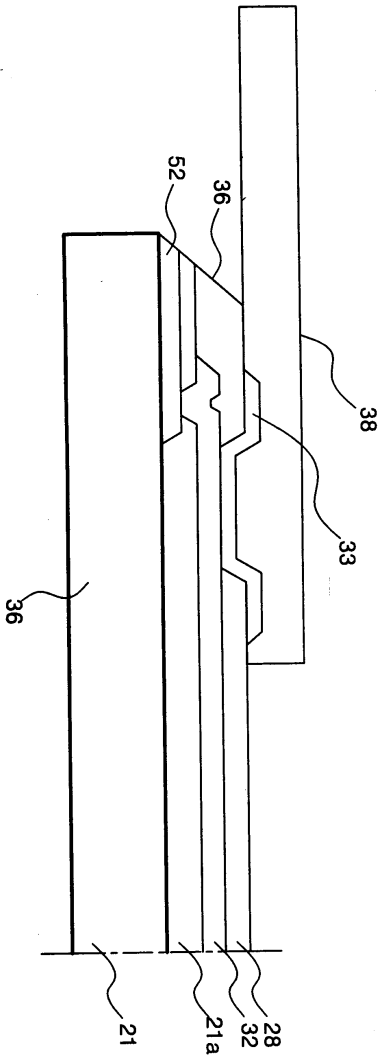
도면6



도면7



도면8



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	KR100701896B1	公开(公告)日	2007-03-30
申请号	KR1020000033075	申请日	2000-06-15
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	YEO JUCHEON 여주천 PARK JAEDUCK 박재덕		
发明人	여주천 박재덕		
IPC分类号	G02F1/133 G02F1/13 G02F1/1345 G02F1/1362		
CPC分类号	G02F1/13452 G02F1/13458 G02F1/1345		
代理人(译)	KIM , YOUNG HO		
其他公开文献	KR1020010112813A		
外部链接	Espacenet		

摘要(译)

本发明涉及一种能够防止在长期使用高温高湿使用环境中产生的金属布线腐蚀的液晶显示装置。根据本发明的液晶显示装置包括栅极线和连接在焊盘部分上形成的驱动电路部分之间的半导体图案：位于基板上的非显示区域中的基板之间的数据线，用于液晶显示器制备液晶像素单元的器件，焊盘部分和驱动电路部分。

