



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G02F 1/133 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년03월09일 10-0692289 2007년03월02일
---	-------------------------------------	--

(21) 출원번호	10-2002-7006263	(65) 공개번호	10-2002-0095163
(22) 출원일자	2002년05월16일	(43) 공개일자	2002년12월20일
심사청구일자	2005년02월03일		
번역문 제출일자	2002년05월16일		
(86) 국제출원번호	PCT/JP2000/000748	(87) 국제공개번호	WO 2001/59750
국제출원일자	2000년02월10일	국제공개일자	2001년08월16일

(81) 지정국 국내특허 : 중국, 일본, 대한민국, 미국,

EP 유럽특허 : 오스트리아, 벨기에, 스위스, 독일, 덴마크, 스페인, 프랑스, 영국, 그리스, 아일랜드, 이탈리아, 룩셈부르크, 모나코, 네덜란드, 포르투갈, 스웨덴, 핀란드, 사이프러스,

(73) 특허권자 가부시키가이샤 히타치세이사쿠쇼
일본국 도쿄토 치요다쿠 마루노우치 1초메 6반 6고

(72) 발명자 아키토모토하지메
일본국 이바라키켄히타치시오오미카초7초메1반1고가부시키가이샤히타치세이사쿠쇼히타치켄큐쇼나이

미카미요시로
일본국 이바라키켄히타치시오오미카초7초메1반1고가부시키가이샤히타치세이사쿠쇼히타치켄큐쇼나이

(74) 대리인 특허법인 원전

심사관 : 김정훈

전체 청구항 수 : 총 22 항

(54) 화상표시장치

(57) 요약

다결정Si TFT를 버퍼로 이용한 액정화상표시장치에 있어서는, 버퍼마다 오프셋 전압에 기인하는 세로줄 형상의 휘도얼룩이 발생하여, 화질을 현저하게 저하시켜 버린다.

버퍼의 출력을 오프시키는 스위치와, 동일한 화상표시 데이터에 기초하는 화상신호전압이 인가되어 있는 신호선끼리를 접속시킴으로써 해결된다.

특허청구의 범위

청구항 1.

액정용량과, 그 액정용량의 한쪽의 전극에 접속된 화소 스위치를 가지고, 매트릭스 형상으로 배치된 복수의 표시화소와, 화상표시 데이터에 기초하여 제1의 아날로그 화상신호전압을 발생하는 화상신호전압 발생수단과, 상기 제1의 아날로그 화상신호전압을 입력으로 하여 제2의 아날로그 화상신호전압을 출력하고, 다결정Si 박막 트랜지스터를 이용하여 구성되며, 또 차동증폭기를 가지는 복수의 임피던스 저감수단과, 그 임피던스 저감수단의 출력단자와 상기 화소 스위치에 접속된 복수의 신호선과, 상기 제2의 아날로그 화상신호전압을, 상기 신호선과 상기 화소 스위치를 통해서, 소정의 상기 액정용량에 기록하기 위한 신호전압 기록수단과, 제1의 타이밍에 따라, 상기 임피던스 저감수단의 출력을 개방하는 제1의 전환수단과, 상기 제1의 타이밍보다 후의 제2의 타이밍에 따라, 동일한 상기 화상표시 데이터에 기초하는 상기 제2의 아날로그 화상신호전압이 입력되어 있는 신호선끼리를 접속시키는 제2의 전환수단을 가지는 것을 특징으로 하는 화상표시장치.

청구항 2.

제 1 항에 있어서, 상기 임피던스 저감수단은, 부귀환을 가지는 차동증폭기인 것을 특징으로 하는 화상표시장치.

청구항 3.

제 2 항에 있어서, 상기 차동증폭기는 캐스케이드 구성인 것을 특징으로 하는 화상표시장치.

청구항 4.

제 1 항에 있어서, 상기 임피던스 저감수단은, 상기 차동증폭기의 입출력 사이의 오프셋 전압을 캔슬하기 위한 오프셋 캔슬 회로를 포함하는 것을 특징으로 하는 화상표시장치.

청구항 5.

제 4 항에 있어서, 상기 오프셋 캔슬 회로는, 상기 오프셋 전압을 용량에 기억시키고, 이 후에 그 용량을 상기 차동증폭기의 부귀환로에 삽입하는 것인 것을 특징으로 하는 화상표시장치.

청구항 6.

제 4 항에 있어서,

상기 오프셋트 캔슬 회로는, 상기 오프셋트 전압을 용량에 기억시키고, 이 후에 그 용량을 상기 임피던스 저감수단의 입력 단자와 직렬로 삽입하여 상기 차동증폭기의 플러스 입력단자에 역극성의 상기 오프셋트 전압을 인가하는 것인 것을 특징으로 하는 화상표시장치.

청구항 7.

제 1 항에 있어서,

상기 화상신호전압 발생수단은, 계조전압이 인가된 복수의 계조전원선과, 상기 화상표시 데이터에 기초하여 소정의 상기 계조전원선을 선택하는 선택회로군을 가지고 있는 것을 특징으로 하는 화상표시장치.

청구항 8.

제 7 항에 있어서,

상기 계조전원선의 길이는, 그 계조전원선의 길이방향에서의, 상기 매트릭스 형상으로 배치된 복수의 표시화소로 이루어지는 화상표시영역의 폭보다 긴 것을 특징으로 하는 화상표시장치.

청구항 9.

제 7 항에 있어서,

상기 제2의 전환수단은, 상기 임피던스 저감수단의 입력단자와 출력단자를 단락시키는 스위치인 것을 특징으로 하는 화상표시장치.

청구항 10.

제 1 항에 있어서,

상기 제2의 전환수단은, 상기 신호선끼리를 서로 접속시키기 위해 설치된 복수의 선트배선과, 상기 화상표시 데이터에 기초하여 소정의 상기 선트배선을 선택하는 선택회로군을 가지고 있는 것을 특징으로 하는 화상표시장치.

청구항 11.

제 10 항에 있어서,

상기 선트배선의 길이는, 상기 선트배선의 길이방향에서의, 상기 매트릭스 형상으로 배치된 복수의 표시화소로 이루어지는 화상표시영역의 폭보다 긴 것을 특징으로 하는 화상표시장치.

청구항 12.

제 10 항에 있어서,

상기 선티배선의 수는, 상기 화상표시 데이터의 종류의 수보다도 적고, 소정의 화상표시 데이터가 입력된 경우에, 상기 선티회로군이 구동되는 것을 특징으로 하는 화상표시장치.

청구항 13.

제 1 항에 있어서,

상기 제1의 전환수단은, 상기 임피던스 저감수단의 출력부와 상기 신호선의 사이에 설치된, 다결정Si 박막 트랜지스터소자를 이용하여 구성된 제1의 트랜스퍼 스위치인 것을 특징으로 하는 화상표시장치.

청구항 14.

제 13 항에 있어서,

상기 제2의 전환수단은, 다결정Si 박막 트랜지스터소자를 이용하여 구성된 제2의 트랜스퍼 스위치를 가지는 것을 특징으로 하는 화상표시장치.

청구항 15.

제 14 항에 있어서,

상기 제1 및 제2의 트랜스퍼 스위치의 적어도 한쪽은, CMOS 구성인 것을 특징으로 하는 화상표시장치.

청구항 16.

제 14 항에 있어서,

상기 제1의 트랜스퍼 스위치의 온저항은, 상기 제2의 트랜스퍼 스위치의 온저항보다도 작은 것을 특징으로 하는 화상표시장치.

청구항 17.

제 16 항에 있어서,

상기 제1의 트랜스퍼 스위치의 채널폭은, 상기 제2의 트랜스퍼 스위치의 채널폭보다도 큰 것을 특징으로 하는 화상표시장치.

청구항 18.

제 16 항에 있어서,

상기 제1의 트랜스퍼 스위치의 채널길이는, 상기 제2의 트랜스퍼 스위치의 채널길이보다도 짧은 것을 특징으로 하는 화상표시장치.

청구항 19.

제 14 항에 있어서,

상기 제1 및 제2의 트랜스퍼 스위치는, 상기 임피던스 저감수단의 출력에 대해서, 그 출력을 상기 매트릭스 형상으로 배치된 복수의 표시화소의 홀수열의 신호선에 접속한 상태, 그 출력을 상기 매트릭스 형상으로 배치된 복수의 표시화소의 짝수열의 신호선에 접속한 상태 및 그 출력을 차단한 상태의 3가지의 상태를 선택 가능한 것을 특징으로 하는 화상표시장치.

청구항 20.

제 1 항에 있어서,

적어도 상기 화소 스위치와 상기 임피던스 저감수단은, 동일한 절연기관 상에 다결정Si 박막 트랜지스터소자를 이용하여 형성되어 있는 것을 특징으로 하는 화상표시장치.

청구항 21.

제 1 항에 있어서,

상기 임피던스 저감수단은, 상기 매트릭스 형상으로 배치된 복수의 표시화소로 구성되는 표시화소영역에 대해서, 일렬결러, 그 표시화소영역의 상측 또는 하측에 설치되어 있는 것을 특징으로 하는 화상표시장치.

청구항 22.

제 1 항에 있어서,

입력되는 상기 화상표시 데이터는 데이터 압축되어 있으며, 그 압축 데이터를 신장하여 상기 화상표시 데이터를 재생한 후에, 상기 매트릭스 형상으로 배치된 복수의 표시화소로 구성되는 표시화소영역에 대해서, 상기 입력된 화상표시 데이터에 기초하는 화상표시를 행하는 것을 특징으로 하는 화상표시장치.

명세서

기술분야

본 발명은 특히 고품위 화상표시가 가능한 액정화상표시장치에 관한 것이다.

배경기술

종래의 액정화상표시장치에서의 저온 다결정Si TFT패널 구동회로용 오프셋트 캔슬 버퍼의 회로도를 도13에 나타낸다. 이 회로는, 버퍼를 구성하는 차동증폭기(115)의 출력 오프셋트 전압 자체를 캔슬하는 것으로, 그 결과로서, 액정화상표시장치의 복수의 버퍼 사이에서의 오프셋트 전압의 편차에 의해 생기는 액정패널 상의 세로줄 형상의 휘도일락을 방지할 수 있다. 버퍼 사이의 오프셋트 전압의 편차는 차동증폭기(115)의 플러스 및 마이너스(반전)의 입력부를 구성하는 저온 다결정Si TFT가, 단결정 MOS 트랜지스터에 비교하여 소자성능의 편차가 크기 때문에 생긴다.

도13에서, 입력단자(Vin)에 입력된 아날로그 입력신호는, 부귀환을 건 차동증폭기(115)를 통해서, 출력단자(Vout)에서 아날로그 출력신호로 되어 표시화소영역(도시하지 않음)에 입력된다. 오프셋트 캔슬 회로는, 용량(151), 스위치(152, 153, 154), 스위치(152)와 용량(151)을 경유하는 부(負)귀환로, 및 스위치(152)와 용량(151)의 사이에서 스위치(154)를 경유하여 입력단자(Vin)에 접속되어 있는 배선으로 구성되어 있다.

이하에 도13의 동작을 설명한다. 수평주사기간의 전반에서는, 스위치(153, 154)가 온, 스위치(152)가 오프된다. 이때, 용량(151)에는, 차동증폭기(115)의 출력 오프셋 전압이 기억된다. 이어서, 후반에서는, 스위치(153, 154)를 오프, 스위치(152)를 온한다. 이 조작에 의해 되는 부귀환로에, 차동증폭기(115)의 오프셋 전압을 기억한 용량(151)이 직렬로 삽입되므로, 오프셋 전압은 차동증폭기(115) 내에서 감산된다. 즉, 오프셋 전압이 캔슬된다.

본 종래기술에 관해서는, 예컨대 전자정보통신학회 기술보고 EID98-125(1999년1월) 등에 상세하게 기술되어 있다.

(발명의 개시)

상기 종래기술에 의하면, 다결정Si TFT를 이용한 차동증폭기의 부정합에 기인하는 오프셋 전압을 캔슬하는 것이 가능하다. 그러나, 오프셋 캔슬 회로의 스위치를 다결정Si TFT를 이용하여 구성한 경우에는, 스위치(153)가 액정화상표시장치의 복수의 오프셋 캔슬 버퍼 사이에서의 오프셋 전압의 편차의 새로운 원인이 된다.

이하에 도14를 이용하여 이것을 설명한다. 도14는 도13에 나타난 오프셋 캔슬 버퍼의 회로도예, 설명에 필요한 사항을 기록한 것이다. C_m 은 용량(151)의 용량치, C_p 는 차동증폭기(115)의 반전입력단자의 기생용량(155)의 용량치, 노드(A)는 차동증폭기(115)의 반전입력단자, q_1 및 q_2 는 스위치(153)가 오프했을 때에 생기는 피드스루(feed-through)전하, G 는 차동증폭기(115)의 개방이득이다.

오프셋 캔슬 동작에서, 용량(151)에 차동증폭기(115)의 오프셋 전압을 기억시킨 후에, 스위치(153, 154)가 오프할 때에, 각각의 스위치를 구성하는 TFT는 피드스루전하를 각각의 소스 및 드레인측 단자에 방출한다. 그 결과, 스위치(153)의 피드스루전하(q_1)는 노드(A)에 저장되는 전하량을 변조하여 버린다. 이 변조는, 스위치(153, 154)를 오프로 하는 순서에 관계없이 생긴다. 또한, 스위치(153)의 피드스루전하(q_2)는 특히 영향은 미치지 않는다. 또, 스위치(154)의 피드스루전하에 의한 노드(A)에 저장되는 전하량의 변조는, 스위치(153)를 먼저 오프함으로써 회피할 수 있다.

노드(A)에 저장되는 전하량의 변조에 의해, 식(1)에서 나타내는 새로운 오프셋 전압(ΔV_{out})이 오프셋 캔슬 버퍼의 출력단자(V_{out})에 생긴다.

$$\Delta V_{out} = -G/(G \cdot C_m + C_p + C_m) \cdot q_1 \quad \text{식(1)}$$

일반적으로 차동증폭기(115)의 개방이득(G)은 극히 큰 값으로 설계되지만, G 를 무한대에 근사해도, 식(1)에서 구할 수 있듯이, $(-q_1/C_m)$ 의 오프셋 전압(ΔV_{out})이 발생한다.

그리고, 이 오프셋 전압(ΔV_{out})이, 다음의 이유로, 액정화상표시장치의 복수의 오프셋 캔슬 버퍼 사이에서 일정치 않다.

버퍼의 역할은 임피던스 저감이므로, 입력 임피던스를 작게 설계하는 것은 바람직하지 않고, 용량(151)의 용량치(C_m)는 그다지 크게는 할 수 없다. 그 결과, 스위치(153)를 오프했을 때에 생기는 스위치 피드스루전하(q_1)의 영향이 크게 된다.

일반적으로 단결정 MOS 트랜지스터를 스위치로 이용한 경우에는, 문턱치전압(V_{th})은 최대 20mV 정도밖에 편차가 없으며, 게이트 치수는 서브미크론의 크기이다. 그러나 다결정Si TFT의 경우는 채널에 결정입구조를 가지고, 게이트 절연막 계면도 안정하지 않으므로, V_{th} 는 수100mV에서 최대 1V가까이 편차가 있으며, 또한 저온 다결정Si TFT의 경우에는 기판 치수가 수10cm에서 1m로 비교적 크기 때문에 게이트 가공치수는 최소 수미크론의 크기이며, 가공편차도 비교적 크다.

피드스루전하(q_1)은 주로 채널전하($C_g \cdot (V_g - V_{th})$)에 기인한다. 여기서, C_g 는 게이트 면적, 게이트 절연막 두께 및 게이트 절연막 유전율로 결정되는 게이트 용량이다. 따라서 V_{th} 및 게이트 면적의 편차는 그대로 피드스루전하(q_1)의 편차에 반영되어 버리고, 나아가서는 오프셋 전압(ΔV_{out})의 오프셋 캔슬 버퍼 사이에서의 편차가 생긴다.

예컨대 V_{th} 가 1V 변동하고, C_m 이 스위치(153)의 채널용량의 100배, 스위치(153)의 채널부하의 절반이 q_1 이 된다고 가정하면, 차동증폭기(115)의 개방이득(G)을 무한대로 가정해도 오프셋 캔슬 버퍼의 출력에는 5mV의 오프셋 전압(ΔV_{out})의 편차가 생기게 된다. 또한, 실제로는 이것에 게이트 면적의 편차 등이 가산되어, 오프셋 전압(ΔV_{out})의 편차는 5mV보다 크게 되며, 실용적 레벨은 아니다.

또한, 여기서는 스위치(153)에 기인하는 문제점으로서, 종래의 오프셋트 캔슬 회로가 가지는 과제를 설명했지만, 이것은 도14에 나타낸 회로에 특유의 문제가 아니고, 널리 일반적인 오프셋트 캔슬 회로에 공통의 문제이다. 오프셋트 캔슬 회로는, 미리 용량에 저장된 오프셋트 전압을 차동증폭기의 입력에 가하여 감산하는 것이지만, 그러기 위해서는 용량의 일단은 반드시 차동증폭기의 입력에 접속될 필요가 있다. 또한 이 용량에 오프셋트 전압을 기록하기 위해서는, 상기의 일단은 동시에 스위치에도 접속되어 있지 않으면 안된다. 따라서 이 스위치가 오프했을 때의 피드스루전하는, 상기 용량을 통해서 원리적으로 차동증폭기의 입력에 전압으로서 인가되어 버린다. 여기서, 스위치를, n형 TFT, p형 TFT, CMOS TFT 중 어느 TFT로 구성해도, 피드스루전하의 편차의 관점에서는 동일한 문제가 생긴다.

본 발명의 목적은, 오프셋트 캔슬 회로의 유무에 관계없이, 차동증폭기를 가지는 버퍼(임피던스 저감수단)사이의 오프셋트 전압 편차를 방지하는 데 있다.

상기 목적은, 액정용량과, 이 액정용량의 한쪽의 전극에 접속된 화소 스위치를 가지고, 매트릭스 형상으로 배치된 복수의 표시화소와, 화상표시 데이터에 기초하여 제1의 아날로그 화상신호전압을 발생하는 화상신호전압 발생수단과, 제1의 아날로그 화상신호전압을 입력으로 하여 제2의 아날로그 화상신호전압을 출력하며, 다결정Si 박막 트랜지스터를 이용하여 구성되고, 또 차동증폭기를 가지는 복수의 임피던스 저감수단과, 임피던스 저감수단의 출력단자와 화소 스위치에 접속된 복수의 신호선과, 제2의 아날로그 화상신호전압을, 신호선과 화소 스위치를 통해서, 소정의 액정용량에 기록하기 위한 신호전압 기록수단과, 제1의 타이밍에 따라, 임피던스 저감수단의 출력 임피던스를 실질적으로 무한대로 전환하는 제1의 전환수단과, 제1의 타이밍보다 후의 제2의 타이밍에 따라, 동일한 화상표시 데이터에 기초하는 상기 제2의 아날로그 화상신호전압이 입력되어 있는 신호선끼리를 접속시키는 제2의 전환수단을 가지는 화상표시장치에 의해 달성된다.

도면의 간단한 설명

도1은 제1의 실시예의 다결정Si 액정표시패널의 구성도.

도2는 제1의 실시예에서의 다결정Si 액정표시패널 중의 오프셋트 캔슬 버퍼에 오프셋트 캔슬 버퍼 출력 스위치(16) 및 신호선 선택스위치가 접속한 회로도.

도3은 제1의 실시예에서의 다결정Si 액정표시패널 중의 차동증폭기의 회로도.

도4는 제1의 실시예에서의 다결정Si 액정표시패널의 각 동작펄스의 일수평기간의 타이밍 차트.

도5는 제2의 실시예에서의 다결정Si 액정표시패널 중의 오프셋트 캔슬 버퍼에 오프셋트 캔슬 버퍼 출력 스위치 및 신호선 선택스위치(17)가 접속한 회로도.

도6은 제3의 실시예의 다결정Si 액정표시패널의 구성도.

도7은 제3의 실시예에서의 다결정Si 액정표시패널 중의 각 동작펄스의 일수평기간의 타이밍 차트.

도8은 제4의 실시예의 다결정Si 액정표시패널의 구성도.

도9는 제4의 실시예에서의 다결정Si 액정표시패널 중의 차동증폭기의 회로도.

도10은 제5의 실시예의 다결정Si 액정표시패널의 구성도.

도11은 제6의 실시예인 다결정Si 액정표시패널의 구성도.

도12는 제7의 실시예의 화상뷰어(71)의 구성도.

도13은 종래의 다결정Si 액정표시패널에서의 오프셋트 캔슬 버퍼의 구성도.

도14는 종래의 다결정Si 액정표시패널에서의 오프셋트 캔슬 버퍼의 구성도.

도15는 특개평 10-301539호 공보에서의 아모리퍼스 Si TFT 액정패널과 드라이버 LSI의 접속을 나타내는 회로 구성도.

(발명을 실시하기 위한 최선의 형태)

(제1의 실시예)

본 발명에서의 제1의 실시예인 다결정Si 액정표시패널을 도1 ~ 도4를 이용하여 설명한다. 도1은 다결정Si 액정표시패널의 구성도이다. 소정의 전압이 인가되는 액정대향전극과의 사이에 형성된 액정용량(12) 및 이것에 접속된 화소 TFT(11)로 구성되는 표시화소는, 매트릭스 형상으로 배치되어 화상표시영역을 구성하고 있다. 여기서 화소 TFT(11)의 게이트는 게이트선(13)을 통해서 게이트선 구동회로(14)에 접속되어 있으며, 화소 TFT(11)의 타단은 신호선(7)을 통해서 오프셋트 캔슬 버퍼 출력 스위치(16) 및 신호선 선택스위치(17)에 접속되어 있다. 또한 여기서 각 스위치는 다결정Si TFT를 이용한 CMOD 스위치를 채용하고 있다. 오프셋트 캔슬 버퍼 출력 스위치(16)는, 오프셋트 캔슬 버퍼(20)의 출력단에 접속되며, 또 오프셋트 캔슬 버퍼(20)의 입력단은 신호선 선택스위치(17)의 타단과 합류하여 계조선택스위치(3)에 접속되어 있다. 계조선택스위치(3)는 계조선택선(25)에 의해 그 게이트가 선택적으로 제어되고, 타단은 계조전원선(2)에 접속됨으로써, 전체로서는 D/A 변환기로 동작하는 디코더로서 기능한다. 여기서는 화상표시 데이터는 6bit로 했기 때문에, 계조전원선(2)은 다른 계조전압이 인가된 64개의 병렬배선으로 구성되어 있으며, 계조전압 발생회로(1)에 접속되어 있다. 또 계조전원선(2)은, 도시한 바와 같이 유리기관(18)을 횡방향으로 거의 전체에 걸쳐 횡단하고 있으며, 표시화소로 이루어지는 화상표시영역의 폭보다 길게 되어 있다. 한편, 계조선택선(25)은 1차 래치회로(23)보다 2차 래치회로(24)를 통해서 출력되고 있으며, 1차 래치회로(23)에는 디지털 데이터 입력선(22) 및 래치 어드레스 선택회로(21)의 출력이 입력하고 있다. 또한 이들의 회로 전체는 타이밍 펄스 생성회로(19)에 의해 제어되고 있다. 또 각 회로블록은 다결정Si TFT소자를 이용하여, 유리기관(18) 상에 형성되어 있다.

다음에, 액정표시패널의 동작의 개략을 설명한다. 디지털 데이터 입력선(22)에 입력된 화상표시 데이터는, 래치 어드레스 선택회로(21)에 의해 선택된 어드레스를 가지는 1차 래치회로(23)에 래치된다. 일행분의 기록에 필요한 화상표시 데이터의 래치가 일수평 주사기간 내에 완료하면, 이들의 화상표시 데이터는 일괄하여 1차 래치회로(23)에서 2차 래치회로(24)에 일대일로 전송되며, 2차 래치회로(24)는 이 화상표시 데이터를 계조선택선(25)에 출력한다. 디코드 스위치군으로 구성되는 계조선택스위치(3)는, 계조선택선(25)의 내용에 따라, 소정의 아날로그 화상신호전압을 계조전원선(2)에서 오프셋트 캔슬 버퍼(20) 및 신호선 선택스위치(17)에 공급한다.

일수평 기간의 전반에서는, 신호선 선택스위치(17)는 오프, 오프셋트 캔슬 버퍼 출력 스위치(16)는 온상태로 되어 있다. 이때, 오프셋트 캔슬 버퍼(20)는, 공급된 화상신호전압과 기본적으로 같은 화상신호전압을, 오프셋트 캔슬 버퍼 출력 스위치(16)를 통해서 신호선(7)에 공급한다. 버퍼는 임피던스 저감수단으로서 동작하므로, 오프셋트 캔슬 버퍼(20)가 없는 경우의 계조선택스위치(3)의 출력 임피던스보다도, 오프셋트 캔슬 버퍼(20)를 설치한 경우의 오프셋트 캔슬 버퍼(20)의 출력 임피던스의 폭이 낮게 되므로, 신호선(7)의 입력 임피던스의 영향에 의한 신호선(7)끼리의 크로ست르크를 방지할 수 있다.

이어서 일수평 기간의 후반에서는, 신호선 선택스위치(17)는 온으로 되며, 오프셋트 캔슬 버퍼 출력 스위치(16)는 오프상태가 된다. 이때, 계조선택스위치(3)를 통한 화상신호전압출력이 직접 신호선(7)에 공급됨과 동시에, 계조선택스위치(3)와 계조전원선(2)을 통해서, 동일한 화상표시 데이터에 기초하는 화상신호전압을 입력되어 있는 신호선(7)끼리가 단락된다. 그 결과, 오프셋트 캔슬 버퍼(20)의 출력에 포함되어 있는, 피드스루전하에 기인하는 오프셋트 전압 편차는 소멸한다.

이상과 같이 하여 신호선(7)에 입력된 오프셋트 전압 편차가 없는 화상신호전압은, 게이트선(13)을 통해서 게이트선 구동회로(14)가 소정의 행의 화소 TFT를 온함으로써, 대응하는 액정용량(12)에 기록된다.

이하에, 오프셋트 캔슬 버퍼(20)의 회로구성, 차동증폭기(15)의 회로구성 및 오프셋트 캔슬 회로의 동작에 대해서 설명한다. 도2는, 오프셋트 캔슬 버퍼(20)에 오프셋트 캔슬 버퍼 출력 스위치(16) 및 신호선 선택스위치(17)가 접속한 회로도이다. 오프셋트 캔슬 버퍼(20)는, 차동증폭기(15)와 오프셋트 캔슬 회로로 구성되어 있다. 오프셋트 캔슬 회로는, 오프셋트 캔슬 용량(51)의 일단을 차동증폭기(15)의 반전입력단자, 및 스위치(53)를 통해서 차동증폭기(15)의 출력단자에, 타단을 스위치(54)를 통해서 차동증폭기(15)의 플러스 입력단자, 및 스위치(52)를 통해서 차동증폭기(15)의 출력단자에 접속한 구성으로 되어 있다.

도3은 차동증폭기(15)의 회로도이다. 차동단은, 기본적으로는 p형의 다결정Si TFT(32, 33)로 이루어지는 드라이버 부분과, n형의 다결정Si TFT(34, 35)로 이루어지는 부하부분, 또 p형의 다결정Si TFT(31)로 이루어지는 정전류원으로 구성되어 있으며, p형의 다결정Si TFT(36, 37), n형의 다결정Si(38, 39)는 이것을 캐스캐이드 구성으로 하기 위해서 추가되어

있다. TFT에는 기판 바이어스 효과를 가지지 않는다는 장점이 있지만, 드레인 컨택턴스가 크다는 문제점도 있기 때문에, 수백배정도로 차동증폭기의 이득을 충분하게 확보하기 위해서는, 이와 같은 캐스캐이드 구성이 필요하게 된다. 차동단의 차단에는, 같은 이유로 캐스캐이드 구성의 증폭단이 설치되어 있다. 여기서 n형의 다결정Si(40)은 드라이버, p형의 다결정Si TFT(41)는 부하이머, n형의 다결정Si(42)이 캐스캐이드 접속소자이다. 최종단에는, 출력 임피던스를 저감하기 위해 소스 플로어(follower)단이 설치되어 있다. n형의 다결정Si TFT(44, 45)는 각각 드라이버 및 부하 트랜지스터이다. 차동증폭기(15)는 이상의 구성을 채용함으로써, 다결정Si TFT로 구성되어 있음에도 불구하고, 충분히 큰 전압이득과 충분히 낮은 출력 임피던스를 양립시킬 수 있다.

도4는, 본 실시예에서의 각 동작펄스의 일수평 기간의 타이밍차트이다. 본 차트에 있어서는, 스위치의 온/오프는, 도면 중에 기록한 바와 같이 상측을 온, 하측을 오프로 하여 나타내고 있다.

일수평 기간의 초기에, 게이트선 구동회로(14)에 의해 선택된 게이트선(13)과 게조선택스위치(3)가 온한다. 이어서 오프셋트 캔슬 버퍼(20)에서의 오프셋트 캔슬 회로의 동작이 개시되며, 스위치(53, 54)가 온하여 오프셋트 캔슬 용량(51)에 차동증폭기(15)의 오프셋트 전압이 기억된다. 이후, 스위치(53), 스위치(54)의 순으로 양 스위치가 오프한다. 이 오프하는 순서는, 전술과 같이, 스위치(54)의 피드스루전하의 영향을 제거하기 위해 중요하다. 이어서 스위치(52)가 온함으로써, 오프셋트 캔슬 용량(51)에 기억되어 있는 차동증폭기(15)의 오프셋트 전압은 부귀환로에 입력되며, 다결정Si TFT를 이용한 차동증폭기(15)의 TFT 부정합에 기인하는 오프셋트 전압은 캔슬된다. 이 상태에서 오프셋트 캔슬 버퍼 출력 스위치(16)가 온하면, 신호선(7)에는 오프셋트 캔슬 버퍼(20)보다 화상신호전압이 출력된다.

그러나 이 시점에서는 아직 차동증폭기(15)의 입력에 접속되어 있는 스위치(53)의 피드스루전하의 편차가, 오프셋트 전압 편차로서 존재하고 있는 것은 이미 서술한 바와 같다. 여기서는 동일한 화상표시 데이터에 기초하는 화상신호전압을 입력되어 있는 신호선으로서 7(a), 7(b)의 2개를 들어, 오프셋트 전압 편차의 소멸을 설명한다. 도4에서, H와의 차를 J, K의 기호로 나타내는 바와 같이, 양자의 출력전압은 일반적으로는 다르다. 이후, 신호선(7)에의 아날로그 화상신호 전압출력의 후반에서는, 오프셋트 캔슬 버퍼 출력 스위치(16)가 오프상태로 된 후에, 신호선 선트스위치(17)는 온이 된다. 이때에는 게조선택스위치(3)를 통한 화상신호 전압출력이, 직접 신호선(7(a), 7(b))에 공급되기 때문에, 오프셋트 캔슬 버퍼(20)의 출력에 포함되어 있는 오프셋트 전압 편차는 소멸하고, 신호선(7(a), 7(b))의 출력이 모두 같은 값(여기서는 이 값을 H로 했다)이 된다.

이후 게이트선(13)이 오프한 후에, 게조선택스위치(3), 스위치(52), 신호선 선트스위치(17)가 잇따라 오프함으로써, 일수평 기간 내의 기록동작은 종료하며, 액정용량(12)에는 오프셋트 전압 편차가 없는 화상신호전압이 기록된다.

이것에 의해 본 실시예에 있어서는, 차동증폭기의 입력에 접속되어 있는 스위치의 피드스루전하의 편차에 기인하는 오프셋트 전압 편차를 해소하는 것이 가능하며, 다결정Si 액정표시패널 상에 세로줄 형상의 휘도얼룩이 생기는 일은 없다.

또한 이때, 신호선 선트스위치(17)를 통한 신호선(7)의 충전 전하량은, 오프셋트 캔슬 버퍼 출력 스위치(16)를 통한 신호선(7)의 충전 전하량보다 훨씬 적다. 따라서 레이아웃 면적을 축소하기 위해서는, 신호선 선트스위치(17)를 구성하는 다결정Si TFT - CMOS 트랜지스터의 채널폭을 오프셋트 캔슬 버퍼 출력 스위치(16)를 구성하는 다결정Si TFT - CMOS 트랜지스터의 채널폭보다 작게 설계하여, 전자의 온저항을 후자의 온저항보다 크게하는 것이 바람직하다. 또 전자의 온저항을 저감하기 위해서는, 신호선 선트스위치(17)의 트랜지스터의 채널길이를 오프셋트 캔슬 버퍼 출력 스위치(16)의 트랜지스터의 채널길이보다 짧게 하는 것도 효과적이다.

본 실시예에 있어서는, 각 회로블럭은 다결정Si TFT 소자를 이용하여 유리기판(18) 상에 구성했지만, 예컨대 타이밍 펄스 생성회로(19)나 게조전압 발생회로(1) 등의 일부의 회로블럭을 단결정Si LSI로 구성하는 것이 가능하다. 또 유리기판에 대신에, 석영기판, 투명플라스틱기판을 이용하는 것이나, 액정표시방식을 반사형으로 바꿈으로써 Si기판을 시작으로 하는 불투명기판을 이용하는 것도 가능하다.

또 차동증폭기에 있어서는, TFT의 n형, p형의 도전형을 반대로 구성하는 것이나, 그 이외의 회로구성을 이용하는 것도, 본 발명의 범위내에서 가능하다. 또 설명을 간략화하기 위해서 화상표시 데이터를 6bit, 게조전원선은 다른 게조전압이 인가된 64개의 병렬배선으로 했지만, 화상표시 데이터가 n-bit이면, 게조전원선은 다른 게조전압이 인가된 2^n 개의 병렬배선인 것, 또 반전구동을 고려하면 병렬배선은 그 2배가 되는 것 등은 명백하다.

이 이외의, 본 실시예에서는 스위치군의 구성은 CMOS 스위치, 화소 TFT는 n형 TFT 스위치를 채용했지만, 임의의 스위치 구성을 이용해도 본 발명을 적용하는 것은 가능하다. 또 본 발명의 범위내에서, 표시화소구조를 포함하여 여러가지의 레이아웃 구성을 적용 가능하다.

다음에, 공지예에 조사의 결과, 본 발명에 유사한 특개평 10-301539호 공보(이하, 공지예라 한다)가 발견했으므로, 본 발명과 차이점을 서술하여 둔다. 도15는, 공지예의 아모르퍼스 Si TFT 액정패널(110)과 트라이버 LSI(111)의 접속을 나타내는 회로 구성도이다.

도15에서, 다치전압 생성회로(101)에 의해 생성된 복수의 기준전압은 복수의 기준전압선(102)에 출력되어 있으며, 각 기준전압선(102)에는 병렬로 복수의 전압선택스위치(103)가 접속되어 있다. 전압선택스위치(103)의 출력은 소스 플로어 접속된 pMOS 트랜지스터(104) 및 신호선 구동스위치(105)에 입력된다. pMOS 트랜지스터(104)의 소스단자와 신호선 구동스위치(105)의 타단은 신호선(107) 및 프리차지 스위치(106)에 접속되어 있다. 이들 전체는 Si기판(111) 상에 형성되어 있다. 신호선(107)은 아모르퍼스 Si TFT 액정패널(110) 내의 신호선(107)에 접속된다.

다음에, 공지예의 동작을 설명한다. 다치전압 생성회로(101)는 다른 기준전압을 기준전압선(102)에 출력하고 있으며, 전압선택 스위치(103)는 입력된 디지털 화상신호에 따라 소정의 기준전압을 선택함으로써, A/D 변환기로서 동작한다. 미리 프리차지 스위치(106)는 일수평 기간의 초기에 온하여 신호선(107)을 프리차지하지만, 그후에 오프함으로써, 소스 플로어 접속된 pMOS 트랜지스터(104)는, 신호선(107)을 [(게이트에 입력된 신호전압)- V_{th}]까지 충전한다. 그러나, (게이트에 입력된 신호전압)까지 기록하기 위해서는, 이 V_{th} 의 분만큼 부족하다. 그래서, 일수평 기간의 후반에, 신호선 구동 스위치(105)를 온시킴으로써, 신호선(107)에 부족분의 V_{th} 상당분을 기준전압선(102)에서 추가 기록한다.

공지예에서는 이 구성에 의해 소스 플로어 접속된 pMOS 트랜지스터가 가지는 버퍼링효과, 버퍼를 관통하는 전류가 존재하지 않는 것에 의한 저소비 전력효과, 및 신호선 구동 스위치(105)가 온하는 것에 의한 V_{th} 의 편차를 소멸시키는 효과를 가지고 있다.

한편, 본 발명에 있어서는, 버퍼앰프의 출력은 기본적으로는 최종적인 화상신호전압과 같고, 이것에 편차 전압분이 가미되어 있을 뿐이다. 따라서 본 발명에서의 신호선 선트스위치의 역할은, 본래 같아야 할 신호선의 전압을 평균화하는 것이며, 신호선에의 추가기록을 행하는 것은 아니다.

이상에서, 공지예는, 소스 플로어 접속된 pMOS 트랜지스터(104)의 입력측과 출력측을 신호선 구동스위치(105)로 선트(단락)시키는 점에서 본 발명에 유사하지만, 양자는 전혀 다른 사고에 의한 다른 것을 이해할 수 있다.

이 사고의 차이는, 다음 2가지 점의 구체적 구조의 차이로서 나타내고 있다. 첫째는, 버퍼의 구조이다. 공지예에서의 단일의 소스 플로어 트랜지스터는, [(게이트에 입력된 신호전압) - V_{th}]을 초과한 게이트 전압에서는 오프하고 있으므로, 본래 기록전압으로서 필요하다 (게이트에 입력된 신호전압)에 대해서는 임피던스 저감수단으로서 동작하지 않는다. 한편, 본 발명에서 제시하고 있는 것은 (게이트에 입력된 신호전압)에 대해서도 임피던스 저감수단으로 동작하는 버퍼이다.

둘째는, 공지예에서는 단일의 소스 플로어 트랜지스터의 출력 임피던스를 소스 플로어 트랜지스터가 자동적으로 컷오프하는데 비해, 본 발명에서는 임피던스 저감수단의 출력 임피던스를 실질적으로 무한대로 전환하는 제1의 전환수단을 설치한 것이다.

또한, 양자의 차이는, 본 발명이 대상으로 하는 다결정Si TFT 액정패널의 드라이버로서 공지예를 적용하는 것이 곤란한 것로부터도 이해할 수 있다. 공지예는, 신호선 구동 스위치(105)가 온하는 것에 의한 추가기록을 전제로 하고 있지만, 이 기술은, 기준전압선(102)의 전장이 짧음으로써 가능하게 되는 기술이다. 즉, 공지예가 원래 드라이버 LSI에의 적용을 대상으로 하고 있으며, 기준전압선(102)을 드라이버 LSI칩의 전장에 걸쳐 설치했다 하더라도, 그 길이는 칩사이즈이며, 20mm 미만으로 짧다. 한편, 본 발명이 대상으로 하는 다결정Si TFT 액정패널의 경우에는, 외부 접속단자수의 저감이 본래의 주목적의 하나이므로, 본 발명에서 정의 하는 계조전원선은 일반적으로는 패널의 양단에 늘어나 있으며, 20cm이상에 다다른 것도 있다. 이 경우에는 계조전원선의 저항은 수k Ω 으로도 되어 버리며, 계조전원선을 통한 신호선에의 추가기록은 시정수적으로, 혹은 계조전원선의 전압강하에서도 거의 곤란하다.

(제2의 실시예)

본 발명에서의 제2의 실시예인 다결정Si 액정표시패널을 설명한다. 본 실시예의 제1의 실시예와의 상이점은, 오프셋트 캔슬 버퍼에 관해서 이하에 설명을 행한다. 도5는, 오프셋트 캔슬 버퍼(20a)에 오프셋트 캔슬 버퍼 출력 스위치(16) 및 신호선 섀트스위치(17)가 접속한 회로도이다.

오프셋트 캔슬 버퍼(20a)는 차동증폭기(15)와 오프셋트 캔슬 회로로 구성되어 있다. 오프셋트 캔슬 회로는 오프셋트 캔슬 용량(51a)의 일단을 차동증폭기(15)의 플러스 입력단자, 및 스위치(53a)를 통해서 오프셋트 캔슬 버퍼(20a)의 입력단자(Vin)에, 타단을 스위치(54a)를 통해서 차동증폭기(15)의 출력단자, 및 스위치(52a)를 통해서 오프셋트 캔슬 버퍼(20a)의 입력단자(Vin)에 접속한 구성으로 되어 있다. 또 차동증폭기(15)의 출력단자는, 반전입력단자에 귀환되어 있다.

차동증폭기(15)의 TFT 부정합에 기인하는 오프셋트 전압은 캔슬에 대해서는, 제1의 실시예에서는, 오프셋트 전압에 기억된 오프셋트 캔슬 용량(51)을 부귀환로에 직렬로 삽입함으로써 캔슬하고 있다. 한편, 본 실시예에서는, 오프셋트 전압의 기억된 오프셋트 캔슬 용량(51a)을 오프셋트 캔슬 버퍼(20a)의 입력단자(Vin)와 직렬로 삽입하여 차동증폭기(15)의 플러스 입력단자에 역극성의 오프셋트 전압을 인가함으로써 캔슬하고 있다.

또한, 본 실시예의 각 스위치의 동작 타이밍은, 도4 중의 스위치(52, 53, 54)의 부호가 각각 52a, 53a, 54a으로 변경되어 있는 것 이외는 제1의 실시예의 것과 동일하므로 생략한다.

본 실시예에 있어서도, 차동증폭기(15)의 입력에 접속되어 있는 스위치(53a)의 피드스루전하의 편차에 기인한다. 오프셋트 캔슬 동작 후의 출력전압 오프셋트 편차는, 신호선 섀트스위치(17)의 동작에 의해 소거된다.

본 실시예의 경우에는, 차동증폭기 반전입력단자의 기생용량(Cp)의 영향을 받아, 오프셋트 캔슬 동작 후의 출력전압 오프셋트 편차는 제1의 실시예의 경우보다도 확대하는 경향이 있지만, 본 발명에서는, 어느 것으로 해도 오프셋트 전압 편차는 소멸하기 때문에, 이와 같은 것은 문제가 되지 않는다.

본 실시예의 이점으로서, 차동증폭기(15)의 부귀환로에 스위치가 들어와 있지 않으므로, 차동증폭기(15)가 스위치에서 생기는 잡음의 영향을 받기 어렵고, 잡음특성이 더욱 안정되어 있는 것을 들 수 있다.

(제3의 실시예)

본 발명에서의 제3의 실시예인 다결정Si 액정표시패널을 도6, 도7을 이용하여 설명한다. 도6은 다결정Si 액정표시패널의 구성도이다. 본 실시예의 특징은, 제1의 실시예에서의 오프셋트 캔슬 버퍼(20) 대신에, 오프셋트 캔슬 회로가 설치되어 있지 않은, 부귀환을 가지는 차동증폭기(15)로 이루어지는 버퍼를 이용하는 데 있다. 차동증폭기(15)의 구조는 제1의 실시예에서 도3을 이용하여 설명한 것과 동일하다.

도7에, 본 실시예에서의 각 동작펄스의 일수평 기간의 타이밍차트를 나타낸다. 본 차트에 있어서는, 스위치의 온/오프는, 상측을 온, 하측을 오프로 하여 나타내고 있다. 일수평 기간의 초기에, 게이트선 구동회로(14)에 의해 선택된 게이트선(13)과 계조선택스위치(3)가 온한다. 계속해서 오프셋트 캔슬 버퍼 출력 스위치(16)가 온하면, 신호선(7)에는 차동증폭기(15)에서 화상신호전압이 출력된다.

이 시점에서는, 차동증폭기(15) 자체의 출력의 오프셋트 전압의 편차가 존재하고 있다. 여기서는 동일한 화상표시 데이터에 기초하는 화상신호전압이 입력되어 있는 신호선을 2개 들어, 각각을 7(c), 7(d)로 칭한다. 오프셋트 전압은, 도7에서, 7(c)에서는 L, 7(d)에서는 M의 부호로 나타내는 바와 같이, 출력전압의 시프트로서 나타난다. 여기서, L과 M은 같지 않으며, 편차가 존재하고 있다.

이후, 신호선(7)에의 아날로그 화상신호 전압출력의 후반에는, 오프셋트 캔슬 버퍼 출력 스위치(16)가 오프상태로 된 후에, 신호선 섀트스위치(17)는 온이 된다. 이때에는 계조선택스위치(3)를 통한 화상신호 전압출력이, 직접 신호선(7(c), 7(d))에 공급되므로, 출력전압이 평균화된다. 그 결과, 차동증폭기(15)의 출력에 포함되어 있는 오프셋트 전압의 편차는 소멸하고, 신호선(7(c), 7(d))의 출력이 모두 H가 된다.

이 게이트선(13)이 오프한 후에, 계조선택스위치(3), 신호선 섀트스위치(17)가 잇따라 오프함으로써, 일수평 기간내의 기록동작은 종료하고, 액정용량(12)에는 오프셋트 전압의 편차가 없는 화상신호전압이 기록된다.

본 실시예와 같이 오프셋트 캔슬 회로가 설치되어 있지 않은 경우에도, 본 발명을 적용함으로써, 차동증폭기(15) 자체가 가지는 오프셋트 전압의 편차를 해소하는 것이 가능하며, 다결정Si 액정표시패널 상에 세로줄 형상의 휘도얼룩이 생기는 것을 회피할 수 있다.

(제4의 실시예)

본 발명에서의 제4의 실시예인 다결정Si 액정표시패널을 도8, 도9를 이용하여 설명한다. 도8은 다결정Si 액정표시패널의 구성도이다. 오프셋트 캔슬 버퍼 출력 스위치(16)가 존재하지 않는 것과, 차동증폭기(26)의 회로구성이 변경되어 있는 것을 제외하면, 제3의 실시예의 구조 및 동작과 동일하다.

본 실시예에서는, 오프셋트 캔슬 버퍼 출력 스위치(16)가 가지는 기능은, 차동증폭기(26) 중에 조립되어 있다. 도9에, 차동증폭기(26)의 회로도도를 나타낸다. 차동단은, p형의 다결정Si TFT(32, 33)로 이루어지는 드라이버 부분과, n형의 다결정Si TFT(34, 35)로 이루어지는 부하부분, 또한 p형의 다결정Si TFT(31)로 이루어지는 정전류원으로 구성되어 있으며, p형의 다결정Si TFT(36, 37), n형의 다결정Si(38, 39)은 이것을 캐스케이드 구성으로 하기 위해서 부가되어 있다. TFT에는 기판 바이어스 효과를 가지지 않는다는 장점이 있지만, 드레인 컨덕턴스가 크다는 문제점도 있기 때문에, 수백배정도로 차동증폭기의 이득을 확보하기 위해서는, 이와 같은 캐스케이드 구성이 필요하게 된다. 차동단의 차단에는, 같은 이유에서 캐스케이드 구성의 증폭단이 설치되어 있다. 여기서 n형의 다결정Si(40)은 드라이버, p형의 다결정Si(41)은 부하이며, n형의 다결정Si(42)이 캐스케이드 접속소자이다. 최종단에는, 출력 임피던스를 저감하기 위해 소스 플로어단이 설치되어 있다. n형의 다결정Si TFT(44, 45)가 각각 드라이버 및 부하이다. 여기서 드라이버 및 부하 TFT(44, 45)의 게이트에는 전환스위치(55, 56)가 설치되어 있으며, 양 스위치는 오프셋트 캔슬 버퍼 출력 스위치(16)와 같은 기능을 가진다. 즉 전환스위치(55, 56)가 오프하고 있는 동안에는 차동증폭기(26)는 저출력 임피던스로 신호선(7)을 구동하지만, 전환스위치(55, 56)가 온한 경우에는 차동증폭기(26)의 출력은 실질적으로 개방이 되며, 오프셋트 캔슬 버퍼 출력 스위치(16)가 오프한 경우와 동등의 효과를 가진다. 여기서, n형의 다결정Si TFT(44, 45)의 구동전압 및 문턱치전압은, 전환스위치(55, 56)가 온했을 때에 양 TFT가 턴오프하도록 설정되어 있다.

제3의 실시예에 의하면, 신호선(7)을 소정의 시간내에 충전하기 위해서는, 오프셋트 캔슬 버퍼 출력 스위치(16)는, 그 온저항이 충분하게 작게 되도록 비교적 큰 게이트폭을 가질 필요가 있다. 그러나 본 실시예에 의하면, 전환스위치(55, 56)는 비교적 큰 온저항으로 설계하는 것이 가능하며, 차동증폭기의 면적을 작게 설계하는 것이 가능하다.

(제5의 실시예)

본 발명에서의 제5의 실시예인 다결정Si 액정표시패널을 도10의 구성도를 이용하여 설명한다. 구조 및 기본적인 동작은, 신호선 선택스위치(61)의 앞이 선택선 선택스위치(62)를 통해서 선택배선(63)에 접속되어 있는 것을 제외하면, 앞에서 설명한 제1의 실시예의 구조 및 동작과 동일하다. 여기서 선택선 선택스위치(62)는, 계조선택선(25)에 의해, 계조선택스위치(3)와 동일하게 제어된다. 또 선택배선(63)은, 도시한 바와 같이 유리기관(18)을 거의 전체에 걸쳐 횡단하고 있으며, 표시화소로 이루어지는 화상표시영역의 폭보다 길게 되어 있다.

본 실시예의 특징은, 신호선(7)끼리의 선택전용으로 선택배선(63)을 설치하여, 오프셋트 캔슬 버퍼(20)의 출력에 포함되어 있는 오프셋트 전압의 편차를 소멸시키는데 있다. 즉, 본 실시예에서는, 신호선(7)에의 아날로그 화상신호 전압출력의 후반에서, 동일한 화상표시 데이터에 기초하는 화상신호전압이 입력되어 있는 신호선(7)끼리의 단락을, 제1의 실시예에서의 계조선택스위치(3)와 계조전원선(2)을 통해서가 아니라, 선택선 선택스위치(62)와 선택배선(63)을 통해서 행한다.

본 실시예에서는, 이와 같이 선택전용으로 선택배선(63)을 설치함으로써, 신호선 선택스위치(61)를 오프했을 때의 영향이 오프셋트 캔슬 버퍼(20)에 미치는 위험이 없게 되어, 설계상의 마진을 증대시킬 수 있다.

또, 오프셋트 전압의 편차는, 특히 중간조를 액정표시할 때에, 문제가 된다. 그래서 선택배선(63)의 갯수를 중간조에 상당하는 갯수로 줄여, 레이아웃 면적을 축소시키는 것도 가능하다. 예컨대 본 실시예에서는, 계조전원선(2)이 64개×2(반전구동분)인 것에 비해, 선택배선(63)은 32개×2(반전구동분)만큼 설치되어 있다.

(제6의 실시예)

본 발명에서의 제6의 실시예인 다결정Si 액정표시패널을 도11의 구성도를 이용하여 설명한다. 구조 및 기본적 동작은, 신호선(7)에의 기록회로가 상하로 설치되어 있는 것, 또 오프셋트 캔슬 버퍼 출력 스위치(66), 신호선 선트스위치(67)에 접속되는 신호선이 2개 존재하는 것을 제외하면, 도1을 이용하여 앞서 설명한 제1의 실시예와 동일하다. 도1과 대응하는 구성요소에 관해, 도11에서는 상측의 기록회로의 대응하는 부호에는 A, 하측의 기록회로의 그것에는 B를 붙여 나타낸다.

액정의 구동시에는, 각 신호선(7)에의 화상신호전압의 기록은 필드마다 플러스 마이너스의 전압을 반전시켜 행한다. 본 실시예에서는, 오프셋트 캔슬 버퍼 출력 스위치(66) 및 신호선 선트스위치(67)에 접속되는 신호선(7)을 필드마다 교호 전환함으로써, 홀수열과 짝수열의 신호선(7)을 필드마다 교호 상측 또는 하측의 기록회로로 접속한다. 또, 상측의 기록회로에서 플러스 전압을 기록, 하측의 기록회로에서 반전전압을 기록한다.

본 실시예에서는, 상하에 기록회로를 설치함으로써, 오프셋트 캔슬 버퍼(20)의 레이아웃 피치를 제1의 실시예의 2배로 할 수 있어, 고해상도화에 유리하다.

(제7의 실시예)

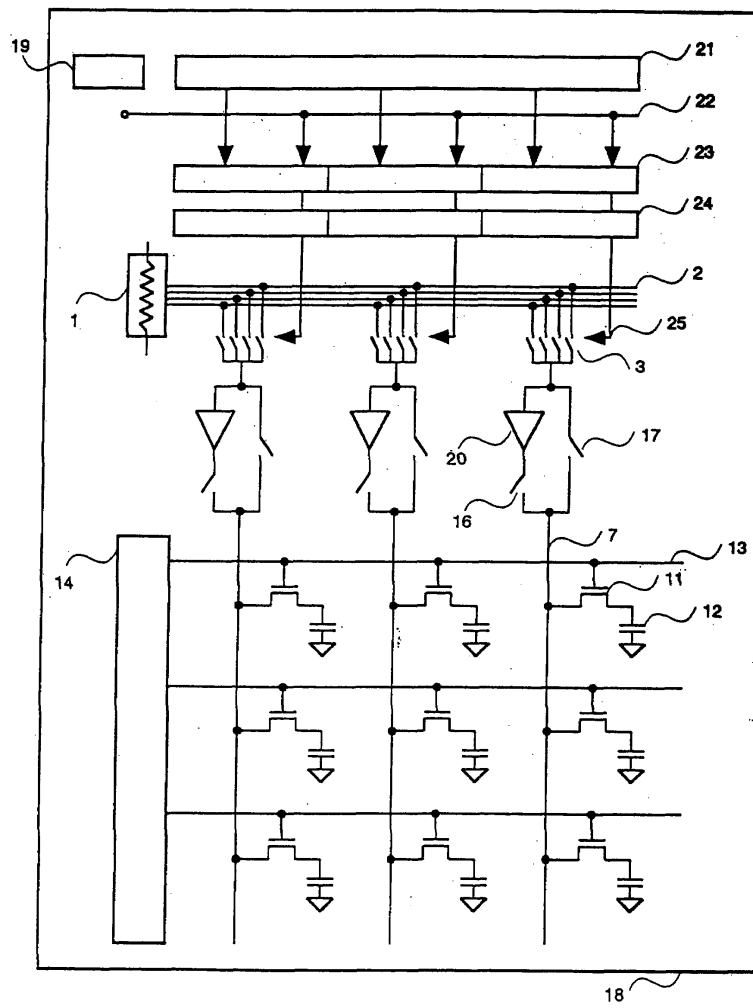
본 발명에서의 제7의 실시예인 화상부어(71)를 도12의 구성도를 이용하여 설명한다. 무선인터페이스(I/F)회로(73)에는, 압축된 화상데이터가 외부에서 무선데이터로서 입력하고, 무선I/F회로(73)의 출력은 중앙연산유닛(CPU)/디코더(74)를 거쳐 프레임 메모리(75)에 입력하고 있다. 또한 프레임 메모리(75)의 출력은 다결정Si 액정표시패널(76)에 설치된 인터페이스(I/F)회로(77)를 통해서 행선택회로(79) 및 데이터 입력회로(78)에 접속되어 있으며, 화상표시영역(80)은 행선택회로(79) 및 데이터 입력회로(78)에 의해 구동된다. 화상부어(71)에는 더욱 전원(82) 및 광원(81)이 설치되어 있다. 여기서 다결정Si 액정표시패널(76)은, 앞서 서술한 제1의 실시예와 동일한 구성 및 동작을 가지고 있다.

다음에 본 실시예의 동작을 설명한다. 무선I/F회로(73)는 압축된 화상데이터를 외부에서 취입하여, 이 데이터를 CPU/디코더(74)에 전송한다. CPU/디코더(74)는 유저로부터 조작을 받아, 필요에 따라 화상부어(71)를 구동, 혹은 압축된 화상 디코더의 디코드 처리를 행한다. 디코드된 화상데이터는 프레임 메모리(75)에 일시적으로 축적되며, CPU/디코더(74)의 지시에 따라, 축적되어 있는 화상을 표시하기 위한 화상 데이터 및 타이밍 펄스를 I/F회로(77)에 출력한다. I/F회로(77)는, 제1의 실시예에서 서술한 바와 같이, 이들의 신호를 이용하여, 행선택회로(79) 및 데이터 입력회로(78)를 구동하여 화상표시 영역에 화상을 표시한다. 광원은 액정표시에 대한 백라이트이며, 전원(82)에는 2차전지가 포함되어 있으며, 이들의 장치를 구동하는 전원을 공급한다.

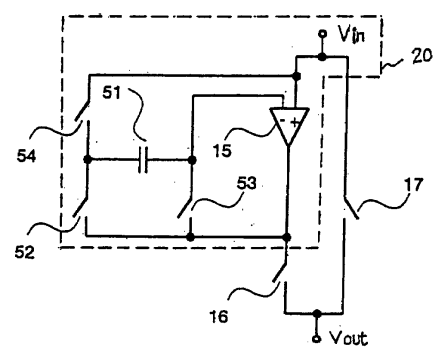
본 실시예에 의하면, 압축된 화상 데이터를 기초로, 버퍼마다 오프셋트 전압에 기인하는 세로줄 형상의 휘도얼룩이 없는 고품위 화상을 표시시킬 수 있다.

도면

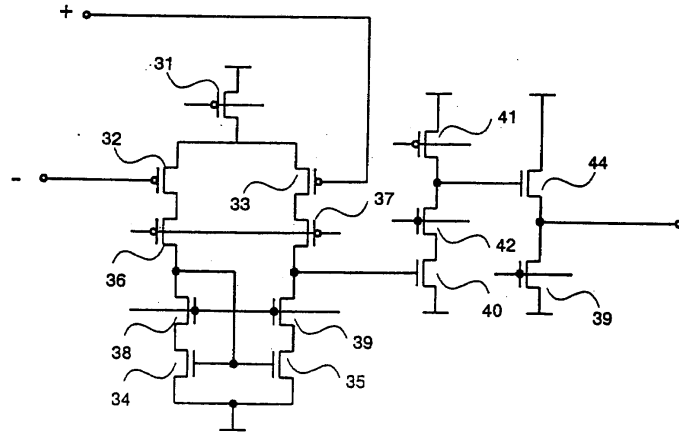
도면1



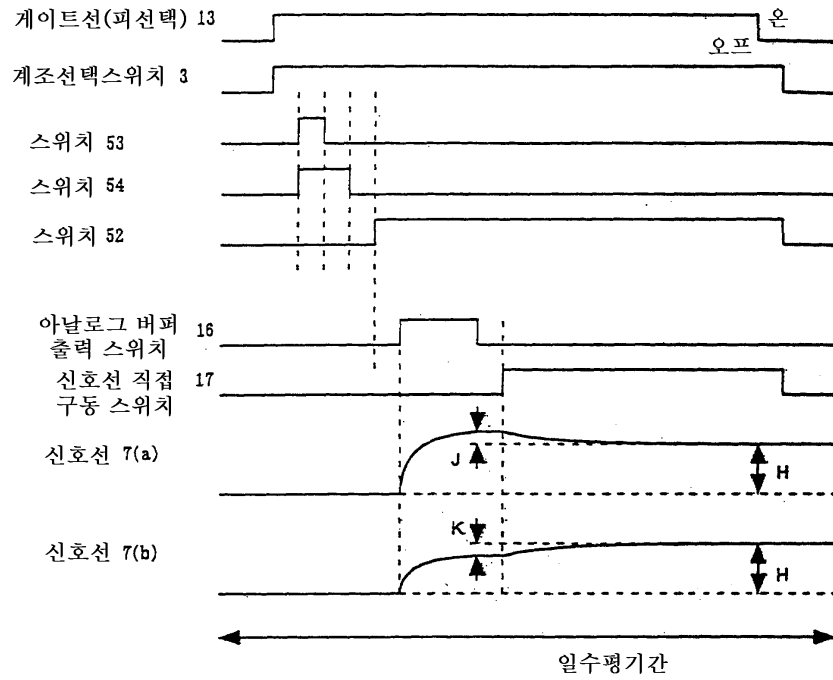
도면2



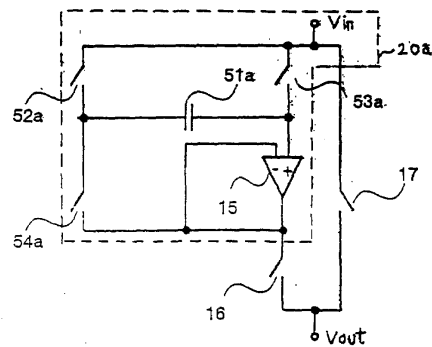
도면3



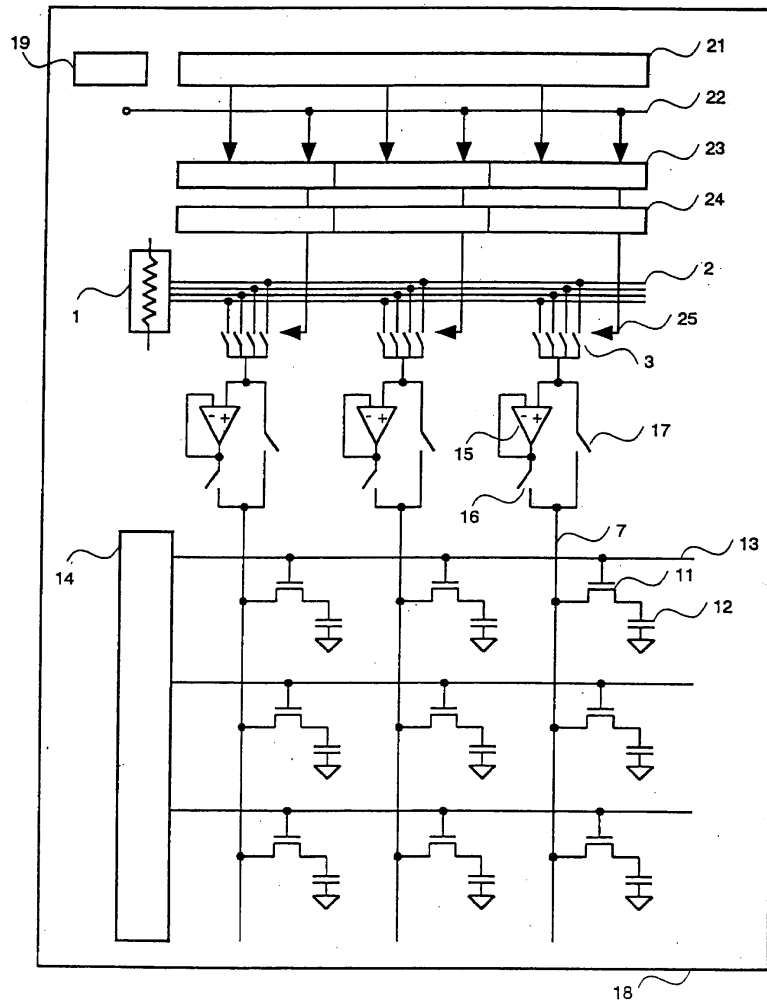
도면4



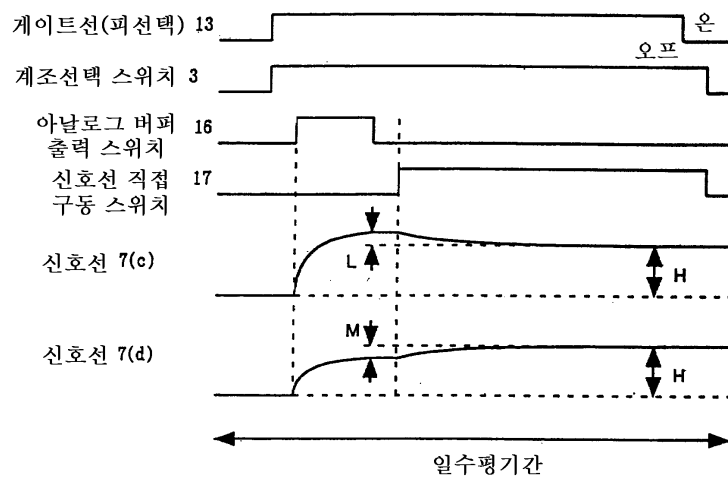
도면5



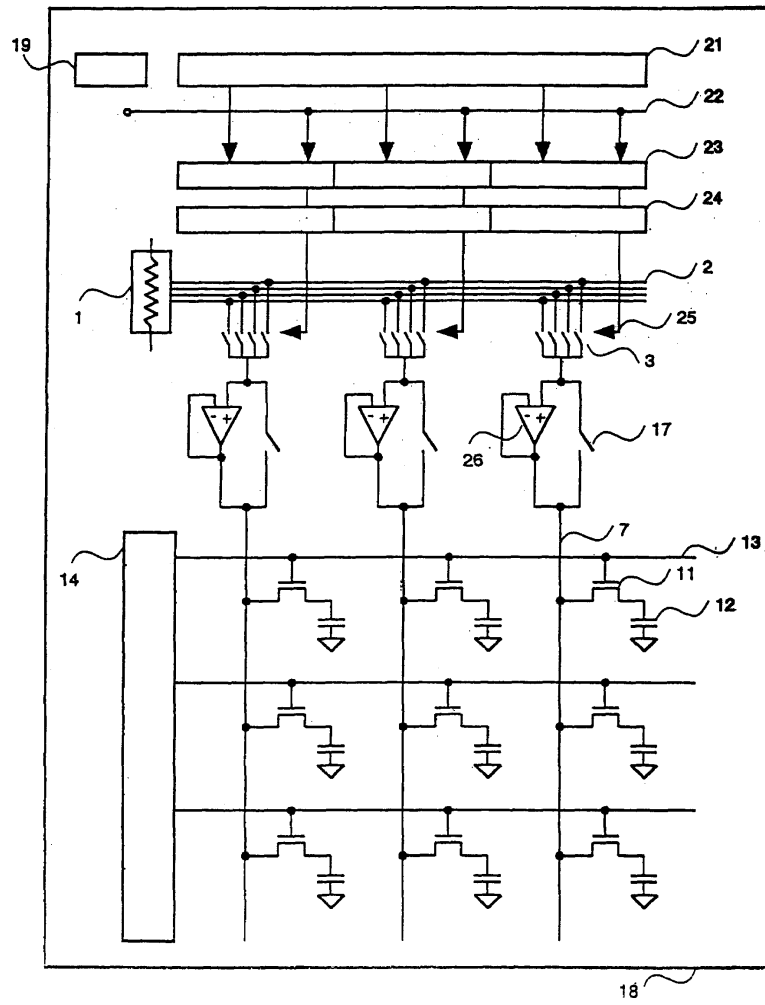
도면6



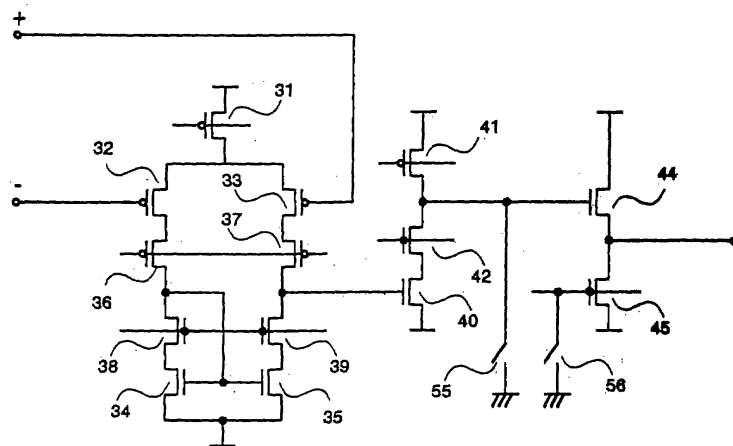
도면7



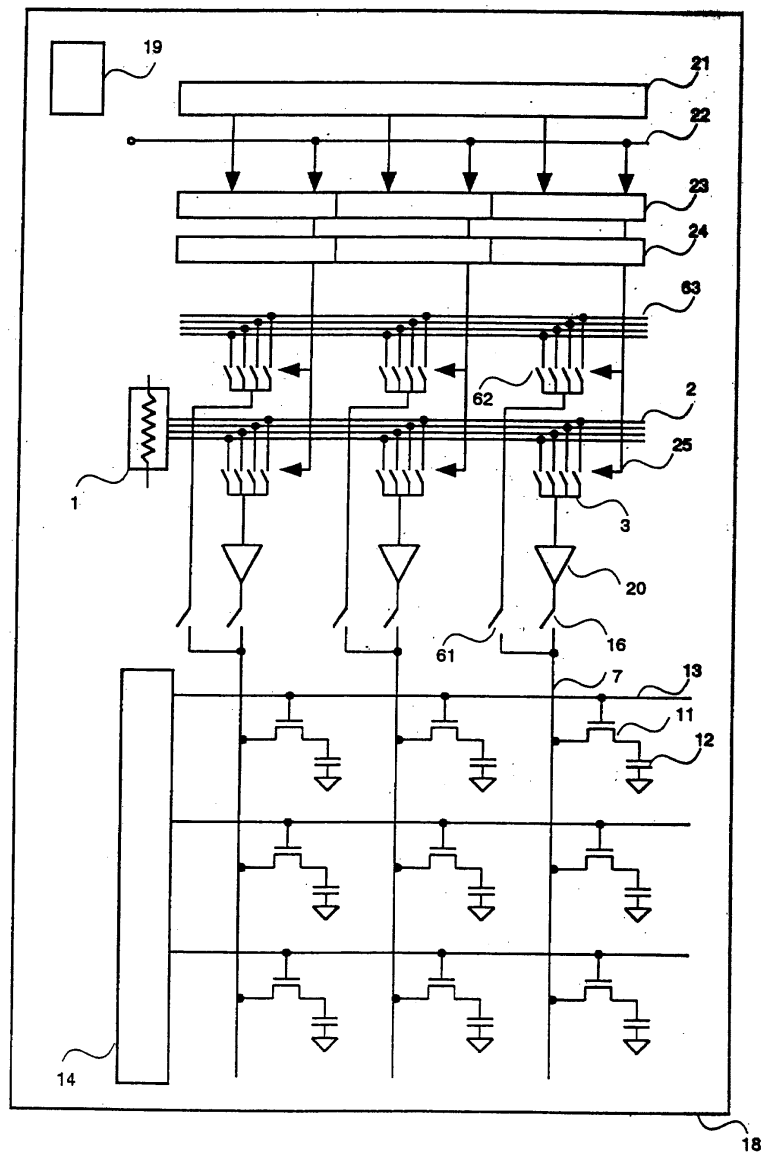
도면8



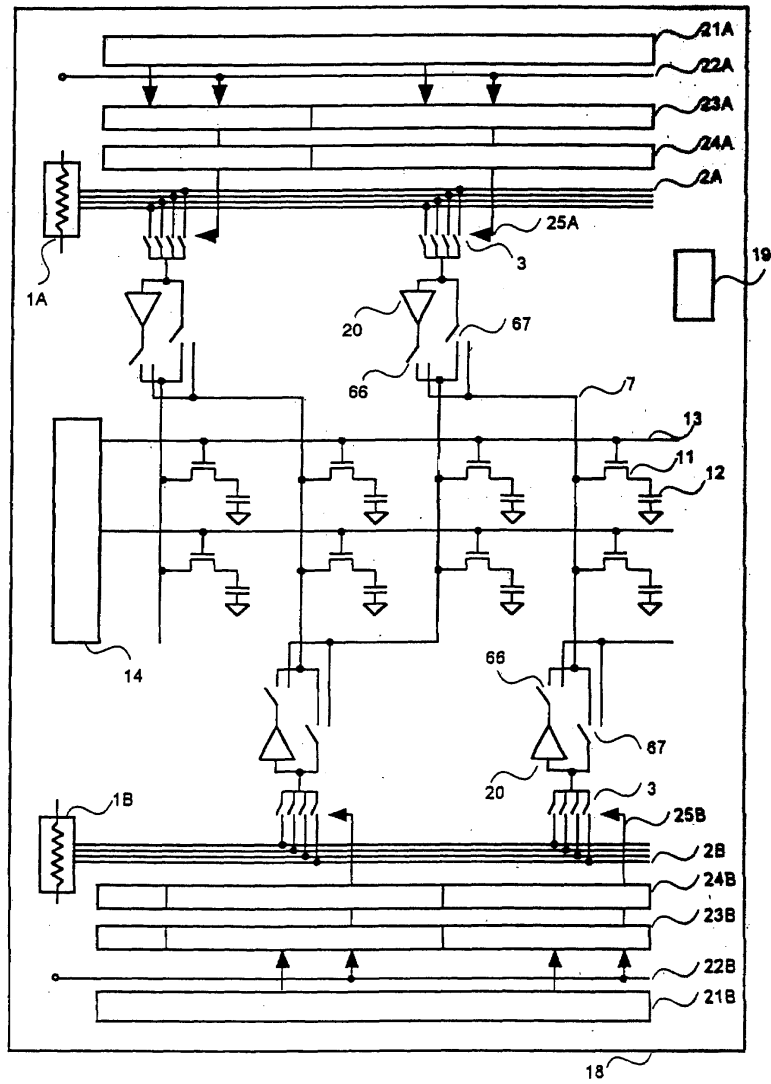
도면9



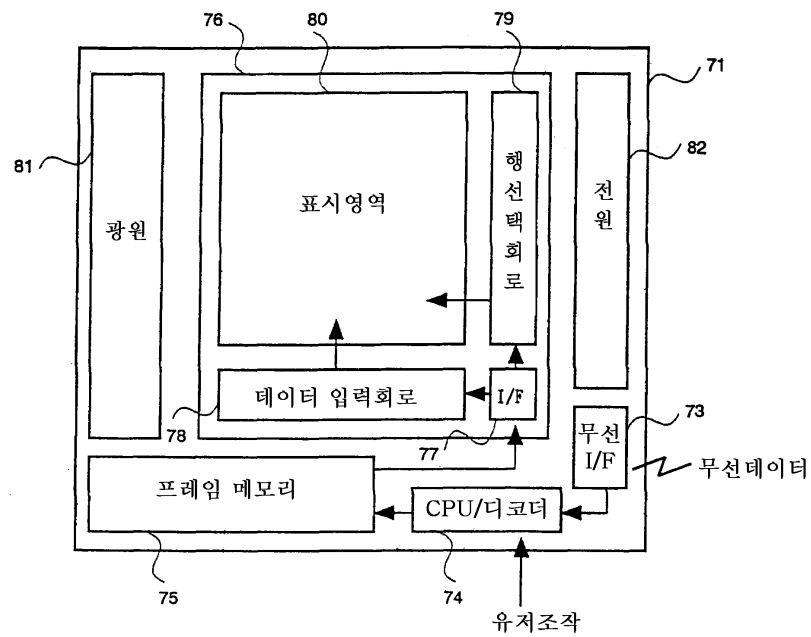
도면10



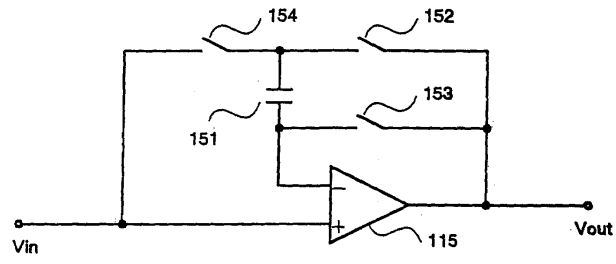
도면11



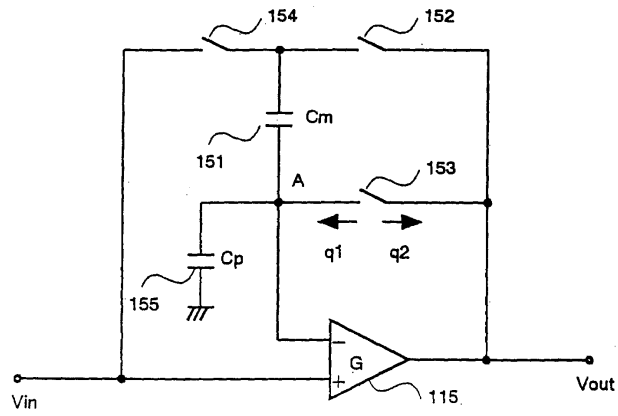
도면12



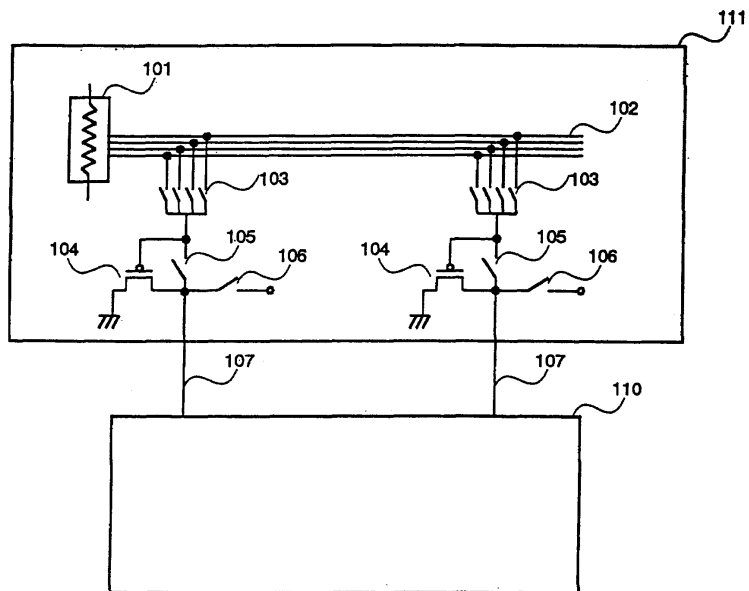
도면13



도면14



도면15



专利名称(译)	图像显示装置		
公开(公告)号	KR100692289B1	公开(公告)日	2007-03-09
申请号	KR1020027006263	申请日	2000-02-10
[标]申请(专利权)人(译)	日立HITACHI SEISAKUSHODBA		
申请(专利权)人(译)	株式会社日立制作所		
当前申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	AKIMOTO HAJIME 아키토하시메 MIKAMI YOSHIRO 미카미요시로		
发明人	아키토하시메 미카미요시로		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
CPC分类号	G09G3/2011 G09G3/3688 G09G2310/0251 G09G2310/027 G09G2310/0291 G09G2310/0297 G09G2320/0233		
其他公开文献	KR1020020095163A		
外部链接	Espacenet		

摘要(译)

在多晶硅TFT用于缓冲液的液晶图像浸渍装置中。产生由柱形缓冲器处的偏移电压引起的亮度不均匀性。图像质量显著降低。通过连接其中基于开关的图像指示数据的图像信号电压，关闭缓冲器的输出和标识的信号线，解决了它。

