

(19)대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) 。 Int. Cl.<sup>7</sup>  
G09G 3/36

(45) 공고일자 2005년12월28일  
(11) 등록번호 10-0539619  
(24) 등록일자 2005년12월22일

(21) 출원번호 10-2003-0028535  
(22) 출원일자 2003년05월06일

(65) 공개번호 10-2003-0097650  
(43) 공개일자 2003년12월31일

(30) 우선권주장 10/064,207 2002년06월21일 미국(US)  
10/065,665 2002년11월07일 미국(US)

(73) 특허권자 하이맥스 테크놀로지스, 인코포레이티드  
중화민국 타이완 타이난 카운티 타이난 사이언스-베이스드 인더스트리얼 파크 치에 로우드  
넘버1 3에프

(72) 발명자 부린-카이  
대만타이난시엔타이난사이언스-베이스드인더스트리얼파크난케8th로  
드넘버121층

첵친-펑  
대만타이난시엔타이난사이언스-베이스드인더스트리얼파크난케8th로  
드넘버121층

우충-유  
대만타이난시엔타이난사이언스-베이스드인더스트리얼파크난케8th로  
드넘버121층

시아오추안-첵  
대만타이난시엔타이난사이언스-베이스드인더스트리얼파크난케8th로  
드넘버121층

(74) 대리인 리엔목특허법인

심사관 : 이병우

(54) 액정 디스플레이 모니터를 구동하기 위한 방법 및 관련된장치

요약

액정 디스플레이(LCD) 모니터를 구동하기 위한 방법이 개시된다. 상기 액정 디스플레이 모니터는 디스플레이 데이터에 따라 복수의 구동 전압들을 출력하는데 사용되는 전압 선택 유닛 및 각각 상기 전압 선택 회로와 대응하는 화소에 전기적으로 연결된 복수의 출력 버퍼들을 포함한다. 처음에, 각 출력 버퍼의 출력 포트는 입력 포트의 전압에 근접한다. 그다음, 동일한 입력 전압에 근접하는, 상기 구동 유닛들의 출력 포트들은 평균 전압을 가지도록 전기적으로 연결된다. 더욱이, 상

기 액정 디스플레이 모니터는 상기 출력 버퍼들의 동작을 제어하기 위한 타이밍 제어기를 더 포함한다. 상기 동일한 입력 전압에 근접하는, 상기 출력 버퍼들의 출력 포트들이 전기적으로 연결될 때, 상기 출력 버퍼들은 전력을 절감하기 위하여 턴오프된다.

**대표도**

도 3

**색인어**

액정, 디스플레이, 패널, 모니터, 구동, 화소, 전력

**명세서**

**도면의 간단한 설명**

도 1은 종래의 박막 트랜지스터 액정 디스플레이 모니터의 개략도이다.

도 2는 도 1에 도시된 제1 구동 회로의 개략도이다.

도 3은 본 발명에 의한 제1 연산 증폭기 회로의 개략도이다.

도 4는 본 발명에 의한 제2 연산 증폭기 회로의 개략도이다.

도 5는 본 발명에 의한 제3 연산 증폭기 회로의 개략도이다.

도 6은 화소들과 도 5에 도시된 제3 연산 증폭기 회로간의 접속에 대한 단순화된 도면이다.

도 7은 본 발명에 의한 타이밍 제어기의 블록도이다.

도 8은 타이밍 제어기의 타이밍도이다.

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

본 발명은 액정 디스플레이 모니터를 구동하기 위한 방법 및 관련된 장치에 관한 것으로, 특히 균일한 회색도(gray level)를 표시하기 위하여 액정 디스플레이 패널의 가로줄에 위치한 픽셀들을 목표 레벨로 구동할 수 있는 방법 및 관련된 장치에 관한 것이다.

액정 디스플레이(LCD: Liquid Crystal Display)의 이점들은 더 가벼운 중량, 더 적은 전력 소모 및 더 적은 방사 오염을 포함한다. 따라서, 상기 LCD는 노트북들 및 PDA들과 같은 몇몇 휴대용 정보 제품들에 널리 적용되었다. 상기 LCD는 점점 종래의 데스크톱 컴퓨터들의 CRT 모니터들을 대체한다. 액정 분자들의 정렬이 상이할 때 입사광은 상이한 편광 또는 굴절 효과들을 생성할 것이다. 상기 LCD는 화려한 영상들을 생성하기 위하여 상이한 세기의 회색도를 갖는 적색, 청색 및 녹색 광들을 생성하도록 상기 액정 분자들의 특성들을 이용한다.

종래의 박막 트랜지스터(TFT: Thin Film Transistor) 액정 디스플레이(LCD)(10)의 개략도에 관한 도 1을 참조하라. 상기 LCD(10)는 LCD 패널(12), 제어 회로(14), 제1 구동 회로(16), 제2 구동 회로(18), 제1 전원(20) 및 제2 전원(22)을 포함한다. 상기 LCD 패널(12)은 두개의 기관들 및 상기 두 기관들 사이에 개재된 LCD 층으로 이루어져 있다. 복수의 데이터 라인들(24), 상기 데이터 라인들(24)에 수직한 복수의 게이트 라인들(26) 및 복수의 박막 트랜지스터들(28)은 상기 두 기관들 중 하나에 배치되어 있다. 공통 전극은 상기 제1 전원(20)을 통해 일정 전압(Vcom)을 제공하기 위하여 다른 기관상에 배치되어 있다. 더 용이한 설명을 위하여, 하나의 박막 트랜지스터(28)만이 도 1에 도시된다. 하지만, 복수의 박막 트랜

지스터들(28)이 사실상 상기 데이터 라인들(24)과 상기 게이트 라인들(26)의 교차 지점들상에 각각 배치된다. 따라서, 상기 박막 트랜지스터들(28)은 매트릭스 형태로 상기 LCD 패널(12)상에 배열된다. 즉, 상기 데이터 라인들(24) 각각은 상기 TFT LCD(10)의 하나의 세로줄에 대응하고, 상기 게이트 라인들(26) 각각은 상기 TFT LCD(10)의 하나의 가로줄에 대응하며, 상기 박막 트랜지스터들(28) 각각은 한 화소에 대응한다. 더욱이, 상기 LCD 패널(12)의 두 기판들은 그들의 전기적 성능에 따라 등가 커패시터(30)로서 간주될 수 있다.

상기 종래의 TFT LCD(10)의 구동 방법이 다음과 같이 설명된다. 상기 제어 회로(14)는 상기 TFT LCD(10)의 구동 프로세스를 제어하는데 사용된다. 상기 제어 회로(14)가 수평 동기(32) 및 수직 동기(34)를 수신할 때, 상기 제어 회로(14)는 대응하는 제어 신호들을 각각 상기 제1 구동 회로(16) 및 상기 제2 구동 회로(18)에 입력한다. 그다음, 상기 제1 구동 회로(16) 및 상기 제2 구동 회로(18)는 상기 박막 트랜지스터들(28)의 컨덕턴스와 등가 커패시터들(30)의 두 종단들간의 전압 차이들을 조정하고 미리 액정 분자들의 정렬 및 대응하는 광 투과율을 재정렬하기 위하여 상기 제어 신호들에 따라 각 데이터 라인(24)을 위한 입력 신호들, 예를 들어 DL3 및 각 게이트 라인(26)을 위한 입력 신호들, 예를 들어 GL3를 생성한다. 예를 들어, 상기 제2 구동 회로(18)는 상기 박막 트랜지스터들(28)을 도통시키기 위하여 상기 게이트 라인들(26)에 펄스를 입력한다. 따라서, 상기 제1 구동 회로(16)로부터 상기 데이터 라인들(24)로의 신호들은 대응하는 화소들의 회색도들을 제어하기 위하여 상기 박막 트랜지스터들(28)을 통해 상기 등가 커패시터들(30)로 입력될 수 있다. 더욱이, 상기 제1 구동 회로(16)로부터 상기 데이터 라인들(24)로 입력되는 상이한 신호들은 상기 제2 전원(22)에 의해 전송된 전압들 ( $V'_0 \sim V'_m$ )에 기초하여 생성된다. 상기 제1 구동 회로(16)는 상기 전압들( $V'_0, \dots, V'_m$ )에 기초하여 복수의 전압들( $V_0, \dots, V_n$ )을 생성하기 위한 전압 분배기(17)를 구비한다. 예를 들어, 상기 제2 전원(22)은 10개의 상이한 전압들( $V'_0, \dots, V'_9$ )을 출력할 수 있다. 그러므로, 상기 전압 분배기(17)는 256개의 상이한 전압들( $V_0, \dots, V_{256}$ )을 생성하기 위하여 상기 10개의 상이한 전압들( $V'_0, \dots, V'_9$ ) 각각을 분배할 수 있다. 그다음, 상기 제1 구동 회로(16)는 디스플레이 데이터(36)에 따라 상기 전압들( $V_0, \dots, V_{256}$ )에서 하나의 적합한 전압을 선택함으로써 상기 박막 트랜지스터들(28)을 구동한다. 일반적으로, 상이한 전압들은 상이한 회색도들에 대응한다. 상기 디스플레이 데이터(36)와 관련된 디스플레이는 결국 상기 LCD 패널(12)상에 보여질 것이다.

도 1 및 도 2를 참조하라. 도 2는 도 1에 도시된 제1 구동 회로(16)의 개략도이다. 상기 제1 구동 회로(16)는 상기 전압 분배기(17)에 의해 생성된 상이한 전압들( $V_0$  내지  $V_n$ )에 따라 각각 대응하는 박막 트랜지스터들(28)을 구동하기 위한 전압 선택 모듈(56) 및 연산 증폭기 회로(37)를 더 포함한다. 상기 연산 증폭기 회로(37)는 복수의 연산 증폭기들(44, 45, 46, 47, 48 및 49)을 포함한다. 상기 연산 증폭기들(44, 45, 46, 47, 48 및 49) 각각은 단일 이득을 갖는 출력 버퍼를 형성하는데 사용된다. 더욱이, 상기 연산 증폭기 회로(37)내의 각 연산 증폭기(44, 45, 46, 47, 48 및 49)는 상기 전압 선택 모듈(56)내에 위치한 대응하는 다중화기(도 2에 도시된 MUX3 내지 MUX8)에 전기적으로 연결되어 있다. 6개의 연산 증폭기들 및 관련된 다중화기들만이 단순화를 위해 도 2에 도시된다는 것은 주목할 만하다. 상기 제어 회로(14)로부터 출력된 제어 신호들(D3 내지 D8)에 따라, 대응하는 다중화기들은 전압 분배기(16)에 의해 생성된 상이한 전압들( $V_0$  내지  $V_n$ )로부터 하나의 특정 전압 레벨을 선택할 것이다. 상기 다중화기(예를 들어 MUX3 내지 MUX8) 각각은 대응하는 디스플레이 데이터(36)를 복호화하기 위한 디지털-아날로그 복호기(DAC)로서 기능한다. 상기 디스플레이 데이터(36)를 복호화한 후, 상기 다중화기는 상기 전압들( $V_0, \dots, V_n$ )중 하나를 선택할 수 있다. 즉, 상기 제1 구동 회로(16)는 상기 전압들( $V_0, \dots, V_n$ )중 하나를 선택하고 선택된 전압을 디스플레이 데이터(36)에 따라 대응하는 화소로 출력하기 위하여 사용된다. 각 전압 레벨( $V_0, \dots, V_n$ )이 도 2에 도시된 금속 와이어(66)와 같은 전력 전송 라인을 통해 개별적으로 전송된다는 것은 주목할 만하다. 상기 제어 회로(14)가 수평 동기(32) 및 수직 동기(34)를 수신할 때, 대응하는 신호들이 생성되어 상기 제1 구동 회로(16) 및 상기 제2 구동 회로(18)로 입력된다. 예를 들어, 상기 제2 구동 회로(18)가 한 가로줄에 위치한 모든 박막 트랜지스터들을 도통시키기 위하여 펄스를 생성할 때, 그것은 박막 트랜지스터들(38, 39, 40, 41, 42 및 43)이 도통된다는 것을 의미한다. 상기 제1 구동 회로(16)는 데이터 라인들(24)에서의 DL3, DL4, DL5, DL6, DL7 및 DL8이 상기 박막 트랜지스터(38, 39, 40, 41, 42 및 43)를 상기 연산 증폭기 회로(37)를 통해 목표 전압( $V_1$ )으로 구동하기 위하여 상기 디스플레이 데이터(36)에 따라 상기 전압( $V_1$ )하에서 구동되어야 한다는 것을 결정한다. 그러므로, 상기 연산 증폭기들(44, 45, 46, 47, 48 및 49)과 관련된 상기 다중화기들(MUX3, MUX4, MUX5, MUX6, MUX7 및 MUX8)은  $V_1$ 과 같은 요구되는 전압 레벨을 선택하도록 제어된다. 상기 연산 증폭기들(44, 45, 46, 47, 48 및 49)은 나중에 상기 박막 트랜지스터(38, 39, 40, 41, 42 및 43)를 구동하기 위한 입력 전압으로서, 상기 전압 레벨, 예를 들어  $V_1$ 을 취한다. 그러나, 상기 연산 증폭기들(44, 45, 46, 47, 48 및 49)은 커패시터들(50, 51, 52, 53, 54 및 55)의 전압차들이 다르도록 실제 출력 전압들에 영향을 미치는 상이한 오프셋들을 갖는다. 상기 디스플레이 데이터(36)에 따라, 상기 데이터 라인들(24)에서의 DL3, DL4, DL5, DL6, DL7 및

DL8에 대응하는 화소들은 동일한 회색도를 표시해야 한다. 그러나, 디스플레이 스크린에서의 회색도들은 상기 출력 전압들의 상이한 오프셋들이 상기 연산 증폭기들(44, 45, 46, 47, 48 및 49)에 의해 형성되기 때문에 균일하지 않은데, 이것은 디스플레이 품질을 저하시킨다.

**발명이 이루고자 하는 기술적 과제**

그러므로, 본 발명이 이루고자 하는 기술적 과제는, 균일한 회색도를 표시하기 위하여 액정 디스플레이 패널의 동일한 가로줄에 위치한 화소들이 동일한 목표 레벨을 가질 수 있도록 하는 액정 디스플레이 모니터를 구동하기 위한 방법을 제공하는 것이다.

또한, 본 발명이 이루고자 하는 다른 기술적 과제는, 균일한 회색도를 표시하기 위하여 액정 디스플레이 패널의 동일한 가로줄에 위치한 화소들이 동일한 목표 레벨을 가질 수 있도록 하는 액정 디스플레이 모니터를 구동하기 위한 장치를 제공하는 것이다.

**발명의 구성 및 작용**

상기 과제를 달성하기 위하여, 바람직한 제1 실시예에서, 본 발명은, 액정 디스플레이(LCD) 모니터를 구동하는 방법을 제공한다. 상기 LCD 모니터는 매트릭스 형태로 배열된 복수의 화소들을 디스플레이하기 위한 LCD 패널 및 디스플레이 데이터에 따라 복수의 전압들을 출력하기 위한 복수의 전력 전송 라인들을 포함하는 전압 선택 유닛을 포함한다. 상기 전압 선택 유닛의 상기 전력 전송 라인들은 복수의 구동 유닛들에 전기적으로 연결된다. 각 구동 유닛은 출력 버퍼 및 스위치를 포함한다. 상기 스위치의 제1단은 상기 출력 버퍼의 출력 단자 또는 상기 출력 버퍼의 입력 단자에 연결된다. 상기 스위치의 제2단은 상기 구동 유닛의 출력 단자에 연결된다. 상기 방법은, 상기 구동 유닛의 출력 전압을 상기 전압 선택 유닛의 상기 전력 전송 라인을 통해 전송된 전압으로 구동하기 위하여 상기 스위치의 상기 제1단을 상기 출력 버퍼의 상기 출력단에 연결하는 단계 및 상기 구동 유닛의 출력 전압을 동일한 전력 전송 라인으로부터 출력된 동일한 전압을 통해 구동되는 상기 구동 유닛들의 출력 단자들에서의 전압들을 평균화하는 것으로부터 생성된 평균 전압으로 구동하기 위하여 상기 스위치의 제1단을 상기 출력 버퍼의 상기 입력 단자에 연결하는 단계를 포함한다.

바람직한 제2 실시예에서, 본 발명은 라인 반전 방법에 따라 액정 디스플레이(LCD) 모니터를 구동하는 방법을 제공한다. 상기 LCD 모니터는 매트릭스 형태로 배열된 복수의 화소들을 디스플레이하기 위한 LCD 패널 및 복수의 전압들을 출력하기 위한 복수의 출력 단자들을 포함하는 전압 선택 회로를 포함한다. 상기 전압 선택 회로의 각 출력 단자는 구동 유닛에 선택적으로 그리고 전기적으로 연결된다. 상기 구동 유닛은 출력 버퍼, 상기 출력 버퍼의 출력 단자와 상기 구동 유닛의 출력 단자에 전기적으로 연결된 제1 스위치 및 2개의 인접한 구동 유닛들의 출력 단자에 연결된 제2 스위치를 포함한다. 상기 출력 버퍼의 상기 출력 단자는 상기 제1 스위치가 턴온될 때 상기 구동 유닛의 상기 출력 단자에 전기적으로 연결되고, 한 구동 유닛의 출력 단자는 상기 제2 스위치가 턴온될 때 다른 구동 유닛의 출력 단자에 전기적으로 연결된다. 상기 방법은 상기 구동 유닛의 출력 전압을 상기 구동 유닛에 연결된 전압 선택 유닛의 출력 단자의 전압으로 구동하기 위하여 상기 제1 스위치를 턴온시키는 단계 및 상기 구동 유닛들의 출력 전압을 상기 구동 유닛들이 동일한 전압을 제공하는 상기 전압 선택 유닛의 출력 단자들에 연결될 때 상기 구동 유닛들의 출력 단자들에서의 전압들을 평균화하는 것으로부터 생성된 평균 전압으로 구동하기 위하여 상기 제2 스위치를 턴온시키는 단계를 포함한다.

제3 실시예에서, 본 발명은 칼럼 반전 방법, 도트 반전 방법 및 2 도트 라인 반전에 따라 액정 디스플레이 모니터를 구동하는 방법을 제공한다. 제3 실시예는 바람직한 제2 실시예에 기초하고, 원칙적인 차이점은 상기 제2 스위치가 두 구동 유닛들 사이에 위치한 적어도 하나의 다른 구동 유닛과 함께 두 구동 유닛들의 출력 단자들에 연결되어 있다는 것이다. 그러므로, 상기 제2 스위치에 의해 연결된 상기 두 구동 유닛들은 동일한 극성을 갖는 전압들을 가지고 대응하는 화소들을 구동하도록 그리고 상기 화소들을 동일한 회색도로 구동하도록 준비된다.

청구된 본 발명은 상기 스위치들을 제어하는데 사용되는 타이밍 제어를 더 개시한다. 상기 타이밍 제어기는 주파수 체감기, 카운터 및 출력 신호를 생성하기 위한 비교기를 구비한다. 스위치 제어기는 출력 신호에 따라 스위치들을 제어한다. 더욱이, 외부 클럭 생성기는 상기 타이밍 제어기로부터 생성된 출력 신호를 대체하는 클럭 신호를 생성하는데 사용될 수 있고, 상기 스위치 제어기는 스위치들을 제어하기 위하여 상기 출력 신호 대신에 상기 클럭 신호를 사용한다. 상기 연산 증폭기들로 입력되는 동작 전압들은 전력을 절감하기 위하여 차단되는데 이것은 화소들로 입력되는 전압들이 더 이상 상기 연산 증폭기들에 의해 구동됨없이 스위치들의 도움으로 평균화되기 때문이다.

가로줄에 위치한 화소들이 균일한 회색도로 데이터를 디스플레이하기 위하여 동일한 목표 전압을 갖는다는 것은 본 청구된 발명의 이점이다.

청구된 발명의 이들 목적들 및 다른 목적들은 다양한 도면들에 도시된 바람직한 실시예들의 다음 상세한 설명을 읽은 후 당업자에게 명백해질 것이라는 것은 의심의 여지가 없을 것이다.

도 1, 도 2 및 도 3을 참조하라. 도 3은 본 발명에 의한 제1 연산 증폭기 회로(60)의 개략도이다. 본 발명에서 상기 연산 증폭기 회로(60)는 도 2에 도시된 제1 구동 회로(16)에 위치한 연산 증폭기 회로(37)를 대체하는데 사용된다. 전압 선택 모듈(56)의 상세한 동작은 종래 기술 부분에서 이전에 설명되었고, 긴 설명은 단순화를 위해 다시 반복되지 않는다는 것을 주목하라. 상기 연산 증폭기 회로(60)는 단일 이득을 갖는 출력 버퍼들을 형성하기 위한 복수의 연산 증폭기들(62) 또는 상호 컨덕턴스 연산 증폭기들(OTA) 및 현재의 경로들을 제어하기 위한 복수의 스위치들(64)을 포함한다. 상기 제2 구동 회로(18)가 수평 동기(32)에 따라 펄스를 상기 게이트 라인들(26)에 입력할 때, 동일한 게이트 라인(26)에 있는 모든 박막 트랜지스터들(28)은 도통한다. 따라서, 상기 제1 구동 회로(16)는 상기 LCD 패널(12)상에 대응하는 회색도들을 디스플레이 하기 위하여 디스플레이 데이터(36)에 따라 각각 상기 데이터 라인(24)의 DL1, DL2, DL3, ..., DLn에 대응하는 전압들을 출력한다. 이 때, 연산 증폭기(62)에 대응하는 다중화기는  $V_1$ 과 같은 요구되는 전압을 선택하도록 제어되며, 스위치(64)는 상기 전압( $V_1$ )이 상기 연산 증폭기(62)를 통해 커패시터(30)를 구동할 수 있도록 두 단들(E1 및 E2)을 도통시키도록 전환된다. 그러나 각 연산 증폭기(62)는 반도체 프로세스 불일치 때문에 특정 오프셋을 갖는다. 즉, 입력 전압이 각 연산 증폭기(62)에 대해 동일할 때조차, 예를 들어 상기 입력 전압이  $V_1$ 인 때조차 각 대응하는 출력 전압은 변한다. 따라서, 상기 데이터 라인(24)의 DL1, DL2, DL3, ..., DLn은 상기 연산 증폭기들(62)의 상기한 오프셋 영향으로 인하여 상이한 전압 레벨들을 갖는다. 그러므로, 상이한 전압 레벨들은 상기 데이터 라인들(24)의 DL1, DL2, DL3, ..., DLn에 대응하는 각 커패시터(30)에 저장된다. 그다음, 스위치(64)는 현재의 경로들을 변경하기 위하여 단들(E1 및 E3)을 도통하도록 전환된다. 그러므로, 급속 라인(66)에 의해 전송된 상기 전압( $V_1$ )은 상기 스위치(64)의 상태 변경 때문에 상기 연산 증폭기(62)를 통해 상기 커패시터들(30)을 구동할 수 없다. 그러나, 각 커패시터(30)는 상기 단들(E1 및 E3)을 도통시키는 것에 기인하여 동일한 급속 라인(66)에 연결된다. 따라서, 모든 커패시터들(30)은 평균화된 오프셋을 갖는 동일한 전압 레벨을 가지도록 상기 급속 라인(66)을 통해 신속히 평형화된다.

예를 들어, 상기 스위치(64)는 처음에 상기 단들(E1 및 E2)을 연결하도록 전환된다. 상기 전압( $V_1$ )이 5V인 경우, 상기 데이터 라인(24)의 DL1, DL2, DL3 및 DL4의 전압들은 상기 연산 증폭기들(62)에 의해 형성된 상기 출력 버퍼들을 통해 5V로 구동된다. 그러나, 상기 데이터 라인(24)의 DL1, DL2, DL3 및 DL4의 전압들은 각 연산 증폭기들(62)과 관련된 오프셋이 다르기 때문에 다르게 변한다. 예를 들어, 상기 데이터 라인(24)의 DL1, DL2, DL3 및 DL4에서의 전압들은 각각 4.8V, 5.1V, 4.7V 및 4.9V이다. 이 때, 상기 스위치(64)는 상기 단들(E1 및 E3)을 연결하기 위하여 전환된다. 상기 데이터 라인(24)의 DL1, DL2, DL3 및 DL4는 상기 단들(E1 및 E3)을 통해 동일한 급속 라인(66)에 전기적으로 연결되기 때문에, 상기 데이터 라인(24)의 DL1, DL2, DL3 및 DL4의 전압들은 급속히 평균 전압을 생성할 것이다. 즉, 원래 4.8V, 5.1V, 4.7V 및 4.9V인, 상기 데이터 라인(24)의 DL1, DL2, DL3 및 DL4의 각 전압은 상기 급속 라인(66)을 통해 결국 평균 전압이 된다. 원래의 상이한 오프셋들이 상기에 언급된 각 데이터 라인(24)에 대해 동일한 오프셋을 생성하도록 평균화되고, 그다음 상기 입력 전압이 각 데이터 라인(24)에서의 상기 평균 전압을 생성하기 위하여 동일한 평균화된 오프셋에 의해 영향을 받는다는 것은 주목할 만하다. 더욱이, 동일한 가로줄에 위치한 화소들은 상기 화소들이 상기 전압 분배기(17)에 의해 생성된 동일한 전압에 의해 구동될 때 동일한 회색도를 가질 것이다.

본 발명에 의한 제2 연산 증폭기 회로(70)의 개략도인 도 4를 참조하라. 상기 제2 연산 증폭기 회로(70)는 출력 버퍼들로서 기능하는 복수의 연산 증폭기들(72, 73, 74 및 75) 및 상기 연산 증폭기들(72, 73, 74 및 75)과 관련된 복수의 스위치들(S1, S2)을 구비한다. 4개의 연산 증폭기들만이 단순화를 위해 도 4에 도시되고, 상기 연산 증폭기들(72, 73, 74 및 75) 및 스위치들(S1, S2)이 데이터 라인들(DL1, DL2, DL3 및 DL4)을 통해 대응하는 화소들을 구동하는데 사용된다는 것을 주목하라. 상기 제2 연산 증폭기 회로(70)의 동작은 다음과 같이 설명된다. 처음에, 각 스위치(S1)는 상기 연산 증폭기들(72, 73, 74 및 75)이 대응하는 데이터 라인들(DL1, DL2, DL3 및 DL4)에 전기적으로 연결되도록 하기 위하여 우선 턴온된다. 이전에 언급된 바와 같이, 각 연산 증폭기(72, 73, 74 및 75)는 출력 전압이 입력 전압으로부터 벗어나는데 각각 영향을 미치는 유일한 오프셋을 갖는다. 즉, 상기 연산 증폭기들(72, 73, 74 및 75)에 관한 화소들이 동일한 입력 전압 레벨, 예를 들어  $V_1$ 에 의해 구동되도록 준비되는 경우, 상기 데이터 라인들(DL1 및 DL2)의 전압 레벨들은 상기 연산 증폭기들(72 및 73)에 대응하는 각 오프셋으로 인하여 다르게 된다. 그다음, 상기 연산 증폭기들(72, 73, 74 및 75)과 관련된 모든 스위치들(S1)이 동시에 턴오프된다. 다음, 상기 연산 증폭기들(72 및 73)이 대응하는 화소들을 데이터 라인들(DL1 및 DL2)을 통해 동일한 회색도로 구동하도록 준비되는 경우, 상기 연산 증폭기들(72 및 73)과 관련된 스위치(S2)는 턴온된다. 그러므로, 상기 데이터 라인들(DL1 및 DL2)의 전압 레벨들은 이들 두 전압 레벨들로부터의 평균 전압에 신속히 근접할 것이다. 즉, 원래의 오프셋들은 상기 데이터 라인들(DL1 및 DL2)에 대한 평균 전압을 생성하도록 평균화된다. 유사하게, 상기 연산 증폭기들(73 및 74)이 대응하는 화소들을 데이터 라인들(DL2 및 DL3)을 통해 동일한 회색도로 구동하도록 준비되는

경우, 상기 연산 증폭기들(73 및 74)과 관련된 스위치(S2)는 또한 턴온된다. 그러므로, 동일한 입력 전압에 의해 구동된 어떤 인접 화소들도 최종적으로 스위치(S2)의 도움으로 동일한 회색도를 가질 것이다. 요약하면, 각 연산 증폭기(72, 73, 74 또는 75)와 관련된 스위치(S1)가 턴온된 후 각 데이터 라인(DL1, DL2, DL3 또는 DL4)에서의 전압은 우선 대응하는 연산 증폭기(72, 73, 74 또는 75)에 의해 우선 구동된다. 그다음, 각 스위치(S1)는 턴오프된다. 더욱이, 상기 스위치(S2)와 관련된 인접 화소들이 동일한 회색도를 가지도록 준비될 때 상기 스위치(S2)는 턴온된다. 마지막으로, 인접 데이터 라인들간의 전압 편차는 상기 스위치(S2)를 통해 대응하는 연산 증폭기들에 의해 생성된 오프셋들을 평균화함으로써 제거된다. 바람직한 실시예에서, 상기 제2 연산 증폭기 회로(70)는 라인 반전 방법에 따라 구동되는 LCD 패널에 적용된다. 동일한 가로줄에 위치한 화소들은 상기 라인 반전 방법에 따라 동일한 극성을 가질 것이기 때문에, 상기 스위치(S2)는 데이터 라인들(DL1 및 DL2)과 같은 인접 데이터 라인들에서 동일한 극성을 갖는 전압들을 평균화할 수 있다. 더욱이, 상이한 오프셋들은 도 3에 도시된 전압 선택 모듈(56)을 통해 평균화되지 않고 관련된 스위치(S2)를 통해 평균화된다. 그러므로, 상기 연산 증폭기 회로(70)에 상이한 전압 레벨들을 제공할 수 있는 어떤 전압 분배기 회로도 바람직한 실시예에서의 상기 제1 구동 회로(16)에 적합하다.

본 발명에 의한 제3 연산 증폭기 회로(80)의 개략도인 도 5를 참조하라. 상기 제3 연산 증폭기 회로(80)는 상기 제2 연산 증폭기 회로(70)와 유사하다. 상기 스위치들(S1 및 S2)의 배열만이 상이하다. 도 5에 도시된 바와 같이, 연산 증폭기들(72 및 74)에 전기적으로 연결된 스위치(S2)가 존재하고, 다른 스위치(S2)는 연산 증폭기들(73 및 75)에 전기적으로 연결된다. 즉, DL1 및 DL2와 같은 인접 데이터 라인들은 상기 스위치(S2)를 통해 연결되지 않는다. 화소들이 도트 반전 방법, 2도트 라인 반전 방법 또는 컬럼 반전 방법에 의해 구동될 때, 동일한 가로줄에 있는 인접 화소들은 반대 극성들을 갖는 전압들에 의해 구동된다. 즉, 라인들(DL1, DL2, DL3 및 DL4)에 연결된 화소들은 각각 "+", "-", "+", "-" 또는 "-", "+", "-", "+ "와 같은 극성들을 갖는다. 그러므로, 상기 제3 연산 증폭기 회로(80)는 동일한 극성을 갖는 대응하는 화소들이 동일한 회색도로 구동될 때 상기한 오프셋들을 평균화하기 위해 동일한 극성을 갖는 인접한 연산 증폭기들에 연결된 스위치(S2)를 사용한다. 예를 들어, 데이터 라인들(DL1 및 DL3)에 연결된 화소들이 동일한 회색도를 가지는 경우, 연산 증폭기들(72 및 74)에 대응하는 스위치들(S1)은 처음에 우선 턴온된다. 상기 연산 증폭기들(72 및 74)과 관련된 오프셋들은 상이하기 때문에, 상기 데이터 라인들(DL1 및 DL3)에서의 전압들도 상이하다. 그다음, 상기 라인들(DL1 및 DL3)과 관련된 스위치(S2)가 턴온된다. 그러므로, 상기 라인들(DL1 및 DL3)간의 전압 편차는 대응하는 연산 증폭기들(72 및 74)에 의해 생성된 오프셋들을 평균화함으로써 제거된다. 상기 연산 증폭기들(72 및 74)로부터 생성된 오프셋들이 라인들(DL1 및 DL3) 양자에서의 평균 전압을 생성하기 위하여 평균화된다는 것은 주목할 만하다. 즉, 상기 라인들(DL1 및 DL3)은 여전히 본 발명에 따른 평균화된 오프셋을 갖는다. 그러나, 데이터 라인들(DL1 및 DL3)에서의 전압들은 결국 동일하다. 더욱이, 두 인접 화소들이 동일한 회색도를 가지지 않는 경우, 대응하는 화소들과 관련된 스위치(S2)는 상기 인접 화소들의 회색도들에 영향을 미치지 않고 오프된 채 유지된다. 바람직한 실시예에서, 상기 스위치(S2)는 동일한 극성에 따라 구동된 두 데이터 라인들에 연결되고, 이들 두 데이터 라인들은 반대 극성에 따라 구동된 다른 데이터 라인에 의해 이격되어 있다. 즉, 상기 제3 연산 증폭기 회로(80)는 컬럼 반전 방법, 도트 반전 방법 또는 2도트 라인 반전에 의해 구동되는 LCD 패널에 적용된다. 더욱이, 상이한 오프셋들은 도 3에 도시된 전압 선택 모듈(56)을 통해 평균화되지 않고 관련된 스위치(S2)를 통해 평균화된다. 그러므로, 상기 연산 증폭기 회로(70)에 상이한 전압 레벨들을 제공할 수 있는 어떤 전압 분배기 회로도 바람직한 실시예에서의 상기 제1 구동 회로(16)에 적합하다.

화소들(82) 및 도 5에 도시된 제3 연산 증폭기 회로(80)간의 접속에 관한 단순화된 도면인 도 6을 참조하라. 특정 색이 각각 상이한 세기들을 갖는 적색광, 녹색광 및 청색광과 같은 3개의 단색광들을 혼합함으로써 생성된다. 그러므로, 동일한 가로줄에 위치한 화소들(82)은 개별적으로 상기 적색광, 상기 녹색광 또는 상기 청색광에 대해 회색도를 제공할 책임이 있다. 도 6에 도시된 바와 같이, 색 순서 "RGBRGBRGB"를 표현하는데 사용되는 화소들(82)이 존재한다. 상기 화소들(82)이 도트 반전 방법, 2도트 라인 반전 또는 컬럼 반전 방법에 따라 구동될 때, 인접 화소들(82)은 반대 극성들을 가질 것이다. 예를 들어, 상기 화소들(82)은 극성 순서 "+ - + - + - + -"에 따라 구동된다. 상기 적색광에 관해, 화소들(82a 및 82c)은 동일한 극성 "+"을 가지며, 화소들(82b 및 82d)은 동일한 극성 "-"을 갖는다. 상기 적색광에 관한 화소들(82a, 82b, 82c 및 82d)에 대해, 하나의 스위치(S2)가 동일한 극성 "+"에 의해 구동되는 화소들(82a 및 82c)간에 연결된다. 더욱이, 다른 스위치(S2)는 화소들(82b 및 82d)간에 연결된다. 그러므로, 제3 연산 증폭기 회로(80)가 하나의 특정 단색광에 관한 화소들을 구동하는데 사용될 때, 스위치(S2)는 동일한 극성에 의해 구동되고 동일한 회색도에 의해 구동되는 두 인접 화소들에 입력된 전압들을 같게 할 책임이 있다. 또한 상기한 구동 방법이 녹색광 및 청색광에 관한 화소들을 구동하는데 적용되고, 반복된 설명이 단순화를 위해 스킵된다는 것은 주목할 만하다.

도 3에 도시된 전압 선택 모듈(56)은 적합한 상기 연산 증폭기 회로(60)에 적합한 전압 레벨들을 제공하는데 사용된다. 더욱이, 상기 전압 선택 모듈(56)내의 금속 라인들(66)은 전력을 전송할 뿐만 아니라 상이한 데이터 라인들(24)에서의 전압 레벨들을 평균화한다. 즉, 동일한 가로줄의 다른 위치들에 위치한 화소들은 상기 전압 선택 모듈(56)에 의해 제공된 동일한 전압에 의해 구동될 때 동일한 회색도를 가질 것이다. 상기 금속 라인(66)은 전체적인 전압 평균 동작을 수행한다. 도 4 및 도 5에 도시된 연산 증폭기 회로들(70 및 80)은 국부적인 전압 평균 동작을 수행하기 위하여 스위치들(S2)을 사용한다.

즉, 상기 스위치(S2)와 관련된 두 인접 화소들이 동일한 전압 레벨에 의해 구동되도록 준비될 때에만 스위치(S2)가 턴온된다. 사용자들은 두 인접 화소들간의 회색도 차이에만 민감하지만, 각 화소의 회색도에는 민감하지 않다. 그러므로, 상기 연산 증폭기 회로들(70 및 80)의 목적은, 두 인접 화소들이 동일한 전압 레벨에 의해 구동될 때 두 인접 화소들간의 회색도 차를 제거하는 것이다. 즉, 상기 연산 증폭기 회로들(70 및 80)의 스위치들(S2)은 균일한 회색도만을 달성하기 위하여 두 인접 화소들간의 전압 편차들을 제거하기 위하여 상기 전압 선택 모듈(56)에 위치한 상기 금속 라인들(66)을 대신한다.

상기한 바와 같이, 상기 제2 연산 증폭기 회로(70)는 라인 반전 방법에 의해 구동되는 LCD 모니터에 적용되고, 상기 제3 연산 증폭기 회로(80)는 컬럼 반전 방법, 도트 반전 방법 또는 2 도트 라인 반전에 의해 구동되는 LCD 모니터에 적용된다.

상기한 바와 같이, 상기 제2 연산 증폭기 회로(70)는 라인 반전 방법에 의해 구동되는 LCD 모니터에 적용되고, 상기 제3 연산 증폭기 회로(80)는 컬럼 반전 방법, 도트 반전 방법 또는 두 도트 라인 반전에 의해 구동되는 LCD 모니터에 적용된다. 그러므로, 본 발명에 의한 연산 증폭기 회로는 오프셋 편차 문제를 해결하기 위하여, 소정의 방법에 따라 구동되는 LCD 모니터에 적용될 수 있다. 더욱이, 본 발명에 의한 TFT LCD는 상기 스위치(S2)가 턴온되는지 아닌지를 결정하기 위하여 XOR 로직 회로 또는 비교기를 더 포함한다. 즉, 상기 XOR 로직 회로는 화소들이 동일한 회색도를 가질 것인지를 검사하기 위하여 두 화소들과 관련된 디지털 입력 구동 데이터를 비교하는데 사용되고, 상기 비교기는 상기 화소들이 동일한 회색도를 가질 것인지를 검사하기 위하여 두 화소들과 관련된 아날로그 입력 구동 데이터를 비교하는데 사용된다. 두 화소들이 동일한 회색도로 구동되도록 준비된다고 상기 XOR 로직 회로 또는 상기 비교기가 확인할 때, 상기 화소들과 관련된 상기 스위치(S2)는 오프셋 편차를 제거하기 위하여 턴온될 것이다. 즉, 상기 TFT LCD는 두 화소들에 관한 구동 데이터를 비교하기 위하여 디지털 구동 데이터를 위한 XOR 로직 회로 또는 아날로그 구동 데이터를 위한 비교기와 같은 검출 회로를 구비한다. 이들 두 화소들이 동일한 회색도를 가질 때, 이들 두 화소들과 관련된 상기 스위치(S2)는 상기 XOR 로직 회로 또는 상기 비교기로부터 생성된 비교 결과에 따라 턴온된다. 더욱이, 본 발명은 상기 화소들을 구동하기 위하여 상기 연산 증폭기들 대신에 트랜스컨덕턴스 연산 증폭기들을 사용할 수 있다.

도 3에 도시된 스위치들(64) 및 도 4 내지 도 6에 도시된 스위치들(S1, S2)은 본 발명의 타이밍 제어기에 의해 제어된다. 즉, 상기 타이밍 제어기는 상기 LCD 패널(12)을 적절히 구동하기 위하여 도 1에 도시된 제어 회로(14)와 협력한다. 본 발명에 의한 타이밍 제어기(90)의 블록도인 도 7을 참조하라. 상기 타이밍 제어기(90)는 주파수 체감기(92), 카운터(94), 비교기(96) 및 로직 제어기(98)를 포함한다. 상기 타이밍 제어기(90)의 동작은 다음과 같이 설명된다. 상기 주파수 체감기(92)는 상기 주파수 체감기(92)로 입력된 클럭 신호(CLK1)의 주파수를 나눔수(N1)로 나눌 것이다. 상기 나눔수(N1)의 값은 제어 신호(Pd)에 의해 결정되고 설정된다. 예를 들어, 대응하는 이진 데이터 "00", "01", "10" 또는 "11"을 갖는 제어 신호(Pd)는 상기 나눔수(N1)의 값을 각각 "1", "2", "3" 또는 "4"로 설정할 것이다. 상기 클럭 신호(CLK1)의 주파수가 f1인 경우, 출력 신호(102)는 f1/N1과 동일한 대응하는 주파수(f2)를 갖는다. 즉, 상기 주파수(f1)가 108KHz이고 대응하는 이진 데이터 "11"를 갖는 제어 신호가 상기 주파수 체감기(92)로 입력되는 경우, 상기 출력 신호(102)의 주파수(f2)는 27(108/4) KHz가 될 것이다. 즉, 상기 출력 신호(102)는 상이한 주파수 값들과 상이한 나눔수 설정치들을 가지고 상기 클럭 신호(CLK1)에 기초하여 조정될 수 있다. 그다음 상기 출력 신호(102)는 상기 카운터(94)로 전송된다. 상기 카운터(94)는 소정의 카운트 값(N2)에 기초하여 상기 출력 신호(102)를 카운트하는데 사용된다. 예를 들어, 신호가 소정 횟수동안 상기 카운터(94)를 트리거시키는 경우, 상기 카운터(94)는 상기 비교기(96)로 소정의 데이터(C0, C1, C2 및 C3)를 출력할 것이다. 즉, 상이한 카운트 값(N2)은 C0, C1, C2 및 C3를 통해 출력되는 상이한 데이터에 대응한다. 예를 들어, 상기 카운터(94)가 216번동안 상기 출력 신호(102)에 의해 트리거되는 경우, 각각 값들 "1", "0", "1" 및 "0"을 갖는 이진 데이터 C0, C1, C2 및 C3이 상기 비교기(96)로 전송된다. 상기 출력 신호(102)의 주파수(f2)는 상기한 바와 같이 27KHz이기 때문에, 상기 출력 신호(102)는 약 1초에 27K번 상기 카운터(94)를 트리거시킬 것이다. 그러므로, 상기 카운터(94)는 8ms후에 C0, C1, C2 및 C3을 위해 "1", "0", "1" 및 "0"을 출력할 것이다. 상기 비교기(96)는 C0, C1, C2 및 C3에 의해 전송된 값들을 제어 신호(Pc)에 의해 결정되고 설정된 비교 값(N3)과 비교할 것이다. 예를 들어, 이진 데이터 "10"을 가진 제어 신호(Pc)가 상기 비교기(96)로 입력될 때, 상기 비교값(N3)은 "1010"으로 설정될 것이다. C0, C1, C2 및 C3에 의해 전송된 값들이 상기 비교값(N3)과 부합할 때, 상기 비교기(96)의 출력 레벨은 변경될 것이다. 예를 들어, 상기 카운터(94)가 값들 "1", "0", "1" 및 "0"을 갖는 C0, C1, C2 및 C3을 출력하기 전에, 상기 비교기(96)는 처음에 값 "1"을 출력한다. 상기 출력 신호(102)가 카운터 값(N2)을 가지고 상기 카운터(94)를 트리거시킬 때, 상기 카운터(94)는 값들 "1", "0", "1" 및 "0"을 갖는 C0, C1, C2 및 C3을 출력한다. 상기 비교기(96)가 C0, C1, C2 및 C3에 의해 전송된 데이터(1010)가 상기 비교값(N3)(1010)과 동일하다는 것을 인지한 후, 상기 비교기(96)의 출력은 "1"로부터 "0"으로 변경될 것이다. 제어 신호(EN)의 도움으로, 상기 로직 제어기(98)는 상기 비교기(96)로부터 출력된 출력 신호(104) 또는 외부 클럭 생성기에 의해 생성된 클럭 신호(CLK2)를 선택할 수 있다. 상술된 바와 같이, 상기 출력 신호(104)는 상기 타이밍 제어기(90) 내부에 위치한 주파수 체감기(92), 카운터(94) 및 비교기(96)를 통해 생성된다. 그러나, 도 7에 도시된 클럭 신호(CLK2)와 같은 출력 신호(104)는 외부 클럭 생성기에 의해 직접 생성될 수 있다. 상기 클럭 신호(CLK2)는 상기 출력 신호(104)와 동일한 파형을 갖는다. 따라서, 상기 로직 제어기(98)는 내부 출력 신호(104) 또는 외부 클럭 신호(CLK2)가 상기 제어 신호(EN)에 기초하여 사용되는지를 결정한다. 예를 들어, 상기 제어 신호(EN)가 이진 값 "1"을 가질 때, 내부 출력 신호(104)가 선택된다. 이

에 반하여, 상기 제어 신호(EN)가 이진값 "0"을 가질 때, 외부 클록 신호(CLK2)가 선택된다. 상기 제어 신호(EN)에 의해 정해진 선택이 조정가능하다는 것은 주목할 만하다. 즉, 상기 제어 신호(EN)가 이진값 "0"을 가질 때, 상기 내부 출력 신호(104)가 선택된다. 이에 반하여, 상기 클록 신호(EN)가 이진값 "1"을 가질 때, 상기 외부 클록 신호(CLK2)가 선택된다. 요약하면, 사용자는 어떤 유형들의 LCD 모니터들의 구동 조건들을 만족시키기 위하여 상기 로직 제어기(98)에 내부 출력 신호(104) 또는 외부 클록 신호(CLK2)를 공급할 수 있다. 상기 비교기(96)의 출력 신호(104) 또는 상기 외부 클록 신호(CLK2)는 도 3에 도시된 스위치들(64) 및 도 4 내지 도 6에 도시된 스위치들(S1, S2)을 제어하기 위하여 상기 로직 제어기(98)에 의해 사용된다. 즉, 상기 출력 신호(104) 또는 상기 외부 클록 신호(CLK2)의 전압 레벨이 한 레벨에서 다른 레벨로 변경될 때, 상기에 언급된 바와 같이 화소들을 동일한 회색도로 구동하기 위하여 전압들에 대해 수행되는 평균화 동작이 활성화된다.

상기 타이밍 제어기(90)의 타이밍도인 도 8을 참조하라. 제1 파형은 한 게이트 라인(26)의 활성화를 결정하기 위한 도 1에 도시된 수평 동기 신호(32)를 나타낸 것이다. 각 게이트 라인(26)은 동일한 활성화 게이트 라인(26)에 위치한 화소들을 구동하기 위하여 활성화되도록 상기 수평 동기 신호(32)에 의해 트리거된다. 한 게이트 라인(26)과 관련된 수평 동기 신호(32)의 하강 에지에서, 예를 들어, 대응하는 게이트 라인(26)은 상기 제2 구동 회로(18)에 의해 활성화될 것이고, 상기 제1 구동 회로(16)는 상기 게이트 라인(26)에 위치한 화소들을 상기 화소들과 관련된 특정 회색도들로 구동하기 시작한다. 각 게이트 라인(26)은 순차적이고 주기적으로 구동된다. 즉, 한 게이트 라인(26)은 상기 수평 동기 신호(32)에 의해 주기적으로 구동된다. 도 8에 도시된 바와 같이, 한 게이트 라인은 한 구동 기간을 위해 시간 T1에서 활성화되고, 다른 게이트 라인은 그것의 구동 기간을 위해 시간 T2에서 활성화될 것이다. 시간 T2 및 T1 사이의 간격은 대응하는 게이트 라인(26)과 관련된 수평 동기 신호(32)의 주기이다. 제2 파형은 클록 신호(CLK1)를 나타내고, 제3 파형은 도 7에 도시된 주파수 체감기(92)로부터 생성된 출력 신호(102)를 나타낸다. 상기 출력 신호(102)의 주파수가 상기 클록 신호(CLK1)의 주파수의 절반인 것은 명백하다. 즉, 상기 제어 신호(Pd)는 나눔수(N1)를 2로 설정하기 위하여 상기 주파수 체감기(92)로 입력된다. 8이 되도록 미리 결정되는 카운트 값(N1)이 상기 카운터(94)에 의해 획득되는 경우, 대응하는 값들(C0, C1, C2 및 C3)이 상기 비교기(92)로 출력될 것이다. 그러므로, 또한 상기 제어 신호(Pc)는 상기 카운트 값(N1)과 관련된 값들(C0, C1, C2 및 C3)에 대응하는 비교값(N3)을 설정하기 위하여 상기 비교기(36)로 입력된다. 도 8에 도시된 바와 같이, 제4 파형은 상기 출력 신호(104)를 나타내고, 상기 출력 신호(104)는 상기 카운터(94)가 8과 동일한 소정의 카운트 값(N2)을 달성하기 전에 값 "1"을 유지한다. 그러나, 8과 동일한 상기 카운트 값(N1)이 상기 카운터(94)에 의해 달성될 때, 상기 출력 신호(104)는 시간 T3에서 "1"에서 "0"으로 변경되며, 상기 출력 신호(104)는 시간 T3에서 시간 T2 동안 값 "0"을 유지할 것이다. 상기 수평 동기 신호(32)가 시간 T2에서 다른 게이트 라인을 활성화한 후, 상기 카운터(94)와 상기 비교기(96)는 그들의 초기 상태로 리셋된다. 즉, 상기 카운터(94)는 상기 출력 신호(102)를 다시 카운트하고, 상기 비교기(96)는 대응하는 원래의 값 "1"을 갖는 상기 출력 신호(104)를 출력한다. 제5 파형은 한 데이터 라인의 구동 전압을 나타낸다. 시간 T1에서, 상기 제1 구동 회로(16)는 잘 알려진 플리커 문제를 감소시키기 위하여 상기 화소가 반대 극성들에 의해 턱일적으로 구동될 때 상기 화소를 전압(V<sub>1</sub>)으로부터 목표 전압(V<sub>254</sub>)으로 구동하기 시작한다. 도 3에 도시된 스위치들(64)에 대해 말하면, 상기 스위치들(64)은 상기 출력 신호(104)에 따라 노드들(E1 및 E2)을 연결하도록 상기 로직 제어기(98)에 의해 제어된다. 즉, 상기 출력 신호(104)가 "0"으로부터 "1"로 변경되는 경우, 상기 로직 제어기(98)는 상기 스위치들(64)이 상기 노드들(E1 및 E2)을 연결하도록 한다. 상기 화소는 전압(V<sub>254</sub>)에 기초하여 대응하는 연산 증폭기(62)에 의해 구동된다. 그러므로, 상기 화소로 입력된 상기 구동 전압은 시간 T4 이후에 전압(V<sub>254</sub>)에 근접할 것이다. 상기 출력 신호(104)는 시간 T3에서 "1"로부터 "0"으로 변경되고, 상기 로직 제어기(98)는 동시에 이 변경을 확인한다. 상기 로직 제어기(98)는 시간 T3 이후에 상기 노드들(E1 및 E3)을 연결하기 위하여 상기 스위치들(64)을 제어한다. 이전에 언급된 바와 같이, 동일한 구동 전압(V<sub>254</sub>)에 의해 구동된 화소들은 상기 전압(V<sub>254</sub>)에 대응하는 금속 와이어를 통해 함께 연결되기 때문에, 동일한 전압 레벨(V<sub>254</sub>)로 구동되도록 미리 결정된 화소들에 인가되는 전압들은 시간 T5 이후에 V<sub>254</sub>에 근접한 전압(예를 들어 V<sub>2</sub>)으로 평균화된다. 하지만, 시간 T2 이후에, 상기 화소는 이전의 구동 동작과 비교하여 반대 극성을 갖는 다른 전압으로 구동될 것이다. 상술된 바와 같이, 상기 주파수 체감기(92), 상기 카운터(94) 및 상기 비교기(96)는 상기 출력 신호(104)를 생성하는데 사용되고, 상기 로직 제어기(98)는 상기 출력 신호(104)에 기초하여 도 3에 도시된 스위치들(64)을 제어한다. 시간 T1과 시간 T3 사이에 값 "1"을 갖는 상기 출력 신호(104)의 지속 기간은 적합한 나눔수(N1), 카운트 값(N2) 및 비교값(N3)을 선택함으로써 조정가능하다. 더욱이, 상기 연산 증폭기들(62)은 바람직한 실시예에서 더 이상 화소들을 구동하는데 사용되지 않는다. 상기 연산 증폭기들(62)에 입력된 바이어스 전압들과 같은 동작 전압들은 전체 전력 소모를 감소시키기 위하여 바람직한 실시예에서 시간 T3과 시간 T2 동안 차단된다. 상이한 LCD 모니터들은 특정 부하들을 가지기 때문에, 한 LCD 모니터는 다른 LCD 모니터들보다 화소들을 구동하는데 더 많은 시간을 소비할 수 있다. 시간 T1에서 시간 T3까지의 지속 기간은 상기 연산 증폭기(62)에 대한 구동 기간을 정의한다. 작은 부하를 갖는 LCD 모니터를 위해, 시간 T1에서 시간 T3까지의 요구되는 지속 기간은 더 짧다. 그러므로, 상기 타이밍 제어기(90)는 시간 T1과 시간 T3 사이에서 더 짧은 지속 기간을 가지도록 조정될 수 있다. 상기 연산 증폭기들(62)과 관련된 동작 전압들은 전력을 절감하기 위하여 시간 T3과 시간 T2 동안 차단된다. 유사하게, 큰 부하를 갖는 LCD 모니터를 위해, 시간 T1부터 시간 T3까지 요구되는 지속

기간은 더 길다. 그러므로, 상기 타이밍 제어기(90)는 상기 연산 증폭기들(62)이 화소들을 성공적으로 목표 전압으로 구동하도록 시간 T1과 시간 T3 사이에 더 긴 지속 기간을 가지도록 조정될 수 있다. 상기 연산 증폭기들(62)과 관련된 동작 전압들은 또한 전력을 절감하기 위하여 시간 T3과 시간 T2 동안 차단된다. 상기 설명으로부터, 본 발명의 동일한 타이밍 제어기(90)는 상이한 부하들을 갖는 상이한 LCD 모니터들에 적용될 수 있고, 상기 출력 신호(104)는 최적 전력 절감 능력을 위하여 각 LCD 모니터의 요건을 만족시키도록 조정된다. 도 4 내지 도 6에 도시된 상기 스위치들(S1 및 S2)의 구동 순서는 도 3에 도시된 스위치들(62)과 유사하다. 시간 T1과 시간 T3 동안, 상기 스위치들(S1)은 상기 연산 증폭기들(72, 73, 74 및 75)이 대응하는 화소들을 구동할 수 있도록 턴온된다. 시간 T3에서, 상기 스위치들(S1)은 턴오프되고, 시간 T3 이전에 상기 연산 증폭기들로 입력된 동일한 구동 전압에 의해 동일한 회색도로 구동된 각각 두 인접 화소들과 관련된 스위치들(S2)은 동시에 턴온된다. 상기 인접 화소들로 입력된 전압들은 시간 T3에서 시간 T2 동안 평균화된다. 유사하게, 상기 연산 증폭기들(72, 73, 74 및 75)은 더 이상 화소들을 구동하는데 사용되지 않는다. 바람직한 실시예에서, 상기 연산 증폭기들(72, 73, 74 및 75)에 입력된 바이어스 전압들과 같은 동작 전압들은 전력을 절감하기 위하여 차단된다. 더욱이, 상기 제2 전원(22) 및/또는 상기 전압 분배기(17)에 인가된 전력은 또한 더 많은 전력을 절감하기 위하여 차단될 수 있다. 게다가, 시간 T1에서 시간 T3까지의 지속 기간은 상기 LCD 모니터의 부하에 기초하여 조정가능하다. 타이밍 제어기(90)를 위해 나눔수(N1), 카운트 값(N2) 및 비교값(N3)을 적합하게 설정하면, 상기 LCD 모니터는 최적의 전력을 절감할 수 있다.

### 발명의 효과

종래 기술과 대비하여, 본 발명에 의한 구동 방법은 출력 버퍼들의 출력 단자들을 연결하기 위하여 스위치를 사용한다. 그러므로, 상기 전원은 상기 LCD 패널의 가로줄에 위치한 몇몇 화소들을 동일한 목표 레벨로 구동하기 위한 목표 레벨을 생성한다. 동일한 목표 레벨로 상기 화소들을 구동하기 위한 상기 구동 유닛들의 출력 레벨들간에 상이한 오프셋들이 존재한다. 상기 출력 버퍼들의 출력 단자들이 상기 스위치들을 통해 함께 연결될 때, 대응하는 화소들의 구동 유닛들의 원래의 상이한 출력 레벨들은 상기 화소의 구동 유닛들의 출력 단자들에서의 전압들을 평균화하는 것으로부터 생성된 평균 전압으로 변경된다. 상기 평균 전압이 목표 레벨과 정확하게 동일할 수 없을지라도, 동일한 가로줄에 위치하고 동일한 목표 레벨로 구동되도록 미리 결정된 화소들은 본 발명의 방법을 사용함으로써 동일한 레벨로 구동된다. 따라서, 레벨 오프셋들에 의해 야기되는 종래 기술에서의 균일성 문제는 해결될 수 있다. 더욱이, 상기 전압 평균화 동작이 작용하기 시작할 때, 전력 증폭기들과 같은 관련된 출력 버퍼들은 상기 전압 평균화 동작동안 화소들을 구동하는데 사용되지 않는다. 그러므로, 본 발명에 의한 구동 방법은 전력 소모를 감소시키기 위하여 상기 출력 버퍼들로 입력된 바이어스 전압들과 같은 어떤 동작 전압들도 차단한다. 더욱이, 본 발명에 의한 구동 방법은 상기 전압 평균화 동작의 활성화 타이밍을 결정하기 위하여 타이밍 제어기를 사용한다. 상기 활성화 타이밍은 LCD 모니터들의 상이한 부하들을 만족시키기 위하여 상기 타이밍 제어기로 입력되는 적합한 설정치들에 의해 조정될 수 있다. 적합한 활성화 타이밍 설정치를 가지고, 상기 대응하는 LCD 모니터는 최적의 전력 절감 능력을 가질 수 있다.

당업자는 상기 장치의 수많은 변형들 및 변경들이 본 발명의 교시들을 유지하면서 행해질 수 있다는 것을 용이하게 알 것이다. 따라서, 상기한 개시는 첨부된 청구항들의 경계 및 범위에 의해서만 제한되는 것으로 간주되어야 한다.

### (57) 청구의 범위

#### 청구항 1.

매트릭스 형태로 배열된 복수의 화소들을 디스플레이하기 위한 액정 디스플레이(LCD) 패널;

디스플레이 데이터에 따라 복수의 구동 전압 레벨들을 출력하기 위한 전압 선택 회로로서, 각각 상기 구동 전압 레벨들 중 하나를 운반하기 위한 복수의 도전선들 및 각각 디스플레이 데이터에 따라 상기 도전선들로부터 상기 구동 전압 레벨들 중 하나를 선택하기 위한 복수의 디지털-아날로그 복호기들(DACs)을 포함하는 전압 선택 회로; 및

각각 상기 전압 선택 회로와 상기 액정 디스플레이 패널에 전기적으로 연결된 복수의 출력 버퍼들을 포함하는 액정 디스플레이 장치를 구동하는 방법에 있어서,

(a) 상기 전압 선택 회로로부터 생성된 대응하는 구동 전압 레벨들에 따라 대응하는 출력 버퍼들에 의해 가로줄(row)에 배치된 화소들을 구동하는 단계;

(b) 상기 화소들을 상기 대응하는 출력 버퍼들로부터 연결해제하는 단계; 및

(c) 동일한 구동 전압 레벨들로 구동되도록 미리 결정된 상기 화소들을 대응하는 구동 전압 레벨을 전달하는 상기 동일한 도전선에 연결하는 단계를 포함하는 것을 특징으로 하는 액정 디스플레이 장치 구동 방법.

## 청구항 2.

제1항에 있어서, 상기 단계 (b)를 수행한 후 상기 대응하는 출력 버퍼들에 입력된 동작 전압들을 턴오프하는 단계를 더 포함하는 것을 특징으로 하는 액정 디스플레이 장치 구동 방법.

## 청구항 3.

제1항에 있어서, 상기 각 출력 버퍼는 연산 증폭기인 것을 특징으로 하는 액정 디스플레이 장치 구동 방법.

## 청구항 4.

삭제

## 청구항 5.

제1항에 있어서, 상기 액정 디스플레이 장치는, 각각 상기 출력 버퍼의 출력단자 또는 상기 출력 버퍼의 입력 단자에 선택적으로 연결된 제1단 및 대응하는 화소에 연결된 제2단을 구비하는 복수의 스위치들을 더 포함하는 것을 특징으로 하는 액정 디스플레이 장치 구동 방법.

## 청구항 6.

제5항에 있어서, 상기 단계 (a)는 상기 가로줄내의 상기 스위치의 상기 제1단을 상기 출력 버퍼의 상기 출력 단자에 연결함으로써 수행되는 것을 특징으로 하는 액정 디스플레이 장치 구동 방법.

## 청구항 7.

제5항에 있어서, 상기 단계 (b)는 상기 가로줄내의 상기 스위치의 상기 제1단을 상기 출력 버퍼의 상기 입력 단자에 연결함으로써 수행되는 것을 특징으로 하는 액정 디스플레이 장치 구동 방법.

## 청구항 8.

삭제

## 청구항 9.

제1항에 있어서, 상기 액정 디스플레이 장치는,

각각 대응하는 출력 버퍼의 출력 단자와 대응하는 화소 사이에 연결된 복수의 제1 스위치들; 및

두 인접 화소들을 선택적으로 연결하기 위하여 각각 상기 두 인접 화소들 사이에 연결된 복수의 제2 스위치들을 더 포함하는 것을 특징으로 하는 액정 디스플레이 장치 구동 방법.

## 청구항 10.

삭제

**청구항 11.**

삭제

**청구항 12.**

삭제

**청구항 13.**

제1항에 있어서, 상기 액정 디스플레이 장치는 상기 단계들 (a), (b) 및 (c)의 구동 순서를 제어하기 위한 타이밍 제어기를 더 포함하는 것을 특징으로 하는 액정 디스플레이 장치 구동 방법.

**청구항 14.**

제13항에 있어서, 상기 타이밍 제어기는,

소정의 나눗수(divisor)에 따라 클록 신호의 주파수를 체감하기 위한 주파수 체감기;

카운트 값을 생성하기 위하여 상기 체감된 클록 신호를 카운트하기 위한 카운터; 및

비교 결과를 생성하기 위하여 상기 카운트 값을 소정의 수와 비교하기 위한 비교기를 포함하는 것을 특징으로 하는 것을 특징으로 하는 액정 디스플레이 장치 구동 방법.

**청구항 15.**

제14항에 있어서, 상기 카운트 값이 상기 소정의 수와 동일할 때, 상기 비교 결과의 전압 레벨이 변경되고, 상기 단계 (b) 및 상기 단계 (c)가 수행되는 것을 특징으로 하는 액정 디스플레이 장치 구동 방법.

**청구항 16.**

제14항에 있어서, 상기 주파수 체감기는 상기 소정의 나눗수를 설정하기 위하여 입력 데이터를 수신하기 위한 입력 포트를 포함하는 것을 특징으로 하는 액정 디스플레이 장치 구동 방법.

**청구항 17.**

제14항에 있어서, 상기 비교기는 상기 소정의 수를 설정하기 위하여 입력 데이터를 수신하기 위한 입력 포트를 포함하는 것을 특징으로 하는 액정 디스플레이 장치 구동 방법.

**청구항 18.**

제14항에 있어서, 상기 타이밍 제어기는 로직 제어기를 더 포함하고, 상기 로직 제어기는 상기 단계들 (b) 및 (c)를 수행하기 위한 타이밍을 결정하기 위하여 상기 비교 결과를 수신하기 위한 제1 입력 포트를 포함하는 것을 특징으로 하는 액정 디스플레이 장치 구동 방법.

**청구항 19.**

제18항에 있어서, 상기 로직 제어기는 외부 클록 신호를 수신하기 위한 제2 입력 포트를 더 포함하고, 상기 로직 제어기는 상기 외부 클록 신호에 따라 상기 단계들 (b) 및 (c)를 수행할 것인지를 결정하는 것을 특징으로 하는 액정 디스플레이 장치 구동 방법.

## 청구항 20.

제19항에 있어서, 상기 로직 제어기는 선택 신호를 수신하기 위한 제3 입력 포트를 더 포함하고, 상기 선택 신호는 상기 비교 결과 또는 상기 외부 클록 신호를 채용하기 위하여 상기 로직 제어기를 제어하는데 사용되는 것을 특징으로 하는 액정 디스플레이 장치 구동 방법.

## 청구항 21.

매트릭스 형태로 배열된 복수의 화소들을 디스플레이하기 위한 액정 디스플레이 패널;

디스플레이 데이터에 따라 복수의 구동 전압 레벨들을 출력하기 위한 전압 선택 회로;

대응하는 구동 전압 레벨에 의해 대응하는 화소를 구동하기 위하여 각각 상기 전압 선택 회로와 상기 액정 디스플레이 패널에 전기적으로 연결된 복수의 출력 버퍼들; 및

상기 화소들의 구동을 제어하기 위한 타이밍 제어기를 포함하며,

상기 타이밍 제어기는,

소정의 나눗수에 따라 클록 신호의 주파수를 체감하기 위한 주파수 체감기;

카운트 값을 생성하기 위하여 상기 체감된 클록 신호를 카운트하기 위한 카운터; 및

상기 카운트 값을 소정의 수와 비교하기 위한 비교기를 포함하고,

상기 카운트 값이 상기 소정의 수와 동일할 때, 상기 출력 버퍼들은 상기 대응하는 화소들로부터 연결해제되고, 상기 동일한 구동 전압 레벨에 의해 구동되는 상기 화소들은 상기 화소들에 인가된 전압을 평균화하기 위하여 연결되는 것을 특징으로 하는 액정 디스플레이 장치.

## 청구항 22.

제21항에 있어서, 상기 주파수 체감기는 상기 소정의 나눗수를 설정하기 위하여 입력 데이터를 수신하기 위한 입력 포트를 포함하는 것을 특징으로 하는 액정 디스플레이 장치.

## 청구항 23.

제21항에 있어서, 상기 비교기는 상기 소정의 수를 설정하기 위하여 입력 데이터를 수신하기 위한 입력 포트를 포함하는 것을 특징으로 하는 액정 디스플레이 장치.

## 청구항 24.

제21항에 있어서, 상기 타이밍 제어기는 로직 제어기를 더 포함하고, 상기 로직 제어기는 상기 카운트 값이 상기 소정의 수와 동일한지 아닌지를 결정하기 위하여 상기 비교기로부터 출력된 비교 결과를 수신하기 위한 제1 입력 포트를 포함하는 것을 특징으로 하는 액정 디스플레이 장치.

**청구항 25.**

제24항에 있어서, 상기 로직 제어기는 제어 신호를 수신하기 위한 제2 입력 포트를 더 포함하고, 상기 로직 제어기는 상기 출력 버퍼들이 상기 대응하는 화소로부터 연결해제되는지를 결정하며, 상기 동일한 구동 전압 레벨에 의해 구동되는 상기 화소들은 상기 제어 신호에 따라 상기 화소들에 입력된 상기 전압을 평균화하기 위하여 연결되는 것을 특징으로 하는 액정 디스플레이 장치.

**청구항 26.**

제25항에 있어서, 상기 로직 제어기는 선택 신호를 수신하기 위한 제3 입력 포트를 더 포함하고, 상기 선택 신호는 상기 비교 결과 또는 상기 제어 신호를 채용하기 위한 상기 로직 제어기를 제어하기 위하여 사용되는 것을 특징으로 하는 액정 디스플레이 장치.

**청구항 27.**

제21항에 있어서, 상기 카운트 값이 상기 소정의 수와 동일할 때, 상기 출력 버퍼들에 입력된 동작 전압들은 턴오프되는 것을 특징으로 하는 액정 디스플레이 장치.

**청구항 28.**

매트릭스 형태로 배열된 복수의 화소들을 구비하는 액정 디스플레이 패널을 포함하는 액정 디스플레이 장치를 구동하기 위한 구동 장치에 있어서,

복수의 전압들을 운반하기 위한 복수의 전력 전송 라인들 및 각각 디스플레이 데이터에 따라 상기 전력 전송 라인들로부터의 전압들 중 하나를 선택적으로 출력하는 복수의 복호기들을 구비하는 전원을 포함하는 전압 선택 모듈; 및

각각 상기 복호기들 중 하나에 전기적으로 연결된 복수의 구동 유닛들을 포함하고,

상기 각 구동 유닛은 출력 버퍼와 스위치를 포함하며, 상기 스위치의 제1단은 상기 출력 버퍼의 출력 단자 또는 상기 출력 버퍼의 입력 단자에 선택적으로 연결되고, 상기 스위치의 제2단은 상기 구동 유닛의 출력 단자에 연결되며,

상기 스위치의 상기 제1단은 상기 구동 유닛의 출력 전압을 상기 전원의 상기 전력 전송 라인들 중 하나를 통해 전송되는 전압으로 구동하기 위하여 상기 출력 버퍼의 상기 출력 단자에 우선 연결되고, 상기 스위치의 상기 제1단은 상기 구동 유닛의 출력 전압을 대응하는 복호기들을 통해 동일한 전력 전송 라인에 연결된 상기 구동 유닛들의 출력 단자들에서의 전압들을 평균화하는 것으로부터 생성된 평균 전압으로 구동하기 위하여 상기 출력 버퍼의 상기 입력 단자에 연결되는 것을 특징으로 하는 액정 디스플레이 장치를 구동하기 위한 구동 장치.

**청구항 29.**

삭제

**청구항 30.**

삭제

청구항 31.

삭제

청구항 32.

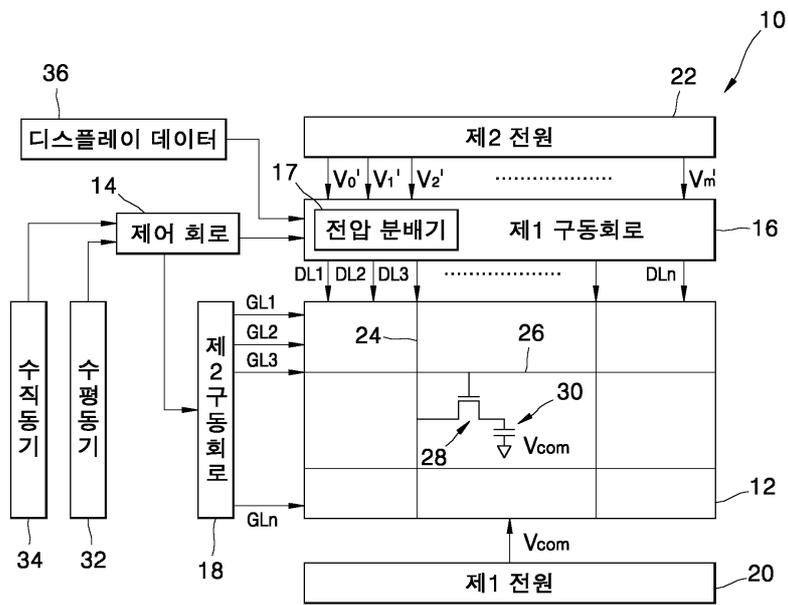
삭제

청구항 33.

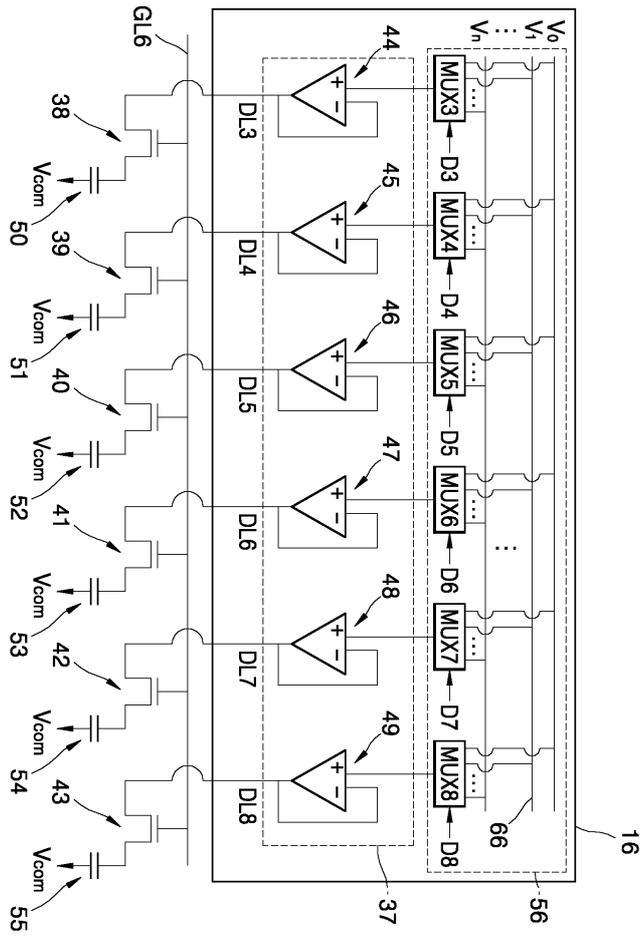
삭제

도면

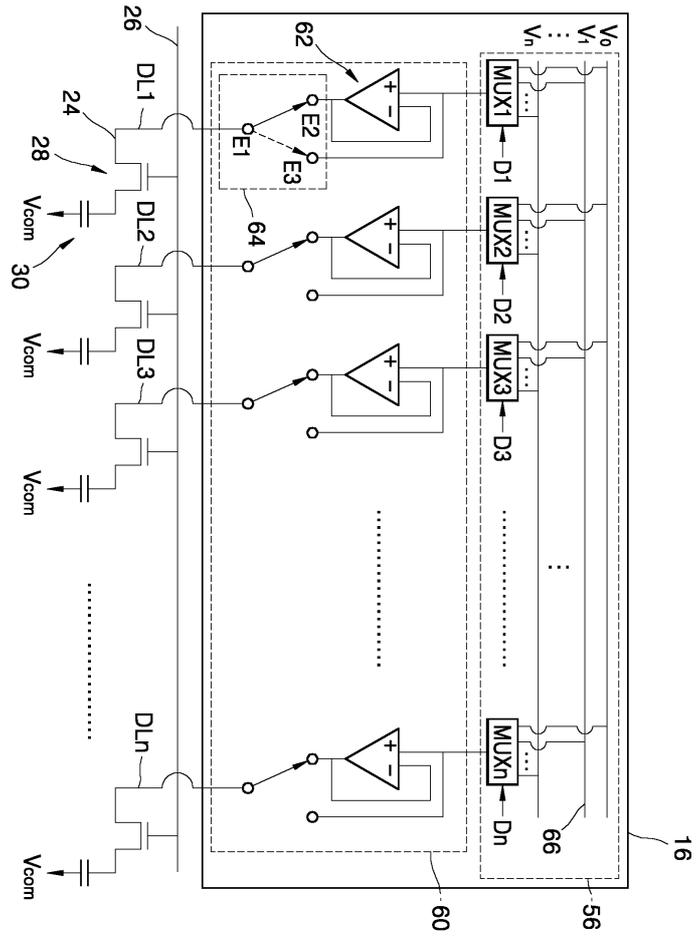
도면1



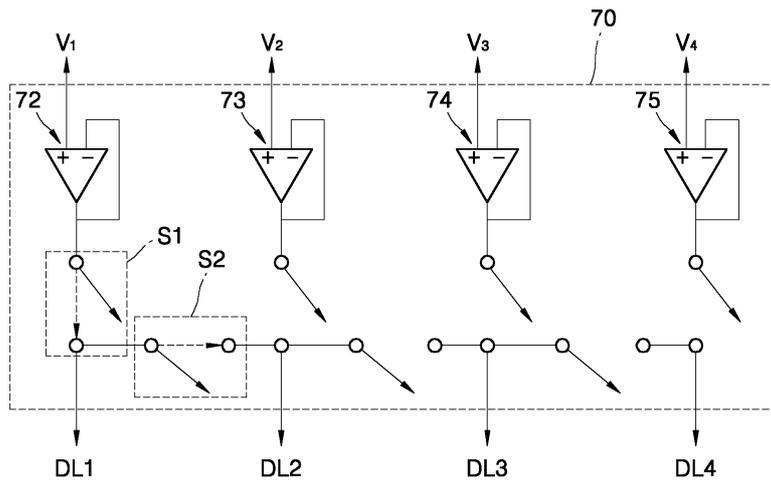
도면2



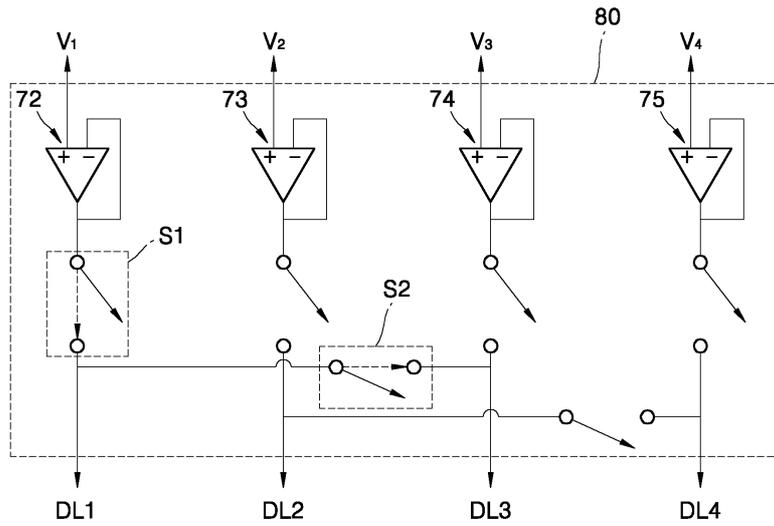
도면3



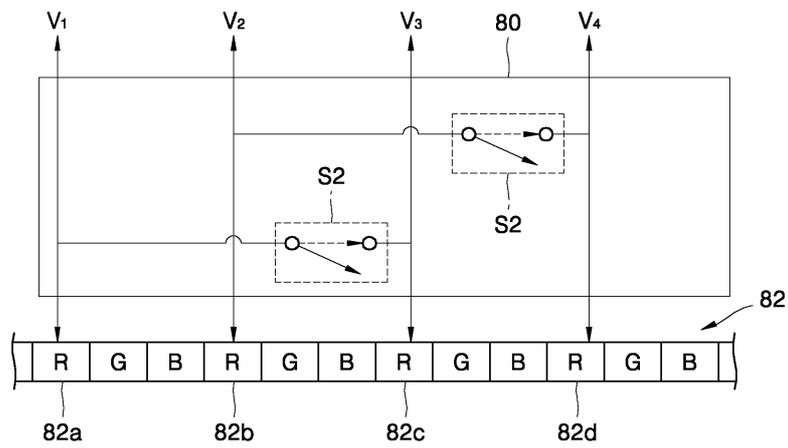
도면4



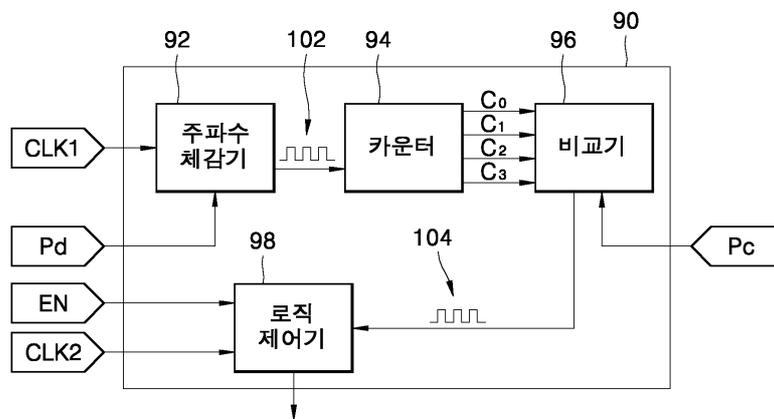
도면5



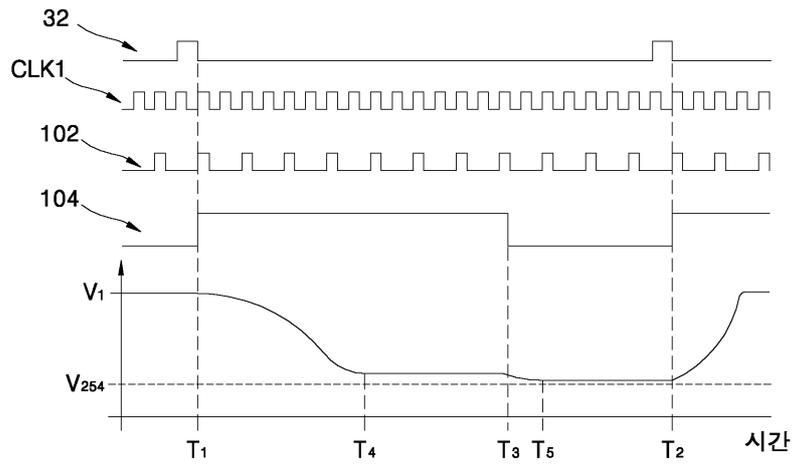
도면6



도면7



도면8



专利名称(译)	用于驱动液晶显示监视器的方法和相关设备		
公开(公告)号	<a href="#">KR100539619B1</a>	公开(公告)日	2005-12-28
申请号	KR1020030028535	申请日	2003-05-06
[标]申请(专利权)人(译)	奇景光电股份有限公司		
申请(专利权)人(译)	嗨最大科技有限公司		
当前申请(专利权)人(译)	嗨最大科技有限公司		
[标]发明人	BU LIN KAI 부린카이 CHENG CHIN FENG 첩친펑 WU TSUNG YU 우충유 HSIAO CHUAN CHENG 시아오추안첩		
发明人	부린카이 첩친펑 우충유 시아오추안첩		
IPC分类号	G09G3/20 G02F1/133 G09G3/36		
CPC分类号	G09G2310/027 G09G2330/021 G09G2310/0291 G09G2320/0233 G09G3/3685 G09G3/3614 G09G3/3696 G09G2310/0297 G09G3/3688 G09G2320/0276 G09G3/3648		
优先权	10/065665 2002-11-07 US 10/064207 2002-06-21 US		
其他公开文献	KR1020030097650A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

公开了一种用于驱动液晶显示器 ( LCD ) 监视器的方法。LCD监视器包括：电压选择单元，用于根据显示数据输出多个驱动电压；相应的电压选择电路；以及多个输出缓冲器，电连接在相应的像素中。首先，每个输出缓冲器的输出端口接近输入端口的电压。接下来，它电连接，使得接近相同输入电压的驱动单元的输出端口具有平均电压。此外，LCD监视器还可以包括用于控制输出缓冲器的操作的定时控制器。当输出端口接近与输出缓冲器如上所述相同的输入电压时，电力被关闭，从而输出缓冲器减少电力。液晶，显示器，面板，显示器，驱动器，像素，电力。

