

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. ⁷ G02F 1/13	(45) 공고일자 (11) 등록번호 (24) 등록일자	2005년06월13일 10-0494685 2005년06월01일
-----------------------------------------	-------------------------------------	------------------------------------------

(21) 출원번호 (22) 출원일자	10-2000-0087509 2000년12월30일	(65) 공개번호 (43) 공개일자	10-2002-0059071 2002년07월12일
------------------------	--------------------------------	------------------------	--------------------------------

(73) 특허권자 비오이 하이디스 테크놀로지 주식회사
 경기도 이천시 부발읍 아미리 산 136-1

(72) 발명자 최교운
 서울특별시서초구반포1동주공아파트3단지347동308호

 김영구
 서울특별시서초구방배동975-40호전진빌라202호

 이건호
 경기도이천시증포동대우1차아파트101-502

(74) 대리인 강성배

심사관 : 고희석

(54) 액정표시장치의 패널내 배선의 결합 테스트 방법

요약

본 발명은 액정표시장치의 패널내 배선의 결합 테스트 방법을 개시한다. 개시된 본 발명은, 패널의 TFT 어레이부: 게이트 드라이브 IC를 구동하기 위하여 패널내의 상부 모서리에 배치된 복수개의 배선; 상기 TFT 어레이부의 복수개의 게이트 라인에 구동 신호를 인가하기 위하여 배열되어 있는 게이트 패드부; 상기 TFT 어레이부의 복수개의 데이터 라인에 그래픽 신호를 인가하기 위하여 배열되어 있는 데이터 패드부; 상기 패널의 모든 화소와 연결된 Vcom패드부로 이루어진 액정표시 소자에 있어서, 상기 게이트 패드부의 홀수번째 및 짝수번째 라인들을 연결시킨 게이트 아드(odd) 패드와 게이트 이븐(even) 패드를 형성하고, 상기 데이터 패드부의 홀수번째 및 짝수번째 라인들을 연결시킨 데이터 아드(odd) 패드와 데이터 이븐(even) 패드를 형성하고, 상기 복수개의 배선을 지그재그로 연결하여 상기 데이터 패드부중 어느 하나의 라인에 직렬로 연결하여 결합유무를 판단하는 것을 특징으로 한다.

대표도

도 3a

명세서

도면의 간단한 설명

도 1a, 1b, 1c는 일반적인 액정표시장치의 모듈(Module) 구성을 도시한 도면.
 도 2는 종래의 패널 테스트 방법을 설명하기 위한 도면.
 도 3a, 3b는 본 발명에 따른 패널내 배선들의 테스트 방법을 설명하기 위한 도면.
 도면 4a, 4b는 본 발명에 따른 패널내 배선들의 단선및 쇼트 검출을 설명하기 위한 도면.

도면의 주요부분에 대한 부호의 설명

- 10: 패널 11: TFT 어레이부
- 13: Vcom 패드부 15a: 게이트 아드(odd) 패드부
- 15b: 게이트 이븐(even) 패드부 17a: 데이터 아드(odd) 패드부
- 17b: 데이터 이븐(even) 패드부 30a: 지그재그 연결 배선
- 30b: 분리된 지그재그 연결 배선 $G_1, G_2 \dots G_n$: 게이트 라인
- $D_1, D_2 \dots D_n$: 데이터 라인

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치의 패널내 배선의 결합 테스트 방법에 관한 것으로, 보다 상세하게는 FPC(Flexible Printed Circuit) 혹은 PCB(Printed Circuit Board)를 제거하면서 패널 내부에 형성된 배선들을 지그재그로 연결시켜 결합 여부를 검출할 수 있는 액정표시장치의 패널내 배선의 결합 테스트 방법에 관한 것이다.

주지된 바와 같이, 종래의 액정표시장치의 구성에 대하여 간단히 설명한다. 도 1a, 1b, 1c는 일반적인 액정표시장치의 모듈(Module) 구성을 도시한 도면이다.

도시된 바와 같이, 도 1a는 그래픽 신호를 패널(1)에 공급하는 X-PCB(2) 및 TFT 구동 신호를 인가하는 Y-PCB(4) 그리고, 각 PCB를 연결하는 FPC(7)로 구성되어 있다.

도 1b의 경우에는 상기 FPC(7)를 제거한 것이고, 도 1c의 경우에는 상기 Y-PCB(4)를 제거하고, 상기 패널(1)내에 배선을 통하여 게이트 드라이버 집적회로(IC)를 구동하는데 필요한 각종 신호를 인가하는 방식이 개발되었다.

이때, 각 모듈(Module)을 구성하기 위한 패널(Panel)의 구조는 다른 형태를 가지며, 게이트 드라이버 집적회로(IC)를 구동하기 위한 배선이 패널의 어레이 기관 상부에 형성된다.

도 2는 종래의 패널 테스트 방법을 설명하기 위한 도면으로서, 도시된 바와 같이, 패널(10)의 테스트(Test) 방법은 데이터 라인($D_1, D_2 \dots D_n$)들중 홀수번째의 라인들을 데이터 아드(odd) 패드(17a)에 연결시키고, 상기 데이터 라인들($D_1, D_2 \dots D_n$)중 짝수번째의 라인들을 데이터 이븐(even) 패드(17b)에 연결시킨다. 동일한 방법으로 게이트 라인들($G_1, G_2 \dots G_n$)도 게이트 아드(odd) 패드(15a) 및 게이트 이븐(even) 패드(15b)에 연결시킨다. 또한, Vcom패드(13)는 패널 상의 TFT 어레이(11)의 모든 화소와 연결되어 있고, 패널(10) 상부에는 모서리에는 배선들(20)이 형성되어 있다.

상기와 같이, 형성된 다섯개의 패드에 시그널(Signal)을 인가하여, 단위 화소(Pixel)의 정상 동작 여부를 테스트하게 된다. 즉, 게이트 아드(odd) 패드(15a), 게이트 이븐(even) 패드(15b) 및 데이터 아드(odd) 패드(17a), 데이터 이븐(even) 패드(17b)와 Vcom 패드(13)에 전압을 인가한 후 각각의 라인(Line) 및 화소(Pixel)간의 쇼트(short)를 테스트할 수 있게 된다.

발명이 이루고자 하는 기술적 과제

그러나, 패널 상부에 형성되어 있는 배선은 상기와 같은 방법으로 단선이나, 쇼트등을 확인할 수 없으며, 배선의 불량여부를 검사하기 위하여는 별도의 테스트 장비를 갖추어야 하는 단점이 있다.

따라서, 본 발명은 상기 종래 기술의 문제점을 해결하기 위해 안출된 것으로서, 패널 상부에 형성되어 있는 배선들을 지그재그로 연결하여 데이터 라인 혹은 게이트 라인에 연결한 다음, 종래의 패널 테스트와 동일한 방법으로 게이트 패드, 데이터 패드에 시그널을 인가하여, 배선들의 불량을 검사할 수 있는 액정표시장치의 패널내 배선의 결합 테스트 방법을 제공함에 그 목적이 있다.

발명의 구성 및 작용

상기한 목적을 달성하기 위하여, 본 발명은, 패널의 TFT 어레이부: 게이트 드라이브 IC를 구동하기 위하여 패널내의 상부 모서리에 배치된 복수개의 배선; 상기 TFT 어레이부의 복수개의 게이트 라인에 구동 신호를 인가하기 위하여 배열되어 있는 게이트 패드부; 상기 TFT 어레이부의 복수개의 데이터 라인에 그래픽 신호를 인가하기 위하여 배열되어 있는 데이터 패드부; 상기 패널의 모든 화소와 연결된 Vcom패드부로 이루어진 액정표시 소자에 있어서, 상기 게이트 패드부의 홀수번째 라인들 및 짝수번째 라인들을 각각 연결시킨 게이트 아드(odd) 패드와 게이트 이븐(even) 패드를 형성하고, 상기 데이

터 패드부의 홀수번째 라인들 및 짝수번째 라인들을 각각 연결시킨 데이터 아드(odd) 패드와 데이터 이븐(even) 패드를 형성하며, 상기 복수개의 배선들을 지그재그로 연결하여 하나의 배선을 만들고, 상기 데이터 패드부중에서 어느 하나의 라인에 직렬로 연결하여 결함유무를 판단하는 것을 특징으로 한다.

또한, 본 발명은, 상기 복수개의 배선들을 교번적으로 연결하고, 다수개로 분리한다음, 상기 데이터 아드(odd) 패드 및 데이터 이븐(even) 패드에 각각 직렬로 연결하여 결함유무를 판단하고, 상기 복수개의 배선들을 지그재그로 연결하여 하나의 배선을 만들고, 상기 게이트 패드부중 어느 하나의 라인에 직렬로 연결하여 결함유무를 판단하고, 상기 복수개의 배선들을 교번적으로 연결하고, 다수개로 분리한다음, 상기 게이트 아드(odd) 패드 및 게이트 이븐(even) 패드에 분리하여 각각 직렬로 연결하여 결함 유무를 판단하며, 상기 복수개의 배선들을 지그재그로 연결하여 하나의 배선을 만들고, 상기 Vcom 패드부중 어느 하나의 라인에 직렬로 연결하여 결함 유무를 판단하는 것을 특징으로 한다.

본 발명에 의하면, 패널 내에 형성된 배선도 기존의 패널 테스트 방법을 사용하여 불량을 검사할 수 있어, 패널의 신뢰성이 더욱 향상시킬 수 있다.

이하 첨부한 도면에 의거하여 본 발명의 바람직한 실시 예를 자세히 설명하도록 한다.

도 3a와 3b는 본 발명에 따른 패널내 배선들의 테스트 방법을 설명하기 위한 도면이다.

도 3a에 도시된 바와 같이, 패널(10) 내의 TFT 어레이부(11)와 상기 TFT 어레이부로부터 나온 복수개의 게이트 라인($G_1, G_2 \dots G_n$)과 데이터 라인($D_1, D_2 \dots D_n$)이 배치되어 있다. 상기 게이트 라인($G_1, G_2 \dots G_n$)의 홀수번째 라인을 게이트 아드(odd) 패드(15a)에 연결시키고, 짝수번째 라인을 게이트 이븐(even) 패드(15b)에 연결시킨다. 상기 데이터 라인($D_1, D_2 \dots D_n$)도 동일한 방법으로 데이터 아드(odd) 패드(17a)와 이븐(even) 패드(17b)에 연결시킨다. 상기 패널(10) 상부에 형성된 지그재그 연결 배선(30a)을 데이터 아드(odd) 패드(17a)의 첫번째 라인(D_1)에 직렬로 연결시킨다.

도 3b에 도시된 바와 같이, 상기 도 3a와 동일한 테스트 구조를 형성하고, 다만, 배선들을 분리된 지그재그 연결 배선(30b)으로 형성한다음, 데이터 아드(odd) 패드(17a)의 첫번째 라인(D_1)과 데이터 이븐(even) 패드(17b)의 첫번째 라인(D_2)에 직렬로 연결한다. 상기 테스트를 위한 시그널을 데이터 아드(odd) 패드(17a)와 데이터 이븐(even) 패드(17b)에 인가하면, 배선들의 단선뿐 아니라, 상기 배선들간의 쇼트 여부도 검출할 수 있게 된다. 쇼트가 발생한 경우에는 데이터 아드(odd) 라인(17a) 뿐 아니라 시그널을 인가하지 않은 데이터 이븐(even) 라인(17b)의 TFT들이 동작하게 된다.

도면 4a 및 4b는 본 발명에 따른 패널내 배선들의 단선 및 쇼트 검출을 설명하기 위한 도면이다.

도 4a에 도시한 바와 같이, 패널내의 배선중에 단선이 발생한 경우에 단선된 배선이 데이터 아드(odd) 패드(17a) 첫번째 라인(D_1)에 연결되어 있으므로, 상기 데이터 아드(odd) 패드(17a)에 시그널이 인가되는 경우, 단선이 발생한 첫번째 라인(D_1)의 TFT가 동작하지 않게 되고, 나머지, $D_3, D_5 \dots$ 라인의 TFT는 정상적으로 동작하게 된다.

도 4b에 도시한 바와 같이, 패널내의 배선간에 쇼트가 발생한 경우에 그 불량을 검출하는 방법인데, 데이터 아드(odd) 패드(17a)에 시그널을 인가한 경우, 쇼트에 의하여 데이터 이븐(even) 패드(17b)에 연결된 배선과 연결되므로, 첫번째 데이터 라인(D_1)에 있는 TFT뿐만 아니라, 짝수번째에 속하는 두번째 데이터 라인(D_2)의 TFT까지 동시에 동작하게 된다. 이렇게 동시에 동작할 경우에 쇼트 불량으로 판단하여 검출할 수 있다.

도시하지는 않았지만, 상기에 설명한 방법을 동일하게 게이트 아드(odd) 패드(15a)와 게이트 이븐(even) 패드(15b)에 연결하여도, 불량을 검출할 수 있고, Vcom 패드(13)에도 지그재그 연결된 배선(30a)을 직렬로 연결하여, 불량을 검출할 수 있다.

발명의 효과

상기한 바와 같이, 본 발명에 의하여 패널내 배선의 불량을 검출하기 위하여 배선들을 지그재그로 연결 하거나, 분리하여 지그재그로 연결한 다음, 게이트 패드부와 데이터 패드부 및 Vcom 패드부에 직렬로 연결하고, 기존의 패널의 테스트 방법을 이용하여 패널내의 배선까지 불량 여부를 검출할 수 있는 효과가 있다.

본 발명은 상기한 실시 예에 한정되지 않고, 이하 청구 범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 분야에서 통상의 지식을 가진 자라면 누구든지 다양한 변경 실시가 가능할 것이다.

(57) 청구의 범위

청구항 1.

패널의 TFT 어레이부;

게이트 드라이브 IC를 구동하기 위하여 패널내의 상부 모서리에 배치된 복수개의 배선;

상기 TFT 어레이부의 복수개의 게이트 라인에 구동 신호를 인가하기 위하여 배열되어 있는 게이트 패드부;

상기 TFT 어레이부의 복수개의 데이터 라인에 그래픽 신호를 인가하기 위하여 배열되어 있는 데이터 패드부;

상기 패널의 모든 화소와 연결된 Vcom패드부로 이루어진 액정표시 소자에 있어서,

상기 게이트 패드부의 홀수번째 라인들 및 짝수번째 라인들을 각각 연결시킨 게이트 아드(odd) 패드와 게이트 이븐(even) 패드를 형성하고, 상기 데이터 패드부의 홀수번째 라인들 및 짝수번째 라인들을 각각 연결시킨 데이터 아드(odd) 패드와 데이터 이븐(even) 패드를 형성하며,

상기 복수개의 배선들을 지그재그로 연결하여 하나의 배선을 만들고, 상기 데이터 패드부중에서 어느 하나의 라인에 직렬로 연결하여 결함유무를 판단하는 것을 특징으로 하는 액정표시장치의 패널내 배선의 결함 테스트 방법.

청구항 2.

제 1항에 있어서,

상기 복수개의 배선들을 교번적으로 연결하고, 다수개로 분리한다음, 상기 데이터 아드(odd) 패드 및 데이터 이븐(even) 패드에 각각 직렬로 연결하여 결함유무를 판단하는 것을 특징으로 하는 액정표시장치의 패널내 배선의 결함 테스트 방법.

청구항 3.

제 1항에 있어서,

상기 복수개의 배선들을 지그재그로 연결하여 하나의 배선을 만들고, 상기 게이트 패드부중 어느 하나의 라인에 직렬로 연결하여 결함유무를 판단하는 것을 특징으로 하는 액정표시장치의 패널내 배선의 결함 테스트 방법.

청구항 4.

제 1항에 있어서,

상기 복수개의 배선들을 교번적으로 연결하고, 다수개로 분리한다음, 상기 게이트 아드(odd) 패드 및 게이트 이븐(even) 패드에 분리하여 각각 직렬로 연결하여 결함 유무를 판단하는 것을 특징으로 하는 액정표시장치의 패널내 배선의 결함 테스트 방법.

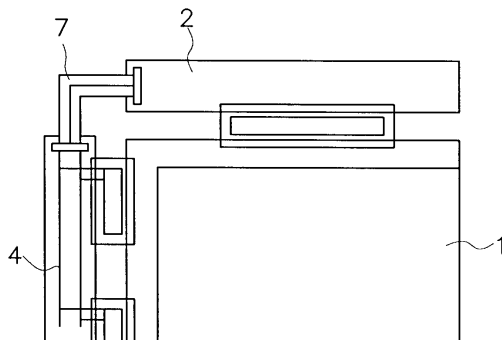
청구항 5.

제 1항에 있어서,

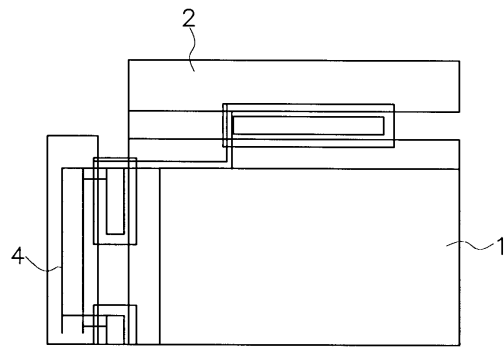
상기 복수개의 배선을 지그재그로 연결하여 하나의 배선을 만들고, 상기 상기 Vcom 패드부중 어느 하나의 라인에 직렬로 연결하여 결함 유무를 판단하는 것을 특징으로 하는 액정표시장치의 패널내 배선의 결함 테스트 방법.

도면

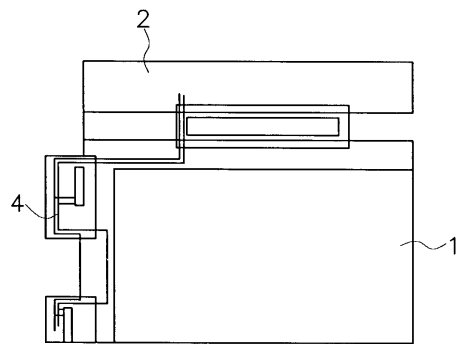
도면1a



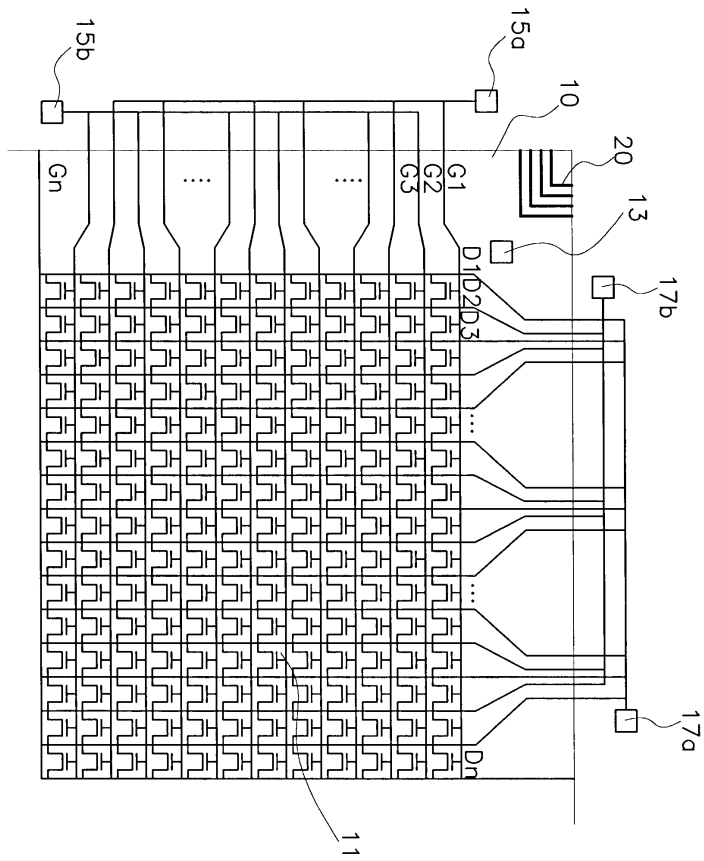
도면1b



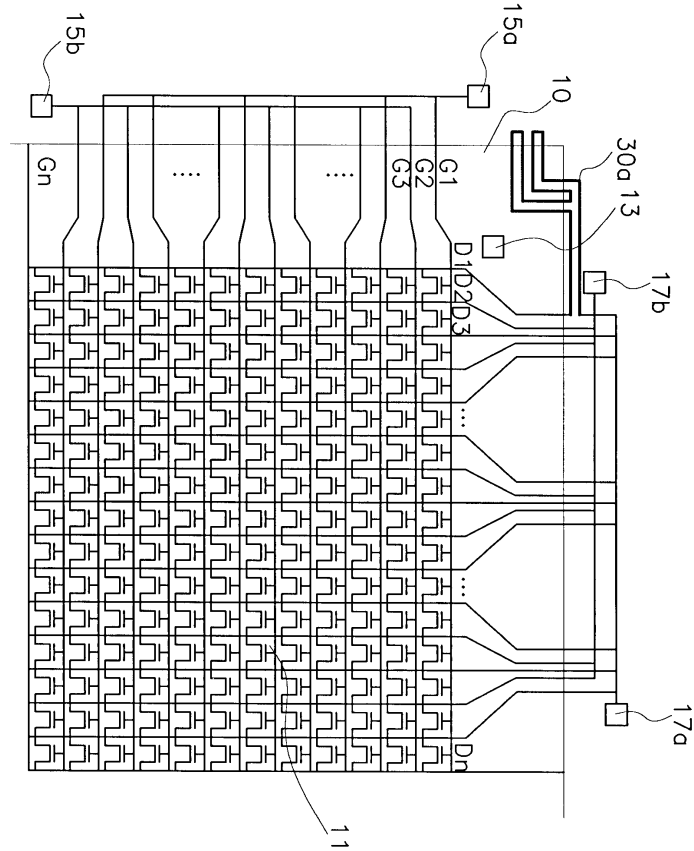
도면1c



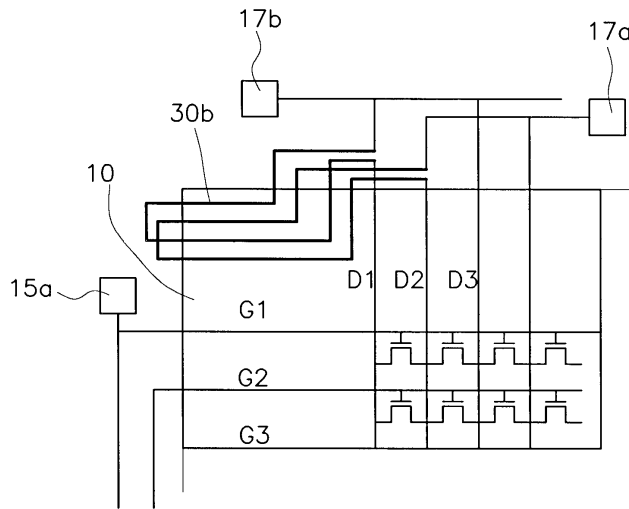
도면2



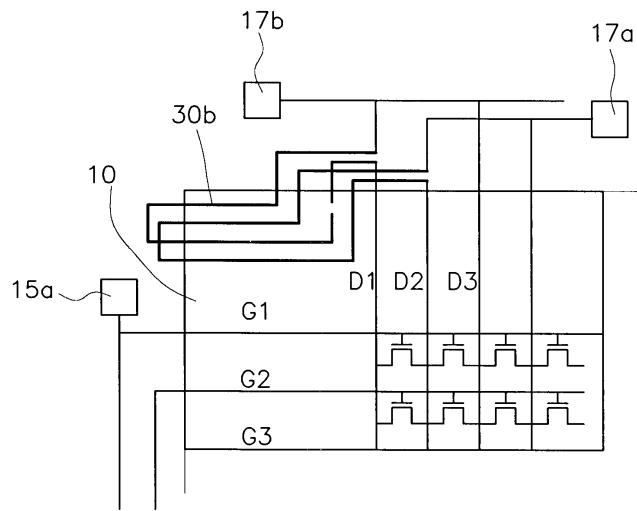
도면3a



도면3b



도면4a



도면4b

