

(19)  
(12)

(KR)  
(B1)

(51) 。 Int. Cl. <sup>7</sup>  
G09G 3/36

(45)  
(11)  
(24)

2002 03 27  
10 - 0330036  
2002 03 12

(21) 10 - 2000 - 0036648  
(22) 2000 06 29

(65) 2002 - 0002163  
(43) 2002 01 09

(73) .  
,  
20

(72) 169 4 404 506  
1235 - 10

(74)  
:

(54)

1

n(n )

- 1
- 2 1 6
- 3 4
- 4
- 5 4
- 6
- 7

<

10,410 : 20 :

30, 430 : 40 :

420 : 411,416 :

412,414 : 413,415 :

D1 ~ Dn :

G1 ~ Gm :

, ,

가 , 가

5MHz , XGA (DCLK) (refresh rate) 60Hz 6  
 65MHz , SXGA 108MHz , UXGA 160MHz (DCLK) XGA

45MHz ~ 60MHz

1 , XGA

2 (DCLK)  
65MHz 32.5MHz

1 (10) (odd data, even data)  
n (D1 ~ Dn) (20)  
(20) m (G1 ~ Gm)  
(40) (30) (D1 ~ Dn)  
(10)

2 (DLCK)

2 1 (2b) (DCLK1:2a)  
(2b) (odd data:2d) (even data:2e) 2  
(DCLK2:2c) (2d,2d)가  
"2 port " "6 " " ,  
1995 - 19513

가 8 , 2  
(10) 48 (48 bit line = 2port X 3(R,G,B) X 8b  
it) 가 (high - low)  
가

가 UXGA 160M  
Hz "2 port " 1  
80MHz

4 Port 1 4

3 4 port 3 1  
(30) n (data1 ~ data 1024) 2 , 3 3b,3c  
1 3 3e,3f,3g,

3h (SSC:3d) 4 가 1/2 (DCLK:3a) 2

4 X 3(RGB) X 8(bit) = 96 8bit n 4 n+1 (10) 가  
 Low - High (10) Low - High high - Low 가  
 DC - DC ( ) 가  
 (analog power noise) 가

$$n(n + 1)$$

$$n(n + 1)$$

$$1, 1$$

$$n(n + 1)$$

2





(57)

1.

,  
 $1$  ;  
 ,  
 $n(n)$  ;  
 ,

2.

1 ,  
 $1 \sim n/2$  ,  $(n+1)/2 \sim n$   
 $1$   $2$  .

3.

2 ,  
 $1$  ,  $1$   $2$   $2$  가  
 .

4.

1 ,  
 $1$   $2$  .

5.

4 ,  
 $1$  ,  $1$   $2$   $2$  가  
 .

6.

1 ,

, 1 2 .

7.

6 ,

1 , 1 2 가

8.

, 1 ; ,

(n ) ; n

1 , 1 .

9.

8 ,

1 ~ n/2 , (n+1)/2 ~ n .

10.

9 ,

2 가 1 , 1 2 .

11.

8 ,

1 2 .

12.

11 ,

1 , 1 2 가

13.

2 , 1 ,

(n )

1 , 1 2

14.

13 ,

2 , 2 1

15.

14 ,

2 2 1 1 2 2 , 2 1 2

16.

13 ,

1 2

17.

16 ,

2 2 1 1 2 2 2 1 2 1 2 1

18.

,  
2 ;

n(n

) ;

1

1

19.

18 ,

1

1

20.

1

;

1

2

;

2

1

;

1

21.

20 ,

가

2

1

2

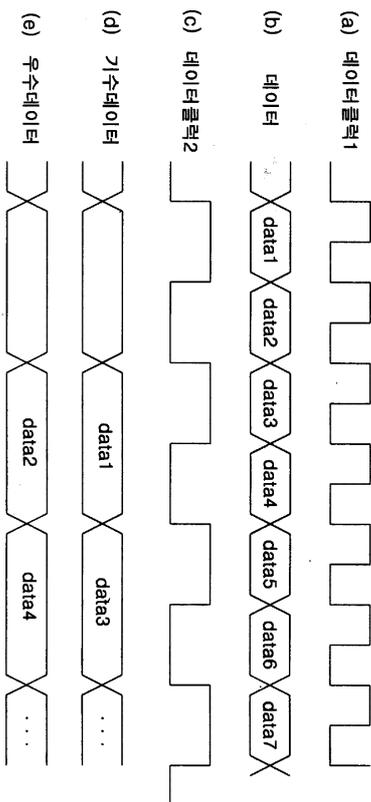
,

가2

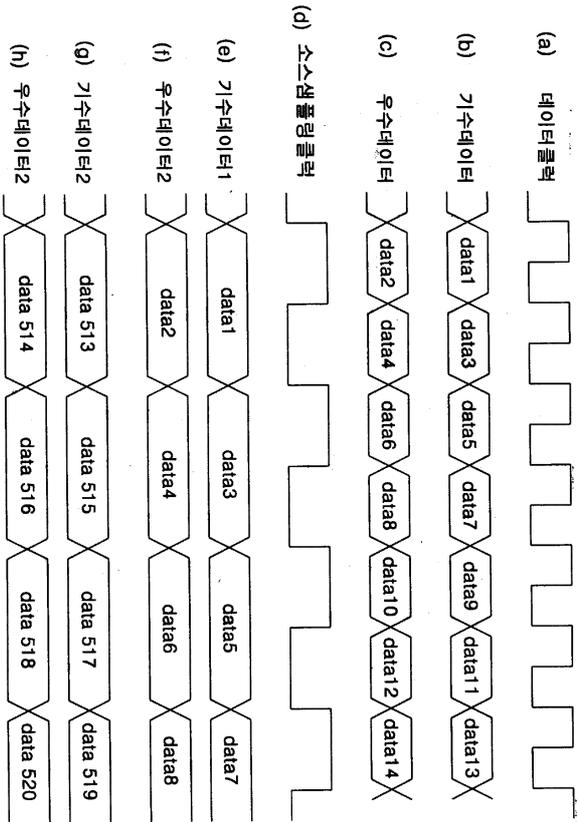
,



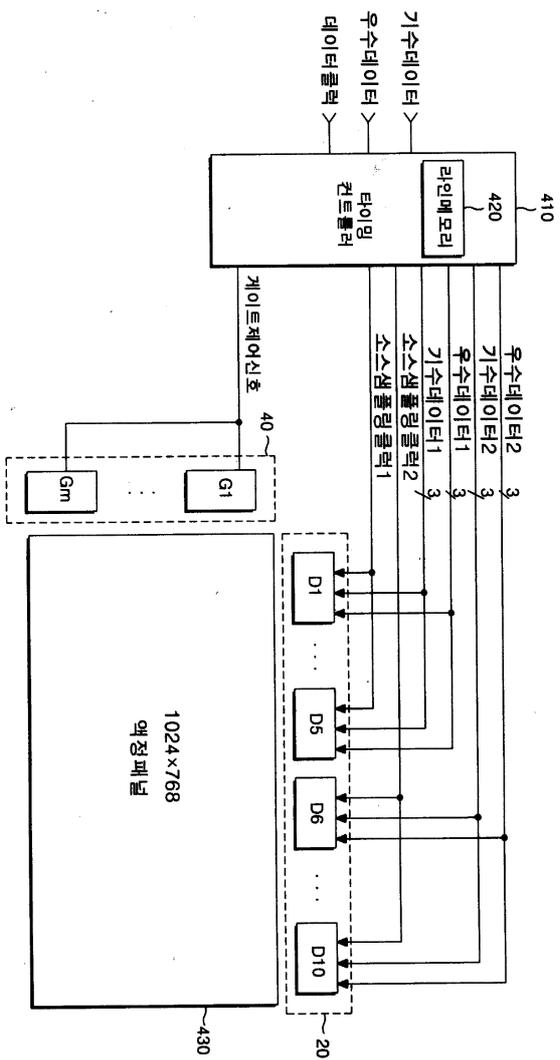
2



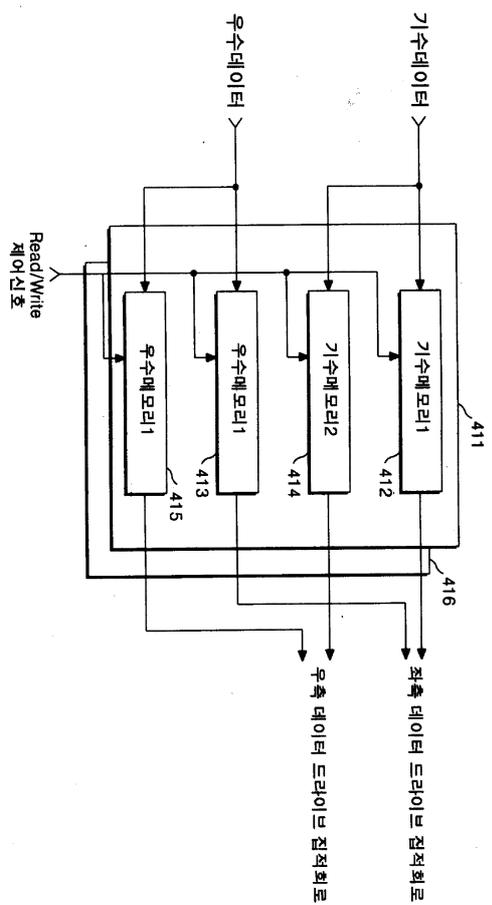
3



4

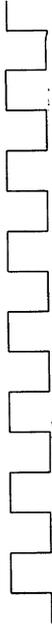


5



6

(a) 데이터 클럭



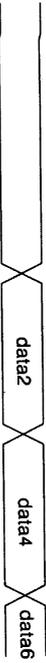
(b) 소스셀 클럭 클럭1



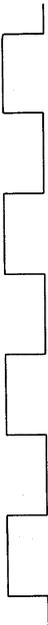
(c) 기수데이터L



(d) 우수데이터L



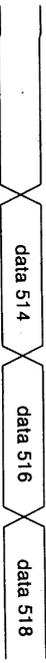
(e) 소스셀 클럭 클럭2



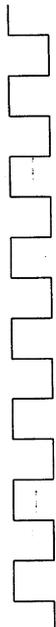
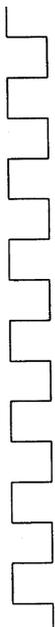
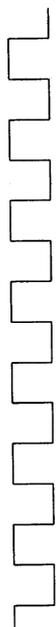
(f) 기수데이터R



(g) 우수데이터R



7

- (a) 데이터 클럭 
- (b) 입력기수데이터 
- (c) 입력우수데이터 
- (d) 소스샘플링클럭1 
- (e) 출력기수데이터 
- (f) 소스샘플링클럭2 
- (g) 출력우수데이터 

专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	<a href="#">KR100330036B1</a>	公开(公告)日	2002-03-27
申请号	KR1020000036648	申请日	2000-06-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	BAEK JONGSANG 백종상 KIM CHANGGONE 김창곤		
发明人	백종상 김창곤		
IPC分类号	G09G3/36		
代理人(译)	KIM , YOUNG HO		
其他公开文献	KR1020020002163A		

摘要(译)

液晶显示装置技术领域本发明涉及抑制瞬态电流的产生的液晶显示装置。根据本发明的液晶显示装置包括行存储器，用于将从外部输入的至少一行数据分割并存储到多个组中，并从每个组以预定单位输出数据；一种驱动电路，连接到行存储器和液晶面板，并包括n (n是自然数) 驱动集成电路，用于响应从行存储器输出的数据驱动液晶面板；它连接到线路存储器和驱动电路，从外部接收输入数据时钟，以及定时控制器，用于在与每个周期的组数对应的时间将来自多组行存储器的数据输出到驱动电路。根据本发明，可以通过设置多个图像数据的不同输出定时来抑制瞬态电流的产生。 6 - 1 -

