



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.
G02F 1/1339 (2006.01)

(11) 공개번호 10-2007-0025447
(43) 공개일자 2007년03월08일

(21) 출원번호 10-2005-0081632
(22) 출원일자 2005년09월02일
심사청구일자 없음

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 장양규
충청남도 천안시 성정동 1274번지 시떼베르 914호

(74) 대리인 유미특허법인

전체 청구항 수 : 총 21 항

(54) 액정 표시 장치 및 그 제조 방법

(57) 요약

본 발명은 서로 마주하는 제1 표시판과 제2 표시판, 상기 제1 표시판과 상기 제2 표시판 사이에 위치하며 상기 제1 표시판과 제2 표시판 중 어느 하나의 둘레를 따라 형성되어 있는 밀봉재, 상기 제1 표시판 및 상기 제2 표시판 중 어느 하나 위에 상기 밀봉재로 둘러싸인 영역 내에 형성되어 있으며 상기 밀봉재와 동일한 층에 위치하는 고대(高臺), 상기 제1 표시판과 상기 제2 표시판 사이에 개재되어 있으며 상기 밀봉재로 둘러싸인 액정을 포함하는 액정 표시 장치 및 그 제조 방법을 제공한다.

대표도

도 3

특허청구의 범위

청구항 1.

서로 마주하는 제1 표시판과 제2 표시판,

상기 제1 표시판과 상기 제2 표시판 사이에 위치하며 상기 제1 표시판과 제2 표시판 중 어느 하나의 둘레를 따라 형성되어 있는 밀봉재,

상기 제1 표시판 및 상기 제2 표시판 중 어느 하나 위에 상기 밀봉재로 둘러싸인 영역 내에 형성되어 있으며 상기 밀봉재와 동일한 층에 위치하는 고대(高臺),

상기 제1 표시판과 상기 제2 표시판 사이에 개재되어 있으며 상기 밀봉재로 둘러싸인 액정

을 포함하는 액정 표시 장치.

청구항 2.

제1항에서,

상기 고대는 상기 밀봉재보다 낮은 높이로 형성되는 액정 표시 장치.

청구항 3.

제1항에서,

상기 고대는 불연속적인 복수의 돌기를 포함하는 액정 표시 장치.

청구항 4.

제1항에서,

상기 고대는 제1 고대 및 상기 제1 고대와 상기 밀봉재 사이에 위치하는 제2 고대를 포함하는 액정 표시 장치.

청구항 5.

제1항에서,

상기 고대는 아크릴계 수지, 에폭시계 수지, 아크릴-에폭시계 수지 및 페놀 수지에서 선택된 어느 하나의 고분자 수지를 포함하는 액정 표시 장치.

청구항 6.

제1항에서,

상기 제1 표시판과 상기 제2 표시판 사이에 개재되어 있는 구형 간격재를 더 포함하는 액정 표시 장치.

청구항 7.

서로 마주하는 제1 표시판과 제2 표시판,

상기 제1 표시판과 상기 제2 표시판 사이에 위치하며 상기 제1 표시판 및 제2 표시판 중 어느 하나의 둘레를 따라 형성되어 있는 밀봉재,

상기 제1 표시판 및 상기 제2 표시판 중 어느 하나에 형성되어 있으며 상기 밀봉재로 둘러싸인 영역에 위치하는 고대,

상기 제1 표시판과 상기 제2 표시판 사이에 개재되어 있는 구형 간격재

상기 제1 표시판과 상기 제2 표시판 사이에 개재되어 있으며 상기 밀봉재로 둘러싸인 액정

을 포함하는 액정 표시 장치.

청구항 8.

제7항에서,

상기 고대는 상기 밀봉재보다 낮은 높이로 형성되는 액정 표시 장치.

청구항 9.

제7항에서,

상기 고대는 불연속적인 복수의 돌기를 포함하는 액정 표시 장치.

청구항 10.

제7항에서,

상기 고대는 제1 고대 및 상기 제1 고대와 상기 밀봉재 사이에 위치하는 제2 고대를 포함하는 액정 표시 장치.

청구항 11.

제7항에서,

상기 고대는 광 경화성 또는 열 경화성 물질을 포함하는 액정 표시 장치.

청구항 12.

복수의 박막 패턴을 포함하는 제1 표시판 및 제2 표시판을 각각 형성하는 단계,

상기 제1 표시판 및 상기 제2 표시판 중 어느 하나에 고대를 형성하는 단계,

상기 고대를 경화하는 단계,

상기 제1 표시판 및 상기 제2 표시판 중 어느 하나에 상기 고대를 둘러싸는 밀봉재를 형성하는 단계,

상기 제1 표시판과 상기 제2 표시판을 합착하는 단계,

상기 밀봉재를 경화하는 단계

를 포함하는 액정 표시 장치의 제조 방법.

청구항 13.

제12항에서,

상기 고대를 상기 밀봉재보다 낮은 높이로 형성하는 액정 표시 장치의 제조 방법.

청구항 14.

제12항에서,

상기 고대를 형성하는 단계 전에 배향막을 형성하는 단계를 더 포함하는 액정 표시 장치의 제조 방법.

청구항 15.

제12항에서,

상기 고대를 형성하는 단계는 제1 고대 및 상기 제1 고대를 둘러싸는 제2 고대를 형성하는 액정 표시 장치의 제조 방법.

청구항 16.

제12항에서,

상기 고대를 경화하는 단계 및 상기 밀봉재를 경화하는 단계는 광 조사 및 가열 중 적어도 하나의 방법으로 수행하는 액정 표시 장치의 제조 방법.

청구항 17.

제12항에서,

상기 제1 표시판을 형성하는 단계는 제1 기판 위에 게이트선을 형성하는 단계, 상기 게이트선 위에 반도체층을 형성하는 단계, 상기 게이트선과 절연되어 교차하는 데이터선 및 드레인 전극을 형성하는 단계, 상기 드레인 전극과 연결되는 화소 전극을 형성하는 단계를 포함하는 액정 표시 장치의 제조 방법.

청구항 18.

제17항에서,

상기 제1 표시판을 형성하는 단계 후에 상기 제1 표시판 위에 액정을 적하하는 단계를 더 포함하는 액정 표시 장치의 제조 방법.

청구항 19.

제17항에서,

상기 제1 표시판을 형성하는 단계 후에 상기 제1 표시판 위에 구형 스페이서를 산포하는 단계를 더 포함하는 액정 표시 장치의 제조 방법.

청구항 20.

제17항에서,

상기 제2 표시판을 형성하는 단계는 제2 기판 위에 차광 부재를 형성하는 단계, 상기 제2 기판 위에 색 필터를 형성하는 단계, 상기 차광 부재 및 상기 색 필터 위에 공통 전극을 형성하는 단계를 포함하는 액정 표시 장치의 제조 방법.

청구항 21.

제12항에서,

상기 제1 표시판과 상기 제2 표시판을 합착하는 단계는 진공에서 수행하는 액정 표시 장치의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치 및 그 제조 방법에 대한 것이다.

액정 표시 장치(liquid crystal display, LCD)는 현재 가장 널리 사용되고 있는 평판 표시 장치(flat panel display) 중 하나이다. 액정 표시 장치는 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층을 포함하며, 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성함으로써 액정층의 액정 분자들의 방향을 결정하고 액정층을 통과하는 빛의 투과율을 조절한다.

액정 표시 장치 중에서도 현재 주로 사용되는 것은 전기장 생성 전극이 두 표시판에 각각 구비되어 있는 구조이다. 이 중에서도, 하나의 표시판에는 복수의 화소 전극이 행렬의 형태로 배열되어 있고, 다른 표시판에는 하나의 공통 전극이 표시판 전면을 덮고 있는 구조가 주류이다.

이러한 액정 표시 장치에서의 영상의 표시는 각 화소 전극에 별도의 전압을 인가함으로써 이루어진다. 이를 위해서 화소 전극에 인가되는 전압을 스위칭하기 위한 삼단자소자인 박막 트랜지스터(thin film transistor, TFT)를 각 화소 전극에 연결하고 이 박막 트랜지스터를 제어하기 위한 신호를 전달하는 게이트선(gate line)과 화소 전극에 인가될 전압을 전달하는 데이터선(data line)을 형성한다. 박막 트랜지스터는 게이트선을 통하여 전달되는 주사 신호에 따라 데이터선을 통하여 전달되는 데이터 신호를 화소 전극에 전달 또는 차단하는 스위칭 소자로서의 역할을 한다.

한편, 양 표시판 사이에는 액정 외에 양 표시판을 이격하기 위한 간격재(spacer)가 산포되어 있고 양 표시판을 접착 고정하며 액정을 가두기 위한 밀봉재(sealant)가 형성되어 있다.

발명이 이루고자 하는 기술적 과제

그런데, 액정은 양 표시판 사이에서 고르게 분포하지 못하고 표시판의 테두리 부분에 몰려서 셀 간격(cell gap)이 불균일해질 수 있다. 또한 액정은 양 표시판을 합착(assembly)하는 공정에서 미경화 상태의 밀봉재와 접촉하여 오염되기 쉽고 밀봉재를 경화하는 공정에서 자외선 등에 노출되어 변성될 수 있다.

본 발명이 이루고자 하는 기술적 과제는 이러한 문제점을 해결하기 위한 것으로서, 액정 표시 장치의 셀 간격을 균일하게 유지하고 액정의 오염을 방지하는 것이다.

발명의 구성

본 발명의 한 실시예에 따른 액정 표시 장치는 서로 마주하는 제1 표시판과 제2 표시판, 상기 제1 표시판과 상기 제2 표시판 사이에 위치하며 상기 제1 표시판과 제2 표시판 중 어느 하나의 둘레를 따라 형성되어 있는 밀봉재, 상기 제1 표시판 및 상기 제2 표시판 중 어느 하나 위에 상기 밀봉재로 둘러싸인 영역 내에 형성되어 있으며 상기 밀봉재와 동일한 층에 위치하는 고대(高臺), 상기 제1 표시판과 상기 제2 표시판 사이에 개재되어 있으며 상기 밀봉재로 둘러싸인 액정을 포함한다.

또한, 상기 고대는 상기 밀봉재보다 낮은 높이로 형성될 수 있다.

또한, 상기 고대는 불연속적인 복수의 돌기를 포함할 수 있다.

또한, 상기 고대는 제1 고대 및 상기 제1 고대와 상기 밀봉재 사이에 위치하는 제2 고대를 포함할 수 있다.

또한, 상기 고대는 아크릴계 수지, 에폭시계 수지, 아크릴-에폭시계 수지 및 페놀 수지에서 선택된 어느 하나의 고분자 수지를 포함할 수 있다.

또한, 상기 제1 표시판과 상기 제2 표시판 사이에 개재되어 있는 구형 간격재를 더 포함할 수 있다.

또한, 본 발명의 한 실시예에 따른 액정 표시 장치는, 서로 마주하는 제1 표시판과 제2 표시판, 상기 제1 표시판과 상기 제2 표시판 사이에 위치하며 상기 제1 표시판 및 제2 표시판 중 어느 하나의 둘레를 따라 형성되어 있는 밀봉재, 상기 제1 표시판 및 상기 제2 표시판 중 어느 하나에 형성되어 있으며 상기 밀봉재로 둘러싸인 영역에 위치하는 고대, 상기 제1 표시판과 상기 제2 표시판 사이에 개재되어 있는 구형 간격재, 상기 제1 표시판과 상기 제2 표시판 사이에 개재되어 있으며 상기 밀봉재로 둘러싸인 액정을 포함한다.

또한, 상기 고대는 상기 밀봉재보다 낮은 높이로 형성될 수 있다.

또한, 상기 고대는 불연속적인 복수의 돌기를 포함할 수 있다.

또한, 상기 고대는 제1 고대 및 상기 제1 고대와 상기 밀봉재 사이에 위치하는 제2 고대를 포함할 수 있다.

또한, 상기 고대는 광 경화성 또는 열 경화성 물질을 포함할 수 있다.

또한, 본 발명의 한 실시예에 따른 액정 표시 장치의 제조 방법은, 복수의 박막 패턴을 포함하는 제1 표시판 및 제2 표시판을 각각 형성하는 단계, 상기 제1 표시판 및 상기 제2 표시판 중 어느 하나에 고대를 형성하는 단계, 상기 고대를 경화하는 단계, 상기 제1 표시판 및 상기 제2 표시판 중 어느 하나에 상기 고대를 둘러싸는 밀봉재를 형성하는 단계, 상기 제1 표시판과 상기 제2 표시판을 합착하는 단계, 상기 밀봉재를 경화하는 단계를 포함한다.

또한, 상기 고대를 상기 밀봉재보다 낮은 높이로 형성할 수 있다.

또한, 상기 고대를 형성하는 단계 전에 배향막을 형성하는 단계를 더 포함할 수 있다.

또한, 상기 고대를 형성하는 단계는 제1 고대 및 상기 제1 고대를 둘러싸는 제2 고대를 형성할 수 있다.

또한, 상기 고대를 경화하는 단계 및 상기 밀봉재를 경화하는 단계는 광 조사 및 가열 중 적어도 하나의 방법으로 수행할 수 있다.

또한, 상기 제1 표시판을 형성하는 단계는 제1 기판 위에 게이트선을 형성하는 단계, 상기 게이트선 위에 반도체층을 형성하는 단계, 상기 게이트선과 절연되어 교차하는 데이터선 및 드레인 전극을 형성하는 단계, 상기 드레인 전극과 연결되는 화소 전극을 형성하는 단계를 포함할 수 있다.

또한, 상기 제1 표시판을 형성하는 단계 후에 상기 제1 표시판 위에 액정을 적하하는 단계를 더 포함할 수 있다.

또한, 상기 제1 표시판을 형성하는 단계 후에 상기 제1 표시판 위에 구형 스페이서를 산포하는 단계를 더 포함할 수 있다.

또한, 상기 제2 표시판을 형성하는 단계는 제2 기관 위에 차광 부재를 형성하는 단계, 상기 제2 기관 위에 색 필터를 형성하는 단계, 상기 차광 부재 및 상기 색 필터 위에 공통 전극을 형성하는 단계를 포함할 수 있다.

또한, 상기 제1 표시판과 상기 제2 표시판을 합착하는 단계는 진공에서 수행할 수 있다.

이하, 첨부한 도면을 참조하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우 뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

이제 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 도 1 내지 도 3을 참고하여 상세하게 설명한다.

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 사시도이고, 도 2는 도 1의 액정 표시 장치를 도시한 배치도이고, 도 3은 도 2의 액정 표시 장치를 III-III 선을 따라 잘라 도시한 단면도이다.

도 1 내지 도 3을 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 서로 마주하는 박막 트랜지스터 표시판(100)과 공통 전극 표시판(200) 및 이들 두 표시판(100, 200) 사이에 개재되어 있는 액정층(3)을 포함한다. 또한, 액정 표시 장치는 영상을 표시하기 위한 표시 영역(A)과 외부 구동 회로와 연결하기 위한 패드 영역(B)을 포함한다.

먼저 박막 트랜지스터 표시판(100)에 대하여 설명한다.

투명한 유리 또는 플라스틱 파위로 만들어진 절연 기관(110) 위에 복수의 게이트선(gate line)(121) 및 복수의 유지 전극선(storage electrode line)(131)이 형성되어 있다.

게이트선(121)은 게이트 신호를 전달하며 주로 가로 방향으로 뻗어 있다. 각 게이트선(121)은 아래로 돌출한 복수의 게이트 전극(gate electrode)(124)과 다른 층 또는 외부 구동 회로와의 접속을 위하여 넓은 끝 부분(129)을 포함한다. 게이트 신호를 생성하는 게이트 구동 회로(도시하지 않음)는 기관(110) 위에 부착되는 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되거나, 기관(110) 위에 직접 장착되거나, 기관(110)에 집적될 수 있다. 게이트 구동 회로가 기관(110) 위에 집적되어 있는 경우 게이트선(121)이 연장되어 이와 직접 연결될 수 있다.

유지 전극선(131)은 소정의 전압을 인가 받으며, 게이트선(121)과 거의 나란하게 뻗은 줄기선과 이로부터 갈라진 복수 쌍의 제1 및 제2 유지 전극(133a, 133b)을 포함한다. 유지 전극선(131) 각각은 인접한 두 게이트선(121) 사이에 위치하며 줄기선은 두 게이트선(121) 중 아래쪽에 가깝다. 유지 전극(133a, 133b)은 줄기선과 연결된 고정단과 그 반대쪽의 자유단을 가지고 있다. 제1 유지 전극(133a)의 고정단은 면적이 넓으며, 그 자유단은 직선 부분과 굽은 부분의 두 갈래로 갈라진다. 그러나 유지 전극선(131)의 모양 및 배치는 여러 가지로 변형될 수 있다.

게이트선(121) 및 유지 전극선(131)은 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등 은 계열 금속, 구리(Cu)나 구리 합금 등 구리 계열 금속, 몰리브덴(Mo)이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬(Cr), 탄탈륨(Ta) 및 티타늄(Ti) 따위로 만들어질 수 있다. 그러나 이들은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다층막 구조를 가질 수도 있다. 이 중 한 도전막은 신호 지연이나 전압 강하를 줄일 수 있도록 비저항(resistivity)이 낮은 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 만들어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 물리적, 화학적, 전기적 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 탄탈륨, 티타늄 등으로 만들어진다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄(합금) 상부막 및 알루미늄(합금) 하부막과 몰리브덴(합금) 상부막을 들 수 있다. 그러나 게이트선(121) 및 유지 전극선(131)은 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.

게이트선(121) 및 유지 전극선(131)의 측면은 기관(110) 면에 대하여 경사져 있으며 그 경사각은 약 30° 내지 약 80° 인 것이 바람직하다.

게이트선(121) 및 유지 전극선(131) 위에는 질화규소(SiNx) 또는 산화규소(SiOx) 따위로 만들어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.

게이트 절연막(140) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 또는 다결정 규소(polysilicon) 등으로 만들어진 복수의 선형 반도체(151)가 형성되어 있다. 선형 반도체(151)는 주로 세로 방향으로 뻗어 있으며, 게이트 전극(124)을 향하여 뻗어 나온 복수의 돌출부(projection)(154)를 포함한다.

반도체(151) 위에는 복수의 선형 및 섬형 저항성 접촉 부재(ohmic contact)(161, 165)가 형성되어 있다. 저항성 접촉 부재(161, 165)는 인(P) 따위의 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어질 수 있다. 선형 저항성 접촉 부재(161)는 복수의 돌출부(163)를 가지고 있으며, 이 돌출부(163)와 섬형 저항성 접촉 부재(165)는 쌍을 이루어 반도체(151)의 돌출부(154) 위에 배치되어 있다.

반도체(151)와 저항성 접촉 부재(161, 165)의 측면 역시 기판(110) 면에 대하여 경사져 있으며 경사각은 30° 내지 80° 정도이다.

저항성 접촉 부재(161, 165) 및 게이트 절연막(140) 위에는 복수의 데이터선(data line)(171)과 복수의 드레인 전극(drain electrode)(175)이 형성되어 있다.

데이터선(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121)과 교차한다. 각 데이터선(171)은 또한 유지 전극선(131)과 교차하며 인접한 유지 전극(133a, 133b) 집합 사이를 달린다. 각 데이터선(171)은 게이트 전극(124)을 향하여 뻗은 복수의 소스 전극(source electrode)(173)과 다른 층 또는 외부 구동 회로와의 접속을 위하여 넓은 끝 부분(179)을 포함한다. 데이터 신호를 생성하는 데이터 구동 회로(도시하지 않음)는 기판(110) 위에 부착되는 가요성 인쇄 회로막(도시하지 않음) 위에 장착되거나, 기판(110) 위에 직접 장착되거나, 기판(110)에 집적될 수 있다. 데이터 구동 회로가 기판(110) 위에 집적되어 있는 경우, 데이터선(171)이 연장되어 이와 직접 연결될 수 있다.

드레인 전극(175)은 데이터선(171)과 분리되어 있으며 게이트 전극(124)을 중심으로 소스 전극(173)과 마주한다.

하나의 게이트 전극(124), 하나의 소스 전극(173) 및 하나의 드레인 전극(175)은 반도체(151)의 돌출부(154)와 함께 하나의 박막 트랜지스터(thin film transistor, TFT)를 이루며, 박막 트랜지스터의 채널(channel)은 소스 전극(173)과 드레인 전극(175) 사이의 돌출부(154)에 형성된다.

데이터선(171) 및 드레인 전극(175)은 몰리브덴, 크롬, 탄탈륨 및 티타늄 등 내화성 금속(refractory metal) 또는 이들의 합금으로 만들어지는 것이 바람직하며, 내화성 금속막(도시하지 않음)과 저저항 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수 있다. 다중막 구조의 예로는 크롬 또는 몰리브덴 (합금) 하부막과 알루미늄 (합금) 상부막의 이중막, 몰리브덴 (합금) 하부막과 알루미늄 (합금) 중간막과 몰리브덴 (합금) 상부막의 삼중막을 들 수 있다. 그러나 데이터선(171) 및 드레인 전극(175)은 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.

데이터선(171) 및 드레인 전극(175) 또한 그 측면이 기판(110) 면에 대하여 30° 내지 80° 정도의 경사각으로 기울어진 것이 바람직하다.

데이터선(171), 드레인 전극(175) 및 노출된 반도체(151) 부분 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 무기 절연물 또는 유기 절연물 따위로 만들어지며 표면이 평탄할 수 있다. 무기 절연물의 예로는 질화규소(SiNx)와 산화규소(SiOx)를 들 수 있다. 유기 절연물은 감광성(photosensitivity)을 가질 수 있으며 그 유전 상수(dielectric constant)는 약 4.0 이하인 것이 바람직하다. 그러나, 보호막(180)은 유기막의 우수한 절연 특성을 살리면서도 노출된 반도체(154) 부분에 해가 가지 않도록 하부 무기막과 상부 무기막의 이중막 구조를 가질 수 있다.

보호막(180)에는 데이터선(171)의 끝 부분(179)과 드레인 전극(175)을 각각 드러내는 복수의 접촉 구멍(182, 185)이 형성되어 있으며, 보호막(180)과 게이트 절연막(140)에는 게이트선(121)의 끝 부분(129)을 드러내는 복수의 접촉 구멍(181), 제1 유지 전극(133a) 고정단 부근의 유지 전극선(131) 일부를 드러내는 복수의 접촉 구멍(183a), 그리고 제1 유지 전극(133a) 자유단의 돌출부를 드러내는 복수의 접촉 구멍(183b)이 형성되어 있다.

보호막(180) 위에는 복수의 화소 전극(pixel electrode)(191), 복수의 연결 다리(overpass)(83) 및 복수의 접촉 보조 부재(contact assistant)(81, 82)가 형성되어 있다. 이들은 ITO 또는 IZO 등의 투명한 도전 물질이나 알루미늄, 은, 크롬 또는 그 합금 등의 반사성 금속으로 만들어질 수 있다.

화소 전극(191)은 접촉 구멍(185)을 통하여 드레인 전극(175)과 물리적, 전기적으로 연결되어 있으며, 드레인 전극(175)으로부터 데이터 전압을 인가받는다. 데이터 전압이 인가된 화소 전극(191)은 공통 전압(common voltage)을 인가 받는 공통 전극 표시판(200)의 공통 전극(common electrode)(270)과 함께 전기장을 생성함으로써 두 전극(191, 270) 사이의 액정층(3)의 액정 분자의 방향을 결정한다. 이와 같이 결정된 액정 분자의 방향에 따라 액정층(3)을 통과하는 빛의 편광이 달라진다. 화소 전극(191)과 공통 전극(270)은 축전기(capacitor)(이하, '액정 축전기(liquid crystal capacitor)라 함)를 이루어 박막 트랜지스터가 턴 오프된 후에도 인가된 전압을 유지한다.

화소 전극(191)은 유지 전극(133a, 133b)을 비롯한 유지 전극선(131)과 중첩하며, 화소 전극(191) 및 이와 전기적으로 연결된 드레인 전극(175)이 유지 전극선(131)과 중첩하여 이루는 축전기를 유지 축전기(storage capacitor)라 하며, 유지 축전기는 액정 축전기의 전압 유지 능력을 강화한다.

접촉 보조 부재(81, 82)는 각각 접촉 구멍(181, 182)을 통하여 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 연결된다. 접촉 보조 부재(81, 82)는 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 외부 장치와의 접착성을 보완하고 이들을 보호한다.

연결 다리(83)는 게이트선(121)을 가로지르며, 게이트선(121)을 사이에 두고 반대쪽에 위치하는 접촉 구멍(183a, 183b)을 통하여 유지 전극선(131)의 노출된 부분과 유지 전극(133b) 자유단의 노출된 끝 부분에 연결되어 있다. 유지 전극(133a, 133b)을 비롯한 유지 전극선(131)은 연결 다리(83)와 함께 게이트선(121)이나 데이터선(171) 또는 박막 트랜지스터의 결함을 수리하는데 사용할 수 있다.

화소 전극(191) 위에는 배향막(11)이 도포되어 있다. 배향막(11)은 표시 영역(A)에 형성되어 있으며 폴리이미드(polyimide) 따위의 절연 물질로 만들어질 수 있다.

다음, 박막 트랜지스터 표시판(100)과 대향하는 공통 전극 표시판(200)에 대하여 설명한다.

투명 유리 또는 플라스틱 따위로 만들어진 절연 기판(210) 위에 블랙 매트릭스(black matrix)라고도 하는 차광 부재(light blocking member)(220)가 형성되어 있다. 차광 부재(220)는 화소 전극(191)과 마주하고 화소 전극(191)과 거의 동일한 모양을 가지는 복수의 개구부를 가지고 있으며, 화소 전극(191) 사이의 빛샘을 막는다. 차광 부재(220)는 게이트선(121) 및 데이터선(171)에 대응하는 부분과 박막 트랜지스터에 대응하는 부분으로 이루어질 수 있다.

기판(210) 위에는 또한 복수의 색 필터(230)가 형성되어 있다. 색 필터(230)는 차광 부재(220)로 둘러싸인 영역 내에 대부분 존재하며, 어느 한 방향으로 길게 뻗을 수 있다. 각 색 필터(230)는 적색, 녹색 및 청색 등 기본색(primary color) 중 하나를 표시할 수 있다.

색 필터(230) 위에는 ITO 또는 IZO 따위의 투명한 도전체로 만들어진 공통 전극(270)이 형성되어 있다.

공통 전극(270) 위에는 배향막(21)이 도포되어 있다. 배향막(21)은 표시 영역(A)에 형성되어 있으며 폴리이미드 따위의 절연 물질로 만들어질 수 있다.

공통 전극(270) 위에는 고대(高臺)라고도 하는 댐(dam)(310)이 형성되어 있다. 댐(310)은 표시 영역(A)의 바깥에서 표시 영역(A)을 둘러싸고 있으며, 연속적인 하나의 돌기 또는 불연속적인 복수의 돌기를 포함하는 다양한 모양으로 형성될 수 있다.

도 15a 내지 도 15d는 다양한 댐(310)의 모양 및 배치를 예시적으로 보여주는 평면도이다.

도 15a 내지 도 15d에 도시한 바와 같이, 댐(310)은 밀봉재(320)에 의해 정의된 영역 내에서 표시 영역(A)을 둘러싸고 있으며, 하나 또는 둘 이상의 불연속적인 돌기를 포함할 수 있다. 또한, 표시 영역(A)을 둘러싸는 내측 댐(310a) 및 내측 댐(310a)과 밀봉재(320) 사이에 배치되는 외측 댐(310a)을 포함한 복수 겹으로 형성될 수 있으며, 내측 댐(310a) 및 외측 댐(320a) 중 하나를 생략할 수도 있다.

댐(310)은 양 표시판(100, 200) 사이의 간격, 즉 셀 간격보다 높이가 낮기 때문에 박막 트랜지스터 표시판(100)과 어느 정도 간격을 두고 떨어져 있으며, 이들 사이로 액정(300)이 통과할 수 있다. 댐(310)은 아크릴계 수지(acrylic resin), 에폭시계 수지(epoxy resin), 아크릴-에폭시계 수지 및 페놀 수지(phenol resin) 따위의 광 경화성 또는 열 경화성 수지를 주성분으로 하는 물질로 이루어져 있고, 광 개시제(photo initiator), 충전재(filler) 및 각종 첨가제(additive)를 더 포함할 수 있다.

표시판(100, 200)은 밀봉재(320)에 의해 접착 고정되어 있다. 밀봉재(320)는 표시 영역(A) 둘레를 따라 댐(310)의 바깥쪽에 형성되어 있으며 소정의 폐각 형상의 영역을 정의한다. 밀봉재(320)는 셀 간격과 동일한 높이를 가지며, 댐(310)과 마찬가지로 아크릴계 수지, 에폭시계 수지, 아크릴-에폭시계 수지 및 페놀 수지 따위의 광 경화성 또는 열 경화성 수지로 만들어질 수 있다.

밀봉재(320)에 의해 정의되는 영역에는 액정(300)이 들어 있으며, 댐(310)은 표시 영역(A) 둘레에서 액정(300)이 표시 영역(A) 바깥으로 빠져나가는 속도를 제어한다. 이에 따라 액정(300)이 표시판(100, 200)의 테두리부로 물리는 것을 방지하여 셀 간격을 균일하게 유지할 수 있다.

또한 밀봉재(320)는 미경화 상태에서 양 표시판(100, 200)을 고정된 후 광 또는 열에 의해 경화되는데, 이 때 댐(310)은 액정(300)이 미경화 상태의 밀봉재(320)와 직접 접촉하는 것을 방지하여 미경화 상태의 밀봉재(320)로부터 액정(300)이 오염되는 것을 막아준다.

표시판(100, 200)의 바깥쪽 면에는 편광자(polarizer)(도시하지 않음)가 구비되어 있는데, 두 편광자의 편광축은 평행 또는 직교한다. 반사형 액정 표시 장치의 경우에는 두 개의 편광자 중 하나가 생략될 수 있다.

액정층(3)은 양 또는 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자(300)는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 거의 평행 또는 거의 수직을 이루도록 배향되어 있다.

액정층(3)에는 복수의 구형 간격재(bead spacer)(도시하지 않음) 또한 산포되어 있다. 구형 간격재는 양 표시판(100, 200) 사이에서 셀 간격을 유지한다.

그러면, 도 1 내지 도 3에 도시한 액정 표시 장치를 제조하는 방법에 대하여 도 4 내지 도 14를 참고하여 설명한다.

먼저, 박막 트랜지스터 표시판(100)의 제조 방법에 대하여 도 4 내지 도 10을 참고하여 상세하게 설명한다.

도 4, 도 6 및 도 8은 본 발명의 한 실시예에 따른 박막 트랜지스터 표시판의 제조 방법을 차례로 도시한 배치도이고, 도 5는 도 4의 박막 트랜지스터 표시판을 V-V 선을 따라 잘라 도시한 단면도이고, 도 7은 도 6의 박막 트랜지스터 표시판을 VII-VII 선을 따라 잘라 도시한 단면도이고, 도 9는 도 8의 박막 트랜지스터 표시판을 IX-IX 선을 따라 잘라 도시한 단면도이고, 도 10은 도 8 및 도 9에 연속하여 액정 적하 공정을 보여주는 단면도이다.

먼저, 도 4 및 도 5를 참고하여, 기판(110) 위에 알루미늄 합금으로 만들어진 게이트 전극(124) 및 끝 부분(129)을 포함하는 복수의 게이트선(121)과 유지 전극(133a, 133b)을 포함하는 복수의 유지 전극선(131)을 형성한다.

다음, 게이트 절연막(140), 진성 비정질 규소층 및 불순물 비정질 규소층을 화학 기상 증착(plasma enhanced chemical vapor deposition, PECVD)으로 연속하여 적층하고 불순물 비정질 규소층 및 진성 비정질 규소층을 사진 식각하여 복수의 불순물 반도체와 반도체(154)를 형성한다.

다음, 알루미늄 합금으로 만들어진 소스 전극(173) 및 끝 부분(179)을 포함하는 데이터선(171) 및 드레인 전극(175)을 형성한다.

이어서, 소스 전극(173) 및 드레인 전극(175)으로 덮이지 않고 노출된 불순물 반도체를 제거하여 저항성 접촉 부재(163, 165)를 완성하는 한편, 그 아래의 반도체(154) 일부분을 노출한다.

도 6 및 도 7에 도시한 바와 같이, 화학 기상 증착 또는 인쇄(printing) 방법 등으로 보호막(180)을 적층하고, 이를 사진 식각하여 복수의 접촉 구멍(181, 182, 183a, 183b, 185)을 형성한다.

다음, 도 8 및 도 9에 도시한 바와 같이, 보호막(180) 위에 화소 전극(191), 복수의 연결 다리(83) 및 복수의 접촉 보조 부재(81, 82)를 형성하고, 그 위에 배향막(11)을 도포하여 박막 트랜지스터 표시판(100)을 완성한다.

다음, 박막 트랜지스터 표시판(100) 위에 구형 간격재(도시하지 않음)를 산포한다. 구형 간격재는 간격재 산포기(도시하지 않음)를 사용하여 표시판(100) 위에 고르게 산포한다.

다음, 도 10에 도시한 바와 같이, 박막 트랜지스터 표시판(100) 위에 액정 적하기(10)를 사용하여 액정(30)을 적하한다. 액정 적하기(10)는 위치 조절기(15)에 설치되어 위치 조절기(15)에 의해 박막 트랜지스터 표시판(100) 상부에서 상하좌우로 이동하여 소정 위치에 액정(30)을 적하한다.

그 다음, 박막 트랜지스터 표시판(100)에 대향하는 공통 전극 표시판(200)의 제조 방법에 대하여 도 11 내지 도 14를 참고하여 설명한다.

도 11 내지 도 14는 본 발명의 한 실시예에 따른 공통 전극 표시판(200)의 제조 방법을 차례로 도시한 단면도이다.

먼저, 도 11에 도시한 바와 같이, 기판(220) 위에 불투명 금속으로 만들어진 차광 부재(220)를 형성한다. 이어서, 색 필터(230)를 형성한다. 색 필터(230)는 적색, 녹색 및 청색 파위의 안료를 포함하는 감광성 유기 물질을 도포하고 사진 공정을 통하여 형성하거나 또는 잉크젯 인쇄(inkjet printing) 따위로 형성한다.

다음, 도 12에 도시한 바와 같이, 색 필터(230)와 차광 부재(220) 전면에 ITO 또는 IZO 따위의 투명 도전막을 스퍼터링하여 공통 전극(270)을 형성하고, 그 위에 배향막(21)을 도포한다.

다음, 도 13에 도시한 바와 같이, 공통 전극 표시판(200)의 표시 영역(A) 바깥에 댐(310)을 형성한다. 댐(310)은 디스펜서(dispenser)(도시하지 않음)를 사용하여 표시 영역(A) 주위를 둘러싸도록 도포한다. 댐(310)의 높이 및 폭은 디스펜서의 사출량으로 조절할 수 있으며, 이 때 댐(310)의 높이는 셀 간격보다 낮게 조절한다. 이와 같이 댐(310)은 별도의 마스크 없이 손쉽게 형성할 수 있다.

이어서, 댐(310)을 UV로 경화한다. UV 경화에 의해 댐(310)에 함유되어 있는 광 개시제가 반응하면서 고분자 수지를 경화한다. 이어서 열 경화하는 공정을 더 포함할 수도 있다. 열 경화는 120℃ 정도의 온도에서 약 60분간 가열하여 남아있는 고분자 수지를 완전히 경화한다.

그 다음, 도 14에 도시한 바와 같이, 댐(310)의 바깥쪽에 밀봉재(320)를 형성한다. 밀봉재(320)는 디스펜서를 사용하여 댐(310) 주위를 둘러싸도록 도포한다. 밀봉재(320)의 높이 및 폭 또한 디스펜서의 사출량으로 조절할 수 있으며, 이 때 밀봉재(320)의 높이는 셀 간격과 동일하게 또는 압착(press)되는 정도를 고려하여 그보다 다소 높게 형성할 수 있다.

그 다음, 도 1 내지 도 3에 도시한 바와 같이, 박막 트랜지스터 표시판(100)과 공통 전극 표시판(200)을 합착(assembly)한다. 합착은 진공 분위기에서 수행하는 것이 바람직하다.

이어서, 박막 트랜지스터 표시판(100)과 공통 전극 표시판(200) 사이의 밀봉재(320)를 UV로 경화한다. 또한 필요한 경우 열 경화하는 공정을 더 포함할 수 있다.

상기 실시예에서는 액정(300)을 박막 트랜지스터 표시판(100)에 적하하고 댐(310)과 밀봉재(320)를 공통 전극 표시판(200)에 형성하였지만, 액정(300)을 공통 전극 표시판(200)에 적하하고 댐(310)과 밀봉재(320)를 박막 트랜지스터 표시판(100)에 형성할 수도 있으며, 액정(300), 댐(310) 및 밀봉재(320)를 동일한 표시판에 형성할 수도 있다.

이상에서 본 발명의 바람직한 실시예들에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

발명의 효과

상기와 같이, 표시 영역과 밀봉재 사이에 댐을 형성함으로써 액정이 표시판의 테두리 부분에 몰리는 것을 방지하여 셀 간격을 균일하게 유지하고 양 표시판의 합착 전에 완전 경화된 댐에 의해 액정이 미경화 상태의 밀봉재와 접촉하는 것을 방지하거나 밀봉재 경화 공정에서 자외선 등에 노출되는 것을 방지하여 액정이 오염되는 것을 방지할 수 있다. 또한 댐은 별도의 마스크 없이 밀봉재 형성 공정과 동일하게 수행하므로 비용 및 시간을 절감할 수 있다.

도면의 간단한 설명

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 사시도이고,

도 2는 도 1의 액정 표시 장치를 도시한 배치도이고,

도 3은 도 2의 액정 표시 장치를 III-III 선을 따라 잘라 도시한 단면도이고,

도 4, 도 6 및 도 8은 본 발명의 한 실시예에 따른 박막 트랜지스터 표시판의 제조 방법을 차례로 도시한 배치도이고,

도 5는 도 4의 박막 트랜지스터 표시판을 V-V 선을 따라 잘라 도시한 단면도이고,

도 7은 도 6의 박막 트랜지스터 표시판을 VII-VII 선을 따라 잘라 도시한 단면도이고,

도 9는 도 8의 박막 트랜지스터 표시판을 IX-IX 선을 따라 잘라 도시한 단면도이고,

도 10은 도 8 및 도 9에 연속하여 액정 적하하는 공정을 보여주는 단면도이고,

도 11 내지 도 14는 본 발명의 한 실시예에 따른 공통 전극 표시판의 제조 방법을 차례로 도시한 단면도이고,

도 15a 내지 도 15d는 댐의 모양 및 배치를 예시적으로 보여주는 평면도이다.

<도면의 주요 부분에 대한 부호의 설명>

3: 액정층

11, 21: 배향막 110, 210: 절연 기판

121: 게이트선 124: 게이트 전극

131: 유지 전극선 133a, 133b: 유지 전극

140: 게이트 절연막 151: 반도체

161: 불순물 비정질 규소층 171: 데이터선

173: 소스 전극 175: 드레인 전극

180: 보호막 81, 82: 접촉 보조 부재

181, 182, 183a, 183b, 185: 접촉구 191: 화소 전극

220: 차광 부재 230: 색 필터

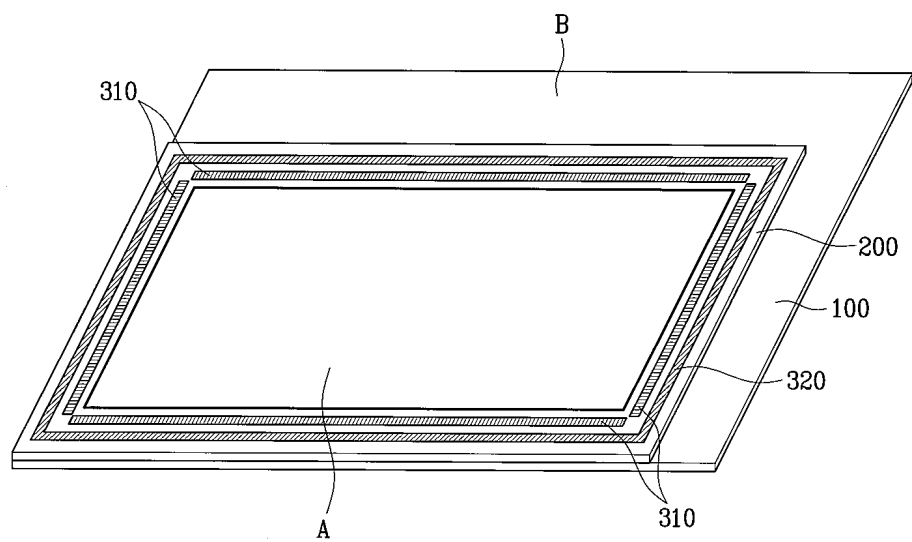
270: 공통 전극 300: 액정

310: 댐 320: 밀봉재

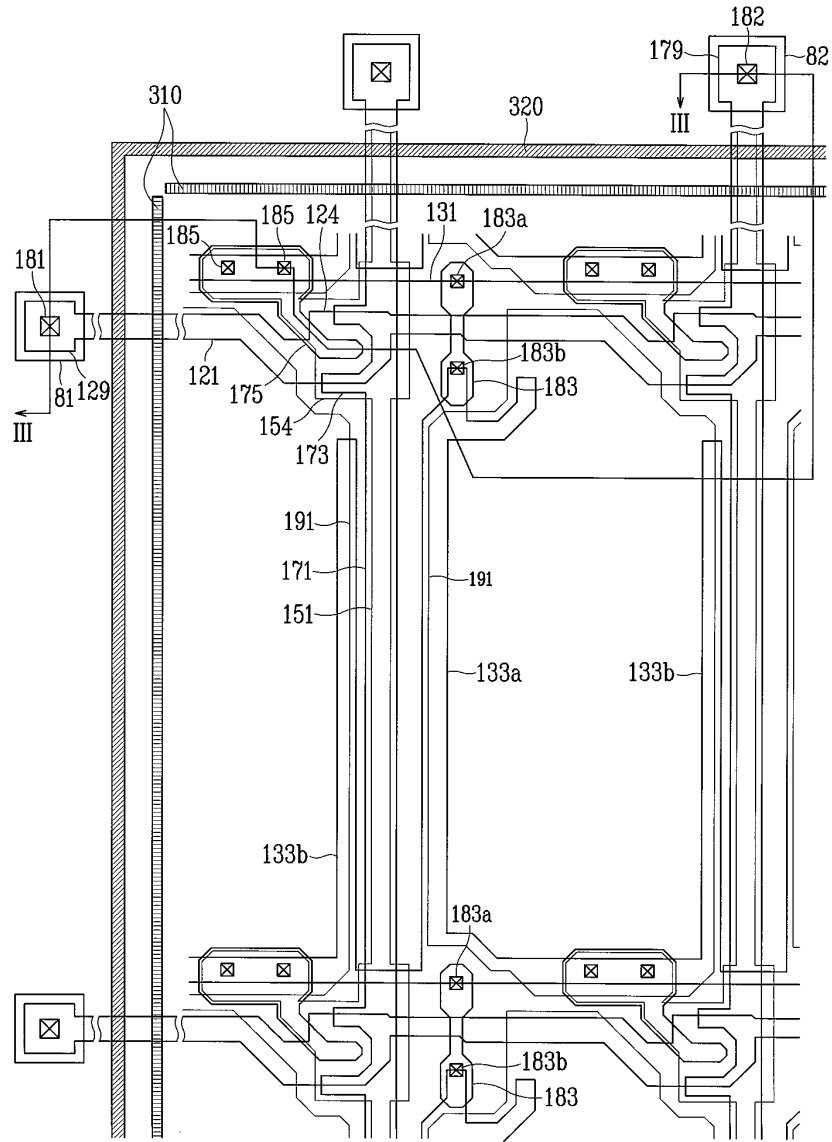
A: 표시 영역 B: 패드 영역

도면

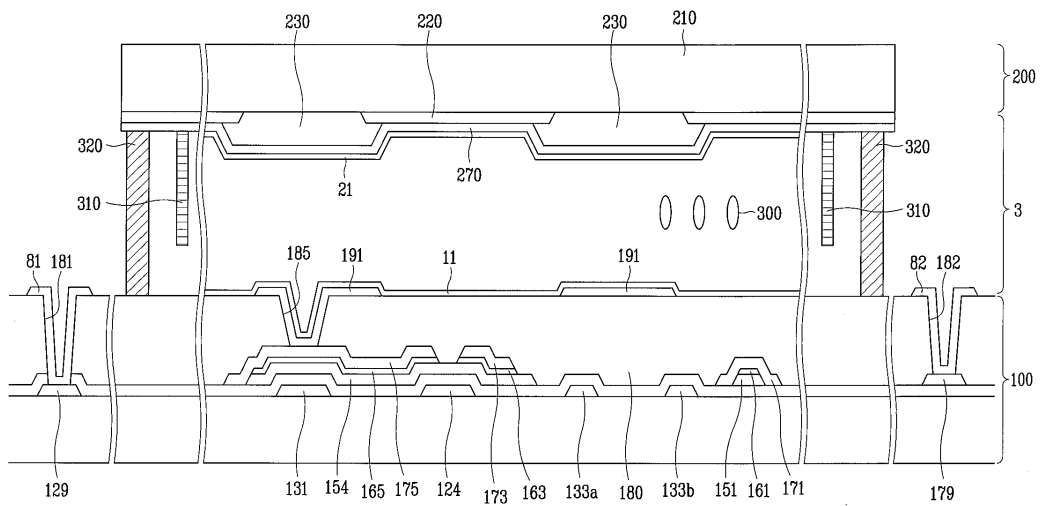
도면1



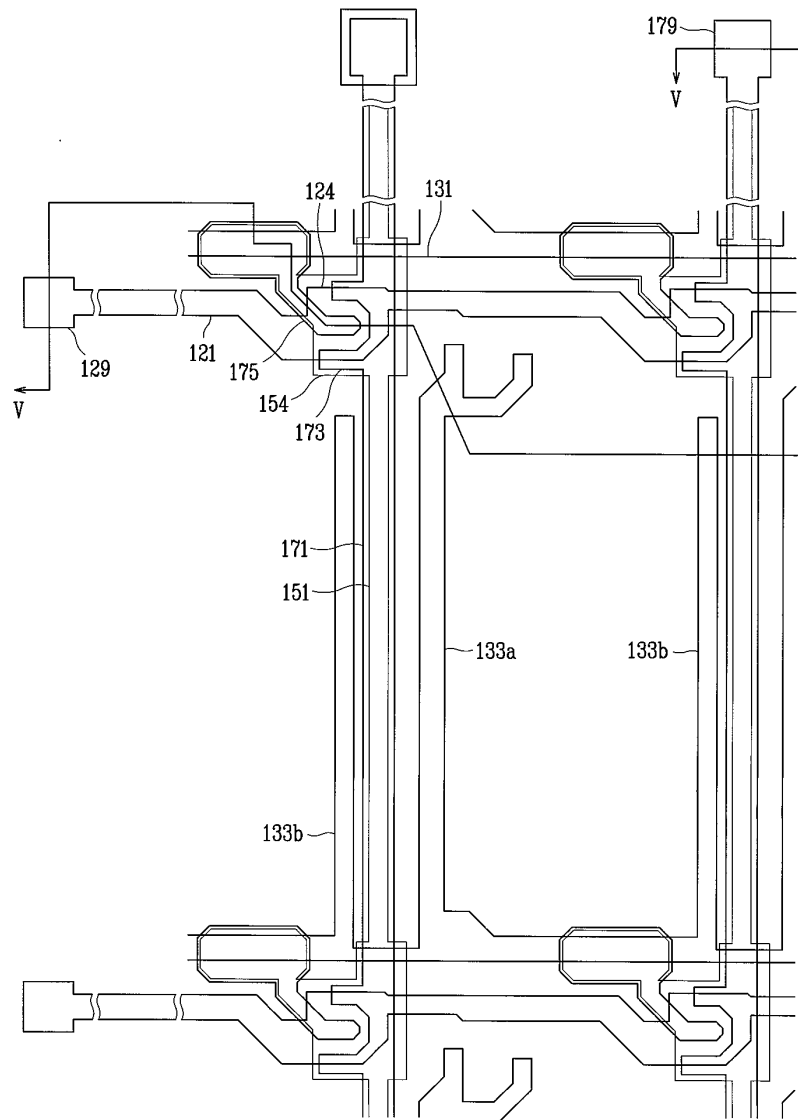
도면2



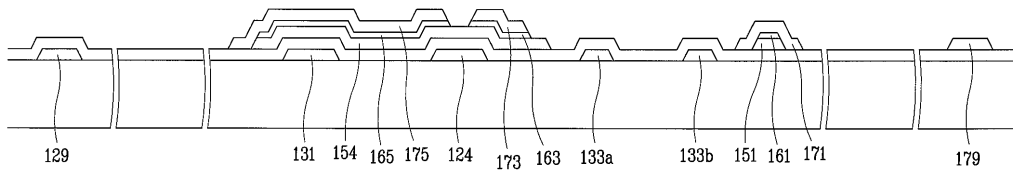
도면3



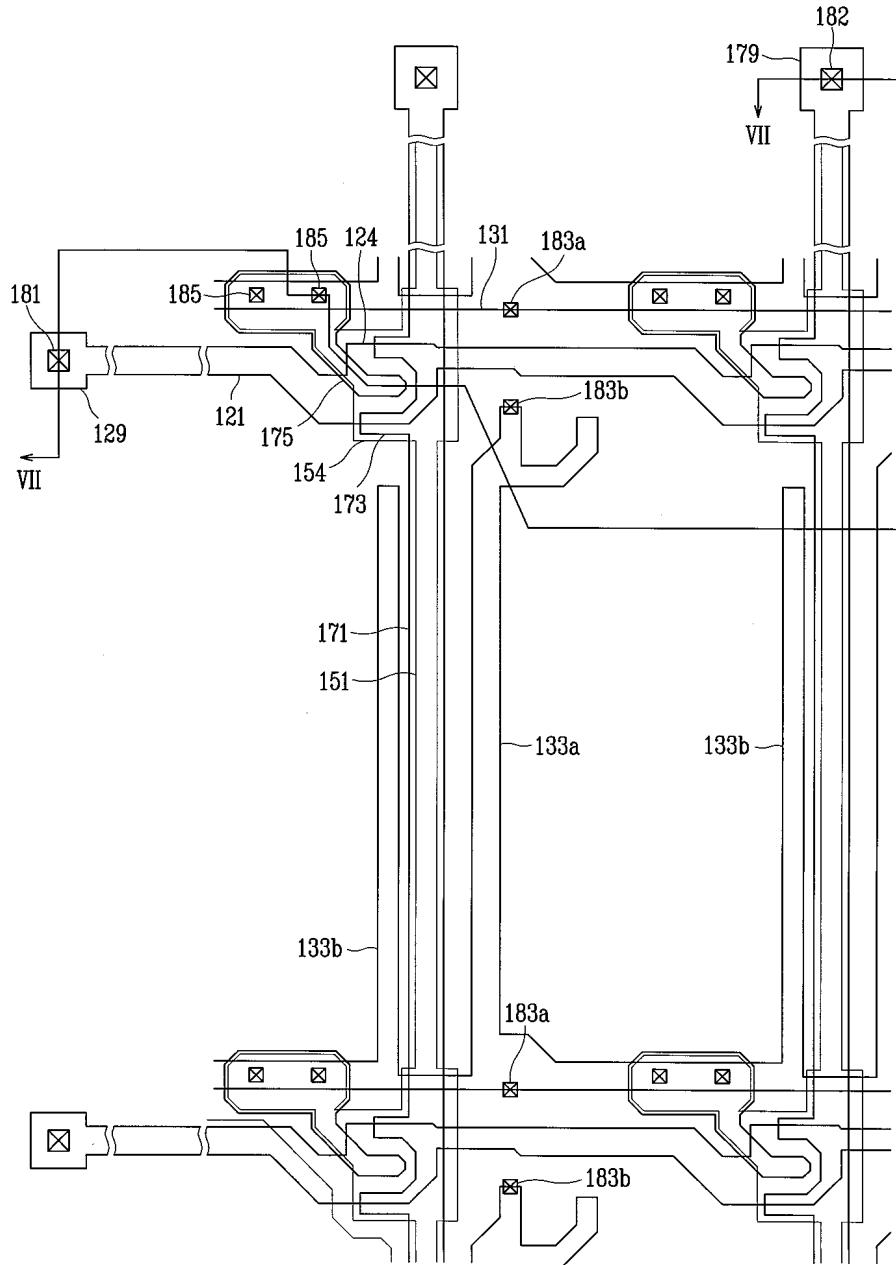
도면4



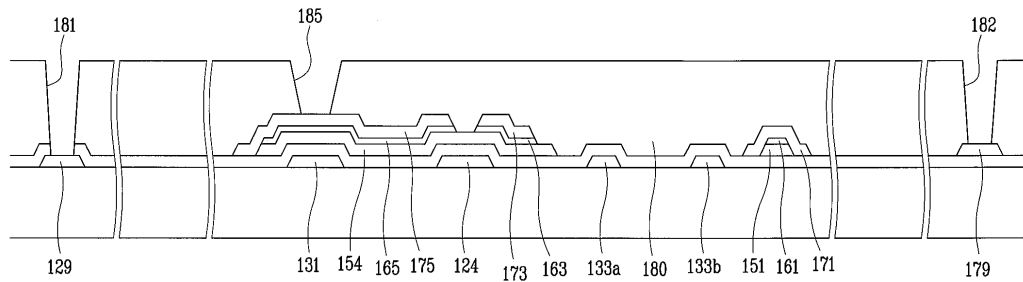
도면5



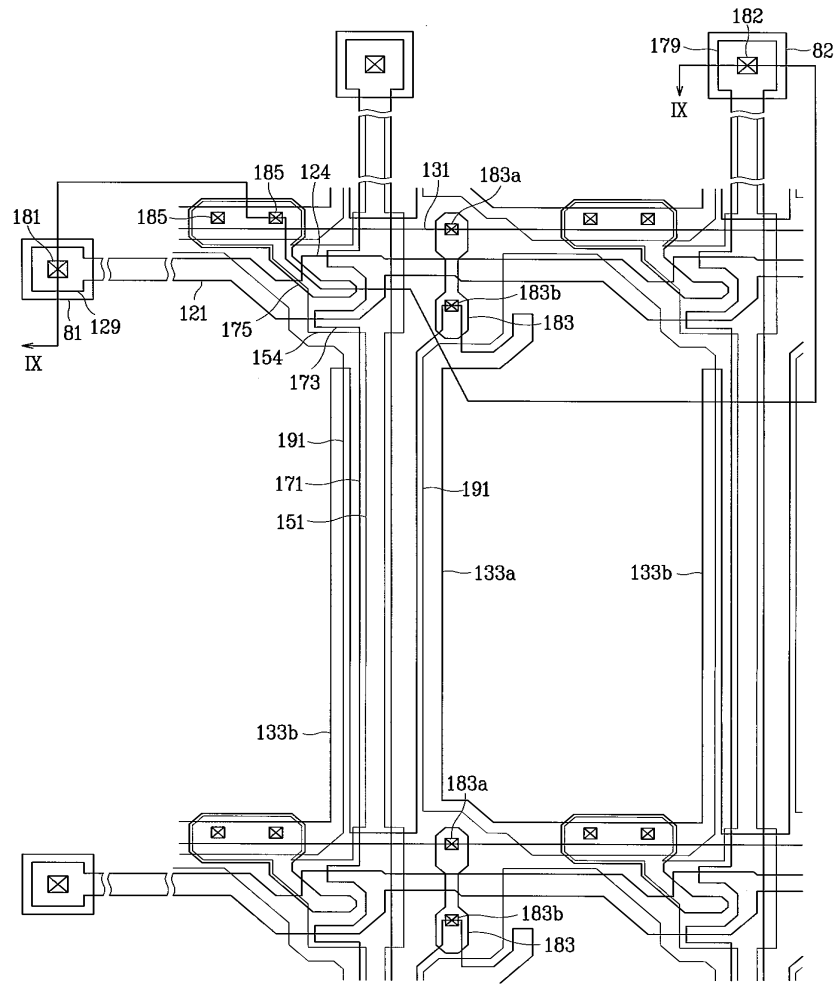
도면6



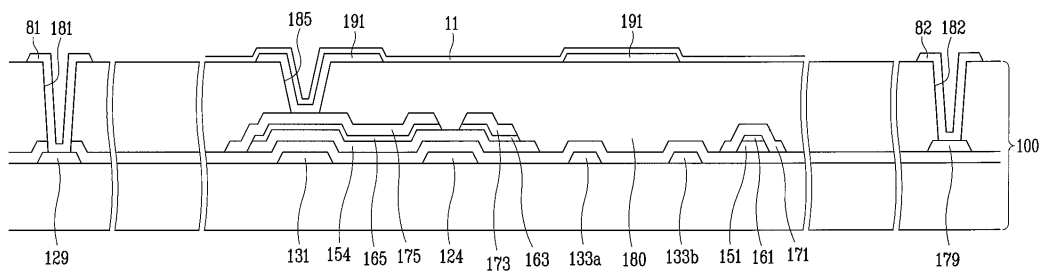
도면7



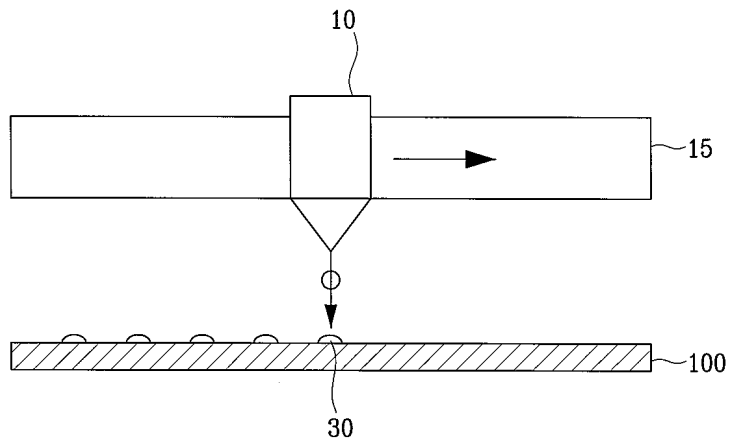
도면8



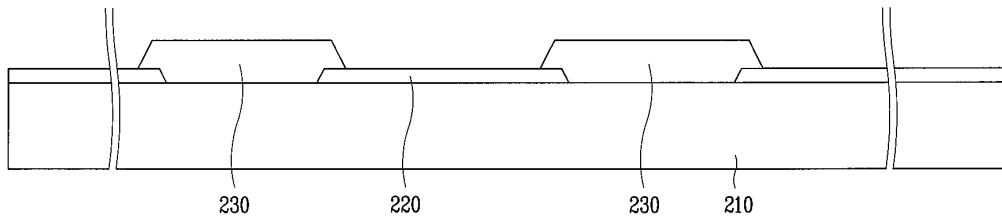
도면9



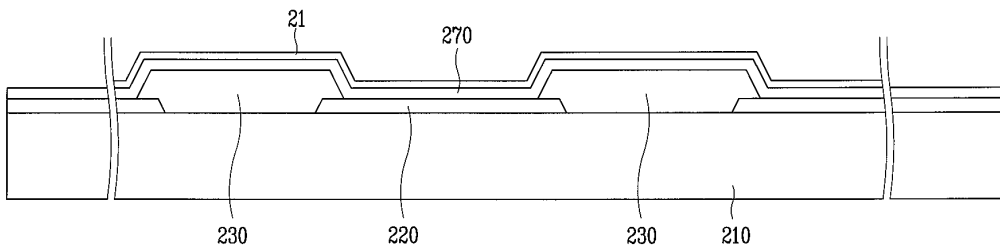
도면10



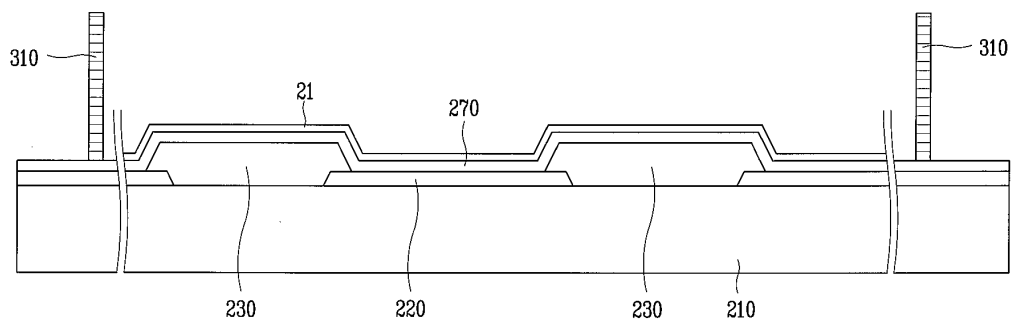
도면11



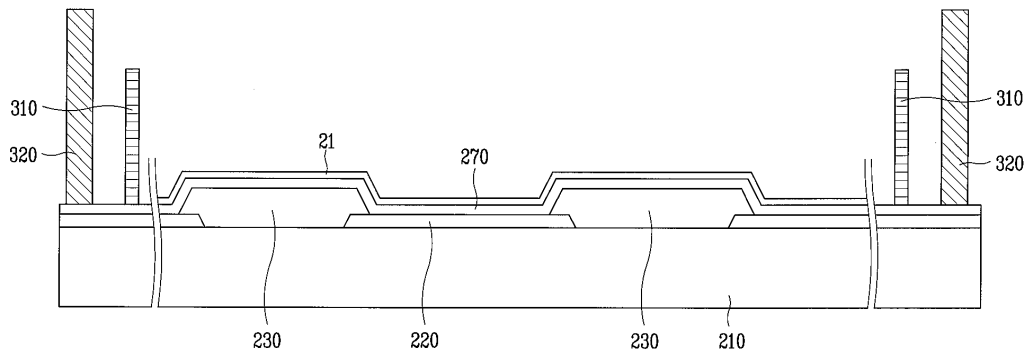
도면12



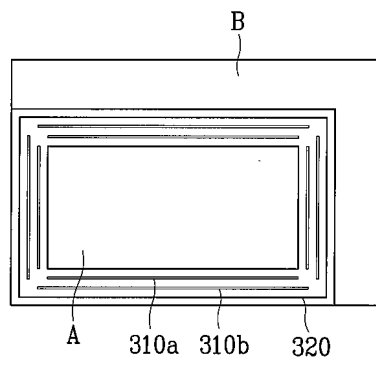
도면13



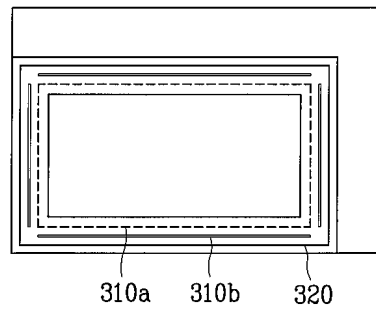
도면14



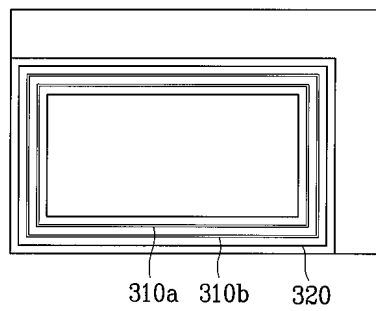
도면15a



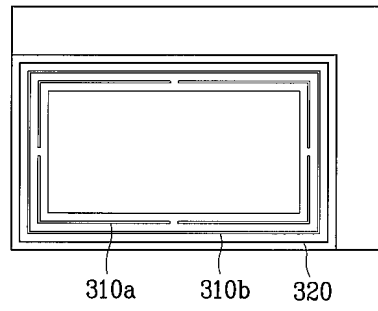
도면15b



도면15c



도면15d



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	KR1020070025447A	公开(公告)日	2007-03-08
申请号	KR1020050081632	申请日	2005-09-02
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	JANG YANG GYU		
发明人	JANG, YANG GYU		
IPC分类号	G02F1/1339		
CPC分类号	G02F1/1339		
外部链接	Espacenet		

摘要(译)

本发明提供了一种液晶显示器及其制造方法，包括被密封材料包围的液晶，同时允许位于密封材料之类的层之间的密封材料在由密封材料包围的区域内形成。第一显示面板和第二显示面板彼此面对，并且在第一显示面板和第二显示面板中的任何一个圆周上，在任何一个形成的密封材料上，第一显示面板和第二显示面板位于第一显示面板和第二显示面板之间，并且第一显示面板和第二显示面板，以及第一显示面板和第二显示面板。古代，大坝，密封材料，液晶。

