

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. (11) 공개번호 10-2006-0032034
G02F 1/1343 (2006.01) (43) 공개일자 2006년04월14일

(21) 출원번호 10-2004-0081041
(22) 출원일자 2004년10월11일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지
(72) 발명자 안지영
경기 안양시 동안구 평촌동 인덕원대우아파트 103동 1901호
(74) 대리인 박장원

심사청구 : 없음

(54) 횡전계방식 액정표시장치

요약

본 발명은 척얼룩 등 외광반사에 의한 얼룩현상을 방지하기 위한 횡전계방식 액정표시장치에 관한 것으로서, 서로 대향하는 제 1 및 제 2 기판, 상기 제 1 기판에 종횡으로 배열되어 복수개의 화소영역을 정의하는 복수개의 게이트라인 및 데이터라인 및 상기 화소영역에 교대로 배치되어 횡전계를 발생시키며, 도전체층 및 반사율 저감층을 포함하는 다중전극구조의 공통전극과 화소전극을 포함하여 구성되는 횡전계방식 액정표시장치에 관한 것이다.

대표도

도 2

색인어

횡전계방식, 척얼룩, 표면반사, 도전체층, 반사율 저감층, 다중전극구조

명세서

도면의 간단한 설명

도 1은 일반적인 횡전계방식 액정표시장치의 어레이 기판 일부를 나타내는 평면도.

도 2는 본 발명에 따른 횡전계방식 액정표시장치의 어레이 기판 일부를 나타내는 평면도.

도 3은 도 2에 도시된 액정표시장치의 I-I'선에 따른 단면을 나타내는 예시도.

도 4a 및 도 4b는 전극 구조에 따른 투과도 특성을 나타내는 그래프.

도 5a 내지 도 5d는 도 2에 도시된 어레이 기판의 I-I'선에 따른 제조공정을 순차적으로 나타내는 예시도.

**** 도면의 주요부분에 대한 부호의 설명 ****

108A, 118A : 도전체층 108B, 118B : 반사율 저감층

108L : 공통전극라인 118L : 화소전극라인

140A : 제 1 컨택홀 140B : 제 2 컨택홀

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 횡전계(In Plan Switching; IPS)방식 액정표시장치에 관한 것으로, 특히 공통전극과 화소전극이 도전체층과 반사율 저감층의 적어도 이중층으로 구성된 다중전극구조의 횡전계방식 액정표시장치 및 그 제조방법에 관한 것이다.

근래에는 정보화 사회의 발전과 더불어, 표시장치에 대한 다양한 형태의 요구가 증대되면서, LCD(Liquid Crystalline Polymer), PDP(Plasma Display Panel), ELD(Electro Luminescent Display), FED(Field Emission Display), VFD (Vacuum Fluorescent Display)등 평판표시장치에 대한 연구가 활발히 진행되고 있다. 그 중 고화질의 구현, 양산화 기술, 구동수단의 용이성, 경량, 박형, 저소비 전력 등의 이유로 액정표시장치(LCD)가 가장 각광을 받고 있다.

이러한 액정표시장치는 크게 화상을 표현하는 액정 패널과 상기 액정 패널에 구동신호를 인가하기 위한 구동부로 구분되며, 상기 액정 패널은 다시 제 1 및 제 2 기판과, 상기 제 1 및 제 2 기판 사이에 주입된 액정층으로 구성된다.

액정표시장치는 가늘고 긴 액정분자의 배열에 따라 다양한 표시모드가 존재하는데, 그 중 흑백표시가 용이하고 응답속도가 빠르며 구동전압이 낮다는 장점을 갖는 TN(Twisted Nematic) 모드 액정표시장치가 주로 사용되고 있다. 그러나, TN 모드에서는 상하로 걸리는 전기장에 의해 액정분자가 수직으로 배향되기 때문에, 액정분자의 굴절률 이방성에 의해 시야각 특성이 우수하지 못한 단점이 존재한다. 따라서, 상기의 단점을 극복하기 위해 새로운 기술 즉, 횡전계방식 액정표시장치가 근래 제안되고 있다.

이러한 횡전계방식 액정표시장치는 전압의 인가 시 평면상에 횡전계를 형성하여 액정분자를 평면상으로 배향함으로써 기존의 TN 모드 액정표시장치와 대비되어 광시야각 특성을 확보하는 액정표시장치로서, 이를 자세히 설명하면 다음과 같다.

도 1은 일반적인 횡전계방식 액정표시장치의 어레이 기판 일부를 나타내는 평면도로서, 실제의 액정표시장치에서는 N개의 게이트라인과 M개의 데이터라인이 교차하여 NxM개의 화소가 존재하지만 설명을 간단하게 하기 위해 도면에는 단정한 화소만을 나타내었다.

도면에 도시된 바와 같이, 투명한 유리기판(10) 위에 중횡으로 배열되어 화소영역을 정의하는 게이트라인(16)과 데이터라인(17)이 형성되어 있으며, 상기 게이트라인(16)과 데이터라인(17)의 교차영역에는 스위칭장치인 박막 트랜지스터(Thin Film Transistor; TFT)(20)가 형성되어 있다.

이때, 상기 박막 트랜지스터(20)는 게이트라인(16)에 연결된 게이트전극(21), 데이터라인(17)에 연결된 소오스전극(22) 및 화소전극라인(18L)에 연결된 드레인전극(23)으로 구성된다. 또한, 도면에는 도시하지 않았지만, 상기 박막 트랜지스터(20)는 게이트전극(21)과 소오스/드레인전극(22, 23)의 절연을 위한 게이트절연막 및 게이트전극(21)에 공급되는 게이트전압에 의해 소오스전극(22)과 드레인전극(23) 간에 전도채널(conductive channel)을 형성하는 액티브층, 즉 채널층을 포함한다.

한편, 상기 화소영역 내에는 횡전계를 발생시키기 위한 공통전극(8)과 화소전극(18)이 데이터라인(17)의 길이방향으로 교대로 배치되어 있다. 이때, 상기 화소전극(18)은 드레인전극(23)과 연결된 화소전극라인(18L)과 제 1 컨택홀(40A)을 통해 전기적으로 접속하며, 상기 공통전극(8)은 게이트라인(16)과 평행하게 배치된 공통전극라인(8L)과 제 2 컨택홀(40B)을 통해 전기적으로 접속되어 있다.

이때, 상기 공통전극(8)과 화소전극(18)은 인듐-틴-옥사이드(Indium Tin Oxide; ITO)와 같은 투명 도전체로 동일한 평면상에 형성되어 2ITO 구조의 횡전계방식 액정표시장치를 이루며, 종래에 비하여 높은 개구율을 보인다. 또한 상기 두 종류의 전극이 동일층에 형성되므로 전극 간격이 균일하게 형성되어 응답속도 및 잔상에 유리하다는 장점이 있다.

반면, 이러한 2ITO 구조의 횡전계방식 액정표시장치의 경우, 전술한 바와 같이 전극들이 모두 투명한 물질로 이루어져 있어, 표준블랙모드(normally black mode)에서 완전한 블랙휘도를 나타내지 않아 화면의 컨트라스트비(contrast ration)면에서 불리하다는 단점을 가지고 있다.

한편, 상기한 바와 같은 구조를 갖는 횡전계방식 액정표시장치는 제조과정에서 다수회의 포토리소그래피(photo-lithography) 공정을 거치게 되는데, 이 과정은 감광막 도포, 노광, 현상 및 식각단계를 거쳐 진행된다.

좀더 상세히 설명하면, 일반적으로 포토리소그래피 공정에서는 먼저 패턴을 형성하고자 하는 기판 상에 식각대상층을 형성하고, 그 상부에 감광막을 도포하는 단계를 거쳐, 기판을 노광기에 로딩하여 기판과 마스크를 얼라인한 후, 상기 마스크를 통해 감광막 상에 광을 조사하는 노광단계를 거치게 된다. 이때, 노광 과정중에 기판과 마스크의 얼라인이 틀어지지 않도록 기판을 금속으로 형성된 척(chuck) 상에 올려 밀착 고정시킨다.

그런데, 기판 위에 형성된 식각대상층이 ITO등과 같은 투명물질인 경우, 상기한 바와 같이, 척상에 로딩된 기판에 노광이 이루어지는 과정에서 노광시 들어온 광빔이 기판을 투과한 후, 금속층의 척에 의해 반사되어 다시 감광막을 재통과하게 되고, 결국 영역에 따라 노광정도의 차이가 발생하는 문제점이 야기된다.

즉, 기판 내에서 척에 로딩되었던 위치와 척에 로딩되지 않았던 위치에 따라 노광량에 차이가 발생하고, 이에 포토레지스트의 패턴형태가 약간 달라지게 되어 투명전극의 CD(critical dimension) 편차가 발생되고, 이것이 얼룩으로 보이게 되는 것이다.

결과적으로, 횡전계방식 액정표시장치의 화소전극 및 공통전극을 투명한 전극으로 형성하는 경우, 액정표시장치의 개구율을 결정하는 전극의 폭이 반사광에 의한 노광정도의 차이에 의해 영역에 따라 변화되며, 이것은 곧 화면상에 척얼룩을 발생시키게 된다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기한 바와 같은 문제를 해결하기 위한 것으로서, 공통전극 및 화소전극을 도전체층 및 반사율 저감층을 포함하는 다중전극구조로 형성시켜, 패널 제작시 발생될 수 있는 얼룩을 방지하고, 블랙휘도 저감 및 화면의 컨트라스트비를 개선할 수 있는 횡전계방식 액정표시장치 및 그 제조방법을 제공하는 것을 목적으로 하고 있다.

발명의 구성 및 작용

상기한 목적을 달성하기 위하여, 본 발명의 횡전계방식 액정표시장치는 서로 대향하는 제 1 및 제 2 기판, 상기 제 1 기판에 중첩으로 배열되어 복수개의 화소영역을 정의하는 복수개의 게이트라인 및 데이터라인, 상기 화소영역에 교대로 배치되어 횡전계를 발생시키며, 도전체층 및 반사율 저감층을 포함하는 다중전극구조의 공통전극과 화소전극 및 상기 제 1 기판과 제 2 기판 사이에 형성된 액정층을 포함한다.

이때, 상기 반사율 저감층은 표면반사율이 10% 미만인 물질로 이루어지며, 상기 공통전극 및 화소전극의 다중전극구조는 도전체층을 상부층에 구성하고 그 하부에 상기 반사율 저감층을 구성할 수 있으며, 이와 반대로 반사율 저감층을 상부층에 구성하고 그 하부에 도전체층을 구성할 수도 있다.

또한, 도전체층이 투명도전체일 경우, 상기 반사율 저감층은 도전체층에 비해 그 폭이 좁게 형성될 수 있는데, 이때 그 폭은 투명전극에 있어서 화이트휘도 증가에 영향을 미치지 못하는 상기 투명전극의 중앙영역과 같은 폭을 가지도록 구성할 수 있다.

한편, 상기 화소전극과 제 1 컨택홀을 통해 전기적으로 접속하는 화소전극라인을 추가로 포함할 수 있으며, 상기 화소영역에 게이트라인 방향으로 배치되어 제 2 컨택홀을 통해 상기 공통전극과 전기적으로 접속하는 공통전극라인을 추가로 포함할 수 있다.

또한, 본 발명의 횡전계방식 액정표시장치의 제조방법은 제 1 기판 및 제 2 기판을 제공하는 단계, 상기 제 1 기판 위에 게이트전극 및 게이트라인을 형성하는 단계, 상기 기판 전면에 게이트절연층을 형성하는 단계, 상기 제 1 기판의 소정 영역에 액티브층을 형성하는 단계, 상기 액티브층 위에 소오스/드레인전극을 형성하고, 상기 게이트라인과 교차하여 화소영역을 정의하는 데이터라인을 형성하는 단계, 상기 기판 위에 보호막을 형성하는 단계, 상기 보호막 위에 교대로 배치되어 횡전계를 형성하며, 도전체층 및 반사율 저감층의 적어도 이중층을 갖는 다중전극구조의 공통전극 및 화소전극을 형성하는 단계 및 상기 제 1 기판과 제 2 기판을 합착하는 단계를 포함한다.

이때, 상기 공통전극 및 화소전극을 형성하는 단계는 상기 보호막 위에 차례대로 반사율 저감층 및 도전체층을 적층하는 단계 및 하나의 마스크를 이용한 포토리소그래피공정을 통해 상기 반사율 저감층 및 도전체층을 식각하는 단계로 이루어지며, 다시 상기 식각하는 단계는 먼저 도전체층을 제 1 쪽을 가지는 공통전극 및 화소전극으로 형성하는 단계와 상기 도전체층의 하부에 위치한 반사율 저감층을 오버에치하여 제 2 쪽을 가지는 반사율 저감층으로 식각하는 단계로 구성된다.

만일, 상기 도전체층을 투명한 도전성물질로 형성하고 반사율 저감층을 불투명한 도전성물질로 형성하는 경우, 상기 도전체층의 폭이 상기 반사율 저감층의 폭보다 넓도록 형성할 수 있는데, 이때 상기 투명 도전체층은 인듐-틴-옥사이드(ITO), 인듐-징크-옥사이드(IZO) 또는 인듐-틴-징크-옥사이드(ITZO)와 같은 투명한 도전성물질로 형성하고, 상기 반사율 저감층은 크롬-옥사이드(CrOx), 크롬-나이트라이드(CrNx), 몰리브덴-옥사이드(MoOx)와 몰리브덴-나이트라이드(MoNx)와 같은 금속산화물이나 금속질화물 혹은 블랙수지와 같은 유기피막으로 형성할 수 있다.

이하, 상기와 같이 구성되는 본 발명의 횡전계방식 액정표시장치 및 그 제조방법을 실시예를 통해 상세히 설명한다.

도 2는 본 발명의 제 1 실시예에 따른 횡전계방식 액정표시장치의 어레이 기판 일부를 나타내는 평면도로써, 실제의 액정표시장치에서는 N개의 게이트라인과 M개의 데이터라인이 교차하여 NxM개의 화소가 존재하지만 설명을 간단하게 하기 위해 도면에는 단지 한 화소만을 나타내었다.

도 3은 도 2에 도시된 액정표시장치의 I-I'선에 따른 단면을 나타내는 예시도로써, 도 2에 도시된 어레이 기판과 상기 어레이 기판에 대응하는 컬러필터 기판을 함께 나타내고 있다.

도면에 도시된 바와 같이, 투명한 유리기판(110) 위에는 중형으로 배열되어 화소영역을 정의하는 게이트라인(116)과 데이터라인(117)이 형성되어 있으며, 상기 게이트라인(116)과 데이터라인(117)의 교차영역에는 스위칭소자인 박막 트랜지스터(120)가 형성되어 있다.

이때, 상기 박막 트랜지스터(120)는 게이트라인(116)에 연결된 게이트전극(121), 데이터라인(117)에 연결된 소오스전극(122) 및 화소전극라인(118L)에 연결된 드레인전극(123)으로 구성된다. 또한, 상기 박막 트랜지스터(120)는 게이트전극(121)과 소오스/드레인전극(122, 123)의 절연을 위한 게이트절연막(115A) 및 게이트전극(121)에 공급되는 게이트전압에 의해 소오스전극(122)과 드레인전극(123) 간에 전도채널을 형성하는 액티브층(124), 즉 채널층을 포함한다.

한편, 상기 화소영역 내에는 횡전계를 발생시키기 위한 공통전극(108A, 108B)과 화소전극(118A, 118B)이 절곡된 형태로 교대 배치되어 있으며, 각각 제1쪽을 갖는 반사율 저감층(108A, 118B)과 제2쪽을 갖는 반사율 저감층(108A, 118B)의 이중층으로 형성되어 있다. 이때, 상기 화소전극(118A, 118B)은 드레인전극(123)과 연결된 화소전극라인(118L)과 제 1 컨택홀(140A)을 통해 전기적으로 접속하며, 상기 공통전극(108A, 108B)은 게이트라인(116)과 평행하게 배치된 공통전극라인(108L)과 제 2 컨택홀(140B)을 통해 전기적으로 접속되어 있다.

이때, 도면에는 상기 공통전극(108A, 108B)과 화소전극(118A, 118B)이 모두 이중층으로 구성되어 있는 것을 나타내고 있으나, 본 발명이 이에 한정되는 것은 아니며 상기 공통전극(108A, 108B)과 화소전극(118A, 118B)이 모두 이중층 이상의 도전성물질로 구성될 수도 있다.

한편, 도면에는 하부에 위치하는 불투명 반사율 저감층(108A, 118A)과 그 상부에 투명 도전체층(108B, 118B)이 도시되어 있으며, 상기 불투명 반사율 저감층(108A, 118A)의 폭이 상기 투명 도전체층(108B, 118B)의 두께보다 더 좁게 형성된 이중층 구조를 예를 들어 나타내고 있다.

이때, 상기 반사율 저감층(108A, 118A)은 크롬-옥사이드(CrOx), 크롬-나이트라이드(CrNx), 몰리브덴-옥사이드(MoOx) 및 몰리브덴-나이트라이드(MoNx)와 같은 금속산화물 또는 금속질화물로 형성될 수 있으며, 블랙수지와 같은 유기피막으로 형성될 수 있다. 또한, 상기 도전체층(108B, 118B)은 인듐-틴-옥사이드(ITO), 인듐-징크-옥사이드(IZO) 혹은 인듐-틴-징크-옥사이드(ITZO) 등의 투명 도전체로 형성한다.

또한, 도면에 도시된 바와 같이, 본 발명에 따른 액정표시장치는 컬러필터 기판(105)과 어레이 기판(110) 및 상기 컬러필터 기판(105)과 어레이 기판(110) 사이에 형성된 액정층(liquid crystal layer)(150)으로 이루어져 있다.

이때, 상기 컬러필터 기판(105) 상부에는 색상을 구현하는 서브컬러필터(적, 녹, 청)를 포함하는 컬러필터(107) 및 상기 서브컬러필터 사이를 구분하고 액정층(150)을 투과하는 광을 차단하는 블랙매트릭스(black matrix)(106)가 형성되어 있다.

또한, 상기 어레이 기판(110) 상부에는 박막트랜지스터(120) 및 데이터라인(117)이 상기 컬러필터 기판(105)의 블랙매트릭스(106) 영역에 대응하는 위치에 형성되어 있다.

그리고, 상기 데이터라인(117)을 포함하여 게이트절연막(115A) 위에는 보호막(115B)이 형성되어 있으며, 상기 보호막(115B) 위의 화상표시 영역에는 본 실시예의 이중층 구조를 갖는 공통전극(108A, 108B)과 화소전극(118A, 118B)이 교대로 배치되어 있다.

이때, 상기 공통전극(108A, 108B)과 화소전극(118A, 118B)은 불투명한 반사율 저감층(108A, 118A)과 투명한 도전성물질의 투명 도전체층(108B, 118B)의 이중층으로 구성되는데, 상기 반사율 저감층(108A, 118A)은 상기 투명 도전체층(108B, 118B)에 비해 그 폭이 좁게 형성되어 있어, 화면의 콘트라스트비가 우수해지면서도 휘도면에서 투명전극만을 사용할 때와 같이 유리하며, 이를 도면을 참조하여 상세히 설명하면 다음과 같다.

도 4a 및 도 4b는 전극 구조에 따른 투과도 특성을 나타내는 그래프로써, 표준블랙모드에서의 블랙휘도와 화이트휘도를 각각 나타내고 있다.

먼저, 도 4a는 공통전극 및 화소전극이 모두 투명전극이나 불투명전극으로 구성된 횡전계방식 액정표시장치의 투과도 특성을 나타내고 있다.

즉, 도면에 실선으로 도시된 그래프는 전술한 2ITO 구조의 횡전계방식 액정표시장치의 투과도 특성을 나타내며, 점선으로 도시된 그래프는 화소전극 및 공통전극이 모두 불투명 물질로 이루어진 2메탈 구조의 횡전계방식 액정표시장치의 투과도 특성을 나타내고 있다.

도면에 도시된 바와 같이, 2ITO 구조에서는 공통전극(8) 및 화소전극(18)이 위치하는지 여부에 관계없이 전체 영역에서 완전한 블랙휘도를 나타내지 못하고 있으나, 2메탈 구조에서는 전극(8, 18)이 불투명하기 때문에 상기 전극(8, 18)들의 위치에서 완전한 블랙휘도를 나타내고 있다.

또한, 상기 2메탈 구조에서는 전극(8, 18)이 형성되어 있는 영역은 빛이 투과하지 못하여 상기 영역에서 화이트휘도가 0을 나타내는데 비해, 2ITO 구조에서는 다소 빛이 투과하게 되어 도시된 바와 같은 투과도 특성을 나타내고 있다.

이와 같은 블랙휘도 및 화이트휘도의 투과도 특성에 따라 2ITO 구조는 2메탈 구조에 비해 휘도면에서 유리하다는 것을 알 수 있다.

한편, 화면의 콘트라스트비는 화면상에서 상이 얼마나 뚜렷하게 보이는지를 가름하는 척도로써 휘도의 차가 클수록 잘 보이게 되며, 상기 콘트라스트비는 패널의 정면 중앙에서 화이트휘도의 값을 블랙 상태에서의 휘도로 나눈 값으로 정의한다.

이때, 블랙 상태에서의 휘도는 화이트 상태에서의 휘도보다 적은 값을 가지기 때문에 상기 콘트라스트비의 값은 주로 블랙 휘도에 의하여 영향을 많이 받게 되며, 그 결과 2ITO 구조는 2메탈 구조에 비해 콘트라스트비면에서 불리하게 된다.

한편, 도면에 도시된 W_D 는 2ITO 구조에서의 투명전극이 화이트휘도 증가에 주로 영향을 미치는 영역을 나타내고 있으며, 상기 폭(W_D) 이상의 투명전극 영역(즉, 투명전극의 중앙영역)은 휘도 증가에 영향을 미치지 못한다는 것을 알 수 있다.

다음으로, 도 4b는 본 발명에 따른 이중전극구조의 횡전계방식 액정표시장치의 투과도 특성을 나타내는 그래프로써, 도시된 바와 같이 블랙회도는 불투명 반사율 저감층(108A, 118A)이 형성되어 있는 영역(즉, 상기 불투명 반사율 저감층(108A, 118A)의 폭(W_N)만큼)에서 투과도가 0을 나타내며, 화이트회도는 전술한 2ITO 구조의 화이트회도와 그 폭(W_N)을 제외하고는 동일한 형태를 나타내고 있다.

즉, 본 발명의 이중층 전극 구조는 2ITO 구조의 회도면의 장점과 2메탈 구조의 화면 컨트라스트비면의 장점을 모두 가지도록 투명 도전체층(108B, 118B)과 불투명 반사율 저감층(108A, 118A)의 이중층 구조로 구성하며, 특히 상기 불투명 반사율 저감층(108A, 118A)을 투명 도전체층(108B, 118B)에 비해 그 폭(W_N)이 좁도록 형성한다. 이는 2ITO 구조의 장점인 화이트회도 증가는 투명 도전체층(108B, 118B)의 가장자리로부터 소정의 폭(즉, W_D)까지의 영역에서만 영향을 미치므로 상기 폭(W_D) 이외의 중앙 영역에는 화면 컨트라스트비 향상을 위한 불투명전극(108B, 118B)을 구성하게 된다.

이와 같이 본 실시예의 이중전극구조는 공통전극 및 화소전극을 투명전극과 불투명전극의 이중층으로 동일층에 형성함에 따라 전술한 2ITO 구조의 횡전계방식 액정표시장치의 장점과 함께 화면 컨트라스트비 및 휘도가 향상되는 효과를 제공한다.

또한, 반사율 저감층의 추가로 상기 2ITO 구조에서 발생하는 척(chuck)얼룩 불량을 방지할 수 있게 된다. 즉, 투명 전극 패터닝을 위한 감광막 노광공정에서 기판을 고정시키는 금속 재질의 척 표면에서 발생했던 반사광에 의한 감광막의 이중노광이 방지되고, 이에 따라 종래 척이 위치하는 영역에 상대적으로 많았던 노광량의 문제가 해결된다. 다시 말해, 감광막의 패터닝이 더이상 이중노광의 영향을 받게 되지 않으므로, 상기 척 상부에 위치하는 투명전극 패터닝에 척 자국이 보이는 얼룩 불량이 방지되는 것이다.

결국, 영역에 따른 패터닝의 불균일성에 의한 액정표시장치의 개구율 변동률을 줄일 수가 있으며, 이에 따라 척얼룩을 개선할 수가 있다.

또한, 본 발명에 따른 다중전극구조의 공통전극 및 화소전극에 전도성 금속층으로 형성된 불투명 도전체층을 추가로 형성하는 경우, 투명 전극부의 저항이 감소하는 장점을 가지며, 이에 따라 전극부의 두께를 얇게 가져갈 수 있게 되어 단차에 따른 빛샘 등의 화질 불량을 방지할 수 있게 된다.

한편, 도 5a~5e는 도 2에 도시된 어레이 기판의 I-I'선에 따른 제조공정을 순차적으로 나타내는 예시도로써, 본 발명의 횡전계방식 액정표시장치의 제조공정을 도 5a~5e를 통해 상세히 살펴보면 다음과 같다.

먼저, 도 5a에 도시된 바와 같이, 유리와 같은 투명한 절연물질로 이루어진 기판(110) 위에 게이트전극(121)을 형성하고, 상기 게이트전극(121)을 포함하는 기판() 전면에 게이트절연막(115A)을 형성한다.

다음으로, 상기 제 게이트절연막(115A)이 형성된 기판(110) 전면에 차례대로 비정질 실리콘 박막과 n+ 비정질 실리콘 박막을 증착한 후 포토리소그래피공정을 이용하여 상기 n+ 비정질 실리콘 박막 및 비정질 실리콘 박막을 패터닝함으로써 소자영역에 액티브패턴(124)을 형성한다. 이때, 상기 n+ 비정질 실리콘 박막 역시 패터닝되어 후술할 소오스/드레인전극과 상기 액티브패턴(124)의 소오스/드레인영역과의 오믹-컨택층(ohmic contact layer)(125)을 형성하게 된다.

그리고, 도 5b에 도시된 바와 같이, 상기 기판(110) 전면에 도전성 금속물질을 증착한 후, 포토리소그래피공정을 이용하여 상기 도전성 금속물질을 패터닝함으로써 소자영역에 소오스전극(122) 및 드레인전극(123)을 형성한다. 이후, 상기 소오스/드레인전극(122, 123)을 마스크로 사용하여 채널부의 오믹-컨택층(125)을 제거함으로써 액티브패턴(124)이 노출되게 한다.

이때, 상기 소오스전극(122)의 일부는 연장되어 데이터라인(117)을 구성하며, 상기 드레인전극(123)의 일부는 화소영역으로 연장되어 화소전극라인(118L)을 구성한다.

다음으로, 도 5c에 도시된 바와 같이, 상기 기판(110) 전면에 보호막(115B)을 증착한 후, 포토리소그래피공정을 이용하여 상기 제 2 절연막(115B)의 일부를 제거함으로써 상기 화소전극라인(118L)의 일부를 노출시키는 제 1 컨택홀(140A)을 형성한다.

상기와 같이 소자영역에 박막 트랜지스터를 형성한 후, 회전계를 발생시키기 위한 공통전극 및 화소전극을 형성하기 위해 도 5d에 도시된 바와 같이, 보호막(115B)이 형성되어 있는 기관 전면에 차례대로 반사율 저감 물질로 이루어진 박막 및 도전성 물질로 이루어진 박막을 적층한다.

이때, 본 실시예에서는 상기 도전성 물질로 인듐-틴-옥사이드, 인듐-징크-옥사이드(Indium Zinc Oxide; IZO) 또는 인듐-틴-징크-옥사이드(Indium Tin Zinc Oxide; ITZO) 등과 같은 투명한 도전성 물질을 이용하고, 상기 반사율 저감 물질로 크롬-옥사이드(CrOx), 크롬-나이트라이드(CrNx), 몰리브덴-옥사이드(MoOx) 및 몰리브덴-나이트라이드(MoNx)와 같은 금속산화물 또는 금속질화물을 사용한다.

다음으로, 하나의 마스크를 이용한 포토리소그래피공정을 이용하여 상기 도전성 물질 박막 및 반사율 저감 물질의 박막을 패터닝함으로써 도전체층(108B, 118B) 및 반사율 저감층(108A, 118A)의 이중전극구조를 갖는 공통전극(118A, 118B)과 화소전극(108A, 108B)을 화소 영역에 교대로 배치되도록 일괄 식각한다.

이때 상부에 위치한 투명 도전체층(108B, 118B)이 먼저 식각되고, 패터닝된 상기 투명 도전체층(108B, 118B)이 마스크 역할을 하여 상기 반사율 저감층(108A, 118A)이 오버식각되는데, 이는 상기 불투명한 반사율 저감층(108A, 118A)의 폭(W_N)을 상기 투명 도전체층(108B, 118B)의 폭(W_T)보다 좁게 패터닝시켜, 결과적으로 디스플레이의 콘트라스트비 및 휘도를 동시에 향상시키게 된다.

즉, 상기 불투명한 반사율 저감층(108A, 118A)의 폭(W_N)이 상기 투명 도전체층(108B, 118B)의 화이트휘도 증가에 영향을 미치지 못하는 영역의 폭(W_N)이 되도록 구성할 수 있다.

이때, 상기 다중전극구조의 공통전극(108A, 108B) 및 화소전극(118A, 118B)의 총 두께는 저항을 고려하여 최대한 낮은 두께가 되도록 구성한다.

한편, 상기 화소전극(118A, 118B)의 일 끝단은 제 1 컨택홀(140A)을 통해 화소전극라인(118L)에 전기적으로 접속하여 화소전압을 공급받으며, 상기 공통전극(108A, 108B)의 일 끝단은 제 2 컨택홀(140B)을 통해 공통전극라인(108L)에 전기적으로 접속하여 공통전압을 공급받게 된다.

이와 같이 본 실시예에서는 공통전극 및 화소전극으로 투명 도전체층 및 불투명 반사율 저감층의 이중전극구조로 구성하였으나, 이중층 이상으로 구성하여도 무방하다. 또한, 상기 공통전극 또는 화소전극 중 하나의 전극만을 이중전극구조 혹은 그 이상의 다중전극구조로 구성할 수도 있다.

또한, 이중층 이상으로 구성된 상기 공통전극 및 화소전극은 동일한 공정에서 적층되고 패터닝 되는데, 이와 같이 동일층에 동시에 형성되므로 상기 전극들 사이에 균일한 간격이 형성되어 화질에 유리하게 된다.

한편, 본 발명에 따른 반사율 저감층을 감광성 블랙수지로 형성할 수 있는데, 이때 상기 블랙수지는 전극 상부에서 빗샘 현상이 일어나는 것을 방지하는 차광층 역할도 수행한다. 또한, 상기 블랙수지는 도전체의 상부에 형성될 수 있으며, 상기 블랙수지 자체로서 감광막(photoresist) 역할을 수행하므로 별도의 감광막의 도포단계 없이 포토리그래피 공정을 진행할 수 있다.

한편, 게이트패드(gate pad)부 및 소오스패드(source pad)부는 공통전극 및 화소전극부와 동일하게 다중층으로 형성할 수도 있고, 금속 마스크(metal mask)를 사용하는 등의 공정법으로 투명 도전체로만, 혹은 투명 도전체층과 반사율 저감층만으로, 혹은 반사율 저감층 만으로 등 다양한 설계법을 사용하여 패드부의 저항을 낮추거나 신뢰성을 높이는 방법으로 응용하여 적용할 수 있다.

한편, 본 발명은 다중전극구조를 갖는 공통전극 및 화소전극의 구조가 데이터라인의 연장방향과 평행한 일자(-)형태 혹은 지그재그 형상으로 형성될 수도 있는데, 상기한 실시예에서와 같이 공통전극과 화소전극이 화소 내에서 절곡되거나 혹은 지그재그 형상으로 이루어진 경우, 한 화소에 위치하는 액정이 모두 한 방향으로 배열되지 않고 서로 다른 방향으로 배열되게 함으로써 멀티도메인(multi domain)을 유도할 수 있게 된다. 즉, 멀티도메인 구조로 인해 액정의 복굴절(birefringence) 특성에 의한 이상 광을 서로 상쇄시키기 때문에 칼라쉬프트(color shift) 현상을 최소화 할 수 있는 장점을 가진다. 이때, 상기 지그재그 구조의 구부러진 각도는 액정의 배향방향에 대해 1~30도 정도로 할 수 있다.

본 발명의 요지는 화소 내 형성되는 전극의 상 혹은 하부에 반사율 저감층을 형성하여, 빛의 반사로 인해 야기되는 얼룩불량을 개선하는 것으로서, 단지 ITO 등의 투명 도전체로 이루어진 전극에만 국한되는 것이 아니다.

다시 말해, 투명 도전체층 외에 전도성 금속층으로 이루어진 불투명 도전체층을 추가로 형성하여 삼중전극구조로 형성할 수 있으며, 이 경우 단지 투명 도전체로만 전극을 형성하는 경우보다 저항문제로 인한 화질의 저하 문제가 없으며, 투명전극 상부의 액정 이상 배열 시 투과되는 이상 광을 도전성 금속층이 차단할 수 있다.

또한, 공통전극과 화소전극을 보호막 상에서 불투명한 도전성 금속층으로 이루어진 불투명 도전체층만으로 형성할 경우에도, 그 상부 혹은 하부에 금속 산화물 또는 금속 질화물 등으로 이루어진 반사율 저감층을 형성하면, 디스플레이의 외부 광원으로부터 전달되는 빛에 의한 외광반사현상을 저감시킬 수 있어 화면의 얼룩 현상을 방지할 수 있다.

즉, 본 발명의 실시예에서는 투명 도전체층과 반사율 저감층의 이중전극구조를 제시하였지만, 몰리브덴(Mo), 알루미늄(Al), 알루미늄-네오디미움(Al-Nd), 구리(Cu), 크롬(Cr), 티타늄(Ti) 또는 이들의 합금 등으로 구성된 불투명 도전체층과 반사율 저감층의 이중전극구조로 형성할 수도 있으며, 이 외에 투명 도전체층, 반사율 저감층 및 불투명 도전체층을 포함하는 삼중전극구조 역시 가능할 것이다.

또한, 상기 삼중전극구조를 이루는 세가지 층의 적층 순서 역시 제한적이지 않다.

따라서, 본 발명의 권리의 범위는 상술한 상세한 설명에 의해 결정되는 것이 아니라 첨부한 특허청구범위에 의해 결정되어야만 할 것이다.

발명의 효과

상술한 바와 같이, 본 발명에 따른 횡전계방식 액정표시장치의 공통전극 및 화소전극은 적어도 하나가 반사율 저감층을 포함하는 다중전극구조로 형성됨으로써 적외선 등 외광반사에 의한 얼룩불량이 방지되며, 화면의 콘트라스트비가 개선되어 화질이 향상되는 효과를 얻는다.

또한, 공통전극 및 화소전극의 저항이 낮아져서 상기 전극들의 두께를 얇게 가져갈 수 있게 되므로, 이에 따라 상기 전극들에 의한 단차가 낮아져 빗샘 등의 화질저하를 방지할 수 있게 된다.

(57) 청구의 범위

청구항 1.

서로 대향하는 제 1 및 제 2 기관;

상기 제 1 기관상에 종횡으로 배열되어 복수의 화소영역을 정의하는 게이트라인 및 데이터라인;

상기 화소영역에 교대로 배치되어 횡전계를 발생시키며, 적어도 하나가 도전체층 및 반사율 저감층을 포함하는 이중층 이상의 다중전극구조로 구성된 공통전극 및 화소전극;

제 2 기관상에 형성된 칼라필터층; 및

상기 제 1 및 제 2 기관 사이에 형성된 액정층을 포함하여 구성되는 것을 특징으로 하는 횡전계방식 액정표시장치.

청구항 2.

제 1 항에 있어서, 상기 반사율 저감층은 표면반사율이 10% 이하인 것을 특징으로 하는 횡전계방식 액정표시장치.

청구항 3.

제 2 항에 있어서, 상기 반사율 저감층은 금속산화물 혹은 금속질화물로 형성됨을 특징으로 하는 횡전계방식 액정표시장치.

청구항 4.

제 2 항에 있어서, 상기 반사율 저감층은 블랙수지로 형성됨을 특징으로 하는 횡전계방식 액정표시장치.

청구항 5.

제 1 항에 있어서, 상기 반사율 저감층의 폭은 상기 도전체층의 폭보다 작음을 특징으로 하는 횡전계방식 액정표시장치.

청구항 6.

제 1 항에 있어서, 상기 반사율 저감층의 폭은 상기 도전체층의 폭과 같음을 특징으로 하는 횡전계방식 액정표시장치.

청구항 7.

제 1 항에 있어서, 상기 도전체층은 투명 도전체 또는 불투명 도전체로 형성됨을 특징으로 하는 횡전계방식 액정표시장치.

청구항 8.

제 7 항에 있어서, 상기 투명 도전체는 인듐-틴-옥사이드(ITO), 인듐-징크-옥사이드(IZO) 또는 인듐-틴-징크-옥사이드(ITZO)인 것을 특징으로 하는 횡전계방식 액정표시장치.

청구항 9.

제 7 항에 있어서, 상기 불투명 도전체는 몰리브덴(Mo), 알루미늄(Al), 알루미늄-네오디미늄(Al-Nd), 구리(Cu), 크롬(Cr), 티타늄(Ti) 또는 이들의 합금인 것을 특징으로 하는 횡전계방식 액정표시장치.

청구항 10.

제 1 항에 있어서, 상기 도전체층은 상기 반사율 저감층의 상부에 위치함을 특징으로 하는 횡전계방식 액정표시장치.

청구항 11.

제 1 항에 있어서, 상기 도전체층은 상기 반사율 저감층의 하부에 위치함을 특징으로 하는 횡전계방식 액정표시장치.

청구항 12.

제 1 항에 있어서, 상기 공통전극 및 화소전극은 도전성 금속층을 추가로 포함하는 것을 특징으로 하는 횡전계방식 액정표시장치.

청구항 13.

제 12 항에 있어서, 상기 도전성 금속층은 몰리브덴(Mo), 알루미늄(Al), 알루미늄-네오디미움(Al-Nd), 구리(Cu), 크롬(Cr), 티타늄(Ti) 또는 이들의 합금인 것을 특징으로 하는 횡전계방식 액정표시장치.

청구항 14.

제 12 항에 있어서, 상기 도전성 금속층은 상기 도전체층 및 반사율 저감층의 상부에 위치함을 특징으로 하는 횡전계방식 액정표시장치.

청구항 15.

제 12 항에 있어서, 상기 도전성 금속층은 상기 도전체층 및 반사율 저감층의 하부에 위치함을 특징으로 하는 횡전계방식 액정표시장치.

청구항 16.

제 1 항에 있어서, 상기 화소영역은 1회 이상 절곡된 형태임을 특징으로 하는 횡전계방식 액정표시장치.

청구항 17.

제 1 기판 및 제 2 기판을 제공하는 단계;

상기 제 1 기판상에 게이트전극 및 게이트라인을 형성하는 단계;

상기 제 1 기판 전면에 게이트절연막을 형성하는 단계;

상기 제 1 기판의 소정 영역에 액티브층을 형성하는 단계;

상기 액티브층 위에 소오스/드레인전극을 형성하고, 상기 게이트라인과 교차하여 화소영역을 정의하는 데이터라인을 형성하는 단계;

상기 기판상에 보호막을 형성하는 단계;

상기 보호막 상에 콘택홀을 형성하는 단계;

상기 보호막 상에 교대로 배치되어 횡전계를 형성하며, 적어도 하나가 이중층이상으로 구성된 다중전극구조의 공통전극 및 화소전극을 형성하는 단계; 및

상기 제 1 기판과 제 2 기판을 합착하는 단계를 포함하는 횡전계방식 액정표시장치의 제조방법.

청구항 18.

제 17 항에 있어서, 상기 공통전극 및 화소전극을 형성하는 단계는

상기 보호막상에 금속산화물 또는 금속질화물로 형성된 반사율 저감층을 적층하는 단계;

상기 반사율 저감층상에 투명한 도전성 물질 또는 전도성 금속물질로 형성된 도전체층을 적층하는 단계;

포토리소그래피공정을 이용하여 상기 도전체층이 제 1 폭을 갖도록 제 식각하는 단계; 및

상기 식각된 도전체층을 마스크로 하여, 상기 반사율 저감층이 제 2 폭을 갖도록 식각하는 단계를 포함하는 것을 특징으로 하는 횡전계방식 액정표시장치의 제조방법.

청구항 19.

제 17 항에 있어서, 상기 공통전극 및 화소전극을 형성하는 단계는

상기 보호막상에 투명한 도전성 물질 또는 전도성 금속물질로 형성된 도전체층을 적층하는 단계;

상기 도전체층상에 블랙수지로 형성된 반사율 저감층을 적층하는 단계;

포토리소그래피공정을 이용하여 상기 반사율 저감층이 제 2 폭을 갖도록 제 식각하는 단계; 및

상기 식각된 반사율 저감층 마스크로 하여, 상기 도전체층이 제 1 폭을 갖도록 식각하는 단계를 포함하는 것을 특징으로 하는 횡전계방식 액정표시장치의 제조방법.

청구항 20.

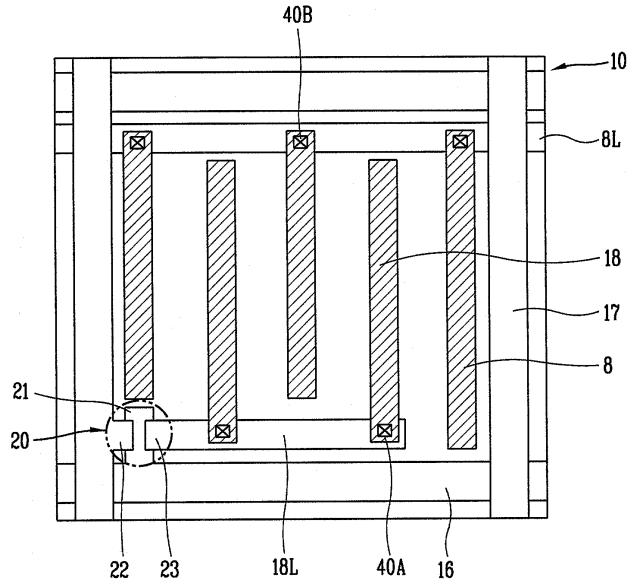
제 19 항에 있어서, 상기 반사율 저감층상에

도전성 금속층을 적층하는 단계; 및

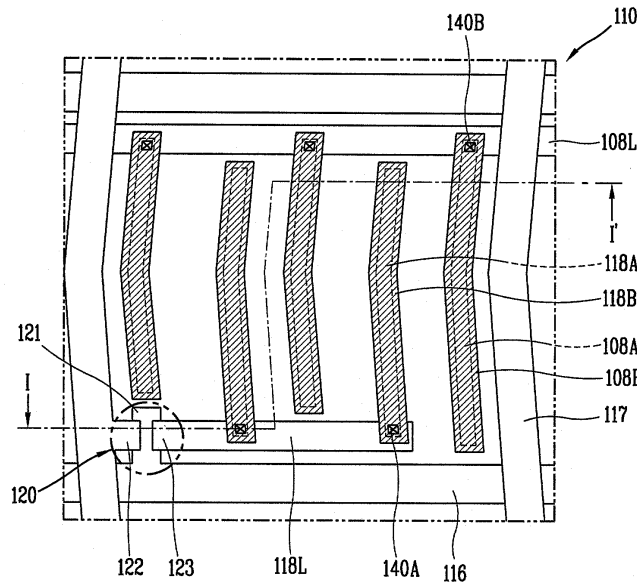
포토리소그래피 공정을 통해 상기 도전성 금속층을 식각하는 단계를 추가로 포함하는 것을 특징으로 하는 횡전계방식 액정표시장치의 제조방법.

도면

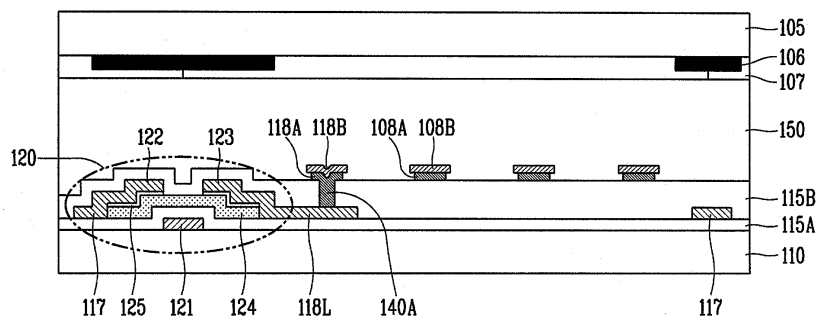
도면1



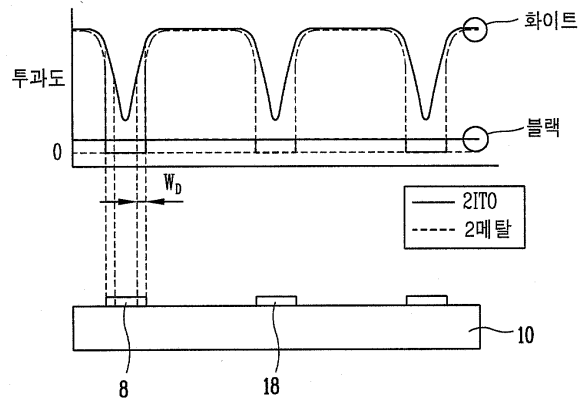
도면2



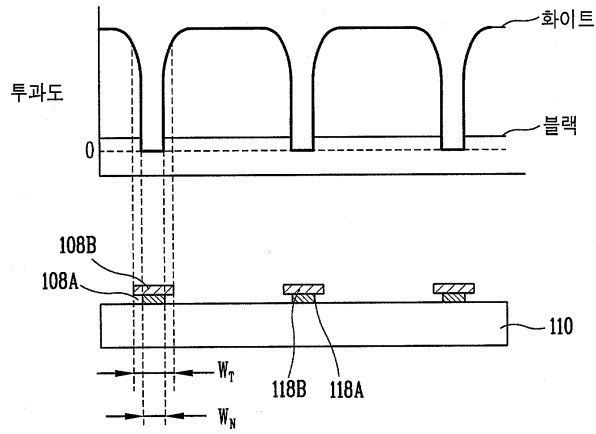
도면3



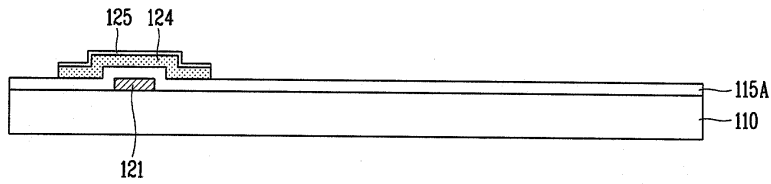
도면4a



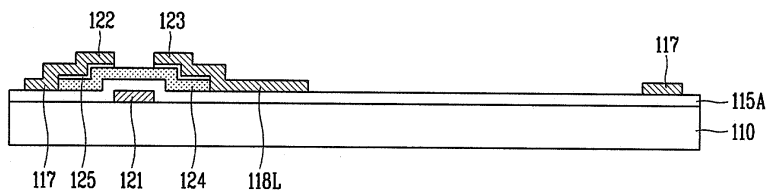
도면4b



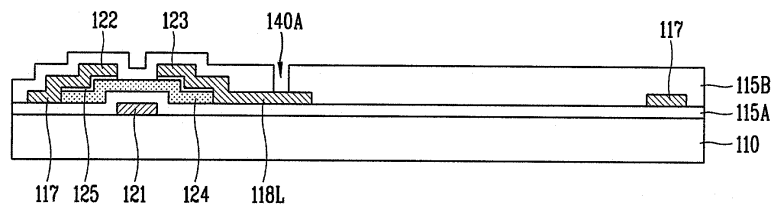
도면5a



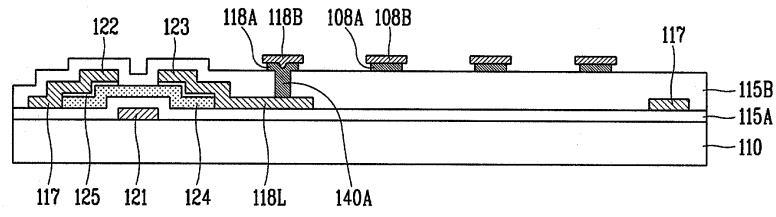
도면5b



도면5c



도면5d



专利名称(译)	横向电场型液晶显示器		
公开(公告)号	KR1020060032034A	公开(公告)日	2006-04-14
申请号	KR1020040081041	申请日	2004-10-11
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	AHN JIYOUNG		
发明人	AHN,JIYOUNG		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/133512 G02F2001/13629 G02F1/134363 G02F1/13439 G02F2001/136218		
代理人(译)	PARK , JANG WON		
外部链接	Espacenet		

摘要(译)

[0001]本发明涉及一种横向电场型液晶显示装置，用于防止由于外部光的反射引起的斑点，例如卡盘斑点，包括彼此面对的第一基板和第二基板，多条栅极线和数据线，在所述像素区域中交替排列多个像素电极和
多条栅极线和数据线，以产生横向电场，并包括公共电极和包括导电层和反射率降低层的多电极结构的像素电极，和液晶显示装置。2 指数方面 横向电场系统，卡盘涂抹，表面反射，导体层，反射率降低层，多电极结构

