

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
G02F 1/1343

(11) 공개번호 10-2005-0082549
(43) 공개일자 2005년08월24일

(21) 출원번호 10-2004-0011024
(22) 출원일자 2004년02월19일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 박성진
대구광역시북구구암동789번지부영5차508동1703호

(74) 대리인 김용인
심장섭

심사청구 : 없음

(54) 횡전계방식 액정표시장치 및 이의 제조방법

요약

본 발명은 빛샘 현상을 방지할 수 있는 횡전계방식 액정표시장치 및 이의 제조방법에 관한 것으로, 다수개의 게이트 라인 및 이에 수직교차하는 다수개의 데이터 라인에 의해 정의되는 각 화소영역에 상기 데이터 라인과 서로 평행하게 형성되는 다수개의 화소전극 및 공통전극이 형성된 제 1 기판과; 상기 데이터 라인과 상기 데이터 라인에 인접한 공통전극 사이에 발생하는 전계에 의한 빛샘 현상을 방지하기 위해 상기 데이터 라인과 콘택되어 상기 데이터 라인 및 상기 데이터 라인에 인접한 공통전극을 오버랩하도록 형성되는 전계 차단막과; 상기 제 1 기판에 대하여 위치하는 제 2 기판과; 그리고, 상기 제 1, 제 2 기판 사이에 형성되는 액정층을 포함하여 구성되는 것이다.

대표도

도 3

색인어

액정표시장치, 횡전계, 전계, 빛샘 현상, 공통전극, 데이터 라인

명세서

도면의 간단한 설명

도 1은 종래의 횡전계방식 액정표시장치의 제 1 기판의 하나의 화소에 대한 개략적인 구성도

도 2는 도 1의 I ~ I'의 선상에 따른 제 1, 제 2 기판에 대한 단면도

도 3은 본 발명의 실시예에 따른 횡전계방식 액정표시장치의 제 1 기판에 대한 개략적인 구성도

도 4는 도 3의 II ~ II'의 선상에 따른 제 1, 제 2 기판의 단면도

도 5는 도 3의 III~III'의 선상에 따른 제 1, 제 2 기관의 단면도

도 6a 내지 도 6d는 본 발명의 실시예에 따른 횡전계방식 액정표시장치의 제조방법을 나타낸 공정단면도

* 도면의 주요부에 대한 부호 설명

150 : 반도체층 162 : 공통전극

162a : 제 1 공통전극 162b : 제 2 공통전극

174 : 화소전극 170 : 스토리지 전극

200 : 전계 차단막 SE : 소스 전극

DE : 드레인 전극 GE : 게이트 전극

G : 게이트 라인 D : 데이터 라인

C1 : 드레인 콘택홀 C2 : 데이터 콘택홀

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치에 관한 것으로, 특히 빗샘 현상을 방지할 수 있는 횡전계방식 액정표시장치 및 이의 제조방법에 대한 것이다.

정보화 사회가 발전함에 따라 표시장치에 대한 요구도 다양한 형태로 점증하고 있으며, 이에 부응하여 근래에는 LCD(Liquid Crystal Display), PDP(Plasma Display Panel), ELD(Electro Luminescent Display), VFD(Vacuum Fluorescent Display)등 여러 가지 평판 표시 장치가 연구되어 왔고, 일부는 이미 여러 장비에서 표시장치로 활용되고 있다.

그 중에, 현재 화질이 우수하고 경량, 박형, 저소비 전력의 장점으로 인하여 이동형 화상 표시장치의 용도로 CRT(Cathode Ray Tube)를 대체하면서 LCD가 가장 많이 사용되고 있으며, 노트북 컴퓨터의 모니터와 같은 이동형의 용도 이외에도 방송신호를 수신하여 디스플레이하는 텔레비전 및 컴퓨터의 모니터 등으로 다양하게 개발되고 있다.

이와 같이 액정표시장치가 여러 분야에서 화면 표시장치로서의 역할을 하기 위해 여러 가지 기술적인 발전이 이루어 졌음에도 불구하고 화면 표시장치로서 화상의 품질을 높이는 작업은 상기 장점과 배치되는 면이 많이 있다.

따라서, 액정표시장치가 일반적인 화면 표시장치로서 다양한 부분에 사용되기 위해서는 경량, 박형, 저 소비전력의 특징을 유지하면서도 고정세, 고휘도, 대면적 등 고 품위 화상을 얼마나 구현할 수 있는가에 발전의 관건이 걸려 있다고 할 수 있다.

이와 같은 액정표시장치는, 화상을 표시하는 액정패널과 상기 액정패널에 구동신호를 인가하기 위한 구동부로 크게 구분될 수 있으며, 상기 액정패널은 공간을 갖고 합착된 제 1, 제 2 기관과, 상기 제 1, 제 2 기관 사이에 주입된 액정층으로 구성된다.

여기서, 상기 제 1 기관(TFT 어레이 기관)에는, 일정 간격을 갖고 일방향으로 배열되는 복수개의 게이트 라인과, 상기 각 게이트 라인과 수직한 방향으로 일정한 간격으로 배열되는 복수개의 데이터 라인과, 상기 각 게이트 라인과 데이터 라인이 교차되어 정의된 각 화소 영역에 매트릭스 형태로 형성되는 복수개의 화소 전극과 상기 게이트 라인의 신호에 의해 스위칭되어 상기 데이터 라인의 신호를 상기 각 화소 전극에 전달하는 복수개의 박막트랜지스터가 형성되어 있다.

그리고, 제 2 기관(컬러필터기관)에는, 상기 화소 영역을 제외한 부분의 빛을 차단하기 위한 블랙매트릭스층과, 컬러 색상을 표현하기 위한 R, G, B 컬러필터층과 화상을 구현하기 위한 공통 전극이 형성되어 있다.

이와 같은 상기 제 1, 제 2 기관은 스페이서(spacer)에 의해 일정 공간을 갖고 시일재(sealant)에 의해 합착되고 상기 두 기관 사이에 액정이 형성된다.

한편, 상기 제 1 기관과 제 2 기관의 마주보는 면에는 각각 배향막이 형성되고 상기 액정층을 배향시키기 위하여 러빙처리된다.

이와 같이 구성된 일반적인 액정표시장치는 상기 제 1 기관에 형성된 화소전극과, 상기 제 1 기관과 대향하는 제 2 기관에 형성된 공통전극 사이에 형성되는 수직전계에 의해 상기 화소전극과 공통전극 사이에 형성된 액정층을 구동하는 방식으로, 투과율과 개구율 등의 특성이 우수한 장점이 있다.

그러나, 상-하로 걸리는 수직전계에 의한 액정구동은 시야각 특성이 우수하지 못한 단점을 갖고 있다.

따라서, 상기의 단점을 극복하기 위해 수평전계를 이용하여 액정층을 구동하는 횡전계방식 액정표시장치가 개발되었다.

이하 첨부된 도면을 참조하여 종래의 횡전계방식 액정표시장치를 상세히 설명하면 다음과 같다.

도 1은 종래의 횡전계방식 액정표시장치의 제 1 기관의 하나의 화소에 대한 개략적인 구성도이고, 도 2는 도 1의 I~I'의 선상에 따른 제 1, 제 2 기관에 대한 단면도이다.

종래의 횡전계방식 액정표시장치는, 도 1 및 도 2에 도시된 바와 같이, 크게 공간을 갖고 합착된 제 1, 제 2 기관(60a, 60b)과, 상기 제 1, 제 2 기관(60a, 60b) 사이에 주입된 액정층(80)으로 구성되며, 상기 제 1 기관(60a)은 화소영역을 정의하는 다수개의 게이트 라인(G) 및 상기 게이트 라인(G)에 수직교차하는 데이터 라인(D)과, 상기 게이트 라인(G) 및 데이터 라인(D)의 교차 부위에 형성되는 박막트랜지스터(T)와, 상기 게이트 라인(G)과 평행하도록 각 화소영역 내에 형성되는 공통라인(64)과, 상기 공통라인(64)으로부터 다수개 분기되어 상기 데이터 라인(D)에 평행하게 형성되는 공통전극(62)과, 상기 박막트랜지스터(T)의 드레인 전극(69)에 콘택홀(C1)을 통해 연결되어 상기 각 공통전극(62) 사이에 상기 공통전극(62)에 평행하도록 형성되는 다수개의 화소전극(74)과, 상기 다수개의 화소전극(74)으로부터 연장되어 상기 공통라인(64)에 평행하며 상기 공통라인(64)을 오버랩하도록 형성되는 스토리지 전극(70)으로 구성되어 있다.

그리고, 상기 제 2 기관(60b)은, 도 2에 도시된 바와 같이, 상기 화소영역을 제외한 부분의 빛을 차단하기 위한 블랙매트릭스층(53)과, 컬러 색상을 표현하기 위한 R, G, B 컬러필터층(52)과, 상기 컬러필터층(52)의 단차를 평탄화함과 동시에 상기 액정층(80)이 상기 컬러필터층(52)의 안료에 의해서 오염되는 것을 방지하기 위한 오버코트층(90)으로 구성되어 있다.

한편, 미설명된 부호 63은 게이트 절연막을 나타내고, 64는 보호층을 나타낸다.

이와 같이 구성된 종래의 횡전계방식 액정표시장치는, 상기 공통전극(62)과 상기 화소전극(74) 사이에 형성되는 수평 전계를 사용하여 상기 액정층(80)을 구동한다.

그러나, 상기 공통라인(64)으로부터 다수개 분기된 공통전극(62) 중 상기 데이터 라인(D)에 가까이 위치한 제 1, 제 2 공통전극(62a, 62b)은 상기 데이터 라인(D)에 흐르는 데이터 신호에 의해서 영향을 받게된다.

즉, 도 2에 도시된 바와 같이, 상기 데이터 신호에 의해서 상기 데이터 라인(D)과 상기 제 1, 제 2 공통전극(62a, 62b) 사이에도 전계가 형성되어, 상기 제 1, 제 2 공통전극(62a, 62b)과 상기 데이터 라인(D) 사이에 위치한 액정층(80)의 액정분자(80a)도 상기 수평 전계에 의해서 영향을 받게된다.

여기서, 상기 데이터 라인(D)에 흐르는 데이터 신호에는 상기 화소영역의 화소전극(74)에 인가될 화소전압 신호 이외에도 타 화소영역의 화소전극(74)에 인가될 다수개의 화소전압 신호를 포함하고 있기 때문에, 상기 데이터 라인(D)과 상기 제 1, 제 2 공통전극(62a, 62b) 사이에 형성되는 전계의 크기는 상기 화소전압 신호에 따라 랜덤하게 변화되므로, 이 부분에 형성된 액정층(80)의 액정분자(80a)의 배열 방향을 제어하는 것은 불가능하다.

따라서, 노말리 블랙 모드의 횡전계방식 액정표시장치에서는, 도 2에 도시된 바와 같이, 상기 데이터 라인(D)과 상기 제 1, 제 2 공통전극(62a, 62b) 사이에 걸리는 수평 전계의 크기가 큰 경우, 상기 백 라이트(도시되지 않음)로부터 출사되어 상기 부분에 형성된 액정층(80)을 통과하는 광(도 2의 점선 화살표)의 투과도가 과도하게 높아지는 빛샘 현상이 발생하는 문제점이 있다.

따라서, 종래의 횡전계방식 액정표시장치는 이와 같이 상기 데이터 라인(D)과 상기 제 1, 제 2 공통전극(62a, 62b)과 상기 데이터 라인(D) 사이에 형성되는 전계에 의한 빛샘 현상을 방지하기 위해, 도 2에 도시된 바와 같이, 상기 블랙매트릭스층(BM1)을 상기 제 1, 제 2 공통전극(62a, 62b)을 가리도록 상기 제 1, 제 2 공통전극(62a, 62b)의 상부까지 연장시켜 설계하는 방법을 사용하거나(BM1을 BM2로 연장하여 설계), 상기 제 1, 제 2 공통전극(62a, 62b)을 상기 데이터 라인(D)에 최대한 근접시켜 빛샘 현상의 영역을 최소화하는 방법등을 사용하였다.

그러나, 이와 같이 상기 블랙매트릭스층(BM1)을 연장할 경우에는 상기 블랙매트릭스층(BM2)이 상기 화소영역쪽으로 연장된 만큼 상기 화소영역의 개구율이 감소하게 되는 문제점이 있으며, 상기 제 1, 제 2 공통전극(62a, 62b)과 상기 데이터 라인(D)을 서로 근접하게 하여 형성할 경우에는 상기 제 1, 제 2 공통전극(62a, 62b)과 상기 데이터 라인(D)의 커플링 현상에 의한 화질 저하가 발생하는 문제점이 있었다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기와 같은 문제점을 해결하기 위해 안출한 것으로, 데이터 라인 및 제 1, 제 2 공통전극을 오버랩하며, 상기 데이터 라인과 전기적으로 연결되는 전계 차단막을 형성하여 상기 데이터 라인과 제 1, 제 2 공통전극간에 걸리는 전계를 차단할 수 있는 횡전계방식 액정표시장치 및 이의 제조방법을 제공하는 그 목적이 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명에 따른 횡전계방식 액정표시장치는, 다수개의 게이트 라인 및 이에 수직교차하는 다수개의 데이터 라인에 의해 정의되는 각 화소영역에 상기 데이터 라인과 서로 평행하게 형성되는 다수개의 화소전극 및 공통전극이 형성된 제 1 기판과; 상기 데이터 라인과 상기 데이터 라인에 인접한 공통전극 사이에 발생하는 전계에 의한 빛샘 현상을 방지하기 위해 상기 데이터 라인과 콘택되어 상기 데이터 라인 및 상기 데이터 라인에 인접한 공통전극을 오버랩하도록 형성되는 전계 차단막과; 상기 제 1 기판에 대하여 위치하는 제 2 기판과; 그리고, 상기 제 1, 제 2 기판 사이에 형성되는 액정층을 포함하여 구성되는 것을 그 특징으로 한다.

여기서, 상기 전계 차단막은 상기 화소전극과 동일층에서 상기 화소전극과 동일물질로 형성되는 것을 특징으로 한다.

상기 전계 차단막은 투명 전도막을 사용하는 것을 특징으로 한다.

또한, 이와 같이 구성된 본 발명에 따른 횡전계방식 액정표시장치의 제조방법은, 다수개의 화소영역으로 정의된 기판을 준비하는 단계와; 상기 화소영역에 일방향으로 게이트 라인 및 상기 게이트 라인으로부터 돌출되는 게이트 전극 그리고, 상기 게이트 라인과 평행하는 방향으로 공통라인 및 상기 공통라인으로부터 수직하게 분기되는 다수개의 공통전극을 형성하는 단계와; 상기 게이트 라인, 게이트 전극, 공통라인 및 공통전극을 포함한 기판의 전면에 게이트 절연막을 형성하는 단계와; 상기 게이트 전극에 대응하는 게이트 절연막의 상부에 반도체층을 형성하는 단계와; 상기 반도체층의 양 가장자리를 오버랩하도록 소스/드레인 전극을 형성함과 동시에, 상기 게이트 라인과 수직하는 방향으로 데이터 라인을 형성하는 단계와; 상기 데이터 라인을 포함한 기판의 전면에 보호층을 형성하고, 상기 보호층을 선택적으로 제거하여 상기 드레인 전극 및 상기 데이터 라인을 일부 노출시키는 제 1, 제 2 콘택홀을 형성하는 단계와; 상기 드레인 전극에 연결되고 상기 공통전극과 평행하도록 상기 공통전극 사이에 다수개의 화소전극을 형성함과 동시에, 상기 데이터 라인에 연결되고 상기 데이터 라인 및 상기 데이터 라인에 근접한 공통전극을 오버랩하도록 전계 차단막을 형성하는 단계를 포함하여 이루어지는 것을 그 특징으로 한다.

이하, 첨부된 도면을 참조하여 본 발명의 실시예에 따른 횡전계방식 액정표시장치를 상세히 설명하면 다음과 같다.

도 3은 본 발명의 실시예에 따른 횡전계방식 액정표시장치의 제 1 기판에 대한 개략적인 구성도이고, 도 4는 도 3의 II~II'의 선상에 따른 제 1, 제 2 기판의 단면도이며, 도 5는 도 3의 III~III'의 선상에 따른 제 1, 제 2 기판의 단면도이다.

본 발명의 실시예에 따른 횡전계방식 액정표시장치의 제 1 기관(100a)은, 도 3에 도시된 바와 같이, 다수개의 화소영역을 정의하기 위해 일방향으로 형성된 다수개의 게이트 라인(G) 및 상기 게이트 라인(G)에 수직하는 방향으로 형성되는 다수개의 데이터 라인(D)과, 상기 게이트 라인(G) 및 데이터 라인(D)이 교차하는 부위에 형성되는 박막트랜지스터(T)와, 상기 게이트 라인(G)에 평행하도록 각 화소영역 내에 형성되는 공통라인(CL)과, 상기 공통라인(CL)으로부터 다수개 분기되어 상기 데이터 라인(D)에 평행하게 형성되는 공통전극(162)과, 상기 박막트랜지스터(T)의 드레인 전극(DE)에 연결되어 상기 각 공통전극(162) 사이에 상기 공통전극(162)에 평행하도록 형성되는 다수개의 화소전극(174)과, 상기 다수개의 화소전극(174)으로부터 연장되어 상기 공통라인(CL)에 평행하며 상기 공통라인(CL)을 오버랩하도록 형성되는 스토리지 전극(170)과, 그리고, 상기 데이터 라인(D)에 전기적으로 연결되며 상기 데이터 라인(D) 및 상기 다수개의 공통전극(162) 중 상기 데이터 라인(D)에 가까이 위치한 제 1, 제 2 공통전극(162a, 162b)을 오버랩하여 상기 데이터 라인(D)과 상기 제 1, 제 2 공통전극(162a, 162b) 사이의 빛샘 현상을 방지하기 위한 전계 차단막(200)을 포함하여 구성되어 있다.

여기서, 상기 전계 차단막(200)은 상기 화소전극(174)과 동일층에 형성되며, 상기 화소전극(174)과 동일한 재질인 투명 전도막(ITO)을 사용하여 형성한다.

상기 전계 차단막(200)을 투명 전도막으로 사용함으로써, 상기 화소영역의 개구율의 감소를 방지할 수 있다.

그리고, 상기 전계 차단막(200)은 상기 데이터 라인(D)과 데이터 콘택홀(C2)을 통해서 서로 전기적으로 연결되어 있어서, 상기 데이터 라인(D)을 따라 흐르는 데이터 신호는 상기 전계 차단막(200)에도 흐르게 된다.

따라서, 도 4에 도시된 바와 같이, 상기 전계 차단막(200)과 상기 제 1, 제 2 공통전극(162a, 162b) 사이에는 수직 전계(700)가 형성된다.

그러나, 상기 수직 전계(700)는 상기 액정층(180)을 경유하지 않으므로, 상기 제 1, 제 2 공통전극(162a, 162b)과 상기 데이터 라인(D) 사이에 위치한 액정분자(180a)의 배열에 영향을 주지 않게 된다.

또한, 도 5에 도시된 바와 같이, 상기 전계 차단막(200)은 상기 액정층(180)을 경유하여 상기 제 1, 제 2 공통전극(162a, 162b)과 상기 데이터 라인(D)간에 발생하는 수평 전계(600)를 차단하게 되므로, 상기 제 1, 제 2 공통전극(162a, 162b)과 상기 데이터 라인(D) 사이에 위치한 액정층(180)의 액정분자(180a)의 배열은 변화하지 않는다.

따라서, 상기 제 1, 제 2 공통전극(162a, 162b)과 데이터 라인(D) 사이에서의 빛샘 현상을 방지할 수 있다.

물론, 도 5에 도시된 바와 같이, 상기 데이터 라인(D)에 근접한 제 1, 제 2 공통전극(162a, 162b)을 제외한 나머지 공통전극(162)들은 상기 전계 차단막(200)에 의해서 가려지지 않기 때문에, 상기 나머지 공통전극(162)들과 상기 공통전극(162)들 사이에 위치한 화소전극(174)들간에는 정상적인 수평 전계(800)가 발생된다.

또한, 상기 전계 차단막(200)은 상기 데이터 라인(D)과 연결되어 있게 되므로, 상기 데이터 라인(D)의 단선을 방지하기 위한 리페어 라인으로도 사용될 수 있다.

즉, 상기 제 1 기관(100a)의 데이터 라인(D)을 형성하는 공정 과정 중 상기 데이터 라인(D)의 단선이 발생할 수 있는데, 이후 상기 데이터 라인(D)의 상부에서 상기 데이터 라인(D)과 전기적으로 연결되도록 형성되는 전계 차단막(200)은 상기 데이터 라인(D)의 단선 부분을 서로 연결해주는 리페어 라인으로서 기능할 수 있다.

한편, 상기와 같이 구성된 제 1 기관(100a)의 마주보는 위치에는 제 2 기관(100b)이 형성되어 있으며, 상기 제 2 기관(100b)은 상기 화소영역을 제외한 부분의 빛을 차단하기 위한 블랙매트릭스층(BM)과, 컬러 색상을 표현하기 위한 R, G, B 컬러필터층(152)과, 상기 컬러필터층(152)의 단차를 평탄화함과 동시에 상기 제 1, 제 2 기관(100b) 사이에 개재된 액정층(180)이 상기 컬러필터층(152)의 안료에 의해서 오염되는 것을 방지하기 위한 오버코트층(190)으로 구성되어 있다.

이하, 이와 같이 구성된 본 발명의 실시예에 따른 횡전계방식 액정표시장치의 동작을 개략적으로 살펴보면 다음과 같다.

먼저, 게이트 라인(G) 및 게이트 전극(GE)에 게이트 신호가 인가되어 상기 박막트랜지스터(T)가 턴-온 되면 상기 데이터 라인(D)으로부터 데이터 신호가 상기 턴-온된 박막트랜지스터(T)의 소스 및 드레인 전극(SE, DE)을 통해 상기 각 화소전극(174)에 인가된다.

그러면, 도 5에 도시된 바와 같이, 제 1, 제 2 공통전극(162a, 162b)의 사이에 나란하게 배열된 공통전극(162)들과 상기 공통전극(162)들의 사이에 나란하게 배열된 화소전극(174)들간에 상기 액정층(180)을 경유하는 정상적인 수평 전계(800)가 형성된다.

따라서, 상기 제 1, 제 2 공통전극(162a, 162b)을 제외한 나머지 공통전극(162)들과 상기 화소전극(174)들 사이에 위치한 액정층(180)의 액정분자(180a)는 상기 수평 전계(800)의 크기만큼 그의 장축방향이 변화하게 되어, 상기 수평 전계의 크기에 대응하는 정도의 광을 투과시키게 된다.

한편, 도 4에 도시된 바와 같이, 상기 데이터 라인(D)에 근접한(화소영역의 가장자리에 위치한) 제 1, 제 2 공통전극(162a, 162b)과 상기 데이터 라인(D)간에는 상기 전계 차단막(200)에 의해서 수평 전계(600)의 발생이 차단되므로, 상기 제 1, 제 2 공통전극(162a, 162b)과 상기 데이터 라인(D)의 사이에 위치한 액정층(180)의 액정분자(180a)는 그의 장축방향이 변화하지 않는다.

따라서, 상기 제 1, 제 2 공통전극(162a, 162b)과 상기 데이터 라인(D)의 사이에서의 빛샘 현상을 방지할 수 있다.

이하, 이와 같이 구성되어 동작하는 본 발명의 실시예에 따른 횡전계방식 액정표시장치의 제조방법을 상세히 설명하면 다음과 같다.

도 6a 내지 도 6d는 본 발명의 실시예에 따른 횡전계방식 액정표시장치의 제조방법을 나타낸 공정단면도이다.

먼저, 도 6a에 도시된 바와 같이, 다수개의 화소영역으로 정의되는 제 1 기판(100a)을 준비하여, 상기 제 1 기판(100a)의 전면에 금속을 증착하고 포토 및 식각공정을 통해 선택적으로 패터닝하여, 상기 각 화소영역에 일방향으로 배열되는 게이트 라인(G), 상기 게이트 라인(G)으로부터 상기 화소영역으로 돌출되는 게이트 전극(GE), 상기 게이트 라인(G)에 평행하는 방향으로 배열되는 공통라인(CL) 그리고, 상기 공통라인(CL)으로부터 다수개 분기되며 상기 게이트 라인(G)에 수직하게 배열되는 공통전극(162)(제 1, 제 2 공통전극(162a, 162b) 포함)을 형성한다.

이어서, 도 6b에 도시된 바와 같이, 상기 게이트 라인(G), 게이트 전극(GE), 공통라인(CL) 및 공통전극(162)을 포함한 제 1 기판(100a)의 전면에 산화 실리콘(SiO_x) 혹은 질화 실리콘(SiN_x)과 같은 절연물질을 포함하는 게이트 절연막(GI)을 증착한다.

이후, 상기 게이트 절연막(GI)상에 진성 아몰퍼스 실리콘과 같은 반도체 물질, 불순물이 첨가된 아몰퍼스 실리콘과 같은 불순물 반도체 물질을 차례로 증착하고 포토 및 식각공정을 통해 선택적으로 패터닝하여, 상기 게이트 전극(GE)의 상측의 상기 게이트 절연막(GI)상에 차례로 반도체층(150) 및 오믹 콘택층(151)을 형성한다.

이어서, 도 6c에 도시된 바와 같이, 상기 반도체층(150) 및 오믹 콘택층(151)을 포함한 제 1 기판(100a)의 전면에 크롬 또는 몰리브덴과 같은 금속층을 증착하고 포토 및 식각공정을 통해 선택적으로 패터닝하여, 상기 반도체층(150)의 채널영역을 제외한 양 가장자리에 소스/드레인 전극(SE, DE)을 형성하여 박막트랜지스터(T)를 제조하고, 상기 소스 전극(SE)에 연결되어 상기 게이트 라인(G)에 수직하는 데이터 라인(D)을 형성한다.

이때, 상기 반도체층(150)의 채널 영역상에 형성되는 오믹 콘택층(151)은 제거된다.

이어서, 상기 소스/드레인 전극(SE, DE) 및 게이트 절연막(GI)을 포함한 제 1 기판(100a)의 전면에 유기 절연막 등을 사용하여 보호층(400)을 증착하고 포토 및 식각공정을 통해 선택적으로 패터닝하여, 상기 드레인 전극(DE)의 일부를 노출시키는 드레인 콘택홀(C1)을 형성함과 동시에, 상기 데이터 라인(D)의 일부를 노출시키는 데이터 콘택홀(C2)을 다수개 형성한다.

이후, 상기 보호층(400)의 전면에 투명 전도막을 증착하고 포토 및 식각공정을 통해 선택적으로 패터닝하여, 상기 드레인 콘택홀(C1)을 통해 상기 드레인 전극(DE)에 전기적으로 연결되어 상기 데이터 라인(D)에 평행하게 형성되는 다수개의 화소전극(174)을 형성함과 동시에, 상기 데이터 콘택홀(C2)을 통해 상기 데이터 라인(D)과 전기적으로 연결되어 상기 데이터 라인(D) 및 상기 제 1, 제 2 공통전극(162a, 162b)을 오버랩하는 전계 차단막(200)을 형성한다.

여기서, 도면에 도시하지 않았지만, 상기 화소전극(174)은 상기 공통라인(CL)의 일부를 오버랩하며, 상기 오버랩된 부분에서 스토리지 전극(170)이 형성되어 상기 화소전극(174)과 상기 공통라인(CL)간의 오버랩된 부분에서 스토리지 커패시터가 형성된다.

이후, 도면에 도시하지 않았지만, 이와 같이 제조된 제 1 기판(100a) 및 블랙매트릭스층(BM), 컬러필터층(152) 및 오버코트층(190)이 형성된 제 2 기판(100b)은 스페이서(spacer)(도시되지 않음)에 의해 일정 공간을 갖고 시일재(sealant)(도시되지 않음)에 의해 합착되며, 상기 두 기판(100a, 100b) 사이에 액정층(180)이 주입된다.

여기서, 상기 액정층(180)은 상기 시일재에 의해 합착된 제 1 기판(100a)과 제 2 기판(100b) 사이를 진공상태로 유지하여 액정액에 입구가 잠기도록 하여 삼투압 현상에 의해 액정을 주입하는 액정주입 방식에 의해 형성할 수 있으며, 또한, 제 1 기판(100a) 또는 제 2 기판(100b)에 액정을 적당량 적하한 후 상기 제 1 기판(100a)과 제 2 기판(100b)을 합착하는 액정적하 방식을 사용할 수 있다.

이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

발명의 효과

이상에서 설명한 본 발명에 따른 횡전계방식 액정표시장치 및 이의 제조방법에는 다음과 같은 효과가 있다.

본 발명에 따른 횡전계방식 액정표시장치에는 제 1, 제 2 공통전극과 데이터 라인간의 빛샘 현상을 방지할 수 있는 전계 차단막이 형성되어 있다.

즉, 상기 전계 차단막은, 액정층을 경유하여 상기 제 1, 제 2 공통전극과 상기 데이터 라인간에 발생하는 수평 전계를 차단하여, 상기 제 1, 제 2 공통전극과 상기 데이터 라인 사이에 위치한 액정층의 액정분자가 변화하지 않도록 함으로써, 빛샘 현상을 방지하게 된다.

더불어, 상기 전계 차단막은 상기 데이터 라인의 상부에서 상기 데이터 라인과 서로 전기적으로 연결되어 있기 때문에, 상기 데이터 라인의 단선을 리페어할 수 있는 리페어 라인의 역할도 하게 된다.

(57) 청구의 범위

청구항 1.

다수개의 게이트 라인 및 이에 수직교차하는 다수개의 데이터 라인에 의해 정의되는 각 화소영역에 상기 데이터 라인과 서로 평행하게 형성되는 다수개의 화소전극 및 공통전극이 형성된 제 1 기판과;

상기 데이터 라인과 상기 데이터 라인에 인접한 공통전극 사이에 발생하는 전계에 의한 빛샘 현상을 방지하기 위해 상기 데이터 라인과 콘택되어 상기 데이터 라인 및 상기 데이터 라인에 인접한 공통전극을 오버랩하도록 형성되는 전계 차단막과;

상기 제 1 기판에 대향하여 위치하는 제 2 기판과; 그리고,

상기 제 1, 제 2 기판 사이에 형성되는 액정층을 포함하여 구성되는 것을 특징으로 하는 횡전계방식 액정표시장치.

청구항 2.

제 1 항에 있어서,

상기 전계 차단막은 상기 화소전극과 동일층에서 상기 화소전극과 동일물질로 형성되는 것을 특징으로 하는 횡전계방식 액정표시장치.

청구항 3.

제 2 항에 있어서,

상기 전계 차단막은 투명 전도막을 사용하는 것을 특징으로 하는 횡전계방식 액정표시장치.

청구항 4.

다수개의 화소영역으로 정의된 기관을 준비하는 단계와;

상기 화소영역에 일방향으로 게이트 라인 및 상기 게이트 라인으로부터 돌출되는 게이트 전극 그리고, 상기 게이트 라인과 평행하는 방향으로 공통라인 및 상기 공통라인으로부터 수직하게 분기되는 다수개의 공통전극을 형성하는 단계와;

상기 게이트 라인, 게이트 전극, 공통라인 및 공통전극을 포함한 기관의 전면에 게이트 절연막을 형성하는 단계와;

상기 게이트 전극에 대응하는 게이트 절연막의 상부에 반도체층을 형성하는 단계와;

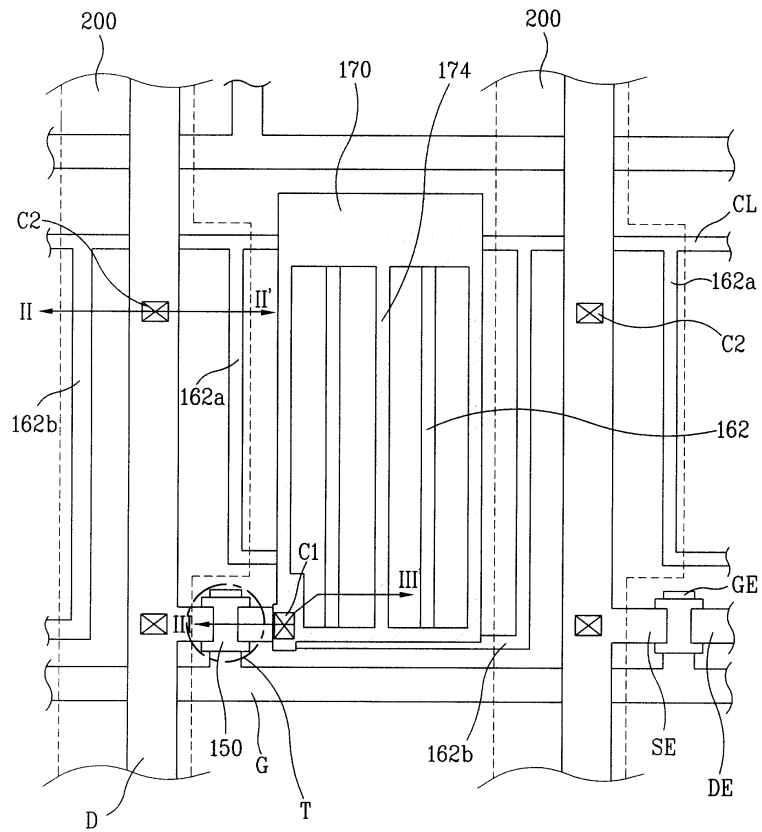
상기 반도체층의 양 가장자리를 오버랩하도록 소스/드레인 전극을 형성함과 동시에, 상기 게이트 라인과 수직하는 방향으로 데이터 라인을 형성하는 단계와;

상기 데이터 라인을 포함한 기관의 전면에 보호층을 형성하고, 상기 보호층을 선택적으로 제거하여 상기 드레인 전극 및 상기 데이터 라인을 일부 노출시키는 제 1, 제 2 콘택홀을 형성하는 단계와;

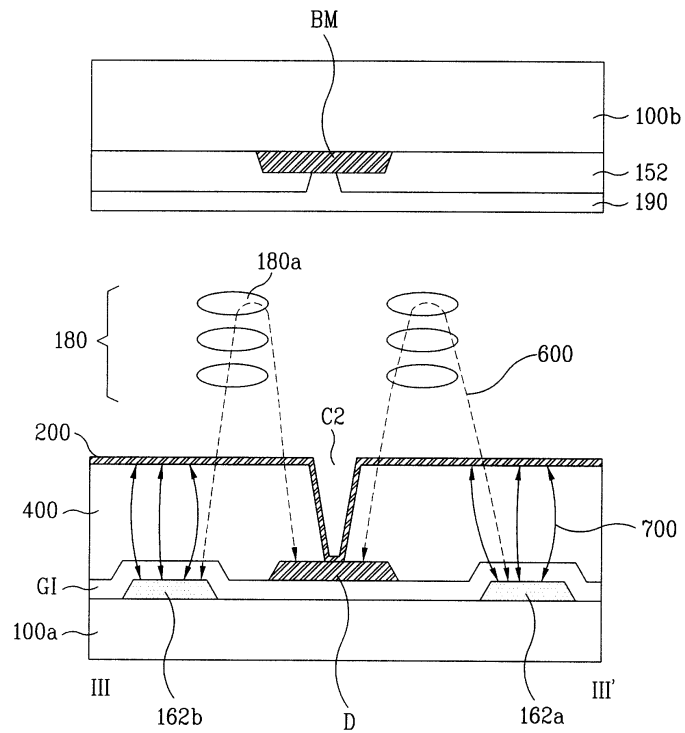
상기 드레인 전극에 연결되고 상기 공통전극과 평행하도록 상기 공통전극 사이에 다수개의 화소전극을 형성함과 동시에, 상기 데이터 라인에 연결되고 상기 데이터 라인 및 상기 데이터 라인에 근접한 공통전극을 오버랩하도록 전계 차단막을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 하는 횡전계방식 액정표시장치의 제조방법.

도면

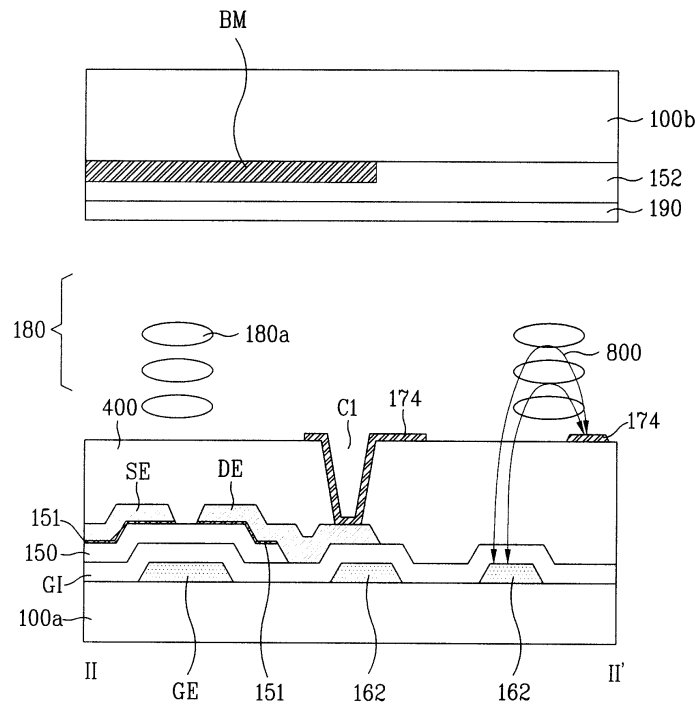
도면3



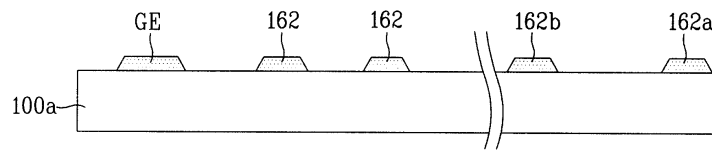
도면4



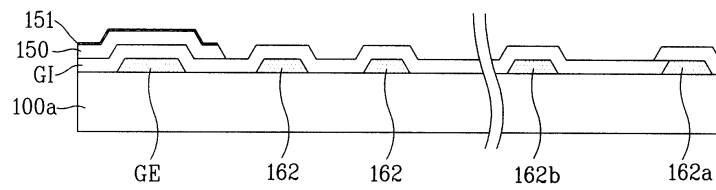
도면5



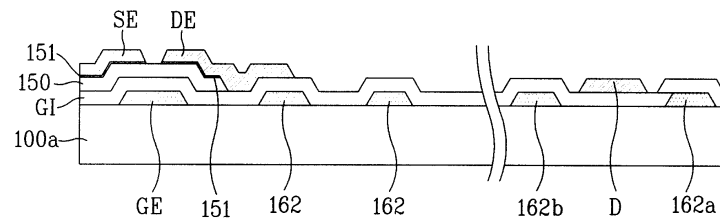
도면6a



도면6b



도면6c



도면6d

