

(19)대한민국특허청(KR)
(12) 공개특허공보(A)(51) 。 Int. Cl.⁷
G02F 1/136(11) 공개번호 10-2005-0065836
(43) 공개일자 2005년06월30일(21) 출원번호 10-2003-0096730
(22) 출원일자 2003년12월24일(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지(72) 발명자 박성진
대구광역시북구구암동부영@508-1703
이수웅
경상북도구미시구평동429번지부영아파트206동701호

(74) 대리인 정원기

심사청구 : 없음

(54) 액정표시장치 및 그 제조방법

요약

본 발명의 목적은, 노광 공정시 마스크가 중첩되는 영역에 발생하는 얼룩 등에 의한 화질 저하를 개선할 수 있는 액정표시장치 및 그 제조방법을 제공함에 있다.

본 발명은, 노광 공정시 단일 노광되는 제 1 영역과 중복 노광되는 제 2 영역으로 이루어진 기관 상에 서로 직교하는 게이트 및 데이터 배선과; 상기 게이트 배선에 연결된 게이트 전극과; 상기 데이터 배선과 연결된 소스 전극 및 상기 소스 전극과 일정 간격 이격된 드레인 전극과; 상기 소스 및 드레인 전극에 접촉하고, 상기 소스 및 드레인 전극의 폭(W)과 상기 소스 및 드레인 전극이 이격된 거리인 길이(L)로 정의되는 채널을 포함하는 반도체층과; 상기 드레인 전극과 연결되는 화소 전극을 포함하고, 상기 채널은 제 1, 2 영역 각각에 위치하는 제 1, 2 채널로 이루어지고, 상기 제 2 채널의 폭/길이(W/L)비는 상기 제 1 채널의 폭/길이비보다 큰 액정표시장치를 제공한다.

본 발명은, 노광시 마스크가 중첩되는 부분의 채널의 폭/길이(W/L)비를 다른 부분에 비해 크게 형성함으로써, 마스크가 중첩되는 부분의 채널 특성을 개선하여 얼룩을 감소하고, 액정표시장치의 화질 특성을 개선할 수 있는 효과가 있다.

대표도

도 3

명세서

도면의 간단한 설명

도 1a는 종래의 액정표시장치를 도시한 평면도.

도 1b와 1c는 각각, 도 1a의 박막트랜지스터를 도시한 평면도와 단면도

도 2a와 2b는 종래의 액정표시장치를 노광하는 방법을 도시한 도면.

도 3은 본 발명의 실시예에 따른 액정표시장치를 도시한 평면도.

도 4a와 4b는 각각, 도 3의 A, B 영역에 형성된 박막트랜지스터를 도시한 평면도.

도 5a와 5b는 각각, 도 3의 A, B 영역에 형성된 박막트랜지스터를 도시한 단면도.

도 6a 내지 6d는 본 발명의 실시예에 따른 액정표시장치를 노광하는 방법을 도시한 평면도.

<도면의 주요 부분에 대한 부호의 설명>

200 : 액정표시장치 215 : 반도체층

220 : 게이트 배선 221 : 게이트 전극

230 : 데이터 배선 231 : 소스 전극

233 : 드레인 전극 240 : 화소 전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치 및 그 제조방법에 관한 것이다.

일반적으로, 액정표시장치는 액정분자의 광학적 이방성과 복굴절 특성을 이용하여 화상을 표현하는 것으로, 전계가 인가되면 액정의 배열이 달라지고 달라진 액정의 배열 방향에 따라 빛이 투과되는 특성 또한 달라진다. 일반적으로, 액정표시장치는 전계 생성 전극이 각각 형성되어 있는 두 기판을 두 전극이 형성되어 있는 면이 마주 대하도록 배치하고 두 기판 사이에 액정 물질을 주입한 다음, 두 전극에 전압을 인가하여 생성되는 전기장에 의해 액정 분자를 움직이게 함으로써, 이에 따라 달라지는 빛의 투과율에 의해 화상을 표현하는 장치이다.

도 1a는 일반적인 액정표시장치를 도시한 평면도이고, 도 1b와 1c는 각각, 도 1a의 박막트랜지스터를 도시한 평면도와 단면도이다.

도시한 바와 같이, 액정표시장치(100)에는 화소가 매트릭스 형태로 배치되어 있고, 서로 직교하여 화소를 정의하는 게이트 및 데이터 배선(120, 130)과, 게이트 및 데이터 배선(120, 130)이 교차하는 부분에 스위칭 소자로서 박막트랜지스터(T)와, 박막트랜지스터(T)와 연결되는 화소 전극(140)이 형성되어 있다.

게이트 및 데이터 배선(120, 130)은 외부로부터 주사 및 화상 신호를 전달받게 되고, 게이트 배선(120)에 전달된 주사 신호는 박막트랜지스터(T)에 전달되어 박막트랜지스터(T)를 온/오프(ON/OFF) 구동하게 된다. 박막트랜지스터(T)의 온/오프 구동에 따라 화소 전극(140)에 화상 신호가 전달되어 액정(미도시)을 구동하게 된다. 화소 전극(140)은 액정을 사이에 두고 대향기판에 형성된 공통 전극(미도시)과 전계를 형성함으로써 액정을 구동하게 된다.

박막트랜지스터(T)는 게이트 배선(120)에 연결된 게이트 전극(121)과, 게이트 전극(121) 상에 형성된 반도체층(115)과, 반도체층(115) 상에 형성되고 데이터 배선(130)과 연결된 소스 전극(131) 및 소스 전극(131)과 일정 간격 이격된 드레인 전극(133)으로 구성된다. 반도체층(115)은 소스 및 드레인 전극(131, 133)과 접촉되는 오믹 콘택층(116; ohmic contact layer)과, 액티브층(117; active layer)으로 이루어진다. 여기서, 소스 전극(131)과 드레인 전극(133) 사이, 즉 두 전극(131, 133)의 이격된 부분에 대응되는 반도체층(115)은 전자나 정공의 이동 통로인 채널(CH; channel)에 해당된다.

채널(CH)의 특성에 따라 박막트랜지스터(T)의 전기적 특성은 결정되는데, 채널(CH)의 특성은 채널 길이(L)와 채널 폭(W)의 비인 폭/길이(W/L)비에 의해 결정된다. 채널 길이(L)는 소스 및 드레인 전극(131, 133)이 이격된 거리에 해당되며, 채널 폭(W)은 소스 및 드레인 전극(131, 133)의 마주보는 변의 길이인 폭에 해당된다.

전술한 바와 같은 액정표시장치를 제조하기 위해서는 박막 패턴을 형성하기 위한 마스크(mask) 공정이 진행된다. 박막 패턴을 형성하기 위해서 마스크를 이용하여 노광 공정이 진행되는데, 액정표시장치는 동일한 형태의 박막 패턴이 매트릭스 형태로 배치되고, 액정표시장치의 크기가 대형화됨에 따라 동일한 하나의 마스크를 이동시켜 노광 공정을 진행하게 된다.

도 2a와 2b는 종래의 액정표시장치를 노광하는 방법을 도시한 도면이다.

도 2a에 도시한 바와 같이, 액정표시장치(100)의 좌측 가장자리에서 우측 가장자리로 마스크(180)를 이동시켜 수차례 노광 공정을 진행하게 된다.

도 2b에 도시한 바와 같이, 마스크(180)를 이동시켜 노광 공정을 진행하는 경우에, 마스크(180)는 일부 중첩되어 노광 공정이 진행된다. 마스크가 중첩되는 중첩 영역인 A 영역은 이중으로 노광 공정이 진행된다.

그런데, A 영역에 소스 및 드레인 전극(도 1의 131, 133 참조)을 형성하는 경우에, 이중 노광으로 인해 원하는 바에 따라 소스 및 드레인 전극이 형성되지 않게 된다. A 영역에 소스 및 드레인 전극을 형성하는 경우에, 빛의 산란이나 회절에 의해 약하게 이중 노광되며, 그에 따라 채널의 폭/길이(W/L)비는 단일 노광되는 B 영역에 비해 작게 형성될 수 있다.

즉, 소스 및 드레인 전극을 형성하기 위해 마스크를 사용하여 노광하는 경우에 소스 및 드레인 전극에 대응되는 마스크 패턴에 의해 빛은 차단된다. 하지만, 빛의 회절이나 산란에 의해 소스 및 드레인 전극에 대응되는 부분에 대해서도 약하게

노광되며, 특히 A 영역에 대해서는 이중 노광이 진행됨에 따라 소스 및 드레인 전극 패턴에 대응되는 부분에 대해서도 약하게 이중 노광이 진행된다. 따라서, 소스 및 드레인 전극의 이격 거리에 대응되는 채널의 길이(L)는 A 영역이 B 영역에 비해 길어지게 되고, 소스 및 드레인 전극의 폭에 대응되는 채널의 폭(W)은 A 영역이 B 영역에 비해 작아지게 되어, 채널의 폭/길이(W/L)비는 A 영역이 B 영역에 비해 작아지게 된다.

또한, 이중 노광으로 인해 A 영역의 채널은 그 특성이 저하될 수 있다.

따라서, A 영역에서는 채널을 따라 전자나 정공의 이동이 원활하지 못하여 화상은 얼룩이 발생하게 되는 등 화질이 저하되는 문제가 발생하게 있게 된다.

발명이 이루고자 하는 기술적 과제

전술한 바와 같은 문제를 해결하기 위한 본 발명의 목적은, 노광 공정시 마스크가 중첩되는 영역의 채널의 폭/길이비(W/L)비가 작아짐으로써 발생하는 얼룩 등에 의한 화질 저하를 개선할 수 있는 액정표시장치 및 그 제조방법을 제공함에 있다.

발명의 구성 및 작용

전술한 바와 같은 목적을 달성하기 위해, 본 발명은, 노광 공정시 단일 노광되는 제 1 영역과 중첩 노광되는 제 2 영역으로 이루어진 기판 상에 서로 직교하는 게이트 및 데이터 배선과; 상기 게이트 배선에 연결된 게이트 전극과; 상기 데이터 배선과 연결된 소스 전극 및 상기 소스 전극과 일정 간격 이격된 드레인 전극과; 상기 소스 및 드레인 전극에 접촉하고, 상기 소스 및 드레인 전극의 폭(W)과 상기 소스 및 드레인 전극이 이격된 거리인 길이(L)로 정의되는 채널을 포함하는 반도체층과; 상기 드레인 전극과 연결되는 화소 전극을 포함하고, 상기 채널은 제 1, 2 영역 각각에 위치하는 제 1, 2 채널로 이루어지고, 상기 제 2 채널의 폭/길이비는 상기 제 1 채널의 폭/길이(W/L)비보다 큰 액정표시장치를 제공한다.

여기서, 상기 반도체층은 상기 소스 및 드레인 전극과 접촉하는 오믹 콘택층과, 상기 오믹 콘택층과 접촉하는 액티브층을 포함할 수 있다. 그리고, 상기 반도체층은 실리콘으로 이루어질 수 있다.

다른 측면에서, 본 발명은, 노광 공정시 단일 노광되는 제 1 영역과 중첩 노광되는 제 2 영역으로 이루어진 기판 상에 게이트 배선과 상기 게이트 배선에 분기한 게이트 전극을 형성하는 단계와; 상기 게이트 전극과 접촉하고 채널을 포함하는 반도체층을 형성하는 단계와; 상기 게이트 배선과 직교하는 데이터 배선과, 상기 데이터 배선과 연결된 소스 전극 및 상기 소스 전극과 일정 간격 이격된 드레인 전극을 형성하는 단계와; 상기 드레인 전극과 연결되는 화소 전극을 형성하는 단계를 포함하고, 상기 채널은 상기 소스 및 드레인 전극의 폭(W)과 상기 소스 및 드레인 전극이 이격된 거리인 길이(L)로 정의되고, 제 1, 2 영역 각각에 위치하는 제 1, 2 채널로 이루어지며, 상기 제 2 채널의 폭/길이(W/L)비는 상기 제 1 채널의 폭/길이비보다 크게 형성된 액정표시장치 제조방법을 제공한다.

여기서, 상기 반도체층을 형성하는 단계는, 상기 소스 및 드레인 전극과 접촉하는 오믹 콘택층과, 상기 오믹 콘택층과 접촉하는 액티브층을 형성하는 단계를 포함할 수 있다. 그리고, 상기 반도체층은 실리콘으로 이루어질 수 있다.

이하, 도면을 참조하여 본 발명의 실시예를 설명한다.

도 3은 본 발명의 실시예에 따른 액정표시장치를 도시한 평면도이고, 도 4a와 4b는 각각, 도 3의 A, B 영역에 형성된 박막트랜지스터를 도시한 평면도이다. 그리고, 도 5a와 5b는 각각, 도 3의 A, B 영역에 형성된 박막트랜지스터를 도시한 단면도이다.

본 발명의 실시예에 따른 액정표시장치는 노광시 마스크가 중첩되는 부분의 채널의 폭/길이(W/L)비를 다른 부분보다 큰 값을 가지도록 형성하게 된다. 따라서, 중첩되는 부분의 채널의 특성을 개선시켜 중첩 노광되는 부분의 얼룩을 감소시킬 수 있게 된다.

도시한 바와 같이, 본 발명의 실시예에 따른 액정표시장치(200)에는 화소가 매트릭스 형태로 배치되어 있고, 서로 직교하여 화소를 정의하는 게이트 및 데이터 배선(220, 230)과, 게이트 및 데이터 배선(220, 230)이 교차하는 부분에 스위칭 소자로서 박막트랜지스터(T)와, 박막트랜지스터(T)와 연결되는 화소 전극(240)이 형성되어 있다.

게이트 및 데이터 배선(220, 230)은 외부로부터 주사 및 화상 신호를 전달받아 액정표시장치(200)를 구동하게 된다. 게이트 배선(220)에 의해 전달된 주사 신호는 박막트랜지스터(T)에 전달되어 박막트랜지스터(T)를 온/오프 구동하게 되며, 박막트랜지스터(T)의 온/오프 구동에 따라 화소 전극(240)에 화상 신호가 전달되어 액정(미도시)을 구동하게 된다. 화소 전극(240)은 액정을 사이에 두고 대향기판에 형성된 공통 전극(미도시)과 전계를 형성함으로써 액정을 구동하게 된다.

박막트랜지스터(T)는 게이트 배선(220)에 연결된 게이트 전극(221)과, 게이트 전극(221) 상에 형성된 반도체층(215)과, 반도체층(215) 상에 형성되고 데이터 배선(230)과 연결된 소스 전극(231) 및 소스 전극(221)과 일정 간격 이격된 드레인 전극(233)으로 구성된다.

반도체층(215)은 소스 및 드레인 전극(231, 233)과 접촉되는 오믹 콘택층(216; ohmic contact layer)과, 액티브층(217; active layer)으로 이루어진다.

오믹 콘택층(216)은 소스 및 드레인 전극(231, 233)과 액티브층(217) 사이에 위치하여 접촉 저항을 낮추어 주는 기능을 한다. 그리고, 액티브층(217)은 전자나 정공이 이동하는 통로로서 기능하게 되는데, 특히, 소스 전극(213)과 드레인 전극(233) 사이, 즉 두 전극(231, 233)의 이격된 부분에 대응되는 액티브층(217)은 전자나 정공의 이동 통로인 채널(CH1, CH2)에 해당된다.

노광시 마스크가 중첩되는 영역인 A 영역의 채널(CH1)은 B 영역에 비해 폭/길이(W/L)비가 더 큰 값을 가지도록 형성된다. 즉, $W_a > W_b$ 의 관계를 가지거나, $L_a < L_b$ 의 관계의 관계를 가지도록 채널(CH1, CH2)은 형성된다.

전술한 바와 같이, A 영역 채널(CH1)의 폭/길이(W/L)비를 B 영역에 비해 더욱 큰 값을 가지도록 형성하게 되면, 이중 노광되는 A 영역의 채널(CH1)의 특성을 향상시키게 되어 A 영역에서 발생하는 얼룩과 같은 화질 특성의 저하를 보상할 수 있게 된다.

A 영역의 채널(CH1)의 폭/길이(W_a/L_b)비를 B 영역에 비해 큰 값을 가지도록 형성하기 위해서, 소스 및 드레인 전극(231, 233)의 이격 거리를 B 영역에 비해 좁게 형성하거나, 소스 및 드레인 전극(231, 233)의 폭을 B 영역에 비해 크게 형성할 수 있다.

한편, 반도체층(215)은 비정질 실리콘(amorphous silicon)이나 폴리 실리콘(poly silicon)으로 이루어 질 수 있다. 특히, 오믹 콘택층(216)은 5가나 3가의 원소, 즉 인(P)이나 보론(B) 등의 물질이 도핑될 수 있다.

이하, 도면을 참조하여 본 발명의 실시예에 따른 액정표시장치를 노광하는 방법을 설명한다.

도 6a 내지 6d는 본 발명의 실시예에 따른 액정표시장치를 노광하는 방법을 도시한 평면도이다.

도 6a에 도시한 바와 같이, 마스크(280)를 사용하여 액정표시장치(200)의 좌측 가장자리 부분에 대해 노광 공정을 진행한다.

다음으로, 도 6b와 6c에 도시한 바와 같이, 마스크(280)를 이동하여 액정표시장치(200)에 대해 노광 공정을 진행하게 된다. 마스크(280)를 화살표 방향인 오른쪽으로 이동시키면서 액정표시장치(200)에 대해 다수의 노광 공정이 진행된다. 마스크(280)에 의한 노광 공정이 진행되면, 마스크(280)가 이동함에 따라, 이전 노광 공정과 다음번 노광 공정에서 마스크(280)가 일부 중첩되도록 노광 공정이 진행된다.

여기서, 소스 및 드레인 전극을 형성하기 위한 노광 공정시 마스크(280)가 중첩되는 A 영역의 채널의 폭/길이(W/L)비를 B 영역에 비해 큰 값을 가지도록 노광 공정을 진행하게 된다. 즉, A 영역의 소스 및 드레인 전극의 이격 거리를 B 영역에 비해 작게 형성하거나, A 영역의 소스 및 드레인 전극의 폭을 B 영역에 비해 크게 형성하기 위한 마스크 패턴을 사용하여 노광 공정을 진행하게 된다.

다음으로, 도 6d에 도시한 바와 같이, 마스크(280)를 이동하여 액정표시장치(200)의 우측 가장자리 부분에 대한 노광 공정을 진행하여 액정표시장치 전체를 노광하게 된다.

전술한 바와 같이, 본 발명의 실시예에 따른 액정표시장치는 노광시 마스크가 중첩되는 부분의 채널의 폭/길이(W/L)비를 다른 부분에 비해 크게 형성하게 된다. 따라서, 마스크가 중첩되는 부분의 채널의 특성을 개선하여 얼룩을 감소시킬 수 있게 된다. 따라서, 액정표시장치의 화질 특성을 개선할 수 있게 된다.

발명의 효과

전술한 바와 같이, 본 발명은, 노광시 마스크가 중첩되는 부분의 채널의 폭/길이(W/L)비를 다른 부분에 비해 크게 형성함으로써, 마스크가 중첩되는 부분의 채널 특성을 개선하여 얼룩을 감소시키게 되고, 그에 따라 액정표시장치의 화질 특성을 개선할 수 있는 효과가 있다.

(57) 청구의 범위

청구항 1.

노광 공정시 단일 노광되는 제 1 영역과 중복 노광되는 제 2 영역으로 이루어진 기판 상에 서로 직교하는 게이트 및 데이터 배선과;

상기 게이트 배선에 연결된 게이트 전극과;

상기 데이터 배선과 연결된 소스 전극 및 상기 소스 전극과 일정 간격 이격된 드레인 전극과;

상기 소스 및 드레인 전극에 접촉하고, 상기 소스 및 드레인 전극의 폭(W)과 상기 소스 및 드레인 전극이 이격된 거리인 길이(L)로 정의되는 채널을 포함하는 반도체층과;

상기 드레인 전극과 연결되는 화소 전극을 포함하고,

상기 채널은 제 1, 2 영역 각각에 위치하는 제 1, 2 채널로 이루어지고, 상기 제 2 채널의 폭/길이비는 상기 제 1 채널의 폭/길이(W/L)비보다 큰 액정표시장치.

청구항 2.

제 1 항에 있어서,

상기 반도체층은 상기 소스 및 드레인 전극과 접촉하는 오믹 콘택층과, 상기 오믹 콘택층과 접촉하는 액티브층을 포함하는 액정표시장치.

청구항 3.

제 1 항에 있어서,

상기 반도체층은 실리콘으로 이루어진 액정표시장치.

청구항 4.

노광 공정시 단일 노광되는 제 1 영역과 중복 노광되는 제 2 영역으로 이루어진 기관 상에 게이트 배선과 상기 게이트 배선에 분기한 게이트 전극을 형성하는 단계와;

상기 게이트 전극과 접촉하고 채널을 포함하는 반도체층을 형성하는 단계와;

상기 게이트 배선과 직교하는 데이터 배선과, 상기 데이터 배선과 연결된 소스 전극 및 상기 소스 전극과 일정 간격 이격된 드레인 전극을 형성하는 단계와;

상기 드레인 전극과 연결되는 화소 전극을 형성하는 단계를 포함하고,

상기 채널은 상기 소스 및 드레인 전극의 폭(W)과 상기 소스 및 드레인 전극이 이격된 거리인 길이(L)로 정의되고, 제 1, 2 영역 각각에 위치하는 제 1, 2 채널로 이루어지며, 상기 제 2 채널의 폭/길이비는 상기 제 1 채널의 폭/길이비보다 크게 형성된 액정표시장치 제조방법.

청구항 5.

제 4 항에 있어서,

상기 반도체층을 형성하는 단계는, 상기 소스 및 드레인 전극과 접촉하는 오믹 콘택층과, 상기 오믹 콘택층과 접촉하는 액티브층을 형성하는 단계를 포함하는 액정표시장치 제조방법.

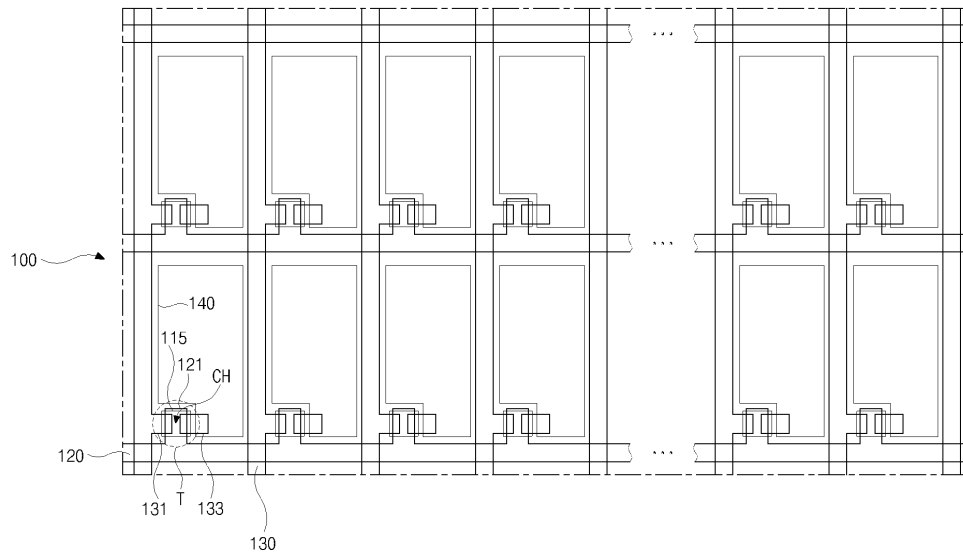
청구항 6.

제 4 항에 있어서,

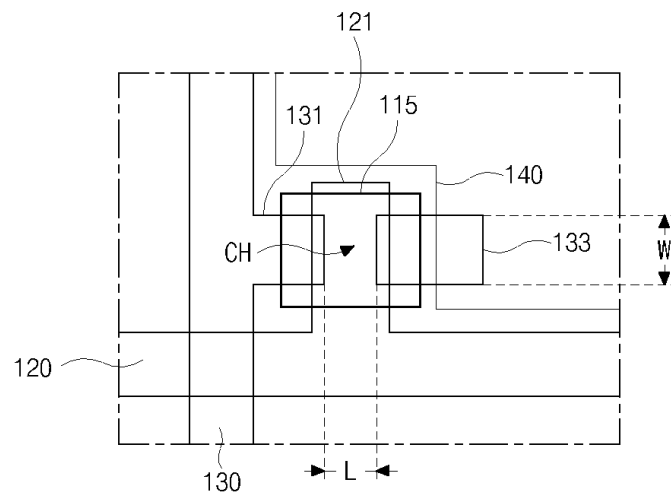
상기 반도체층은 실리콘으로 이루어진 액정표시장치 제조방법.

도면

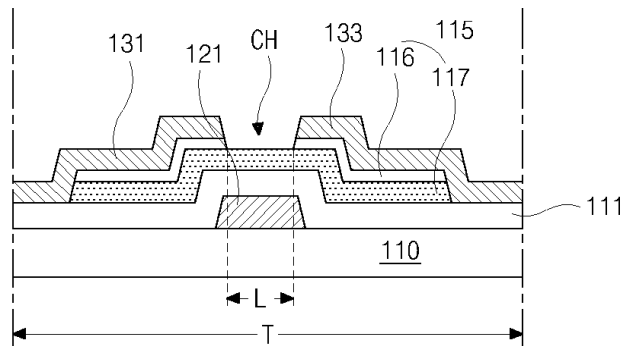
도면1a



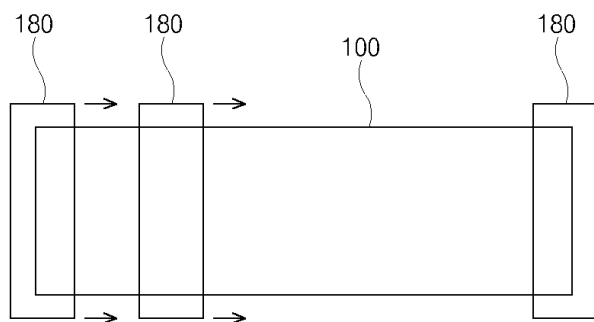
도면1b



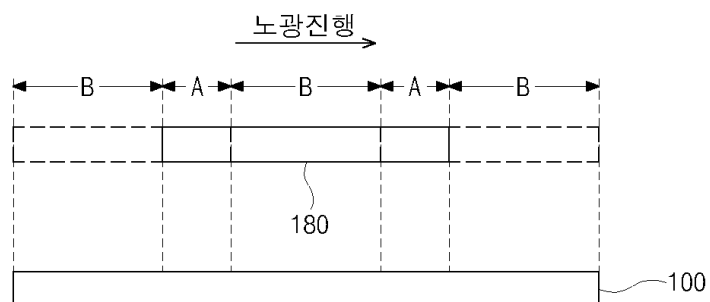
도면1c



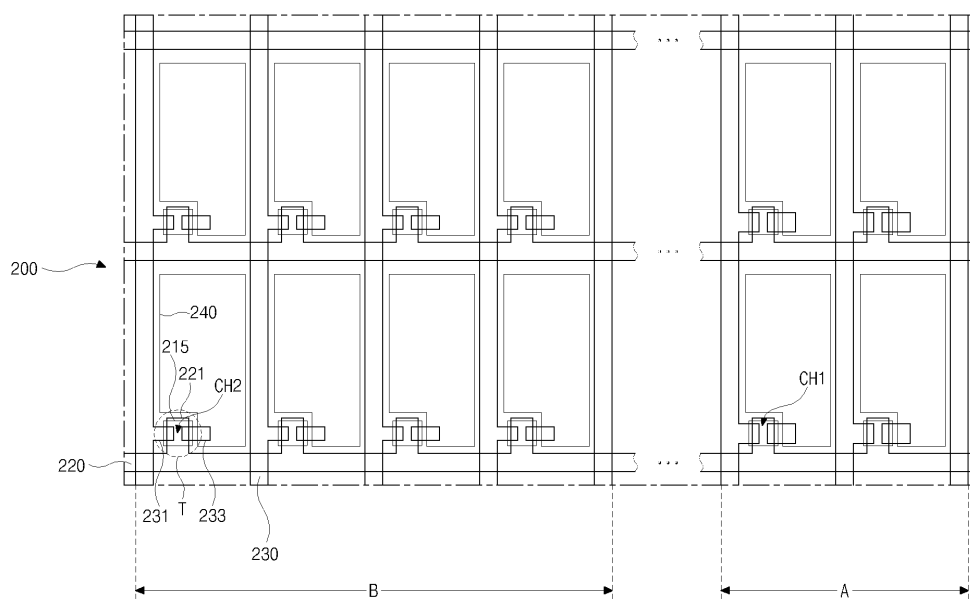
도면2a



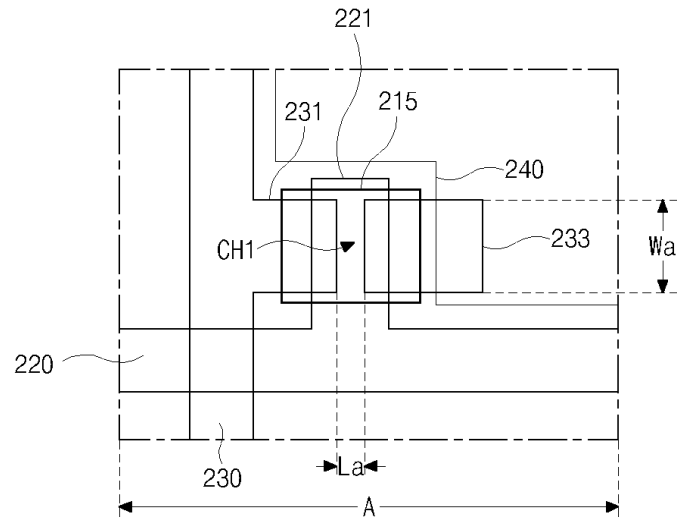
도면2b



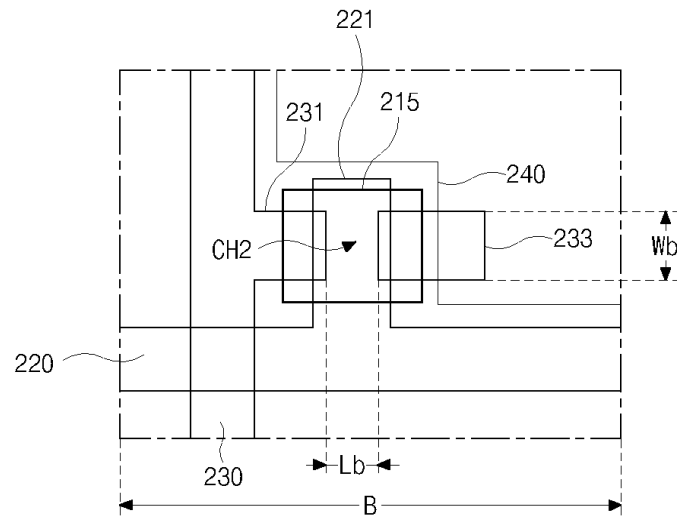
도면3



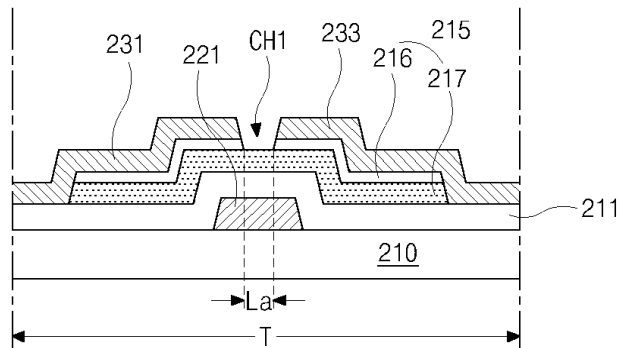
도면4a



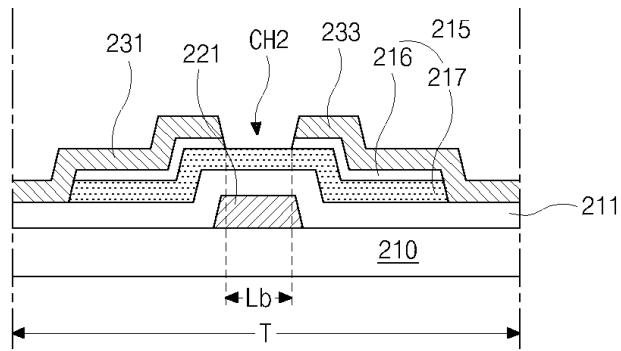
도면4b



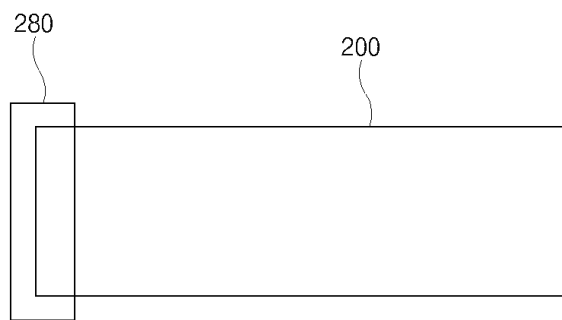
도면5a



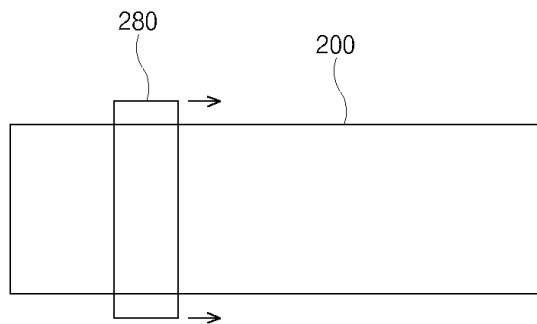
도면5b



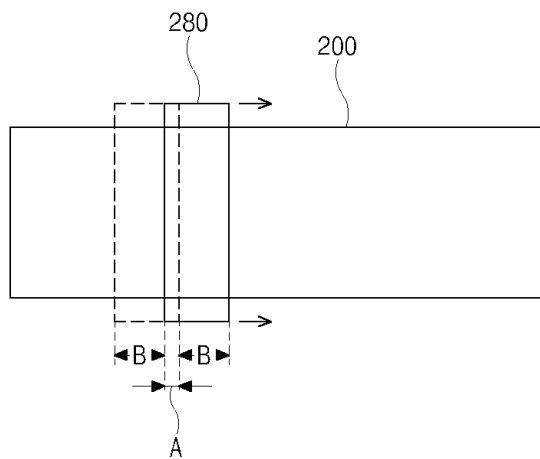
도면6a



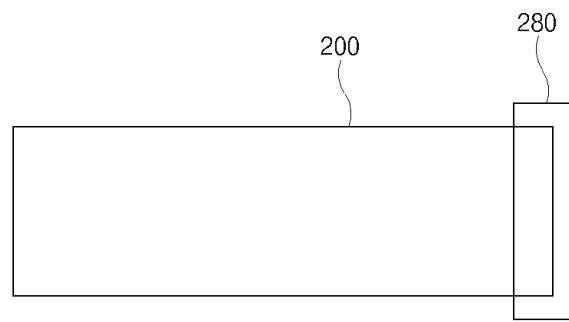
도면6b



도면6c



도면6d



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	KR1020050065836A	公开(公告)日	2005-06-30
申请号	KR1020030096730	申请日	2003-12-24
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK SEOUNGJIN 박성진 LEE SUWOONG 이수웅		
发明人	박성진 이수웅		
IPC分类号	G02F1/136		
CPC分类号	G02F1/1362 H01L27/1214 H01L29/786		
其他公开文献	KR101004412B1		
外部链接	Espacenet		

摘要(译)

本发明的一个目的是一种液晶显示装置，并且能够改善图像质量劣化由于灰尘，其中掩模在暴露过程中提供叠加的区域中发生的其制造方法。本发明提供一种半导体器件，包括：在由在单个曝光步骤中待曝光的第一区域和将被过度曝光的第二区域构成的基板上彼此正交的栅极线和数据线；栅极连接到栅极布线；连接到数据线的源电极和与源电极间隔开的漏电极；一种半导体层，其接触源极和漏极并包括由源极和漏极的宽度（W）限定的沟道和长度（L），该长度是源极和漏极之间的距离；并且像素电极连接到漏电极，其中沟道由位于第一和第二区域中的第一和第二沟道以及宽度/长度（W/L）组成提供一种具有一个通道的宽/长比的液晶显示装置。本发明中，通过增加形成比宽度/长度（W/L）的部分信道掩模的比率在暴露叠加到其它部位，提高该部分的信道特性进行掩蔽嵌套并减少染色，液晶显示可以改善设备的图像质量特性。 3

