



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년04월24일
(11) 등록번호 10-1257733
(24) 등록일자 2013년04월18일

(51) 국제특허분류(Int. Cl.)
G02F 1/136 (2006.01) H01L 29/786 (2006.01)
(21) 출원번호 10-2007-0022421
(22) 출원일자 2007년03월07일
심사청구일자 2012년02월28일
(65) 공개번호 10-2008-0082081
(43) 공개일자 2008년09월11일
(56) 선행기술조사문헌
KR1020060024940 A

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김경록
경기도 수원시 권선구 고색로14번길 33 (고색동)
김민주
서울특별시 영등포구 선유로43가길 24, 거성파스
텔 APT 106동 1402호 (양평동3가)
(74) 대리인
특허법인네이트

전체 청구항 수 : 총 9 항

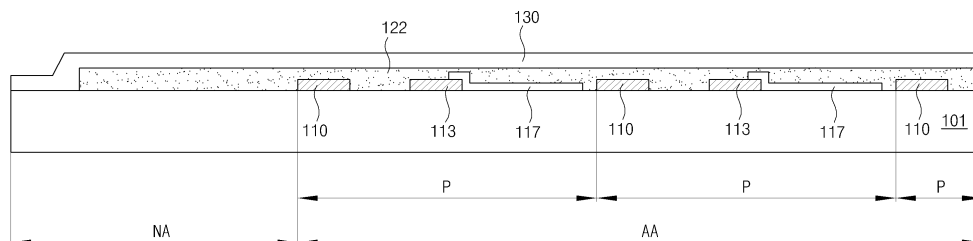
심사관 : 임인권

(54) 발명의 명칭 액상의 유기 반도체물질을 이용한 액정표시장치용 어레이기판의 제조 방법

(57) 요약

본 발명은 기판 상에 데이터 배선과 서로 이격하는 소스 및 드레인 전극을 형성하는 단계와; 상기 기판 상에 상기 드레인 전극과 접촉하는 화소전극을 형성하는 단계와; 상기 화소전극 위로 상기 기판 전면에 액상의 유기 반도체 물질을 코팅하여 유기 반도체 물질층을 형성하는 단계와; 상기 유기 반도체 물질층의 테두리를 제거 함으로써 상기 기판 테두리부에 대응하는 표면을 노출시키는 단계와; 상기 유기 반도체 물질층 위로 전면에 유기 절연 물질을 코팅하여 상기 유기 반도체 물질층의 상부 및 측면을 완전히 덮으며 유기 절연 물질층을 형성하는 단계와; 상기 유기 절연 물질층 위로 게이트 전극을 형성하는 단계와; 상기 게이트 전극 외부로 노출된 상기 유기 절연 물질층과 그 하부의 유기 반도체 물질층을 제거함으로써 게이트 절연막과 유기 반도체층을 형성하는 단계와; 상기 게이트 전극과 접촉하는 게이트 배선을 형성하는 단계를 포함하는 액정표시장치용 어레이 기판의 제조 방법을 제공한다.

대표도 - 도3e



특허청구의 범위

청구항 1

기관 상에 데이터 배선과 서로 이격하는 소스 및 드레인 전극을 형성하는 단계와;

상기 기관 상에 상기 드레인 전극과 접촉하는 화소전극을 형성하는 단계와;

상기 화소전극 위로 상기 기관 전면에 액상의 유기 반도체 물질을 코팅하여 유기 반도체 물질층을 형성하는 단계와;

상기 유기 반도체 물질층의 테두리를 제거함으로써 상기 기관 테두리부에 대응하는 표면을 노출시키는 단계와;

상기 유기 반도체 물질층 위로 전면에 유기 절연 물질을 코팅하여 상기 유기 반도체 물질층의 상부 및 측면을 완전히 덮으며 유기 절연 물질층을 형성하는 단계와;

상기 유기 절연 물질층 위로 게이트 전극을 형성하는 단계와;

상기 게이트 전극 외부로 노출된 상기 유기 절연 물질층과 그 하부의 유기 반도체 물질층을 제거함으로써 게이트 절연막과 유기 반도체층을 형성하는 단계와;

상기 게이트 전극과 접촉하는 게이트 배선을 형성하는 단계를 포함하는 액정표시장치용 어레이 기관의 제조 방법.

청구항 2

제 1 항에 있어서,

상기 유기 반도체 물질층과 상기 유기 절연 물질층은 슬릿 코팅, 바 코팅, 스핀 코팅 중 선택되는 하나의 코팅 방법에 의해 형성하는 것이 특징인 액정표시장치용 어레이 기관의 제조 방법.

청구항 3

제 1 항에 있어서,

상기 유기 반도체 물질층의 테두리를 제거함으로써 상기 기관 테두리부에 대응하는 표면을 노출시키는 것은 ER 공정에 의해 이루어지는 것이 특징인 액정표시장치용 어레이 기관의 제조 방법.

청구항 4

제 3 항에 있어서,

상기 ER 공정은, 기계적 화학적 공정으로써 직선 운동을 하는 암의 끝단부 감싸며 유기 반도체 물질층을 녹이는 화학약액을 포함하는 천이 상기 기관 상의 상기 유기 반도체 물질층과 접촉하며 상기 기관의 모서리를 따라 직선운동 하며 상기 기관 상에 형성된 유기 반도체 물질층을 제거하는 것이 특징인 액정표시장치용 어레이 기관의 제조 방법.

청구항 5

제 3 항에 있어서,

상기 기관은 표시영역과 표시영역 외측의 비표시영역이 정의되며, 상기 ER공정에 의해 제거되는 유기 반도체 물질층은 상기 비표시영역에 형성된 것이 특징인 액정표시장치용 어레이 기관의 제조 방법.

청구항 6

제 5 항에 있어서,

상기 ER 공정에 의해 제거되는 유기 반도체 물질층은 그 폭이 1mm 이상인 것이 특징인 액정표시장치용 어레이 기판의 제조 방법.

청구항 7

제 1 항에 있어서,

상기 유기 절연 물질층은 PVP(poly vinyl pyrrolidone), 플루오로폴리머(fluoropolymer), PVA(poly vinyl alcohol) 중 선택된 하나로 이루어진 것이 특징인 액정표시장치용 어레이 기판의 제조 방법.

청구항 8

제 1 항에 있어서,

상기 유기 반도체 물질층의 테두리를 제거함으로써 상기 기판 테두리부에 대응하는 표면을 노출시키는 단계 후에는 열처리 공정을 진행하여 상기 기판 상에 남아있는 유기 반도체 물질층을 경화시키는 단계를 더욱 포함하는 액정표시장치용 어레이 기판의 제조 방법.

청구항 9

제 1 항에 있어서,

상기 게이트 전극 위로 전면에 상기 게이트 전극을 노출시키는 게이트 콘택홀과 상기 화소전극을 노출시키는 오픈부를 갖는 보호층을 형성하는 단계를 더욱 포함하는 액정표시장치용 어레이 기판의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0010] 본 발명은 액정표시장치에 관한 것으로, 좀 더 자세하게는 유기 반도체 물질을 이용한 액정표시장치용 어레이 기판 및 이의 제조방법에 관한 것이다.
- [0011] 근래에 들어 사회가 본격적인 정보화 시대로 접어들어 따라 대량의 정보를 처리 및 표시하는 디스플레이(display) 분야가 급속도로 발전해 왔고, 최근에는 특히 박형화, 경량화, 저소비전력화의 우수한 성능을 지닌 박막트랜지스터(Thin Film Transistor : TFT)형 액정표시장치(TFT-LCD)가 개발되어 기존의 브라운관(Cathode Ray Tube : CRT)을 대체하고 있다.
- [0012] 액정표시장치의 화상구현원리는 액정의 광학적 이방성과 분극성질을 이용하는 것으로, 주지된 바와 같이 액정은 분자구조가 가늘고 길며 배열에 방향성을 갖는 광학적 이방성과 전기장 내에 놓일 경우에 그 크기에 따라 분자 배열 방향이 변화되는 분극성질을 띤다. 이에 액정표시장치는 액정층을 사이에 두고 서로 마주보는 면으로 각각 화소전극과 공통전극이 형성된 어레이 기판(array substrate)과 컬러필터 기판(color filter substrate)을 합착시켜 구성된 액정패널을 필수적인 구성요소로 하며, 이들 전극 사이의 전기장 변화를 통해서 액정분자의 배열 방향을 인위적으로 조절하고 이때 변화되는 빛의 투과율을 이용하여 여러 가지 화상을 표시하는 비발광 소자이다.

- [0013] 최근에는 특히 화상표현의 기본단위인 화소(pixel)를 행렬 방식으로 배열하고 스위칭 소자를 각 화소에 배치시켜 독립적으로 제어하는 능동행렬방식(active matrix type)이 해상도 및 동영상 구현능력에서 뛰어나 주목받고 있는데, 이 같은 스위칭 소자로 박막 트랜지스터(Thin Film Transistor : TFT)를 사용한 것이 잘 알려진 TFT-LCD(Thin Firm Transistor Liquid Crystal Display device)이다.
- [0014] 좀 더 자세히, 일반적인 액정표시장치의 분해사시도인 도 1에 나타난 바와 같이 액정층(30)을 사이에 두고 어레이 기판(10)과 컬러필터 기판(20)이 대면 합착된 구성을 갖는데, 이중 하부의 어레이 기판(10)은 제 1 투명기판(12) 및 이의 상면으로 중형 교차 배열되어 다수의 화소영역(P)을 정의하는 복수개의 게이트 배선(14)과 데이터 배선(16)을 포함하며, 이들 두 배선(14, 16)의 교차지점에는 박막 트랜지스터(T)가 구비되어 각 화소영역(P)에 마련된 화소전극(18)과 일대일 대응 접속되어 있다.
- [0015] 또한 이와 마주보는 상부의 컬러필터 기판(20)은 제 2 투명기판(22) 및 이의 배면으로 상기 게이트 배선(14)과 데이터 배선(16) 그리고 박막 트랜지스터(T) 등의 비표시영역을 가리도록 각 화소영역(P)을 테두리하는 격자 형상의 블랙매트릭스(25)가 형성되어 있으며, 이들 격자 내부에서 각 화소영역(P)에 대응되게 순차적으로 반복 배열된 적, 녹, 청색 컬러필터층(26)이 형성되어 있으며, 상기 블랙매트릭스(25)와 적, 녹, 청색 컬러필터층(26)의 전면에 걸쳐 투명한 공통전극(28)이 마련되어 있다.
- [0016] 그리고 도면상에 명확하게 도시되지는 않았지만, 이들 두 기판(10, 20)은 그 사이로 개재된 액정층(30)의 누설을 방지하기 위하여 가장자리 따라 실링제 등으로 봉합(封函)된 상태에서 각 기판(10, 20)과 액정층(30)의 경계 부분에는 액정의 분자배열 방향에 신뢰성을 부여하는 상, 하부 배향막이 개재되며, 각 기판(10, 20)의 적어도 하나의 외측면에는 편광판이 부착된다.
- [0017] 더불어 액정패널 배면으로는 백라이트(back-light)가 구비되어 빛을 공급하는 바, 게이트배선(14)으로 박막트랜지스터(T)의 온(on)/오프(off) 신호가 순차적으로 스캔 인가되어 선택된 화소영역(P)의 화소전극(18)에 데이터 배선(16)의 화상신호가 전달되면 이들 사이의 수직전계에 의해 그 사이의 액정분자가 구동되고, 이에 따른 빛의 투과율 변화로 여러 가지 화상을 표시할 수 있다.
- [0018] 한편, 이 같은 액정표시장치에 있어 어레이 기판(10)과 컬러필터 기판(20)의 모체가 되는 제 1 및 제 2 절연기판(12, 22)은 전통적으로 유리 기판이 사용되었지만, 최근 들어 노트북이나 PDA(personal digital assistant)와 같은 소형의 휴대용 단말기가 널리 보급됨에 따라 이들에 적용 가능하도록 유리보다 가볍고 경량임과 동시에 유연한 특성을 지니고 있어 파손위험이 적은 플라스틱 기판을 이용한 액정패널이 소개된 바 있다.
- [0019] 하지만, 플라스틱 기판을 이용한 액정패널은 액정표시장치의 제조 특성상 특히 스위칭 소자인 박막 트랜지스터가 형성되는 어레이 기판의 제조에는 200℃ 이상의 고온을 필요로 하는 고온 공정이 많아 내열성 및 내화학성이 유리기판 보다 떨어지는 플라스틱 기판으로 상기 어레이 기판을 제조하는 데에는 어려움이 있어, 상부기판을 이루는 컬러필터 기판만을 플라스틱 기판으로 제조하고 하부기판인 어레이 기판은 통상적인 유리 기판을 이용하여 액정표시장치를 제조하고 있는 실정이다.
- [0020] 이러한 문제를 해결하고자 최근에는 유기 반도체 물질 등을 이용하여 200℃ 이하의 저온 공정을 진행하여 박막 트랜지스터를 형성하는 것을 특징으로 하는 어레이 기판을 제조 하는 기술이 제안되었다. 이러한 저온 공정에 의한 어레이 기판의 제조는 값비싼 진공 증착 장비를 이용하여 제조하는 것보다 코팅 장치를 이용하게 됨으로써 초기 설비비용이 매우 저렴하여 결과적으로 제조비용의 절감을 달성할 수 있는 바, 플라스틱 기판을 이용한 제조에만 한정되는 것이 아니라 유기 기판을 이용하여 제작할 수 있음은 당연하다.
- [0021] 이후에는 200℃이하의 저온 공정을 진행되는 유기 반도체 물질을 이용한 어레이 기판의 제조 방법에 대해 설명한다.
- [0022] 200℃ 이하의 저온 공정으로 박막트랜지스터를 포함하는 화소를 형성함에 있어서, 전극과 배선을 이루는 금속물질과 절연막과 보호층등의 형성은 저온 증착 또는 코팅의 방법 등을 통해 형성하여도 박막트랜지스터의 특성에 별 영향을 주지 않는다. 하지만, 채널을 이루는 반도체층을 일반적으로 이용되는 반도체 물질인 비정질 실리콘을 사용하여 저온 공정에서 증착 형성하게 되면, 상기 반도체층 내부 구조가 치밀하지 못하여 이동도 등의 중요특성이 스위칭 소자로소의 역할을 할 수 없을 정도로 저하되는 문제가 발생한다.
- [0023] 따라서, 이를 극복하고자 비정질 실리콘 등의 종래의 비정질 실리콘 등의 반도체 물질 대신 반도체 특성을 갖는 유기 물질을 이용하여 유기 반도체층을 형성하는 것이 제안되고 있으며, 특히, 최근에는 액상 타입의 유기 반도체 물질이 개발됨으로써 이를 코팅 등의 방법에 의해 기판 상에 형성하는 것을 특징으로 하는 유기 박막트랜지스

터를 포함하는 액정표시장치가 제안되고 있다.

[0024] 종래의 유기 반도체 물질을 코팅하여 형성하는 것을 특징으로 하는 액정표시장치용 어레이 기관의 제조 공정 단면도인 도 2를 참고하여 제조 공정에 대해 간략히 설명한다.

[0025] 우선, 유리 또는 플라스틱 재질의 기관(51) 상에 금속 배선(53) 및 전극을 형성한 후, 그 위로 유기 반도체 물질을 코팅을 진행하여 유기 반도체 물질층(60)을 형성하고, 연속하여 상기 유기 반도체 물질층(60) 상부에 유기 절연물질층(65)을 전면에서 형성한다.

[0026] 이후, 이를 패터닝하기 위한 공정 진행을 위해 세정 공정을 실시하게 되는데, 이러한 세정 공정을 진행하게 되면, 상기 유기 반도체 물질층(60)은 금속패턴 및 유리 또는 플라스틱 재질의 기관(51)과의 접착력이 좋지 않은 바, 상기 유기 반도체 물질층(60)이 상기 기관(51)의 테두리로부터 벗겨지는 필링(peeling) 불량이 다량 발생하고 있는 실정이다.

[0027] 이러한 유기 반도체 물질층의 필링(peeling)이 발생하는 이유에 대해 조금 더 상세히 설명한다.

[0028] 기관(51)상에 유기 반도체 물질층(60)의 코팅 후, 이러한 유기 반도체 물질층(60)이 형성된 기관(51)은 이후의 공정 진행을 위해 다음 단계의 공정 진행을 위한 단위공정 장비로 이동되게 되며, 각 단위공정 장비에서의 공정 진행을 위해서는 로봇 등을 이용하여 각 단위 공정 장비의 스테이지로 상기 기관(51)이 로딩(loading) 및 언로딩(unloading)되게 되며, 이러한 이동 과정에서 기관(51)에 충격이 가해지는 동시에 상기 기관(51)에 힘이 발생하며 이러한 충격 및 힘 발생에 의해 상기 유기 반도체 물질층(60)의 기관(51) 표면에서의 접착상태를 더욱 악화시키게 된다.

[0029] 한편, 상기 유기 반도체 물질층(60)을 이루는 유기 반도체 물질은 화학약액 예를들어 일반적인 패터닝 공정에 이용되는 감광성 물질인 포토레지스트의 현상액 또는 스트립액에 매우 취약한 바, 그 자체를 상기 포토레지스트를 이용하여 형성할 수 없으며, 이와 접촉하는 물질층에 의해서도 쉽게 손상되기에 접촉시에도 상기 유기 반도체 물질층과 반응하지 않는 유기 절연 물질을 이용하고 있다.

[0030] 패터닝 진행을 위해서는 이물 등이 개입되면 상기 이물에 의해 패터닝 불량이 발생하므로 세정 공정을 진행하게 되는데, 전술한 바와 같이 기관(51)의 이동 및 단위 공정장비로의 로딩 및 언로딩에 의해 상기 유기 반도체 물질층(60)과 기관(51)의 접착력이 더욱 악화된 상태에서 기관(51) 표면 더욱 정확히는 유기 절연물질층(65)의 표면에 소정의 압력을 갖는 순수(DI) 등이 분무하는 형태로 세정 공정을 진행한 후, 상기 세정 공정 후 상기 기관(51) 상에 남아있는 물기를 제거하기 위해 에어ナイ프(80) 등을 이용하여 질소(N₂)를 분사하게 됨으로써 이러한 과정에서 기관(51)의 테두리로부터 상기 유기 반도체 물질층(60)이 벗겨지게 되는 것이다.

[0031] 이때 상기 기관(51)으로부터 벗겨진 부분이 이후 제조 공정을 계속 진행하는 과정에서 점점 확대되어 표시영역(AA)까지 필링(peeling)이 발생하면 각 화소영역 내의 스위칭 영역에만 상기 유기 반도체 물질층이 남아있도록 패터닝을 진행하는 과정에서 유기 반도체층을 형성해야 할 부분이 기관(51)으로부터 완전히 떨어져 나가게 되어 스위칭 소자가 형성되지 않는 문제가 있다.

[0032]

발명이 이루고자 하는 기술적 과제

[0033] 따라서, 본 발명은 액상의 유기 반도체 물질을 이용한 유기 박막트랜지스터를 포함하는 액정표시장치용 어레이 기관의 제조에 있어, 제조 공정 진행 중 발생하는 유기 반도체 물질층의 필링(peeling) 불량을 방지할 수 있는 제조 방법을 제공하는 것을 그 목적으로 한다.

[0034] 또한, 유기 반도체 물질층의 필링(peeling) 불량을 방지함으로써 생산 수율을 향상시키는 것을 또 다른 목적으로 한다.

발명의 구성 및 작용

[0035] 상기와 같은 목적을 달성하기 위한 본 발명의 따른 유기 반도체층을 갖는 액정표시장치용 어레이 기관의 제조방법은, 기관 상에 데이터 배선과 서로 이격하는 소스 및 드레인 전극을 형성하는 단계와; 상기 기관 상에 상기 드레인 전극과 접촉하는 화소전극을 형성하는 단계와; 상기 화소전극 위로 상기 기관 전면에서 액상의 유기 반도체

체 물질을 코팅하여 유기 반도체 물질층을 형성하는 단계와; 상기 유기 반도체 물질층의 테두리를 제거함으로써 상기 기판 테두리부에 대응하는 표면을 노출시키는 단계와; 상기 유기 반도체 물질층 위로 전면에 유기 절연 물질을 코팅하여 상기 유기 반도체 물질층의 상부 및 측면을 완전히 덮으며 유기 절연 물질층을 형성하는 단계와; 상기 유기 절연 물질층 위로 게이트 전극을 형성하는 단계와; 상기 게이트 전극 외부로 노출된 상기 유기 절연 물질층과 그 하부의 유기 반도체 물질층을 제거함으로써 게이트 절연막과 유기 반도체층을 형성하는 단계와; 상기 게이트 전극과 접촉하는 게이트 배선을 형성하는 단계를 포함한다.

[0036] 이때, 상기 유기 반도체 물질층과 상기 유기 절연 물질층은 슬릿 코팅, 바 코팅, 스핀 코팅 중 선택되는 하나의 코팅 방법에 의해 형성하는 것이 특징이다.

[0037] 또한, 상기 유기 반도체 물질층의 테두리를 제거함으로써 상기 기판 테두리부에 대응하는 표면을 노출시키는 것은 ER 공정에 의해 이루어지는 것이 특징이며, 이때, 상기 ER 공정은, 기계적 화학적 공정으로써 직선운동을 하는 압의 끝단부 감싸며 유기 반도체 물질층을 녹이는 화학약액을 포함하는 천이 상기 기판 상의 상기 유기 반도체 물질층과 접촉하며 상기 기판의 모서리를 따라 직선운동 하며 상기 기판 상에 형성된 유기 반도체 물질층을 제거하는 것이 특징이다. 또한, 상기 기판은 표시영역과 표시영역 외측의 비표시영역이 정의되며, 상기 ER공정에 의해 제거되는 유기 반도체 물질층은 상기 비표시영역에 형성된 것이 특징이며, 상기 ER 공정에 의해 제거되는 유기 반도체 물질층은 그 폭이 1mm 이상인 것이 특징이다.

[0038] 또한, 상기 유기 절연 물질층은 PVP(poly vinyl pyrrolidone), 플루오로폴리머(fluoropolymer), PVA(poly vinyl alcohol) 중 선택된 하나로 이루어진 것이 특징이다.

[0039] 또한, 상기 유기 반도체 물질층의 테두리를 제거함으로써 상기 기판 테두리부에 대응하는 표면을 노출시키는 단계 후에는 열처리 공정을 진행하여 상기 기판 상에 남아있는 유기 반도체 물질층을 경화시키는 단계를 더욱 포함한다.

[0040] 또한, 상기 게이트 전극 위로 전면에 상기 게이트 전극을 노출시키는 게이트 콘택홀과 상기 화소전극을 노출시키는 오픈부를 갖는 보호층을 형성하는 단계를 더욱 포함한다.

[0041] 이하 도면을 참조하여 본 발명을 보다 상세하게 설명한다.

[0042] 도 3a 내지 3g는 본 발명의 실시예에 따른 액상의 유기 반도체 물질을 이용한 유기 반도체층을 갖는 유기 박막 트랜지스터를 구비한 액정표시장치용 어레이 기판의 제조 단계별 공정도이다. 이때 상기 도면은 상기 어레이 기판의 최외각부를 포함하여 다수의 화소영역이 정의된 표시영역 일부까지 도시하였다.

[0043] 우선, 도 3a에 도시한 바와 같이, 투명한 유리 또는 플라스틱으로 이루어진 기판(101) 위로 전면에 금속물질 예를들면 금(Au), 은(Ag), 구리(Cu), 구리합금, 알루미늄(Al), 알루미늄합금(AlNd) 중 선택되는 금속물질을 증착함으로써 제 1 금속층(미도시)을 형성하고, 상기 제 1 금속층(미도시)을, 포토레지스트의 도포, 마스크를 이용한 노광, 포토레지스트의 현상, 상기 금속층(미도시)의 식각 및 포토레지스트의 스트립(strip) 등 소정의 단위 공정을 포함하는 마스크 공정을 실시하여 패터닝함으로써 일방향으로 연장하는 데이터 배선(미도시)과, 상기 데이터 배선(미도시)과 이와 교차하며 추후 형성되는 게이트 배선(미도시)에 의해 둘러싸인 부분이라 정의되는 화소영역(P)마다 상기 데이터 배선(미도시)과 연결된 소스 전극(110)과, 상기 소스 전극(110)에서 소정간격 이격하여 서로 마주하는 형태의 드레인 전극(113)을 형성한다.

[0044] 다음, 도 3b에 도시한 바와 같이, 상기 소스 및 드레인 전극(110, 113)이 형성된 기판(101)에 투명 도전성 물질 예를들면 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)를 전면에 증착하고 이를 전술한 마스크 공정을 진행하여 패터닝함으로써 표시영역 내의 각 화소영역(P)에 각각 형성된 상기 드레인 전극(113)과 접촉하는 화소 전극(117)을 형성한다.

[0045] 다음, 도 3c에 도시한 바와같이, 상기 화소전극(117)이 각 화소영역(P)별로 형성된 기판(101)을 코팅장치 예를 들어 슬릿 코팅장치(slits coater), 바 코팅장치(bar coater), 스핀 코팅장치(spin coater) 중 선택되는 하나의 코팅장치의 스테이지 상에 위치시킨 후, 액상의 유기 반도체 물질 예를들면 펜타신(pentacene) 또는 폴리사이오펜(polythiophene)을 상기 화소전극(117)이 형성된 기판(101)에 대해 코팅함으로써 전면에 유기 반도체 물질층(120)을 형성한다.

[0046] 다음, 도 3d에 도시한 바와 같이, 상기 유기 반도체 물질층(도 3c의 120)을 소성하여 경화시키기 전에 상기 코팅장치의 스테이지 상에서 상기 기판(101)의 테두리의 소정폭에 대해 ER(Edge Removal) 공정이라 칭해지는 에지

제거공정을 실시하여 상기 소정폭의 기관(101) 테두리에 대응하는 유기 반도체 물질층(도 3c의 120b)을 제거함으로써 상기 기관(101) 표면 더욱 정확히는 비표시영역(NA)에 위치하며 그 테두리의 소정폭에 대응하는 기관(101) 표면을 노출시킨다. 이때 상기 소정폭은 상기 비표시영역(NA)의 폭보다 작은 값을 가지면 되며 노출된 기관(101)과 추후 공정에서 형성되는 유기 절연 물질층의 충분한 접착력을 갖도록 하기 위해서 그 최소값은 1mm 이상인 것이 바람직하다.

[0047] 상기 ER 공정은 코팅된 물질층의 기계적 화학적인 방법의 처리공정으로서 도 4에 도시한 바와 같이, 상기 기관(101)의 비표시영역(NA)의 네 테두리부까지 각각 연장된 압(191)에 대해 상기 압(191)과 상기 기관(101)이 접촉하는 부분에 대응해서는 상기 반도체 물질을 녹이는 성분의 화학약액이 흡수된 부드러운 천(193)이 구비되어 있으며, 상기 압(191)이 각각 기관(101)의 네 모서리를 따라 평행하게 각각 직선 왕복 운동을 하며 상기 기관(101) 테두리의 소정폭에 대응하는 상기 유기 반도체 물질층(122)을 제거함으로써 기관(101) 테두리의 소정폭에 대응하는 부분의 표면을 상기 유기 반도체 물질층(122)의 외측으로 노출시키는 공정이다.

[0048] 이 경우, 상기 유기 반도체 물질층(122) 중 상기 ER 처리 장치의 압(191)과 접촉한 부분 즉, 상기 유기 반도체 물질층의 측면은 손상이 발생하여 반도체층의 특성 저하가 발생할 수도 있으나, 실질적으로 상기 기관(101)의 비표시영역(NA)에 형성된 유기 반도체 물질층(도 3d의 120b)은 최종적으로는 식각되어 제거될 부분이 되는 바, 문제되지 않는다.

[0049] 종래에 따른 어레이 기관에 있어서 필링(peeling)이 상기 표시영역 외부에 위치하는 비표시영역까지만 진행되면 패터닝하여 유기 반도체층 형성 후에는 상기 비표시영역의 유기 반도체 물질층은 실질적으로 제거됨으로 문제되지 않을 수도 있지만, 필링(peeling) 진행 속도가 매우 빨리 진행됨으로써 즉 상기 유기 반도체 물질층을 패터닝하는 공정 진행 전에 표시영역까지 상기 유기 반도체 물질층의 필링(peeling)에 의한 들뜸 발생이 빈번히 발생하고 있다는 것이 문제가 되는 것이다.

[0050] 다음, 도 3e에 도시한 바와 같이, 그 테두리부의 소정폭이 상기 유기 반도체 물질층(122) 외부로 노출된 기관(101)을 열처리를 실시함으로써 상기 유기 반도체 물질층(122)이 경화되도록 소성하고, 이후 상기 소성되어 경화된 유기 반도체 물질층(122) 상부 및 상기 유기 반도체 물질층(122) 외부로 노출된 기관(101) 비표시영역(NA)의 테두리부에 유기 절연물질 예를들면 PVP(poly vinyl pyrrolidone), 플루오로폴리머(fluoropolymer), PVA(poly vinyl alcohol) 중 선택된 하나를 코팅함으로써 전면이 유기 절연 물질층(130)을 형성하고, 연속하여 열처리 공정을 진행함으로써 상기 유기 절연 물질층(130)이 경화되도록 소성시킨다.

[0051] 이때, 상기 유기 절연 물질층(130)은 상기 유기 반도체 물질층(122)의 상부를 포함하여 그 측면까지 완전히 덮으며 형성되는 바, 상기 유기 반도체 물질층(122)은 외부로 노출되는 부분이 없게 되는 것이 특징이다.

[0052] 한편, 상기 유기 절연물질은 액상의 유기 반도체 물질 대비 점도 특성이 우수하며 유리 또는 플라스틱 재질의 기관(101)과의 접착력이 상기 유기 반도체 물질층(122) 대비 우수하므로 이후 공정에 진행하여도 상기 유기 절연 물질층(130)은 상기 기관(101)면에서 벗겨지는 필링(peeling) 현상은 발생하지 않는다.

[0053] 종래의 어레이 기관의 경우, 유기 반도체 물질층의 경우, 이의 상부에 유기 절연 물질층을 형성하여도 상기 유기 반도체 물질층의 측면은 완전히 덮는 구조가 되지 않음으로써 이런 측면을 통해 세정 공정 진행시 순수 등이 상기 기관과 필링(peeling)이 발생한 상기 유기 반도체 물질층 사이의 계면으로 침투함으로써 더욱더 상기 유기 반도체 물질층의 필링(peeling)을 가속화시키게 되는 구조가 되지만, 본 발명에 따른 제조 방법의 경우 ER 공정 진행으로 유기 반도체 물질층의 측면까지 완전히 덮으며 유기 절연 물질층을 형성할 수 있는 바, 유기 반도체 물질층의 필링(peeling)에 의해 발생하는 반도체층 유실 불량을 방지할 수 있게 되는 것이다.

[0054] 다음, 도 3f에 도시한 바와 같이, 상기 유기 절연 물질층(130) 위로 건식식각이 용이한 금속물질 예를들면 몰리브덴(Mo) 또는 크롬(Cr)을 증착함으로써 제 2 금속층(미도시)을 형성한다.

[0055] 이후, 상기 제 2 금속층 위로 포토레지스트를 도포하고 노광, 현상함으로써 포토레지스트 패턴(미도시)을 형성하고, 상기 포토레지스트 패턴(미도시)을 식각 마스크로하여 건식식각을 진행함으로써 상기 포토레지스트 패턴(미도시) 외부로 노출된 상기 제 2 금속층(미도시)과 그 하부의 상기 유기 절연물질층(도 3e의 130)과 상기 유기 반도체 물질층(도 3e의 122)을 동시에 제거하여 최상부로부터 하부로 순차적으로 동일한 패턴 형태를 갖는 게이트 전극(140)과 게이트 절연막(133)과 유기 반도체층(125)을 형성한다.

[0056] 이때, 상기 표시영역 내의 기관(101) 상의 화소영역(P) 순차적으로 적층 구성된 상기 소스 및 드레인 전극(110, 113)과, 유기 반도체층(125)과, 게이트 절연막(133)과, 게이트 전극(140)은 유기 박막트랜지스터(Tr)를 이루게

다음, 도 3g에 도시한 바와 같이, 상기 게이트 전극(140) 위로 전면예 유기 절연물질 예를들면 PVP(poly vinyl pyrrolidone), 플루오로폴리머(fluoropolymer), PVA(poly vinyl alcohol) 중 선택된 하나를 도포하고 이를 패터닝함으로써 상기 게이트 전극(140)을 노출시키는 게이트 콘택홀(147)과 상기 화소영역(P) 내의 화소전극(117) 대부분을 노출시키는 오픈부(op)를 갖는 보호층(145)을 형성한다.

다음, 상기 게이트 콘택홀(147)과 오픈부(op)를 갖는 보호층(145) 위로 저저항 특성을 갖는 금속물질 예를들면 금(Au), 구리(Cu), 구리합금, 알루미늄(Al), 알루미늄합금(AlNd)을 증착하여 제 3 금속층(미도시)을 형성하고, 이를 패터닝함으로써 상기 게이트 콘택홀(147)을 통해 상기 게이트 전극(140)과 접촉하며, 상기 데이터 배선(미도시)과 교차하여 화소영역(P)을 정의하는 게이트 배선(150)을 형성함으로써 본 발명에 따른 유기 박막트랜지스터(Tr)를 갖는 액정표시장치용 어레이 기판(101)을 완성한다.

발명의 효과

본 발명에 의한 액상의 유기 반도체 물질을 이용한 코팅을 포함하는 액정표시장치용 어레이 기판을 제조하는데 있어, 기판 전면에 유기 반도체 물질층을 형성한 후, ER 공정을 통해 그 테두리부를 제거하여 상기 기판의 표면이 노출되도록 한 상태에서 유기 절연물질층을 상기 유기 반도체 물질층의 측면까지 완전히 덮도록 형성함으로써 상기 유기 반도체 물질층의 필링(peeling)을 방지하는 효과가 있다.

도면의 간단한 설명

도 1은 일반적인 액정표시장치의 분해사시도.

도 2는 종래의 유기 반도체 물질을 코팅하여 형성하는 것을 특징으로 하는 액정표시장치용 어레이 기판의 제조 공정 단면도.

도 3a 내지 3g는 본 발명의 실시예에 따른 액상의 유기 반도체 물질을 이용한 유기 반도체층을 갖는 유기 박막 트랜지스터를 구비한 액정표시장치용 어레이 기판의 제조 단계별 공정도.

<도면의 주요부분에 대한 부호의 설명>

101 : 기판 110 : 소스 전극

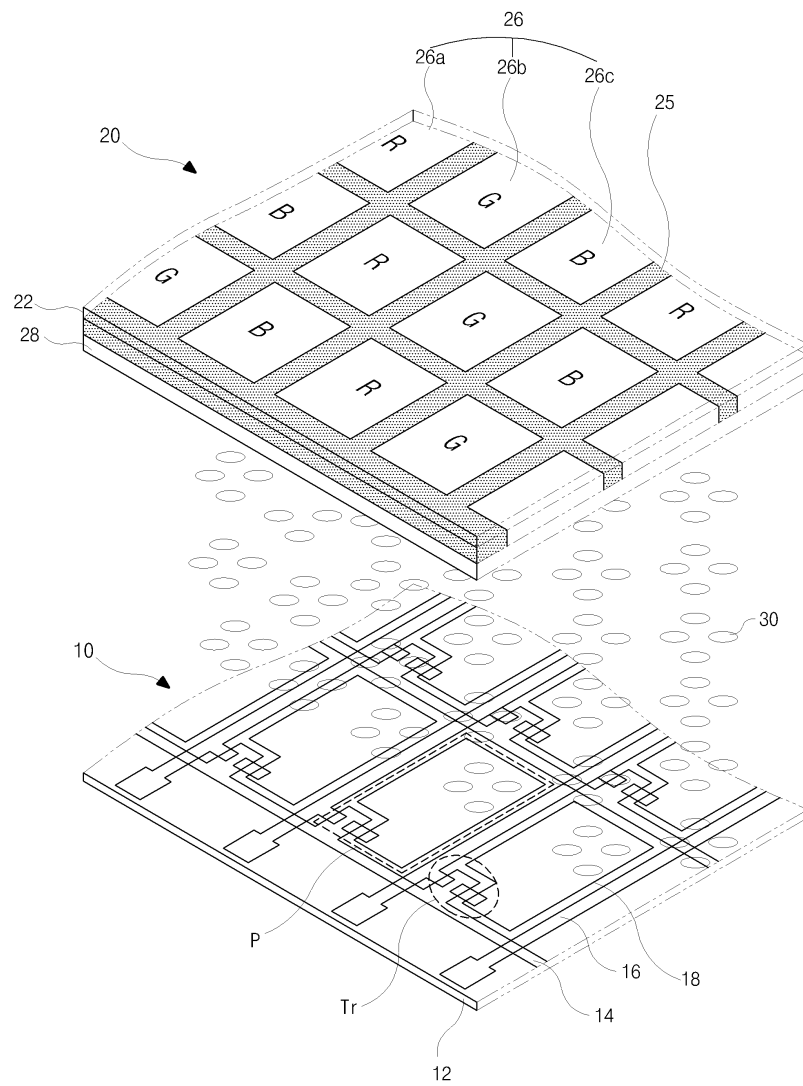
113 : 드레인 전극 117 : 화소전극

122 : 유기 반도체 물질층 130 : 유기 절연 물질층

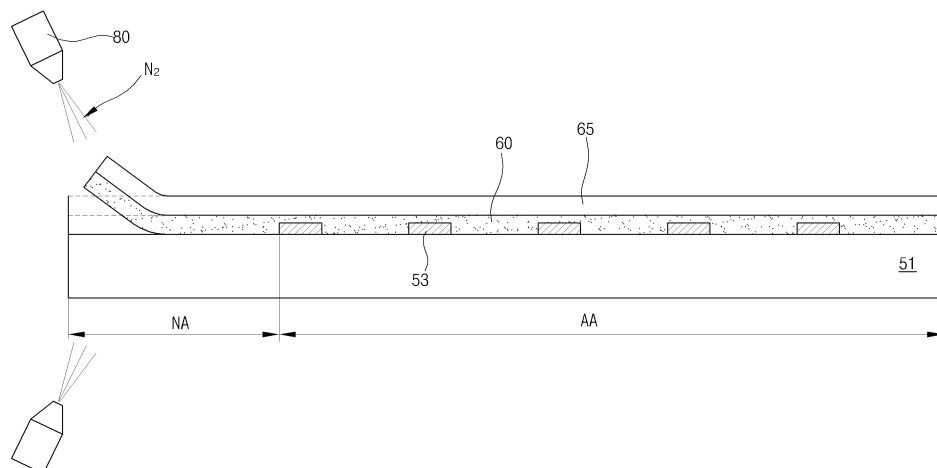
AA : 표시영역 NA : 비표시영역

도면

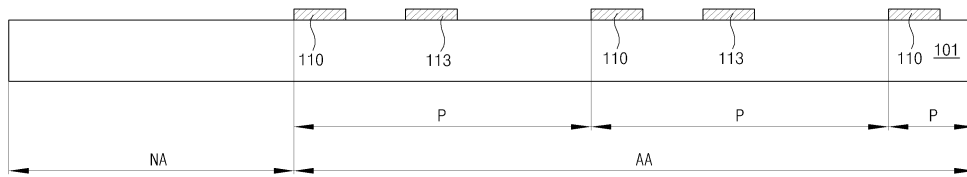
도면1



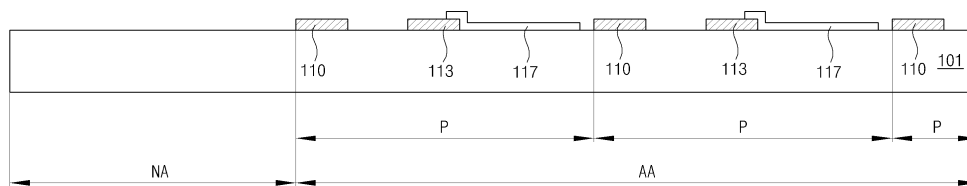
도면2



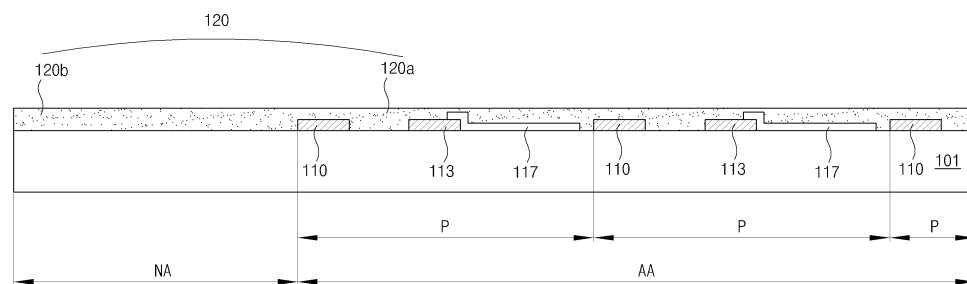
도면3a



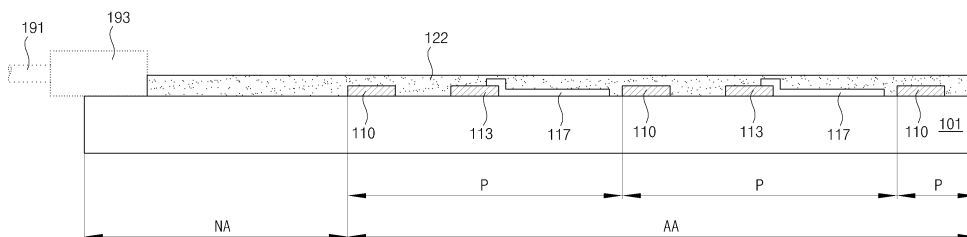
도면3b



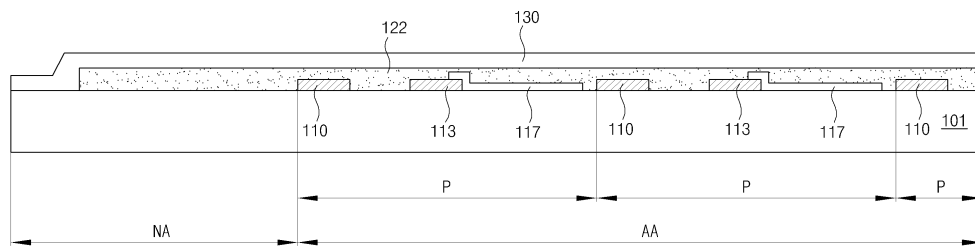
도면3c



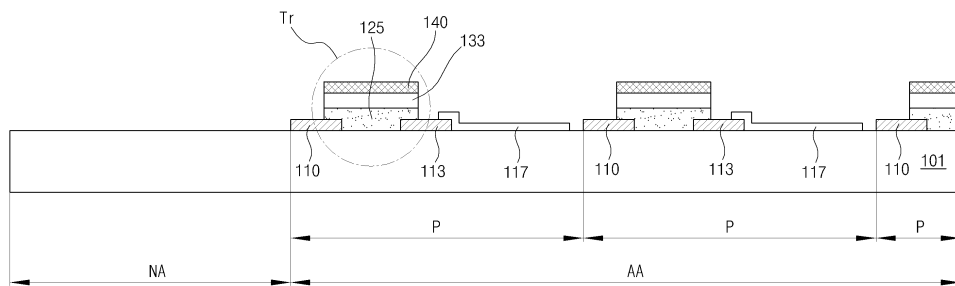
도면3d



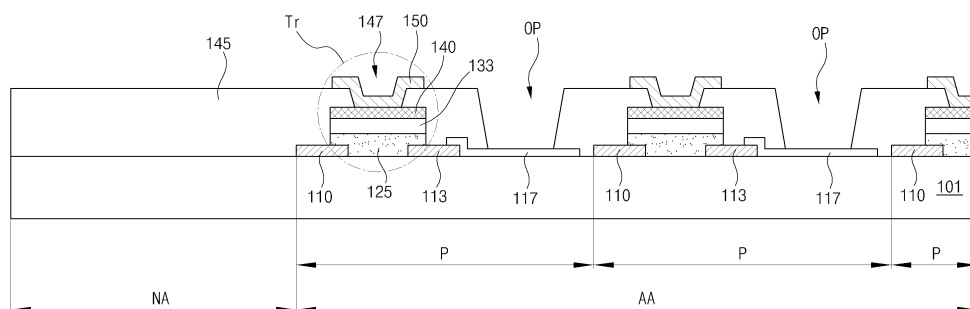
도면3e



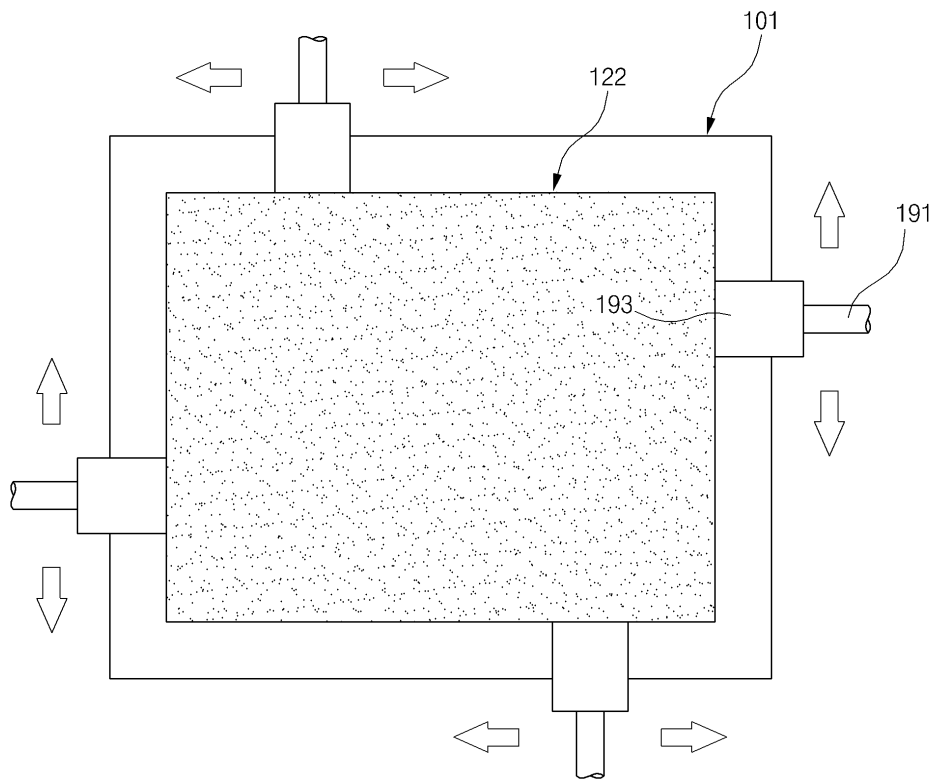
도면3f



도면3g



도면4



专利名称(译)	一种使用液态有机半导体材料制造用于液晶显示装置的阵列基板的方法		
公开(公告)号	KR101257733B1	公开(公告)日	2013-04-24
申请号	KR1020070022421	申请日	2007-03-07
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM KYUNG LOCK 김경록 KIM MIN JOO 김민주		
发明人	김경록 김민주		
IPC分类号	G02F1/136 G02F H01L29/786 H01L		
CPC分类号	G02F1/1368 H01L27/283 H01L51/0017 H01L51/052 H01L51/0541		
其他公开文献	KR1020080082081A		
外部链接	Espacenet		

摘要(译)

提供一种用于制造LCD (液晶显示器) 的阵列基板的方法, 以通过暴露一部分基板然后完全覆盖基板的暴露表面和基板的侧表面来防止有机半导体材料层剥落。在整个衬底上形成有机半导体材料层之后, 有机半导体材料层具有有机绝缘材料层。源极和漏极 (110, 113) 形成在基板 (101) 上, 其中源极和漏极与数据线隔开。像素电极 (117) 形成在基板上, 其中像素电极与漏电极接触。通过涂覆液体型有机半导体形成有机半导体层 (122) 在像素电极上方的所得衬底的整个表面上的材料。通过去除有机半导体材料层的边缘部分来暴露衬底的边缘部分。在所得基板的整个表面上涂覆有机绝缘材料, 以形成覆盖有机半导体材料层的上部 and 侧表面的有机绝缘材料层 (130)。在有机绝缘材料层上形成栅电极。通过去除暴露在栅电极外部的有机绝缘层的一部分和暴露部分下方的有机半导体材料层来形成栅极绝缘层和有机半导体层。与栅电极接触的栅极线是形成。

