



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년09월26일
(11) 등록번호 10-1068019
(24) 등록일자 2011년09월20일

(51) Int. Cl.

G02F 1/1343 (2006.01)

(21) 출원번호 10-2003-0076079
(22) 출원일자 2003년10월29일
심사청구일자 2008년09월24일
(65) 공개번호 10-2005-0040620
(43) 공개일자 2005년05월03일
(56) 선행기술조사문헌

JP15280037 A*

JP09090343 A*

JP04355722 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사
서울 용산구 한강로3가 65-228

(72) 발명자

백홍일
서울특별시영등포구대림2동1027-3

(74) 대리인

박장원

전체 청구항 수 : 총 9 항

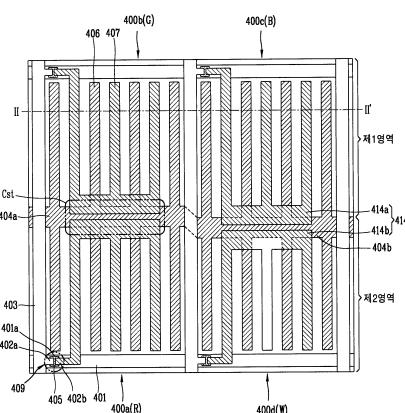
심사관 : 김승조

(54) 횡전계방식 액정표시소자 및 그 제조방법

(57) 요약

본 발명은 서브화소의 면적을 다르게 구성할 수 있는 횡전계방식 액정표시소자에 관한 것으로, 제1 및 제2 기판, 상기 제1 기판에 종횡으로 배치된 다수의 게이트 라인 및 데이터 라인, 상기 게이트 라인 사이에 가로방향으로 배치되며, 상기 데이터 라인을 중심으로 좌측에 형성된 제1 공통라인, 상기 게이트 라인 사이에 가로방향으로 배치되며, 상기 데이터 라인을 중심으로 우측에 형성되고, 상기 제1 공통라인의 위치보다 하부방향으로 시프트되어 배치된 제2 공통라인, 상기 제1 및 제2 공통라인의 상부 및 하부 영역을 나타내는 제1 및 제2 영역, 상기 제1 영역의 중앙에 배치된 상기 데이터 라인을 중심으로 좌측 및 우측에 각각 배치된 제1 및 제2 서브화소, 상기 제2 영역의 중앙에 배치된 상기 데이터 라인을 중심으로 좌측 및 우측에 각각 배치된 제3 및 제4 서브화소, 상기 제1 영역에 상기 제1 및 제2 공통라인으로부터 수직 분기되어 소정 간격을 갖도록 형성된 제1 공통전극, 상기 제2 영역에 상기 제1 및 제2 공통라인으로부터 수직 분기되어 소정 간격을 갖도록 형성된 제2 공통전극, 상기 제1 영역에 상기 제1 공통전극과 교대로 배치되어 수평 전계를 방생시키는 제1 화소전극 및 상기 제2 영역에 상기 제2 공통전극과 교대로 배치되어 수평전계를 발생시키는 제2 화소 전극을 포함한다.

대 표 도 - 도5a



특허청구의 범위

청구항 1

제1 및 제2 기판;

상기 제1 기판에 종횡으로 배치된 다수의 게이트 라인 및 데이터 라인;

상기 게이트 라인 사이에 가로방향으로 배치되며, 상기 데이터 라인을 중심으로 좌측에 형성된 제1 공통라인;

상기 게이트 라인 사이에 가로방향으로 배치되며, 상기 데이터 라인을 중심으로 우측에 형성되고, 상기 제1 공통라인의 위치보다 하부방향으로 시프트되어 배치된 제2 공통라인;

상기 제1 및 제2 공통라인의 상부 및 하부 영역을 나타내는 제1 및 제2 영역;

상기 제1 영역의 중앙에 배치된 상기 데이터 라인을 중심으로 좌측 및 우측에 각각 배치된 제1 및 제2 서브화소;

상기 제2 영역의 중앙에 배치된 상기 데이터 라인을 중심으로 좌측 및 우측에 각각 배치된 제3 및 제4 서브화소;

상기 제1 영역에 상기 제1 및 제2 공통라인으로부터 수직 분기되어 소정 간격을 갖도록 형성된 제1 공통전극;

상기 제2 영역에 상기 제1 및 제2 공통라인으로부터 수직 분기되어 소정 간격을 갖도록 형성된 제2 공통전극;

상기 제1 영역에 상기 제1 공통전극과 교대로 배치되어 수평 전계를 발생시키는 제1 화소전극; 및

상기 제2 영역에 상기 제2 공통전극과 교대로 배치되어 수평전계를 발생시키는 제2 화소 전극을 포함하는 것을 특징으로 하는 횡전계방식 액정표시소자.

청구항 2

제1항에 있어서,

상기 제2 서브화소의 면적은 상기 제4 서브화소의 면적보다 더 큰 것을 특징으로 하는 횡전계방식 액정표시소자.

청구항 3

제1항에 있어서,

상기 제1 및 제2 서브화소는 각각 Green(G) 및 Blue(B)이고,

상기 제3 및 제4 서브화소는 각각 Red(R) 및 White(W)인 것을 특징으로 하는 횡전계방식 액정표시소자.

청구항 4

제1항에 있어서,

상기 제1 공통라인 및 제2 공통라인은 전기적으로 연결된 것을 특징으로 하는 횡전계방식 액정표시소자.

청구항 5

제1항에 있어서,

상기 제2 공통라인은 상기 제1 공통라인의 위치보다 상부방향으로 시프트되어 배치되는 것을 특징으로 하는 횡전계방식 액정표시소자.

청구항 6

제1항에 있어서,

상기 제1 서브화소의 면적과 상기 제3 서브화소의 면적은 동일한 것을 특징으로 하는 횡전계방식 액정표시소자.

청구항 7

제1항에 있어서,

상기 제1 및 제2 공통라인과 중첩하여, 각각의 서브화소 내에 배치되어 상기 화소 전극과 전기적으로 연결되어 있는 화소전극 라인을 포함하는 것을 특징으로 하는 횡전계방식 액정표시소자.

청구항 8

삭제

청구항 9

제1항에 있어서,

상기 제1 공통라인은 상기 제1 및 제3 서브화소가 서로 공유하는 것을 특징으로 하는 횡전계방식 액정표시소자.

청구항 10

제1항에 있어서,

상기 제2 공통라인은 상기 제2 및 제4 서브화소가 서로 공유하는 것을 특징으로 하는 횡전계방식 액정표시소자.

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

[0014] 본 발명은 액정표시소자에 관한 것으로, 특히 2×2 배열을 갖는 Red(적색), Green(녹색), Blue(청색), White(화이트) 서브화소의 면적을 용이하게 조절할 수 있는 횡전계방식 액정표시소자 및 그 제조방법에 관한 것이다.

[0015] 고화질, 저전력의 평판표시소자(flat panel display device)로써 주로 사용되는 트위스트네마틱방식(twisted nematic mode) 액정표시소자(liquid crystal display device)는 시야각이 좁다는 단점이 있다. 이것은 액정분자의 굴절율 이방성(refractive anisotropy)에 기인하는 것으로, 기판과 수평하게 배향된 액정분자가 액정패널(liquid crystal display panel)에 전압이 인가될 때 기판과 거의 수직방향으로 배향되기 때문이다.

[0016] 따라서, 액정분자를 기판과 거의 수평한 방향으로 배향하여 시야각 문제를 해결하는 횡전계방식 액정표시소자(In Plane Switching mode LCD)가 최근에 활발하게 연구되고 있다.

[0017] 도 1은 일반적인 횡전계방식 액정표시소자의 단위화소를 개략적으로 도시한 것으로, 도 1a는 평면도이고, 도 1b는 도 1a에서 I-I'선의 단면도이다.

[0018] 도면에 도시한 바와 같이, R,G,B 서브화소들이 하나의 단위화소를 구성하고, 각각의 서브화소는 투명한 제1기판(10) 상에 종횡으로 배열된 게이트라인(1) 및 데이터라인(3)에 의해서 정의된다. 실제의 액정표시소자에서는 n개의 게이트라인(1)과 m개의 데이터라인(3)이 교차하여 $n \times m$ 개의 서브화소가 존재하지만, 도면에는 설명을 간단하게 하기 위해 단지 Red(적색), Green(녹색), Blue(청색) 서브화소만을 나타내었다. 이하, R,G,B 서브화소를 단위화소로 정의하여 설명하도록 한다.

[0019] 상기 서브화소를 정의하는 게이트라인(1)과 데이터라인(3)의 교차점에는 박막트랜지스터(thin film

transistor;9)가 배치되고, 상기 박막트랜지스터(9)는 게이트전극(1a), 반도체층(5) 및 소스 및 드레인전극(2a,2b)으로 구성된다.

[0020] 그리고, 상기 서브화소내에는 상기 게이트라인(1)과 평행하게 공통라인(4)이 배열되고, 액정분자를 스위칭 시키는 적어도 한쌍의 전극 즉, 공통전극(6a 내지 6c)과 화소전극(7a,7b)이 데이터라인과 평행하게 배열된다. 이 때, 상기 공통전극(6) 및 화소전극(7)은 상기 공통라인(4) 및 드레인전극(2b)에 각각 접속된다. 그리고, 상기 소스 및 드레인전극(2a,2b)을 포함하는 기판 상부에는 보호막(11) 및 제 1배향막(12a)이 도포되어 있다.

[0021] 또한, 상기 공통라인(4)과 중첩되어 형성되며, 화소전극(7)과 접속하는 화소전극라인(14)은 그 사이에 개재된 절연막(8)을 사이에 두고 축적용량(storage capacitor)을 형성한다.

[0022] 한편, 제2기판(20)에는 빛샘방지를 위한 블랙매트릭스(21) 및 각각의 서브화소들에 대응하는 R,G,B 칼라필터(23a 내지 23c)가 형성되고, 상기 제1배향막(12a)과 함께 액정의 초기 배향상태를 결정하는 제2배향막(12b)이 도포된다. 그리고, 상기 제1 및 제2기판(10,20) 사이에는 상기 공통전극(6) 및 화소전극(7)에 인가된 전압에 의해 광을 투과시키는 액정층(13)이 형성된다.

[0023] 상기와 같은 구조를 갖는 종래 횡전계방식 액정표시소자는 공통전극 및 화소전극이 동일평면 상에 배치되어 횡전계를 발생시키기 때문에 시야각을 향상시킬 수 있는 장점을 가진다. 반면에, 화면이 표시되는 화소영역 내에 공통전극(6) 및 화소전극(7)이 배치되어 있기 때문에 개구율(aperture ratio)이 저하되어 휙도가 떨어지는 문제점이 있었다.

발명이 이루고자 하는 기술적 과제

[0024] 따라서, 본 발명은 상기와 같은 문제점을 해결하기 위해서 이루어진 것으로, 본 발명의 목적은 Red(R), Gree(G), Blue(B), Wite(W)의 서브화소를 하나의 화소로 구성하여 화면의 휙도를 향상된 횡전계방식 액정표시소자를 제공하는데 그 목적이 있다.

[0025] 본 발명의 다른 목적은 Red(적색), Green(녹색), Blue(청색), White(화이트)의 네 개의 서브화소를 쿼드타입(2×2배열)으로 배치하여 개구율을 효과적으로 향상시킬 수 있는 횡전계방식 액정표시소자를 제공하는데 있다.

[0026] 본 발명의 또 다른 목적은 상하로 배치된 서브화소들 사이에 공통라인을 배치하여, 상기 두 서브화소들이 공통라인을 공유하도록 함으로써, 서브화소들의 면적을 용이하게 조절할 수 있는 횡전계방식 액정표시소자 및 그 제조방법을 제공하는데 그 목적이 있다.

[0027] 기타 본 발명의 목적 및 특징은 이하의 발명의 구성 및 특허청구범위에서 상세히 기술될 것이다.

발명의 구성 및 작용

[0028] 상기한 목적을 달성하기 위한 본 발명의 횡전계방식 액정표시소자는 제1 및 제2 기판, 상기 제1 기판에 종횡으로 배치된 다수의 게이트 라인 및 데이터 라인, 상기 게이트 라인 사이에 가로방향으로 배치되며, 상기 데이터 라인을 중심으로 좌측에 형성된 제1 공통라인, 상기 게이트 라인 사이에 가로방향으로 배치되며, 상기 데이터 라인을 중심으로 우측에 형성되고, 상기 제1 공통라인의 위치보다 하부방향으로 시프트되어 배치된 제2 공통라인, 상기 제1 및 제2 공통라인의 상부 및 하부 영역을 나타내는 제1 및 제2 영역, 상기 제1 영역의 중앙에 배치된 상기 데이터 라인을 중심으로 좌측 및 우측에 각각 배치된 제1 및 제2 서브화소, 상기 제2 영역의 중앙에 배치된 상기 데이터 라인을 중심으로 좌측 및 우측에 각각 배치된 제3 및 제4 서브화소, 상기 제1 영역에 상기 제1 및 제2 공통라인으로부터 수직 분기되어 소정 간격을 갖도록 형성된 제1 공통전극, 상기 제2 영역에 상기 제1 및 제2 공통라인으로부터 수직 분기되어 소정 간격을 갖도록 형성된 제2 공통전극, 상기 제1 영역에 상기 제1 공통전극과 교대로 배치되어 수평 전계를 방생시키는 제1 화소전극 및 상기 제2 영역에 상기 제2 공통전극과 교대로 배치되어 수평전계를 발생시키는 제2 화소 전극을 포함한다.

상기 제2 서브화소의 면적은 상기 제4 서브화소의 면적보다 더 크다.

상기 제1 및 제2 서브화소는 각각 Green(G) 및 Blue(B)이고, 상기 제3 및 제4 서브화소는 각각 Red(R) 및 White(W)이다.

상기 제1 공통라인 및 제2 공통라인은 전기적으로 연결된다.

상기 제2 공통라인은 상기 제1 공통라인의 위치보다 상부방향으로 시프트되어 배치된다.

상기 제1 서브화소의 면적과 상기 제3 서브화소의 면적은 동일하다.

상기 제1 및 제2 공통라인과 중첩하며, 각각의 서브화소 내에 배치되어 상기 화소 전극과 전기적으로 연결되어 있는 화소전극 라인을 포함한다.

상기 제1 공통라인은 상기 제1 및 제3 서브화소가 서로 공유한다.

상기 제2 공통라인은 상기 제2 및 제4 서브화소가 서로 공유한다.

[0029]

삭제

[0030]

삭제

[0031]

삭제

[0032]

삭제

[0033]

삭제

[0034]

삭제

[0035]

삭제

[0036]

삭제

[0037]

삭제

[0038]

이하, 첨부한 도면을 통하여 본 발명에 의한 횡전계방식 액정표시소자 및 그 제조방법에 대하여 상세히 설명하도록 한다.

[0039]

도 2는 본 발명의 제1실시예를 도시한 것으로, 4블럭 광투과영역을 갖는 횡전계방식 액정표시소자를 나타낸 것이다.

[0040]

도면에 도시된 바와 같이, 본 발명의 제1실시예에 따른 횡전계방식 액정표시소자는 기존의 Red(100a), Green(100b), Blue(100c)서브화소에 White(100d) 서브화소를 추가하되, 원래 R,G,B 서브화소로 구성된 단위화소의 면적을 그대로 유지하고, 각각의 서브화소 폭을 줄여 확보된 공간에 W화소(100d)를 추가한 것이다.

[0041]

상기 서브화소(100a, 100b, 100c, 100d)는 종횡으로 배열된 게이트라인(101) 및 데이터라인(103)에 의해 정의되고, 각각의 서브화소(100a, 100b, 100c, 100d)내에는 공통라인(104) 및 화소전극라인(114)으로부터 수직 분기되어 화소내에서 횡전계를 발생시키는 화소전극(107) 및 공통전극(106)이 교대로 배치된다. 또한, 상기 공통라인(104)과 화소전극라인(114)은 서로 중첩하며, 게이트절연막(미도시)를 사이에 두고 스토리지커패시터(Cst)를 형성한다.

[0042]

그리고, 상기 게이트라인(101) 상에는 스위칭소자로써 박막트랜지스터(109)가 배치된다. 상기 박막트랜지스터(109)는 게이트라인(101) 위에 패턴형태로 형성된 반도체층(105)과 상기 반도체층(105) 위에 형성되고 데이터라인(103)으로부터 인출된 소스전극(102a) 및 상기 소스전극(102a)과 대향하며, 화소전극라인(114)과 전기적으로 연결된 드레인전극(102b)으로 구성된다. 또한, 도면에 상세하게 도시하진 않았지만, 상기 게이트라인(101)이 형성된 기판 전면에는 게이트절연막(미도시)이 도포되어 있으며, 상기 게이트절연막은 공통전극(106)과 화소전극

(107)을 전기적으로 절연시킨다.

[0043] 이하, 종래 도면(도1a)을 인용하여 본 발명의 제 1실시예와 종래와의 차이점을 비교하면, 종래 4블럭 광투과영역을 가지는 횡전계방식 액정표시소자에서 화소전극(7)과 공통전극(6) 간의 이격거리를 d1이라 정의하고, 화이트 서브화소(100d)가 추가된 제 1실시예에서 화소전극(107)과 공통전극(106) 간의 이격거리를 d2라 할 때, 화이트 서브화소(100d)가 추가됨에 따라 $d2=0.5d1$ 이 된다. 즉, W서브화소(100d)를 추합에 따라, 휘도는 어느정도 향상시킬 수 있으나, W서브화소(100d)의 추가로 인하여 광투과영역(여기에서 광투과영역은 화소전극과 공통전극에 의해서 구획된 영역을 의미한다.)이 줄어들게 된다. 이것은 종래 R,G,B 3개의 서브화소로 구성된 단위화소의 면적변화 없이 R,G,B,W 4개의 서브화소로 구성함으로써, W서브화소를 형성하는 추가배선들이 증가했기 때문이다.

[0044] 한편, 트위스트네마틱방식 액정표시소자에서는 W 서브화소를 추가할 경우, 공통전극과 화소전극이 서로 다른 기판 상에 별도로 배치되어 있기 때문에 30% 이상 휘도가 향상되는 반면에 횡전계방식 액정표시방식에서는 언급한 바와 같이, 화소전극과 공통전극이 같은 기판 상에 배치되어 있기 때문에 광투과영역의 감소로 인하여 휘도향상의 효과를 크게 기대할 수는 없다.

[0045] 본 발명의 제 2실시예는 이러한 문제점을 해결할 수 횡전계방식 액정표시소자를 나타낸 것으로, Red(R), Green(G), Blue(B), White(W)로 이루어진 서브화소들을 2×2 형태로 배열하고, 종래 4블럭 횡전계방식에서 공통전극 및 화소전극의 이격거리를 그대로 유지하면서 6블럭 광투과영역을 갖도록 구성하여 휘도 및 개구율 향상을 꾀할 수 있도록 한다.

[0046] 도 3은 본 발명의 제2실시예를 나타낸 것으로, R,G,B,W서브화소들이 2×2 형태로 배열된 횡전계방식 액정표시소자를 나타낸 것이다.

[0047] 도면에 도시된 바와 같이, 본 실시예에 따른 횡전계방식 액정표시소자는 6블럭 광투과영역을 가지는 R,G,B,W서브화소들(200a 내지 200d)이 2×2 배열되어 화소(P)를 이룬다. 서브화소(200a 내지 200d)는 종횡으로 배열된 게이트라인(201) 및 데이터라인(203)에 의해 정의되고, 각각의 서브화소(200a 내지 200d)내에는 공통라인(204) 및 화소전극라인(214)으로부터 수직 분기되어 화소내에서 횡전계를 발생시키는 적어도 한쌍 이상의 화소전극(207) 및 공통전극(206)이 교대로 배치된다.

[0048] 그리고, 상기 화소전극라인(214)은 상기 공통라인(204)과 중첩하여 스토리지커패시터(Cst)를 형성한다.

[0049] 또한, 상기 게이트라인(201) 상에는 스위칭소자로써 박막트랜지스터(209)가 배치되며, 상기 박막트랜지스터(209)는 게이트라인(201) 위에 패턴형태로 형성된 반도체층(205)과 상기 반도체층(205) 위에 형성되고 데이터라인(203)으로부터 인출된 소스전극(202a) 및 상기 소스전극(202a)과 대향하며, 화소전극라인(214)과 전기적으로 연결된 드레인전극(202b)으로 구성된다. 또한, 도면에 상세하게 도시하진 않았지만, 상기 게이트라인(201)이 형성된 기판 전면에는 게이트절연막(미도시)이 도포되고, 이는 화소전극(207) 및 공통전극(206)을 전기적으로 절연시킨다.

[0050] 상기한 바와 같은 구조를 가지는 횡전계방식 액정표시소자는 화소전극(207)과 공통전극(206)간의 이격거리 D1가 종래에 도시된(도 1a) 4블럭 액정표시소자의 d1과 동일하다. 반면에, 각각의 서브화소들(200a 내지 200d)을 2×2 구조로 배열함에 따라 상하로 배치된 서브화소들 사이에 게이트라인 및 공통라인이 추가되어 수직방향으로 H만큼의 개구율이 줄어들게 된다. 이때, H는 대략 종래 도면(도 1a)의 수직길이 h에 대하여 약 15%정도 감소된다. 그러나, 수평방향은 두개의 서브화소가 배치되기 때문에 종래에 비하여 전극간의 거리를 증가시키거나, 공통전극 및 화소전극을 더 추가하여 광투과 블럭을 증가시킬 수 있다.

[0051] 따라서, 서브화소를 수직방향으로 배열함에 따라 개구율 감소보다는, 수평방향으로 증가하는 개구율이 월등히 크기 때문에, 휘도 및 개구율 향상을 동시에 꾀할 수 있다.

[0052] 이때, 공통라인을 상하방향으로 배치된 서브화소들이 서로 공유하도록 배치함으로써, 개구율향상을 더욱 꾀할 수도 있다.

[0053] 도 4는 본 발명의 제3실시예를 나타낸 것으로, 공통라인을 수직으로 배열된 서브화소들이 함께 공유하는 횡전계방식 액정표시소자를 나타낸 것이다.

[0054] 본 실시예는 공통라인의 배치를 제외한 모든 구성요소가 이전 실시예(도 3)와 동일하다. 따라서, 여기에서는, 본 실시예에서는 이전실시예와의 차이점만을 설명하도록 한다.

[0055] 도면에 도시된 바와 같이, 본 실시예에 의한 횡전계방식 액정표시소자는 게이트라인(301)과 평행하게 화소(P)의

중심을 지나는 공통라인(304)에 의해 서브화소가 상.하로 분할되며, R,G,B,W 서브화소(300a 내지 300d)는 이전 (도 3)과 동일하게 2×2 형태로 배열된다. 즉, 상기 공통라인(304)을 기준으로 그 상부영역을 제1영역이라 하고, 상기 그 하부영역을 제2영역이라 하면, 상기 제1영역에는 G 및 B 서브화소(300b, 300c)가 배치되고, 상기 제2영역에는 R 및 W 서브화소(300a, 300d)가 배치된다.

[0056] 또한, 상기 공통라인은(304) 각각의 서브화소에 배치된 공통전극(306)과 전기적으로 접속하고, 상기 공통라인(304)과 중첩하는 화소전극라인(314)과 함께 스토리지커페시터(Cst)를 형성한다.

[0057] 이때, 상기 공통라인(304)과 중첩하는 화소전극라인(314)은 제1영역에 형성된 화소전극(307)을 전기적으로 연결하는 제1화소전극라인(314a)과 제2영역에 형성된 화소전극(307)을 전기적으로 연결하는 제2화소전극라인(314b)으로 이루어진다.

[0058] 상기와 같은 구조를 갖는 횡전계방식 액정표시소자는, 상하부에 배치된 서브화소들끼리 하나의 공통라인을 공유하고 있기 때문에, 이전 실시예(도 3)와 비교하여 개구율을 더욱 향상시킬 수 있다. 즉, 이전에는 제1,2영역에 각각 공통라인이 형성된 반면에, 본 실시예는 제1,2영역의 경계면에 공통라인을 배치하여, 수직으로 배치된 서브화소들이 상기 공통라인을 함께 공유되어 있기 때문에, 배선형성면적을 줄일 수 있는 것이다.

[0059] 상기 제1 내지 제3실시예를 통해 살펴본 바와 같이, 본 발명에서는 W 서브화소를 추가하고, R,G,B,W 각각의 서브화소들을 2×2 형태로 배치함으로써, 휙도 및 개구율을 향상시킬 수가 있다. 아울러, 공통라인을 상하로 배치된 두개의 서브화소들끼리 서로 공유하도록 함으로써, 개구율을 더욱 향상시킬 수 있다.

[0060] 일반적으로, W 서브화소의 휙도는 R,G,B 서브화소 각각의 휙도값을 합보다 높게 나타난다. 그런데, 구동알고리즘을 계산할 때, 이론식에서는 상기 R,G,B 서브화소 각각의 휙도합이 W 서브화소의 휙도와 동일한 것으로 간주하여 계산하게 된다. 이때문에 실제 R,G,B 서브화소의 휙도합이 W 서브화소의 휙도와 동일해지도록 화소를 설계할 필요가 있다.

[0061] 따라서, 본 발명은 2×2 형태로 배치된 횡전계방식 액정표시소자 중에서 특히, 각각의 서브화소의 면적을 다르게 구성할 수 있는 횡전계방식 액정표시소자를 제공한다.

[0062] 도 5a 및 도 5b는 본 발명의 제4실시예로써, 서브화소의 면적이 서로 다르게 구성된 횡전계방식 액정표시소자를 나타낸 것으로, 도 5a는 평면도이고, 도 5b는 도 5a의 II-II'의 단면도이다. 본 실시예는 제1영역과 제2영역을 상하부로 분할하는 제1 및 제2공통라인을 제외한 모든 구성요소가 이전 실시예(도 4)와 동일하다. 따라서, 본 실시예에서는 이전실시예와의 차이점만을 설명하도록 한다.

[0063] 먼저, 도 5a에 도면에 도시된 바와 같이, 본 실시예에 따른 횡전계방식 액정표시소자는 이전 실시예와 동일하게 공통라인을 경계로 서브화소가 상하로 분할된 제1영역과 제2영역으로 나누어진다.

[0064] 상기 제1영역은 G 및 B 서브화소들(400b, 400c)로 구성되고, 상기 제2영역은 R,W 서브화소들(400a, 400d)로 구성된다. 그리고, 상기 제1영역의 G 서브화소(400b)와 상기 제2영역의 R 서브화소(400a)는 제1공통라인(404a)에 의해 분할되며, R 및 G 서브화소들(400a, 400b)은 그 면적이 동일하다. 또한, 상기 제1영역의 B 서브화소(400c)와 상기 제2영역의 W 서브화소(400d)는 제2공통라인(404b)에 의해 분할되며, 그 면적은 서로 다르다. 즉, 상기 B 서브화소(400c)의 면적은 W 서브화소(400d)보다 넓게 형성된다. 이것은, 상기 제2공통라인(404b)을 상기 제1공통라인(404a)의 위치보다 제2영역 쪽으로 치우쳐 배치함으로써 가능하다. 즉, 상기 제2공통라인(404b)을 상기 제1공통라인(404a)의 위치보다 하부방향으로 쉬프트시킴으로써 가능하다. 이때, 상기 제1공통라인(404a)과 제2공통라인(404b)은 전기적으로 연결되어야 한다.

[0065] 상기와 같이, 상기 B 서브화소(400c)와 W 서브화소(400d)의 면적을 서로 다르게 분할하는 것은, R,G,B 서브화소들(400a 내지 400c)의 휙도합이 W 서브화소(400d)의 휙도와 동일해지도록 하기 위한 것으로, 본 발명에서는 W 서브화소(400d)의 면적을 줄임으로써 이를 가능케 한다.

[0066] 아울러, 상기 W 서브화소(400d)의 면적이 감소함에 따라, 상대적으로 B 서브화소(400c)의 면적이 증가하게 되는데, 이는 R,G,B 서브화소들(400a 내지 400c)의 총휘도값에 거의 영향을 미치지 못한다. 다시 말해, R, G, B 서브화소들(400a 내지 400c) 전체 휙도에 기여하는 기여도는 R, G, B 색상에 대하여 각각 35%, 55%, 10%로써, 상기 B 서브화소의 휙도 기여도는 매우 적다. 따라서, 상기 B 서브화소(400c)의 면적이 줄어들더라도, 총휘도값의 변동이 거의 없이, W 서브화소(400d)의 휙도를 줄일 수 있다. 이에 따라, R, G, B 서브화소들(400a 내지 400c)의 총휘도합과 W 서브화소(400d)의 휙도값의 차이를 최대한 줄일 수가 있다.

[0067] 한편, 상기 W 서브화소(400d)의 면적을 다른 서브화소들의 면적에 비하여 좁게 형성하기만 한다면, R,G,B 서브

화소의 배치는 어떻게 이루어지는지 상관없다. 그런데, 위에서 설명한 바와 같이, B 색상의 서브화소가 전체 휘도 기여도가 가장 작기 때문에, B 서브화소와 상기 W 서브화소가 상기 제2공통라인에 의해서 수직으로 분할되도록 하는 것이 바람직하다. 이는, 상기 제2공통라인의 수직이동에 의해서 B 및 W 서브화소의 면적이 결정되기 때문이다.

[0068] 또한, 도 5b에 도시된 바와 같이, 그 단면구조를 살펴보면, 투명한 제1기판(410) 위에 공통전극(406)이 형성되고, 그 상부에 게이트절연막(408)이 도포된다. 한편, 상기 게이트절연막(408) 상에는 상기 공통전극(406)과 함께 수평전계를 발생시키는 화소전극(407)이 형성된다. 그리고, 그 상부에는 보호막 및 제1배향막(412a)이 도포된다.

[0069] 아울러, 투명한 제2기판(420)에는 빛샘방지를 위한 블랙매트릭스(421)와 칼라를 구현을 위한 R,G,B,W칼라필터(423)가 형성되어 있으며, 그 위에는 제2배향막(412b)이 도포된다. 또한, 상기 제1 및 제2기판(410,420) 사이에는 상기 화소전극(407) 및 공통전극(406) 사이에 발생되는 수평전계에 의해 구동이 이루어지는 액정층(413)이 형성된다.

[0070] 상기한 바와 같은 구조를 갖는 본 발명의 제4실시예는 공통라인을 상하부에 배치된 서브화소들끼리 공유하도록 하고, 상기 공통라인을 소정간격 쉬프트시킴으로써, 서브화소의 면적을 다르게 구성할 수 있다. 특히, B 서브화소와 W 서브화소에 의해 공유되는 공통라인을 쉬프트시킴으로써, R,G,B 서브화소들의 총휘도와 W 서브화소의 휘도를 거의 동일하게하여 계산치에 의한 결과와 실제 제품의 색상을 거의 일치하게 구현할 수 있다.

[0071] 한편, 본 발명은 공통전극 및 화소전극의 위치를 한정하지 않으며, 상기 공통전극 및 화소전극이 동일한 평면상 특히 보호막 상에 형성되는 것도 가능하다. 상기와 같이, 공통전극 및 화소전극이 동일한 평면상에 형성되는 경우, 두 전극 사이의 전계가 더욱 강하게 생성되며, 이러한 강한 전계에 의해 액정층 내의 액정분자가 더욱 빠른 속도로 스위칭할 수 있는 장점이 있다.

[0072] 또한, 상기 두 전극을 ITO 또는 IZO와 같은 투명한 전도성 물질로 형성하여 개구율을 더욱 향상시킬 수도 있다.

[0073] 또한, 상기 공통전극 및 화소전극을 꺽임구조로 형성할 수도 있다. 이와 같이, 공통전극 및 화소전극을 꺽임구조를 형성하는 것은 멀티도메인을 형성하여, 색특성을 더욱 향상시키기 위한 것이다.

[0074] 이하, 상기 제4실시예(도 5a 및 도 5b)에 도시된 횡전계액정표시소자의 제조방법을 간략하게 설명하도록 한다.

[0075] 도 6a 및 도 6b은 상기 제4실시예에 도시된 액정표시소자의 제조방법을 나타낸 공정순서도로써, 평면도를 나타낸 것이다.

[0076] 먼저, 도 6a에 도시된 바와 같이, 유리와 같은 투명한 절연기판(410)을 준비한 다음, 그 위에 Cu, Ti, Cr, Al, Mo, Ta, Al 합금과 같은 금속을 스퍼터링 방법을 통하여 증착한 후, 패터닝하여 게이트라인(401)과 공통전극(406) 그리고, 제1 및 제2공통라인(404a,404b)을 형성한다. 이때, 상기 제1공통라인(404a)은 게이트라인(401) 사이의 중심을 지나도록 형성하고, 제2공통라인(404b)은 상기 제1공통라인(404a)에 비하여 상부 또는 하부쪽으로 치우치도록 형성하되, 이들 두 공통라인들(404a,404b)이 서로 전기적으로 연결되도록 한다.

[0077] 이후, 상기 게이트라인(401) 및 공통라인(304)을 포함하는 기판(310) 전면에 SiNx 또는 SiOx 등을 플라즈마 CVD 방법으로 증착하여 게이트절연막(미도시)을 형성한다.

[0078] 그리고, 도 6b에 도시된 바와 같이, 상기 게이트절연막(미도시) 상부에 비정질 실리콘, n+ 비정질 실리콘을 적층하고 패터닝하여 게이트라인(401) 상에 반도체층(405)을 형성한다. 그 다음, 상기 반도체층(405) 및 게이트절연막(미도시) 상에 Cu, Mo, Ta, Al, Cr, Ti, Al 합금과 같은 금속을 스퍼터링 방법을 통하여 증착한 후, 이를 패터닝하여 게이트라인(401)과 수직으로 배치되며, 상기 게이트라인(401) 및 제1,2공통라인(404a,404b)과 함께 4개의 서브화소를 정의하는 데이터라인(403)과 상기 반도체층(305) 상에 소정간격 이격하는 소스 및 드레인 전극(302a, 302b)과 상기 제1,2공통라인(404a,404b)과 중첩하여 스토리지커패시터(Cst)를 형성하는 화소전극라인(414) 그리고, 상기 화소전극라인(414)과 전기적으로 연결되며, 공통라인(406)과 평행한 화소전극(407)을 형성한다.

[0079] 그 후에, 박막트랜지스터(409)가 형성된 기판 상에 SiNx나 SiOx와 같은 무기물 또는 벤조사이클로부텐(benzocyclobutene)나 아크릴과 같은 유기물을 도포하여 보호막(미도시)을 형성한다.

[0080] 이어서, 칼라필터가 형성된 제2기판과 함께 합착하여 액정표시소자의 패널을 완성한다.

[0081] 이때, 상기 공통전극 및 화소전극은 보호막 상부에 형성할 수도 있으며, 상기 두 전극을 ITO나 IZO와 같은 투명

한 전도성 물질로 형성하는 것도 가능하다.

- [0082] 상기한 바와 같이 본 발명은 고개구율 및 고휘도를 갖는 액정표시소자에 있어서, 서브화소들의 면적이 서로 다르게 구성될 수 있는 횡전계방식 액정표시소자를 제공한다. 특히, 상하로 배치된 서브화소들이 공통라인을 함께 공유하도록 항고, W 서브화소의 면적을 줄이고, B 서브화소의 면적을 늘임으로써, R,G,B 서브화소의 총휘도값이 W 서브화소의 휘도와 같아지도록 할 수 있다.

발명의 효과

- [0083] 상술한 바와 같이, 본 발명에 의하면, 횡전계방식 액정표시소자에서 R,G,B,W 서브화소들을 2×2 배열로 배치하여 휘도를 향상시킨다.

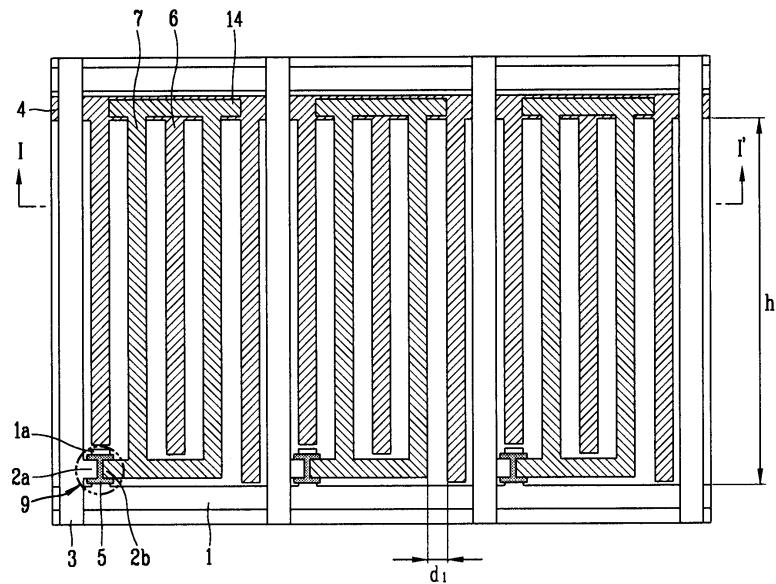
- [0084] 또한, 본 발명은 상하로 배치된 서브화소들이 하나의 공통라인을 공유하도록 함으로써, 개구율을 더욱 향상시킨다.

- [0085] 또한, 본 발명은 상하로 배치된 서브화소에 의해 공유되는 공통라인을 수직방향으로 쉬프트함으로써, 서브화소들의 면적을 다르게 구성하여, R,G,B 서브화소의 총휘도값이 └ 서브화소의 휘도와 같아지도록 할 수 있다.

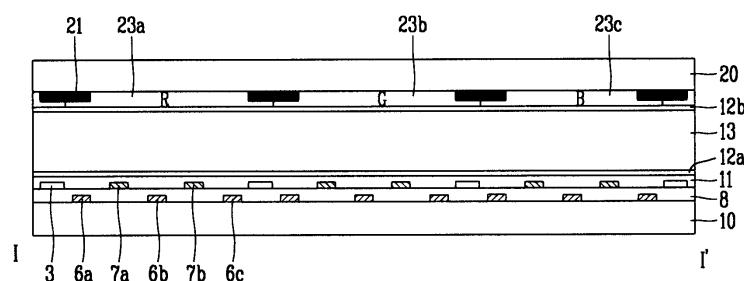
도면의 간단한 설명

도면

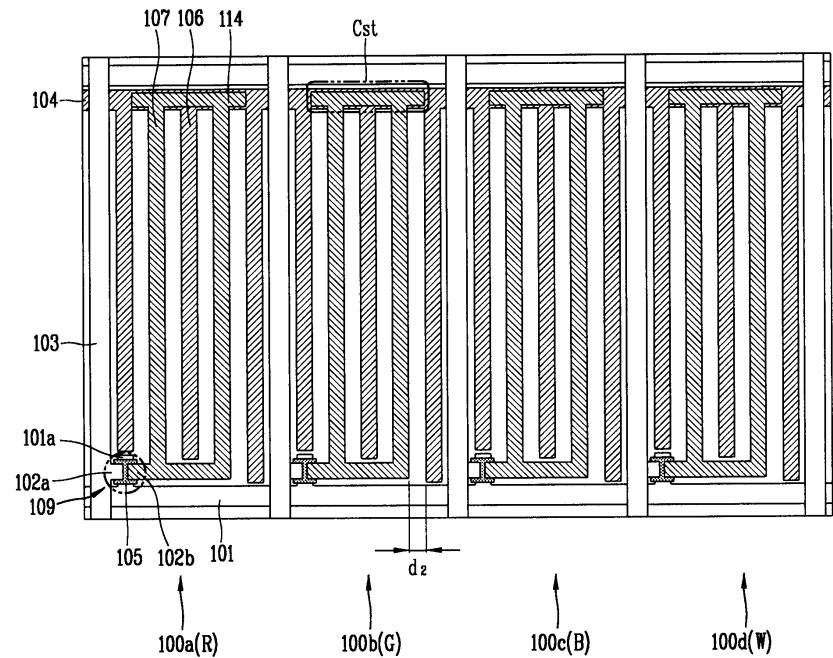
도면1a



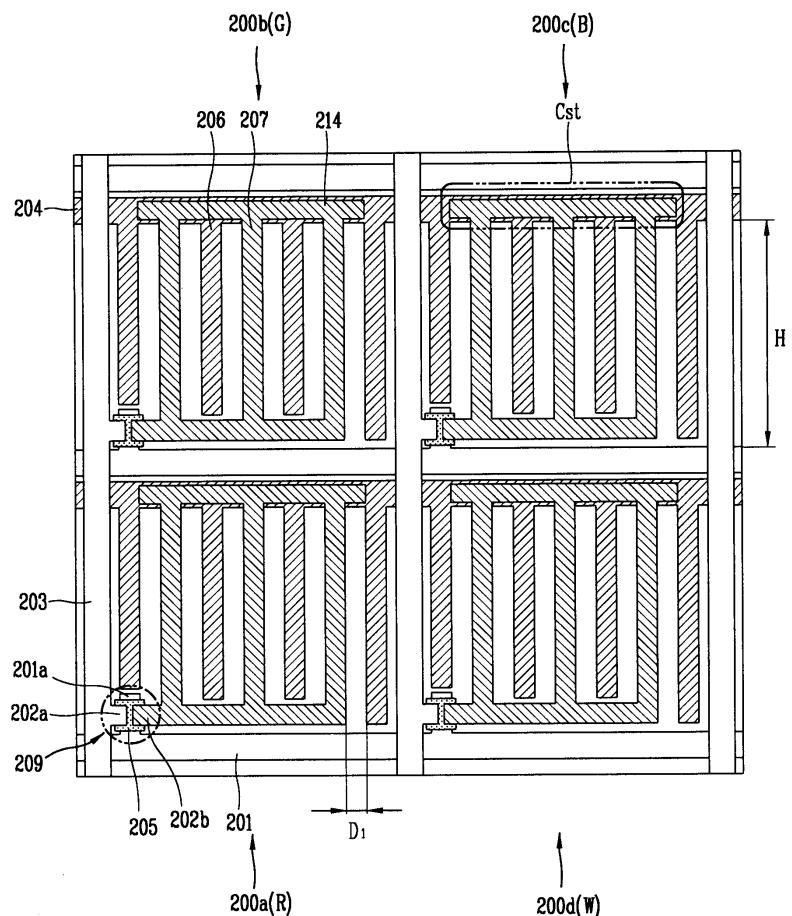
도면1b



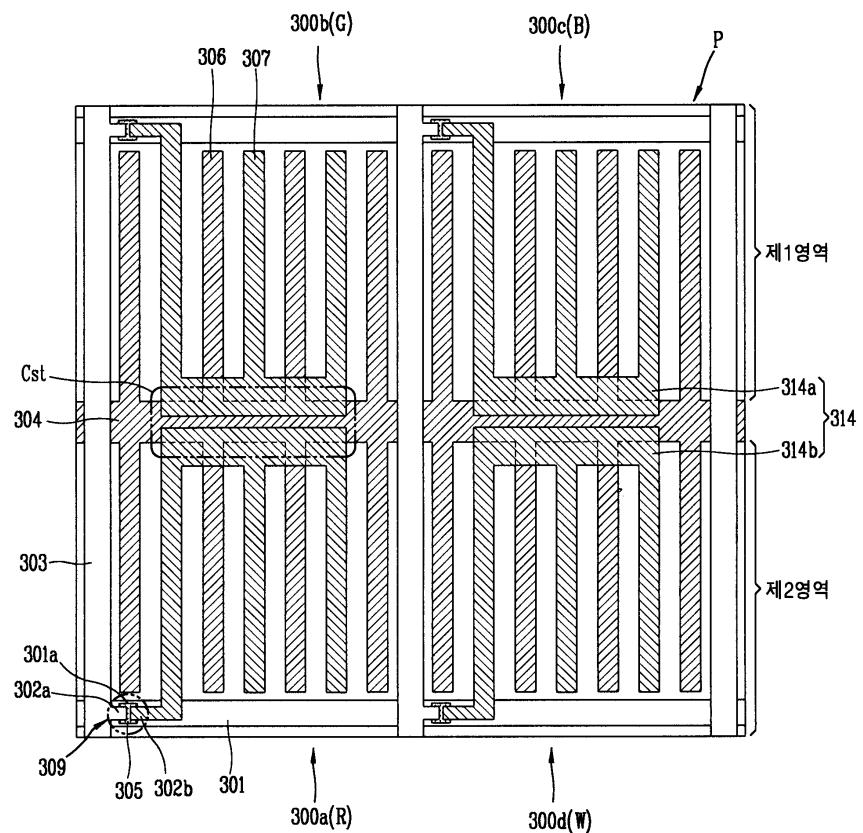
도면2



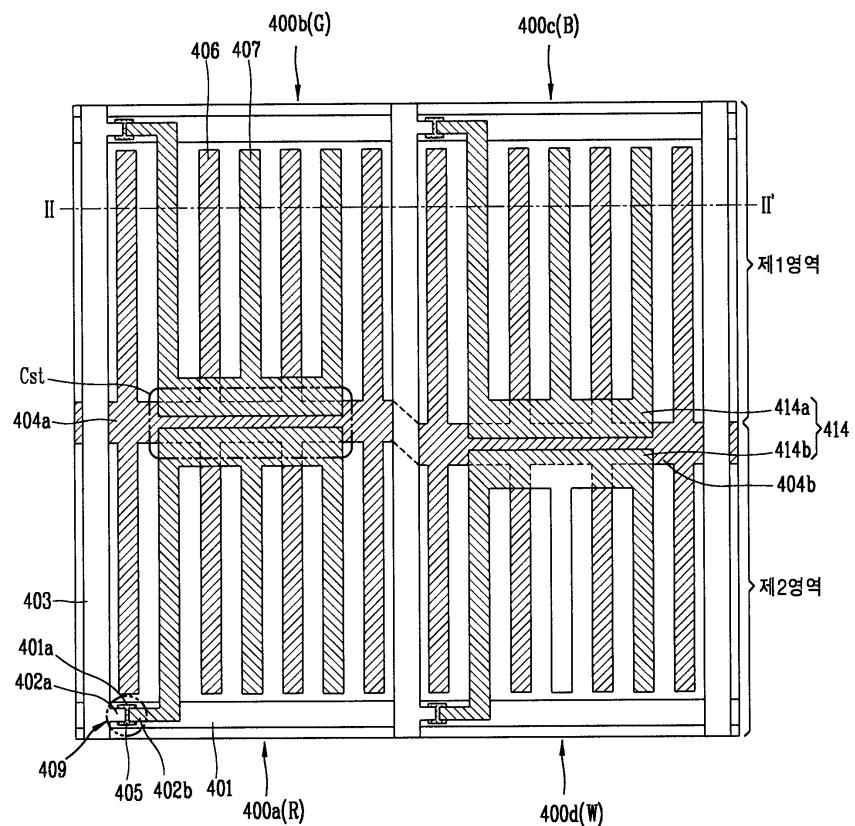
도면3



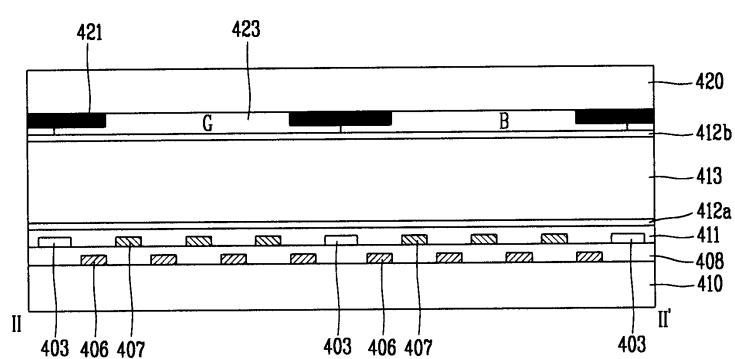
도면4



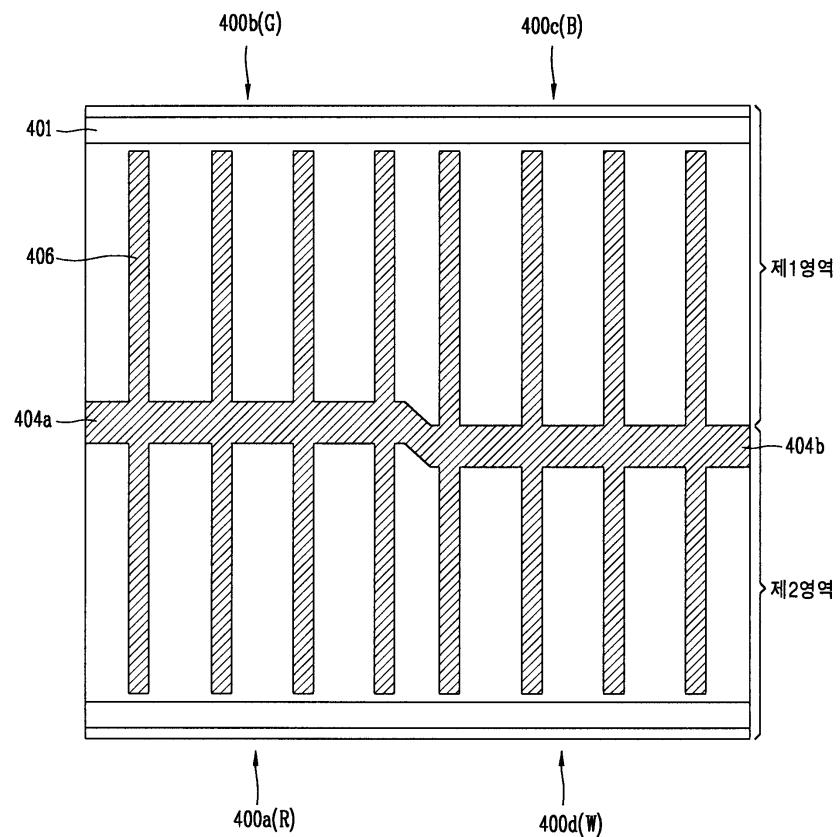
도면5a



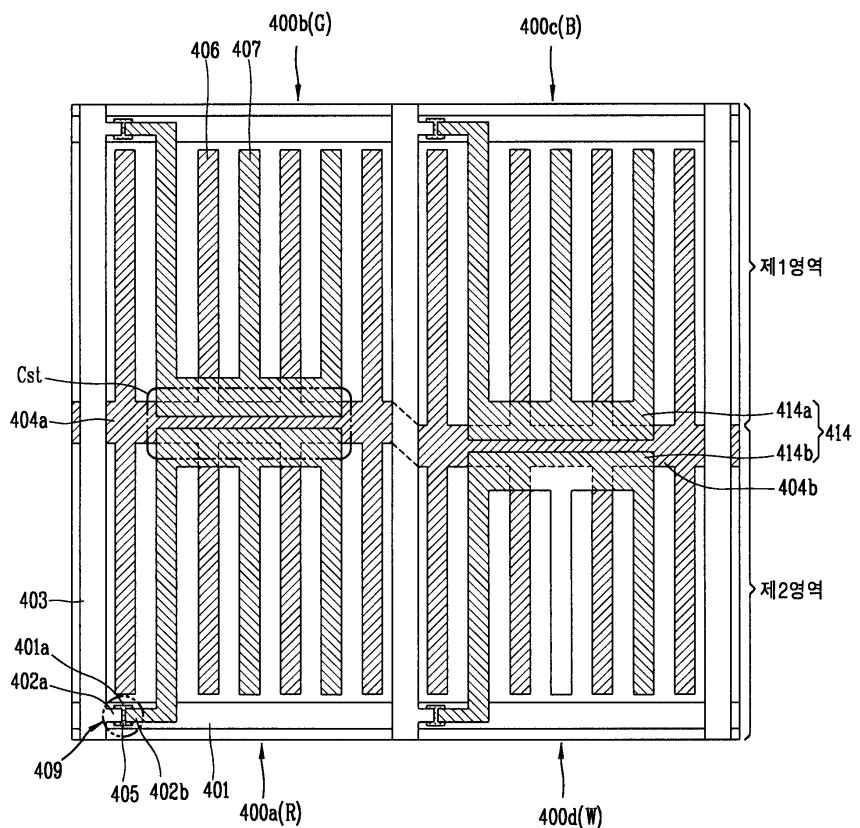
도면5b



도면6a



도면6b



专利名称(译)	横向电场型液晶显示元件及其制造方法		
公开(公告)号	KR101068019B1	公开(公告)日	2011-09-26
申请号	KR1020030076079	申请日	2003-10-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	BAEK HEUMEIL		
发明人	BAEK,HEUMEIL		
IPC分类号	G02F1/1362 H01L21/00 G02F1/133 G02F G02F1/1343 H01L29/786 G02F1/136 G02F1/1368		
CPC分类号	G02F1/136213 G02F2201/52 G02F1/134363		
代理人(译)	PARK , JANG WON		
其他公开文献	KR1020050040620A		
外部链接	Espacenet		

摘要(译)

目的：提供一种面内切换模式液晶显示装置及其制造方法，以通过将红色，绿色，蓝色和白色子像素布置成2×2配置来实现改善的亮度。

