



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2010년02월18일
(11) 등록번호 10-0942832
(24) 등록일자 2010년02월09일

(51) Int. Cl.

G09G 3/36 (2006.01)

(21) 출원번호 10-2002-0080227

(22) 출원일자 2002년12월16일

심사청구일자 2007년12월11일

(65) 공개번호 10-2004-0052356

(43) 공개일자 2004년06월23일

(56) 선행기술조사문헌

KR1020000007894 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

홍영기

경상북도구미시진평동진평주공아파트104동905호

(74) 대리인

특허법인로알

전체 청구항 수 : 총 8 항

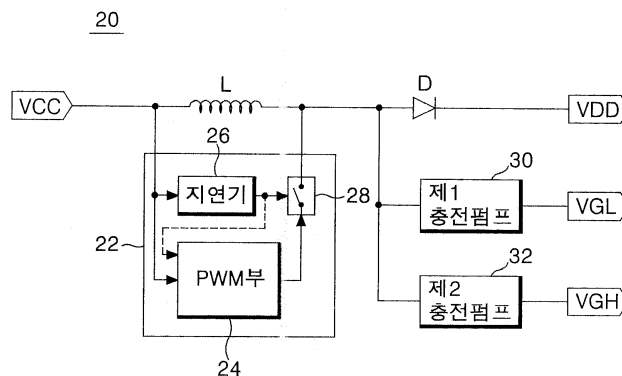
심사관 : 이성현

(54) 액정 표시 장치의 전원 시퀀스 제어 방법 및 장치

(57) 요약

본 발명은 안정적으로 전원 시퀀스를 유지할 수 있게 하는 액정 표시 장치의 전원 시퀀스 제어 장치 및 방법에 관한 것으로, 입력 클럭 신호를 기준치만큼 카운트하는 단계와; 상기 기준치만큼 카운트된 출력 신호와 입력 구동 전압을 논리곱 연산하여 상기 입력 구동 전압을 지연시키는 단계와; 지연된 상기 입력 구동 전압을 이용하여 액정 표시 장치의 구동 전압들을 생성하는 단계를 포함한다.

대표도 - 도4



특허청구의 범위

청구항 1

입력 클럭 신호를 기준치만큼 카운트하는 단계와;

상기 기준치만큼 카운트된 출력 신호와 입력 구동 전압을 논리곱 연산하여 상기 입력 구동 전압을 지연시키는 단계와;

지연된 상기 입력 구동 전압을 이용하여 액정 표시 장치의 구동 전압들을 생성하는 단계를 포함하는 것을 특징으로 하는 액정 표시 장치의 전원 시퀀스 제어 방법.

청구항 2

삭제

청구항 3

제 1 항에 있어서,

상기 기준치만큼 카운트된 출력 신호와 상기 입력 구동 전압을 논리곱 연산하여 입력 구동 전압을 지연시키는 단계는,

상기 입력 구동 전압과, 그 입력 구동 전압의 발생 시점으로부터 일정기간 경과 후 특정 논리 상태가 되는 제어 신호를 논리곱 연산하는 단계를 포함하는 것을 특징으로 하는 액정 표시 장치의 전원 시퀀스 제어 방법.

청구항 4

제 1 항 또는 제 3 항에 있어서,

상기 지연된 입력 구동 전압을 이용하여 상기 액정 표시 장치의 구동 전압들을 발생하는 단계는,

상기 입력 구동 전압 또는 상기 지연된 입력 구동 전압을 이용하여 펄스 폭 변조 신호를 발생하는 단계와;

상기 지연된 입력 구동 전압에 의해 상기 펄스 폭 변조 신호를 출력하는 단계와;

상기 출력된 펄스 폭 변조 신호를 정류하여 상기 액정 표시 장치의 베이스 구동 전압을 발생하는 단계와;

상기 출력된 펄스 폭 변조 신호를 정류한 후 승압하여 상기 액정 표시 장치에 포함되는 박막 트랜지스터의 턴-오프 전압인 게이트 로우 전압을 발생하는 단계와;

상기 출력된 펄스 폭 변조 신호를 정류하여 승압한 다음 일정기간 지연시켜 상기 박막 트랜지스터의 턴-온 전압인 게이트 하이 전압을 발생하는 단계를 포함하는 것을 특징으로 하는 액정 표시 장치의 전원 시퀀스 제어 방법.

청구항 5

입력 구동 전압을 일정기간 지연시키고, 상기 입력 구동 전압 또는 지연된 입력 구동 전압을 펄스 폭 변조하여 펄스 폭 변조 신호를 발생하며, 그 펄스 폭 변조 신호를 상기 입력 구동 전압이 지연되는 일정기간 경과 후 출력하는 펄스 폭 변조 블록과;

상기 펄스 폭 변조 신호를 정류한 후 승압하여 액정 표시 장치에 포함되는 박막 트랜지스터의 턴-오프 전압인 게이트 로우 전압을 발생하는 제1 충전 펌프와;

상기 펄스 폭 변조 신호를 정류하여 승압한 후 일정기간 지연시켜 상기 박막 트랜지스터의 턴-온 전압인 게이트 하이 전압을 발생하는 제2 충전 펌프를 구비하는 것을 특징으로 하는 액정 표시 장치의 전원 시퀀스 제어 장치.

청구항 6

제 5 항에 있어서,

상기 펄스 폭 변조 블록은

상기 입력 구동 전압을 일정기간 지연시키기 위한 지연부와;

상기 입력 구동 전압 또는 상기 지연부에 의해 지연된 입력 구동 전압을 이용하여 상기 펄스 폭 변조 신호를 발생하는 펄스 폭 변조부와;

상기 지연부를 통해 지연된 입력 구동 전압을 이용하여 상기 펄스 폭 변조 신호를 출력하기 위한 출력 스위치를 구비하는 것을 특징으로 하는 액정 표시 장치의 전원 시퀀스 제어 장치.

청구항 7

제 5 항에 있어서,

상기 펄스 폭 변조 블록은

입력 클럭 신호를 기준치만큼 카운트하기 위한 카운터와;

상기 입력 구동 전압과 상기 카운터의 출력 신호를 논리곱 연산하기 위한 논리곱 게이트와;

상기 입력 구동 전압 또는 상기 논리곱 게이트에 의해 지연된 입력 구동 전압을 이용하여 상기 펄스 폭 변조 신호를 발생하는 펄스 폭 변조부와;

상기 논리곱 게이트에 의해 지연된 입력 구동 전압을 이용하여 상기 펄스 폭 변조 신호를 출력하기 위한 출력 스위치를 구비하는 것을 특징으로 하는 액정 표시 장치의 전원 시퀀스 제어 장치.

청구항 8

제 7 항에 있어서,

상기 입력 클럭 신호는 상기 입력 구동 전압을 공급하는 외부 시스템으로부터 공급되거나, 상기 펄스 폭 변조부에서 상기 펄스 폭 변조시 이용되는 발진기로부터 공급되는 것을 특징으로 하는 액정 표시 장치의 전원 시퀀스 제어 장치.

청구항 9

제 5 항에 있어서,

상기 펄스 폭 변조 블록은

상기 입력 구동 전압과, 상기 입력 구동 전압의 발생시점으로부터 일정기간 경과 후 특정 논리 상태가 되는 입력 제어 신호를 논리곱 연산하기 위한 논리곱 게이트와;

상기 입력 구동 전압 또는 상기 논리곱 게이트에 의해 지연된 입력 구동 전압을 이용하여 상기 펄스 폭 변조 신호를 발생하는 펄스 폭 변조부와;

상기 논리곱 게이트에 의해 지연된 입력 구동 전압을 이용하여 상기 펄스 폭 변조 신호를 출력하기 위한 출력 스위치를 구비하는 것을 특징으로 하는 액정 표시 장치의 전원 시퀀스 제어 장치.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

[0016] 본 발명은 액정 표시 장치에 관한 것으로, 특히 안정적으로 전원 시퀀스를 유지할 수 있게 하는 액정 표시 장치의 전원 시퀀스 제어 장치 및 방법에 관한 것이다.

[0017] 액정 표시 장치는 전계를 이용하여 유전 이방성을 갖는 액정의 광투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여, 액정 표시 장치는 화소 매트릭스를 갖는 액정 패널과, 액정 패널을 구동하기 위한 드라이버를 구비한다.

[0018] 구체적으로, 액정 표시 장치는 도 1에 도시된 바와 같이 화소 매트릭스를 갖는 액정 패널(12)과, 액정 패널(1

2)의 게이트 라인들(GL1 내지 GL_m)을 구동하기 위한 게이트 드라이버(14)와, 액정 패널(12)의 데이터 라인들(DL1 내지 DL_n)을 구동하기 위한 데이터 드라이버(16)와, 게이트 드라이버(14)와 데이터 드라이버(16)의 구동 타이밍을 제어하기 위한 타이밍 컨트롤러(18)와, 상기 구성 요소들이 필요로 하는 구동 전압들(VDD, VGH, VGL 등)을 공급하는 전원부(18)를 구비한다.

[0019] 액정 패널(12)은 게이트 라인들(GL)과 데이터 라인들(DL)의 교차로 정의되는 영역마다 형성된 화소들로 구성된 화소 매트릭스를 구비한다. 화소들 각각은 화소 신호에 따라 광투과량을 조절하는 액정셀(C1c)과, 액정셀(C1c)을 구동하기 위한 박막 트랜지스터(TFT)들을 구비한다.

[0020] 박막 트랜지스터(TFT)는 게이트 라인(GL)으로부터의 스캔 신호, 즉 게이트 하이 전압(VGH)이 공급되는 경우 턴-온되어 데이터 라인(DL)으로부터의 화소 신호를 액정셀(C1c)에 공급한다. 그리고, 박막 트랜지스터(TFT)는 게이트 라인(GL)으로부터 게이트 로우 전압(VGL)이 공급되는 경우 턴-오프되어 액정셀(C1c)에 충전된 화소 신호가 유지되게 한다.

[0021] 액정셀(C1c)은 등가적으로 캐패시터로 표현되며, 액정을 사이에 두고 대면하는 공통 전극과 박막 트랜지스터(TFT)에 접속된 화소 전극으로 구성된다. 그리고, 액정셀(C1c)은 충전된 화소 신호가 다음 화소 신호가 충전될 때까지 안정적으로 유지되게 하기 위하여 스토리지 캐패시터(도시하지 않음)를 더 구비한다. 이러한 액정셀(C1c)은 박막 트랜지스터(TFT)를 통해 충전되는 화소 신호에 따라 유전 이방성을 가지는 액정의 배열 상태가 가변하여 광 투과율을 조절함으로써 계조를 구현하게 된다.

[0022] 게이트 드라이버(14)는 타이밍 컨트롤러(18)로부터의 게이트 스타트 펄스(Gate Start Pulse; GSP)를 게이트 쉬프트 클럭(Gate Shift Clock; GSC)에 따라 쉬프트시켜 게이트 라인들(GL1 내지 GL_m)에 순차적으로 전원부(18)로부터의 게이트 하이 전압(VGH)을 갖는 스캔 펄스를 공급한다. 그리고, 게이트 드라이버(14)는 게이트 라인들(GL)에 게이트 하이 전압(VGH)의 스캔 펄스가 공급되지 않는 나머지 기간에서는 전원부(18)로부터의 게이트 로우 전압(VGL)을 공급하게 된다. 또한, 게이트 드라이버(14)는 상기 스캔 펄스의 펄스 폭을 타이밍 컨트롤러(18)로부터의 게이트 출력 이네이블(Gate Output Enable; GOE) 신호에 따라 제어하게 된다.

[0023] 데이터 드라이버(16)는 타이밍 컨트롤러(18)로부터의 소스 스타트 펄스(Source Start Pulse; SSP)를 소스 쉬프트 클럭(Source Shift Clock; SSC)에 따라 쉬프트시켜 샘플링 신호를 발생한다. 그리고, 데이터 드라이버(16)는 상기 SSC에 따라 입력되는 화소 데이터(RGB)를 상기 샘플링 신호에 따라 래치한 후 소스 출력 이네이블(Source Output Enable; SOE) 신호에 응답하여 라인단위로 공급한다. 이어서, 데이터 드라이버(16)는 라인단위로 공급되는 화소 데이터(RGB)를 감마 전압부(도시하지 않음)로부터의 감마 전압을 아날로그 화소 신호로 변환하여 데이터 라인들(DL)에 공급한다. 여기서, 데이터 드라이버(16)는 상기 화소 데이터를 화소 신호로 변환할 때 타이밍 컨트롤러(18)로부터의 극성 제어(POL) 신호에 응답하여 그 화소 신호의 극성을 결정하게 된다. 그리고, 데이터 드라이버(16)는 상기 소스 출력 이네이블(SOE) 신호에 응답하여 상기 화소 신호가 데이터 라인들(DL)에 공급되는 기간을 결정한다.

[0024] 타이밍 컨트롤러(18)는 게이트 드라이버(14)를 제어하는 GSP, GSC, GOE 신호 등을 발생하고, 데이터 드라이버(16)를 제어하는 SSP, SSC, SOE, POL 신호 등을 발생한다. 이 경우, 타이밍 컨트롤러(18)는 외부로부터 입력되는 유효 데이터 구간을 알리는 데이터 이네이블(Data Enable; DE) 신호, 수평 동기 신호(Hsync), 수직 동기 신호(Vsync), 화소 데이터(RGB)의 전송 타이밍을 결정하는 도트 클럭(Dot Clock; DCLK)을 이용하여 상기 GSP, GSC, GOE, SSP, SSC, SOE, POL 등과 같은 제어신호들을 생성하게 된다.

[0025] 전원부(18)는 입력 구동 전압(VCC)을 이용하여 베이스 구동 전압(VDD), 게이트 하이전압(VGH), 게이트 로우전압(VGL) 등을 발생한다. 그리고, 전원부(18)는 베이스 구동전압(VDD)을 타이밍 컨트롤러(16), 데이터 드라이버(14), 게이트 드라이버(12)에 공급하고, 게이트 하이전압(VGH)과 게이트 로우전압(VGL)을 게이트 드라이버(18)로 공급한다. 또한, 전원부(18)는 액정 패널(10)의 액정셀 구동시 기준이 되는 공통 전압(도시하지 않음)을 발생하여 공통 전극에 공급한다.

[0026] 이러한 액정 표시 장치의 전원을 공급하는 전원부(18)는 입력 구동 전압(VCC)을 이용하여 도 2에 도시된 바와 같이 전원 시퀀스에 맞추어 VCC --> VGL --> VGH의 순서로 구동 전압들(VDD, VGH, VGL 등)을 공급하게 된다. 이는 전원부(18)가 구동 전압의 절대치가 낮은 순서부터 높은 순서로 공급하여야만 구동 전압들(VDD, VGH, VGL 등)을 안정적으로 공급할 수 있기 때문이다.

[0027] 구체적으로, 외부의 시스템 전원이 턴-온되어 T21 시점에서 입력 구동 전압(VCC)이 공급되면 전원부(18)는 펄스 폭 변조(Pulse Width Modulation; 이하, PWM이라 함)를 이용한 직류-직류(DC-DC) 변환기와 충전 펌프를 이용한

여 T22 시점에서 게이트 로우 전압(VGL)을, T25 시점에서 게이트 하이 전압(VGH)을 발생한다. 이 경우, 전원부(18)는 상대적으로 높은 전압(20V)을 필요로 하는 게이트 하이 전압(VGH)을 안정적으로 공급하기 위하여 전원 시퀀스 제어 회로 또는 RC 지연회로를 이용하여 게이트 로우 전압(VGL) 보다 지연시켜 공급하게 된다.

[0028] 여기서, 입력 구동 전압(VCC)을 비롯하여 전원부(18)에서 출력되는 구동 전압들(VGH, VGL등)은 소정의 상승 기간을 가지게 되고, 목표치의 70% 이상으로 상승되어야만 구동 전압으로 이용될 수 있게 된다. 예를 들면, 입력 구동 전압(VCC)은 자신의 70%이상으로 상승된 T23 시점에서 부터 이용될 수 있고, 게이트 로우 전압(VGL)은 자신의 70% 이상으로 상승된 T24 시점에서 부터, 그리고 게이트 하이 전압(VGH)은 자신의 70% 이상으로 상승된 T26 시점에서 부터 이용될 수 있게 된다. 이에 따라, 안정적인 전원 시퀀스를 위하여 상기 구동 전압들(VCC, VGL, VGH등)은 70% 이상으로 상승된 시점의 순서가 VCC --> VGL --> VGH 순이 되어야만 한다.

[0029] 그런데, 외부 전원부에서 발생하는 입력 구동 전압(VCC)의 상승 시간이 길어지는 경우 도 3에 도시된 바와 같이 전원 시퀀스가 뒤바뀌는 경우가 발생하게 된다.

[0030] 도 3을 참조하면, 입력 구동 전압(VCC)은 외부 전원이 턴-온된 시점인 T31 시점에서, 이 입력 구동 전압(VCC)를 이용하여 전원부(18)에서 발생하는 게이트 로우 전압(VGL)과 게이트 하이 전압(VGH) 각각은 T32과 T35 시점에서 발생하게 된다. 여기서, 입력 구동 전압(VCC)의 상승 시간이 표준 규격인 10ms 이내이면서도 길어지는 경우 그 입력 구동 전압(VCC)의 70% 이상이 되는 입력 구동 전압(VCC)의 안정화 시점(T34)이 게이트 로우 전압(VGL)이 그의 70% 이상이 되는 게이트 로우 전압(VGL)의 안정화 시점(T33) 보다 늦어지는 경우가 발생하게 된다.

[0031] 이로 인하여 입력 전원(VCC)과 게이트 로우 전압(VGL)의 시퀀스가 뒤바뀌어 공급되고, 이 경우 액정 표시 패널이 오동작하는 문제점이 발생하게 된다.

발명이 이루고자 하는 기술적 과제

[0032] 따라서, 본 발명의 목적은 안정적으로 전원 시퀀스를 유지할 수 있게 하는 액정 표시 장치의 전원 시퀀스 제어 장치 및 방법을 제공하는 것이다.

발명의 구성 및 작용

[0033] 상기 목적을 달성하기 위하여, 본 발명에 따른 액정 표시 장치의 전원 시퀀스 제어 방법은 입력 클럭 신호를 기준치만큼 카운트하는 단계와; 상기 기준치만큼 카운트된 출력 신호와 입력 구동 전압을 논리곱 연산하여 상기 입력 구동 전압을 지연시키는 단계와; 지연된 상기 입력 구동 전압을 이용하여 액정 표시 장치의 구동 전압들을 생성하는 단계를 포함한다.

[0034] 상기 입력 구동 전압을 일정기간 지연시키는 단계는 상기 입력 구동 전압과, 그 입력 구동 전압의 발생 시점으로부터 일정기간 경과 후 특정 논리 상태가 되는 제어 신호를 논리곱 연산하는 단계를 포함한다.

[0035] 삭제

[0036] 상기 지연된 입력 구동 전압을 이용하여 상기 액정 표시 장치의 구동 전압들을 발생하는 단계는 상기 입력 구동 전압 또는 상기 지연된 입력 구동 전압을 이용하여 펄스 폭 변조 신호를 발생하는 단계와; 상기 지연된 입력 구동 전압에 의해 상기 펄스 폭 변조 신호를 출력하는 단계와; 상기 출력된 펄스 폭 변조 신호를 정류하여 상기 액정 표시 장치의 베이스 구동 전압을 발생하는 단계와; 상기 출력된 펄스 폭 변조 신호를 정류한 후 승압하여 상기 액정 표시 장치에 포함되는 박막 트랜지스터의 턴-오프 전압인 게이트 로우 전압을 발생하는 단계와; 상기 출력된 펄스 폭 변조 신호를 정류하여 승압한 다음 일정기간 지연시켜 상기 박막 트랜지스터의 턴-온 전압인 게이트 하이 전압을 발생하는 단계를 포함한다.

[0037] 본 발명에 따른 액정 표시 장치의 전원 시퀀스 제어 장치는 입력 구동 전압을 일정기간 지연시키고, 상기 입력 구동 전압 또는 지연된 입력 구동 전압을 펄스 폭 변조하여 펄스 폭 변조 신호를 발생하며, 그 펄스 폭 변조 신호를 상기 입력 구동 전압이 지연되는 일정기간 경과 후 출력하는 펄스 폭 변조 블록과; 상기 펄스 폭 변조 신호를 정류한 후 승압하여 액정 표시 장치에 포함되는 박막 트랜지스터의 턴-오프 전압인 게이트 로우 전압을 발생하는 제1 충전 펌프와; 상기 펄스 폭 변조 신호를 정류하여 승압한 후 일정기간 지연시켜 상기 박막 트랜지스터

터의 턴-온 전압인 게이트 하이 전압을 발생하는 제2 충전 펌프를 구비한다.

- [0038] 상기 펄스 폭 변조 블록은 상기 입력 구동 전압을 일정기간 지연시키기 위한 지연부와; 상기 입력 구동 전압 또는 상기 지연부에 의해 지연된 입력 구동 전압을 이용하여 상기 펄스 폭 변조 신호를 발생하는 펄스 폭 변조부와; 상기 지연부를 통해 지연된 입력 구동 전압을 이용하여 상기 펄스 폭 변조 신호를 출력하기 위한 출력 스위치를 구비한다.
- [0039] 상기 펄스 폭 변조 블록은 입력 클럭 신호를 기준치만큼 카운트하기 위한 카운터와; 상기 입력 구동 전압과 상기 카운터의 출력 신호를 논리곱 연산하기 위한 논리곱 게이트와; 상기 입력 구동 전압 또는 상기 논리곱 게이트에 의해 지연된 입력 구동 전압을 이용하여 상기 펄스 폭 변조 신호를 발생하는 펄스 폭 변조부와; 상기 논리곱 게이트에 의해 지연된 입력 구동 전압을 이용하여 상기 펄스 폭 변조 신호를 출력하기 위한 출력 스위치를 구비한다.
- [0040] 상기 입력 클럭 신호는 상기 입력 구동 전압을 공급하는 외부 시스템으로부터 공급되거나, 상기 펄스 폭 변조부에서 상기 펄스 폭 변조시 이용되는 발진기로부터 공급된다.
- [0041] 상기 펄스 폭 변조 블록은 상기 입력 구동 전압과, 상기 입력 구동 전압의 발생시점으로부터 일정기간 경과 후 특정 논리 상태가 되는 입력 제어 신호를 논리곱 연산하기 위한 논리곱 게이트와; 상기 입력 구동 전압 또는 상기 논리곱 게이트에 의해 지연된 입력 구동 전압을 이용하여 상기 펄스 폭 변조 신호를 발생하는 펄스 폭 변조부와; 상기 논리곱 게이트에 의해 지연된 입력 구동 전압을 이용하여 상기 펄스 폭 변조 신호를 출력하기 위한 출력 스위치를 구비한다.
- [0042] 상기 목적들 외에 본 발명의 다른 목적 및 이점들은 첨부한 도면을 참조한 실시 예에 대한 상세한 설명을 통하여 명백하게 드러나게 될 것이다.
- [0043] 이하, 본 발명의 바람직한 실시예들을 첨부한 도 4 내지 도 7을 참조하여 상세하게 설명하기로 한다.
- [0044] 도 4는 본 발명의 제1 실시 예에 따른 전원 시퀀스 제어를 위한 액정 표시 장치의 전원부(20)를 도시한 것이다.
- [0045] 도 4에 도시된 전원부(20)는 입력 구동 전압(VCC)을 일정기간 지연시킨 다음 이용하여 펄스 폭 변조 신호를 발생하는 PWM IC(22)와, PWM IC(22)의 출력 전압을 정류하여 베이스 구동 전압(VDD)을 발생하는 다이오드(D)와, PWM IC(22)의 출력 전압을 정류한 후 승압하여 게이트 하이 전압(VGH)과 게이트 로우 전압(VGL)을 각각 발생하는 제1 및 제2 충전 펌프(30, 32)를 구비한다.
- [0046] PWM IC(22)는 입력 구동 전압(VCC)을 일정기간 지연시키기 위한 지연기(26)와, 입력 구동 전압(VCC) 또는 지연된 구동 전압(VCC)을 펄스 폭 변조하여 출력하는 PWM부(24)와, 지연기(26)의 출력에 따라 PWM부(24)의 펄스 폭 변조 신호의 출력을 스위칭하는 출력 스위치(28)를 구비한다.
- [0047] PWM부(24)는 내부 발진기에서 발생하는 펄스 신호를 이용하여 리액턴스(L)를 경유하여, 직접 입력되는 입력 구동 전압(VCC) 또는 지연기(26)를 통해 지연된 구동 전압(VCC)을 펄스 폭 변조함으로써 펄스 폭 변조 신호를 출력하게 된다.
- [0048] 지연기(26)는 입력 구동 전압(VCC)을 일정기간 지연시켜 출력한다. 이를 위하여, 지연기(26)는 다수개의 플립 플롭을 이용한 지연 회로로 구현된다.
- [0049] 출력 스위치(28)는 지연기(26)를 통해 일정기간 지연된 입력 구동 전압(VCC)에 의해 턴-온되어 PWM부(24)로부터의 펄스 폭 변조 신호를 출력한다.
- [0050] 다이오드(D)는 PWM IC(22)로부터의 펄스 폭 변조 신호를 정류하여 베이스 구동 전압(VDD)을 발생하게 된다.
- [0051] 제1 충전 펌프(30)는 PWM IC(22)로부터의 펄스 폭 변조 신호를 정류한 후 승압하여 게이트 로우 전압(VGL)을 발생한다. 이와 같이, 제1 충전 펌프(30)는 지연된 입력 구동 전압(VCC)를 이용한 펄스 폭 변조 신호를 이용하여 게이트 로우 전압(VGL)을 생성하게 된다. 이에 따라, 제1 충전 펌프(30)를 통한 게이트 로우 전압(VGL)의 발생 시점은 도 5에 도시된 바와 같이 입력 구동 전압(VCC)의 안정화 시점(T52) 보다 항상 늦어지게 된다. 이 결과, 게이트 로우 전압(VGL)의 안정화 시점(T54)은 항상 입력 구동 전압(VCC)의 안정화 시점(T52) 보다 항상 늦어지게 되므로 전원 시퀀스를 안정적으로 맞출 수 있게 된다.
- [0052] 도 5를 참조하면, 외부 전원이 턴-온되어 T51 시점에서 입력 구동 전압(VCC)이 발생되기 시작한 경우 그 입력 구동 전압(VCC)은 T52 시점에서 자신의 70% 이상으로 상승하여 안정화된다. 이어서, 지연된 입력 구동 전압

(VCC)을 이용하여 발생된 게이트 로우 전압(VGL)은 입력 구동 전압(VCC)의 안정화 시점(T52) 보다 늦은 T53 시점에서 발생하기 시작하여 T54 시점에서 자신의 70% 이상으로 상승하여 안정화된다.

[0053] 제2 충전 펌프(32)는 PWM IC(22)로부터의 펄스 폭 변조 신호를 정류한 후 승압하여 게이트 하이 전압(VGH)을 발생한다. 이 경우, 제2 충전 펌프(32)는 그의 출력단에 추가된 RC 시정수를 이용한 지연 회로를 통해 상기 제1 충전 펌프(30)로부터의 게이트 로우 전압(VGL)의 안정화 시점(T54) 보다 늦은 T55시점에서 게이트 하이 전압(VGH)을 발생하기 시작하고 T56 시점에서 자신의 70% 이상으로 상승되어 안정화되게 한다.

[0054] 이와 같이, 본 발명의 제1 실시 예에 따른 액정 표시 장치의 전원부는 입력 구동 전압(VCC)을 지연시켜 게이트 로우 전압(VGL) 및 게이트 하이 전압(VGH)을 생성하게 되므로 게이트 로우 전압(VGL)의 안정화 시점이 입력 구동 전압의 안정화 시점과 역전되어 전원 시퀀스가 불안정해지는 문제점을 방지할 수 있게 된다.

[0055] 도 6은 본 발명의 제2 실시 예에 따른 전원 시퀀스 제어를 위한 액정 표시 장치의 전원부를 도시한 것이다.

[0056] 도 6에 도시된 전원부(40)는 입력 클럭 신호(CLK)를 이용하여 입력 구동 전압(VCC)을 일정기간 지연시킨 다음 펄스 폭 변조 신호를 발생하는 PWM IC(42)와, PWM IC(42)의 출력 전압을 정류하여 베이스 구동 전압(VDD)을 발생하는 다이오드(D)와, PWM IC(42)의 출력 전압을 정류한 후 승압하여 게이트 하이 전압(VGH)과 게이트 로우 전압(VGL)을 각각 발생하는 제1 및 제2 충전 펌프(50, 52)를 구비한다.

[0057] PWM IC(42)는 입력 클럭 신호(CLK)를 계수하기 위한 카운터(45)와, 카운터(45)의 출력과 입력 구동 전압(VCC)을 논리합 연산하여 출력하는 AND 게이트(46)와, 입력 구동 전압(VCC) 또는 AND 게이트(46)에 의해 지연된 구동 전압(VCC)을 펄스 폭 변조하여 출력하는 PWM부(44)와, AND 게이트(46)의 출력에 따라 PWM부(44)의 펄스 폭 변조 신호의 출력을 스위칭하는 출력 스위치(48)를 구비한다.

[0058] PWM부(44)는 내부 발진기에서 발생하는 펄스 신호를 이용하여 리액턴스(L)를 경유하여, 직접 입력되는 입력 구동 전압(VCC) 또는 AND 게이트(46)에 의해 지연된 구동 전압(VCC)을 펄스 폭 변조함으로써 펄스 폭 변조 신호를 출력하게 된다.

[0059] 카운터(45)는 입력 클럭 신호(CLK)를 카운트하여 미리 설정된 기준치에 도달하게 되면 특정 논리, 예를 들면 하이 논리의 출력 신호를 발생하게 된다. 여기서, 입력 클럭 신호(CLK)는 외부 시스템으로부터 공급되거나, PWM부(44)에 내장된 발진기로부터 공급된다.

[0060] AND 게이트(46)는 입력 구동 전압(VCC)과 카운터(45)의 출력 신호를 논리합 연산하여 카운터의 출력 신호가 하이 상태가 될 때 입력 구동 전압(VCC)을 출력 스위치(48)로 출력하게 된다.

[0061] 이러한 카운터(45) 및 AND 게이트(46)는 입력 구동 전압(VCC)을 카운터(45)가 입력 클럭 신호(CLK)를 설정된 기준치만큼 계수하는 기간동안 지연되게 한 다음 출력 스위치(48)로 출력하게 된다.

[0062] 출력 스위치(48)는 AND 게이트(46)를 통해 일정기간 지연된 입력 구동 전압(VCC)에 의해 턴-온되어 PWM부(44)로부터의 펄스 폭 변조 신호를 출력한다.

[0063] 다이오드(D)는 PWM IC(42)로부터의 펄스 폭 변조 신호를 정류하여 베이스 구동 전압(VDD)을 발생하게 된다.

[0064] 제1 충전 펌프(50)는 PWM IC(42)로부터의 펄스 폭 변조 신호를 정류한 후 승압하여 게이트 로우 전압(VGL)을 발생한다. 이와 같이, 제1 충전 펌프(50)는 지연된 입력 구동 전압(VCC)를 이용한 펄스 폭 변조 신호를 이용하여 게이트 로우 전압(VGL)을 생성하게 된다. 이에 따라, 제1 충전 펌프(50)를 통한 게이트 로우 전압(VGL)의 발생 시점(T53)은 도 5에 도시된 바와 같이 입력 구동 전압(VCC)의 안정화 시점(T52) 보다 항상 늦어지게 된다. 이 결과, 게이트 로우 전압(VGL)의 안정화 시점(T54)은 항상 입력 구동 전압(VCC)의 안정화 시점(T52) 보다 항상 늦어지게 되므로 전원 시퀀스를 안정적으로 맞출 수 있게 된다.

[0065] 제2 충전 펌프(52)는 PWM IC(42)로부터의 펄스 폭 변조 신호를 정류한 후 승압하여 게이트 하이 전압(VGH)을 발생한다. 이 경우, 제2 충전 펌프(52)는 그의 출력단에 추가된 RC 시정수를 이용한 지연 회로를 통해 상기 제1 충전 펌프(50)로부터의 게이트 로우 전압(VGL)의 안정화 시점(T54) 보다 늦은 T55시점에서 게이트 하이 전압(VGH)을 발생하기 시작하고 T56 시점에서 자신의 70% 이상으로 상승되어 안정화되게 한다.

[0066] 이와 같이, 본 발명의 제2 실시 예에 따른 액정 표시 장치의 전원부는 입력 구동 전압(VCC)을 지연시켜 게이트 로우 전압(VGL) 및 게이트 하이 전압(VGH)을 생성하게 되므로 게이트 로우 전압(VGL)의 안정화 시점이 입력 구동 전압의 안정화 시점과 역전되어 전원 시퀀스가 불안정해지는 문제점을 방지할 수 있게 된다.

- [0067] 도 7은 본 발명의 제3 실시 예에 따른 전원 시퀀스 제어를 위한 액정 표시 장치의 전원부를 도시한 것이다.
- [0068] 도 7에 도시된 전원부(60)는 외부 제어 신호(CS) 이용하여 입력 구동 전압(VCC)을 일정기간 지연시킨 다음 펄스 폭 변조 신호를 발생하는 PWM IC(62)와, PWM IC(62)의 출력 전압을 정류하여 베이스 구동 전압(VDD)을 발생하는 다이오드(D)와, PWM IC(62)의 출력 전압을 정류한 후 승압하여 게이트 하이 전압(VGH)과 게이트 로우 전압(VGL)을 각각 발생하는 제1 및 제2 충전 펌프(70, 72)를 구비한다.
- [0069] PWM IC(62)는 입력 구동 전압(VCC)과 외부 제어 신호(CS)를 논리합 연산하여 출력하는 AND 게이트(66)와, 입력 구동 전압(VCC) 또는 AND 게이트(66)에 의해 지연된 구동 전압(VCC)을 펄스 폭 변조하여 출력하는 PWM부(64)와, AND 게이트(66)의 출력에 따라 PWM부(64)의 펄스 폭 변조 신호의 출력을 스위칭하는 출력 스위치(68)를 구비한다.
- [0070] PWM부(64)는 내부 발진기에서 발생하는 펄스 신호를 이용하여 리액턴스(L)를 경유하여, 직접 입력되는 입력 구동 전압(VCC) 또는 AND 게이트(66)에 의해 지연된 구동 전압(VCC)을 펄스 폭 변조함으로써 펄스 폭 변조 신호를 출력하게 된다.
- [0071] AND 게이트(66)는 입력 구동 전압(VCC)과 외부 제어 신호(CS)를 논리합 연산하여 그 외부 제어 신호(CS)가 하이 상태가 될 때 입력 구동 전압(VCC)을 출력 스위치(48)로 출력하게 된다. 다시 말하여, AND 게이트(66)는 입력 구동 전압(VCC)을 외부 제어 신호(CS)가 하이 상태가 되는 기간동안 지연되게 한 다음 출력 스위치(68)로 출력하게 된다.
- [0072] 출력 스위치(68)는 AND 게이트(66)를 통해 일정기간 지연된 입력 구동 전압(VCC)에 의해 턴-온되어 PWM부(64)로부터의 펄스 폭 변조 신호를 출력한다.
- [0073] 다이오드(D)는 PWM IC(62)로부터의 펄스 폭 변조 신호를 정류하여 베이스 구동 전압(VDD)을 발생하게 된다.
- [0074] 제1 충전 펌프(70)는 PWM IC(62)로부터의 펄스 폭 변조 신호를 정류한 후 승압하여 게이트 로우 전압(VGL)을 발생한다. 이와 같이, 제1 충전 펌프(70)는 지연된 입력 구동 전압(VCC)을 이용한 펄스 폭 변조 신호를 이용하여 게이트 로우 전압(VGL)을 생성하게 된다. 이에 따라, 제1 충전 펌프(70)를 통한 게이트 로우 전압(VGL)의 발생 시점(T53)은 도 5에 도시된 바와 같이 입력 구동 전압(VCC)의 안정화 시점(T52) 보다 항상 늦어지게 된다. 이 결과, 게이트 로우 전압(VGL)의 안정화 시점(T54)은 항상 입력 구동 전압(VCC)의 안정화 시점(T52) 보다 항상 늦어지게 되므로 전원 시퀀스를 안정적으로 맞출 수 있게 된다.
- [0075] 제2 충전 펌프(72)는 PWM IC(62)로부터의 펄스 폭 변조 신호를 정류한 후 승압하여 게이트 하이 전압(VGH)을 발생한다. 이 경우, 제2 충전 펌프(72)는 그의 출력단에 추가된 RC 시정수를 이용한 지연 회로를 통해 상기 제1 충전 펌프(70)로부터의 게이트 로우 전압(VGL)의 안정화 시점(T54) 보다 늦은 T55시점에서 게이트 하이 전압(VGH)을 발생하기 시작하고 T56 시점에서 자신의 70% 이상으로 상승되어 안정화되게 한다.
- [0076] 이와 같이, 본 발명의 제3 실시 예에 따른 액정 표시 장치의 전원부는 입력 구동 전압(VCC)을 지연시켜 게이트 로우 전압(VGL) 및 게이트 하이 전압(VGH)을 생성하게 되므로 게이트 로우 전압(VGL)의 안정화 시점이 입력 구동 전압의 안정화 시점과 역전되어 전원 시퀀스가 불안정해지는 문제점을 방지할 수 있게 된다.

발명의 효과

- [0077] 상술한 바와 같이, 본 발명에 따른 액정 표시 장치의 전원 시퀀스 제어 장치 및 방법은 입력 구동 전압을 일정기간 지연시킨 다음 게이트 로우 전압 및 게이트 하이 전압 등과 같은 액정 표시 장치의 구동 전압들을 생성하게 된다.
- [0078] 이에 따라, 본 발명에 따른 액정 표시 장치의 전원 시퀀스 제어 장치 및 방법에 의하면 입력 구동 전압의 안정화 시점 지연으로 인하여 게이트 로우 전압의 안정화 시점과 시퀀스가 뒤바뀌는 문제를 방지함으로써 전원 시퀀스를 안정적으로 유지할 수 있게 된다.
- [0079] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여 져야만 할 것이다.

도면의 간단한 설명

[0001] 도 1은 종래의 액정 표시 장치의 구성을 도시한 블록도.

[0002] 도 2는 도 1에 도시된 전원부에 의한 전원 시퀀스 파형도.

[0003] 도 3은 종래의 전원 시퀀스 문제점을 설명하기 위한 전원 시퀀스 파형도.

[0004] 도 4는 본 발명의 제1 실시 예에 따른 전원 시퀀스 제어를 위한 액정 표시 장치의 전원부 구성을 도시한 블록도.

[0005] 도 5는 도 4에 도시된 전원부에 의한 전원 시퀀스를 도시한 파형도.

[0006] 도 6은 본 발명의 제2 실시 예에 따른 전원 시퀀스 제어를 위한 액정 표시 장치의 전원부 구성을 도시한 블록도.

[0007] 도 7은 본 발명의 제3 실시 예에 따른 전원 시퀀스 제어를 위한 액정 표시 장치의 전원부 구성을 도시한 블록도.

[0008]

< 도면의 주요 부분에 대한 부호의 설명 >

[0009] 10 : 액정 패널 12 : 게이트 드라이버

[0010] 14 : 데이터 드라이버 16 : 타이밍 컨트롤러

[0011] 18, 20, 40, 60 : 전원부 22, 42, 62 : PWM IC

[0012] 24, 44, 64 : PWM부 26 : 지연기

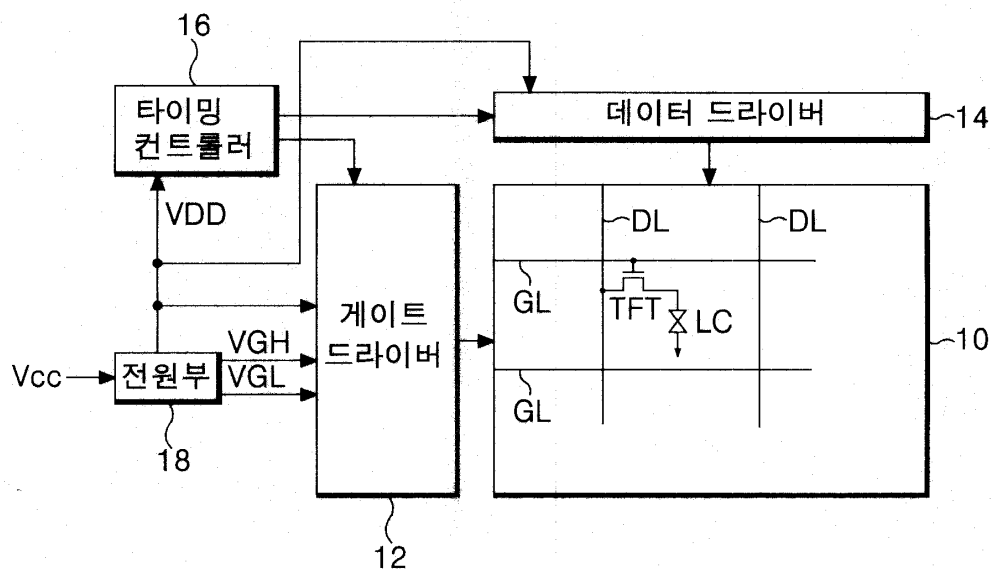
[0013] 46, 66 : AND 게이트 28, 48, 68 : 출력 스위치

[0014] 30, 50, 70 : 제1 충전 펌프 32, 52, 72 : 제2 충전 펌프

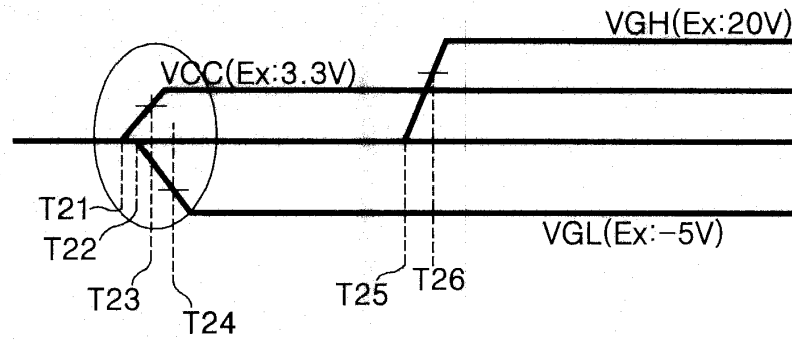
[0015] 45 : 카운터

도면

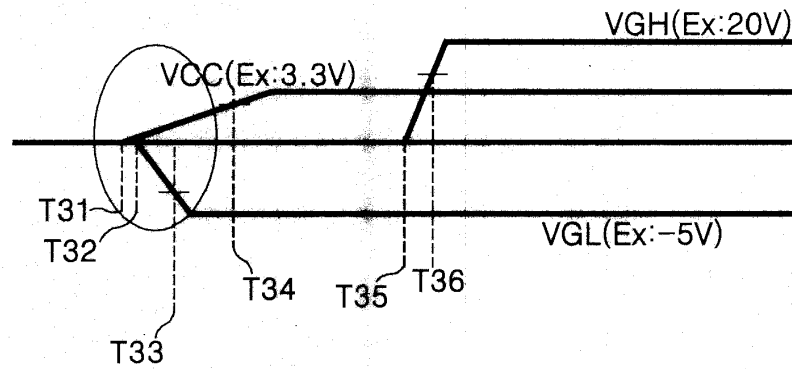
도면1



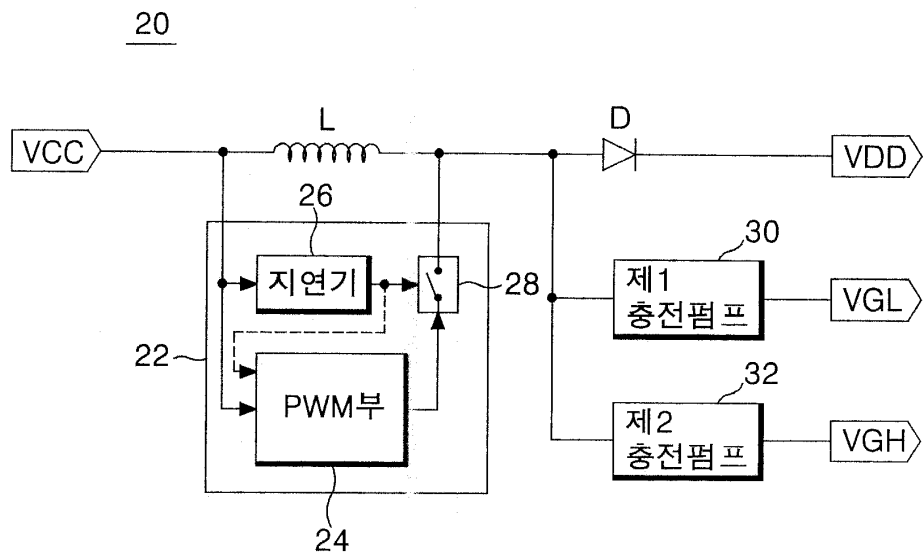
도면2



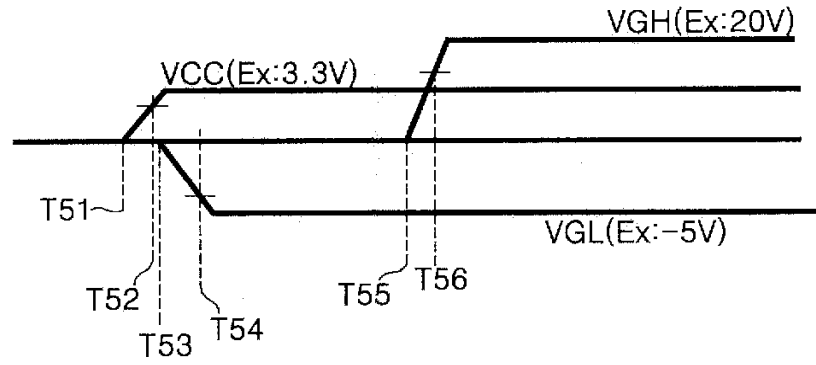
도면3



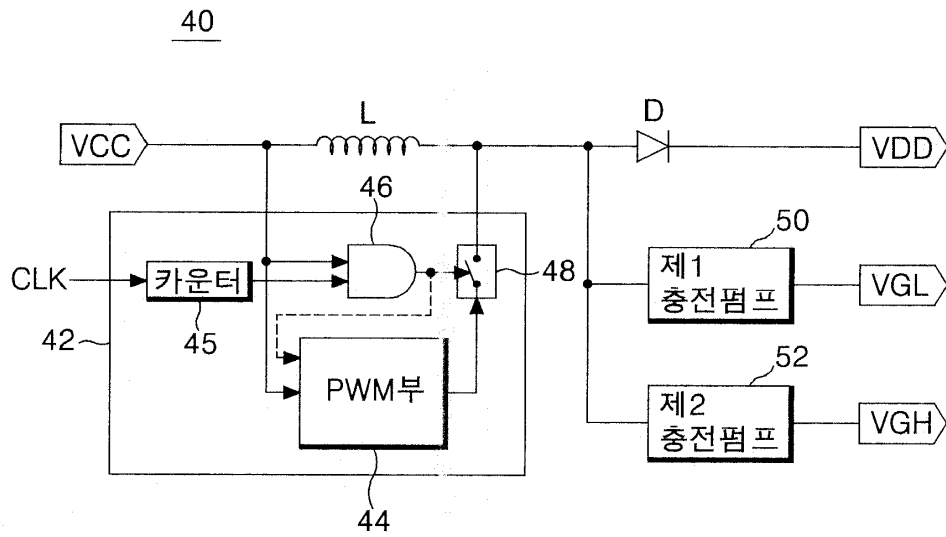
도면4



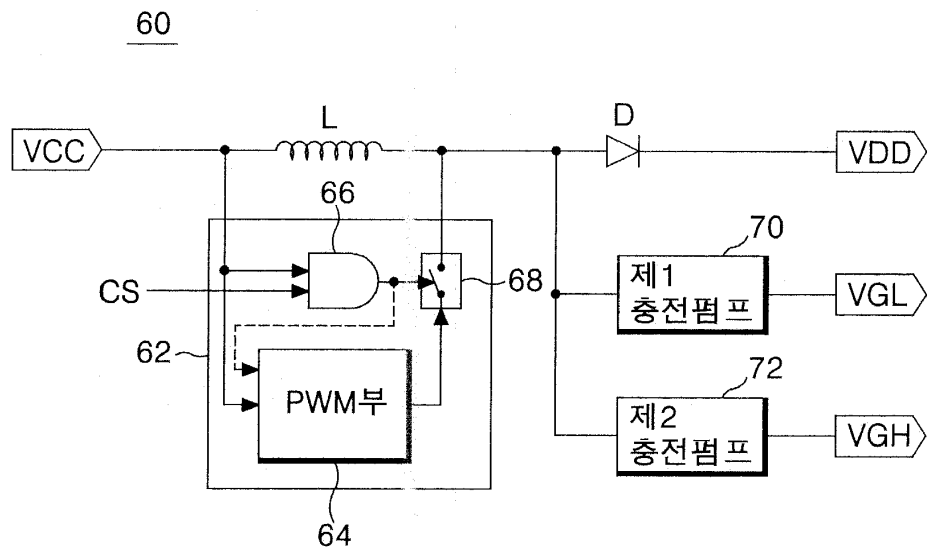
도면5



도면6



도면7



专利名称(译)	用于液晶显示器的电源序列控制的方法和装置		
公开(公告)号	KR100942832B1	公开(公告)日	2010-02-18
申请号	KR1020020080227	申请日	2002-12-16
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	HONG YOUNGGI		
发明人	HONG,YOUNGGI		
IPC分类号	G09G3/36		
其他公开文献	KR1020040052356A		
外部链接	Espacenet		

摘要(译)

本发明涉及一种用于控制能够稳定地维持电源序列的液晶显示装置的电源顺序的装置和方法，包括：用参考值计数输入时钟信号;通过对由参考值和输入驱动电压计数的输出信号执行AND操作来延迟输入驱动电压;并且使用延迟的输入驱动电压产生液晶显示装置的驱动电压。

