



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.
G02F 1/133 (2006.01)

(11) 공개번호 10-2007-0043314
(43) 공개일자 2007년04월25일

(21) 출원번호 10-2005-0099445
(22) 출원일자 2005년10월21일
심사청구일자 없음

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 박행원
경기 성남시 분당구 야탑동 장미마을현대아파트 835동 1006호
문승환
경기 용인시 상현동 현대6차아파트 205동 1504호 (만현마을2단지)
강남수
경기 안산시 상록구 본오동 877-14 대우마이홈 812호
이용순
충남 천안시 목천읍 신계리 103-4 신도브래뉴 1차 102동 803호

(74) 대리인 권혁수
오세준
송윤희

전체 청구항 수 : 총 10 항

(54) 액정 디스플레이 장치

(57) 요약

본 발명의 액정 디스플레이 장치는, 복수의 데이터 라인들과, 상기 복수의 데이터 라인들에 교차하여 배치된 복수의 게이트 라인들, 그리고 각각이 상기 데이터 라인들과 상기 게이트 라인들의 교차 영역들에 배치되며, 상기 데이터 라인의 신장 방향으로 순차적으로 배열된 적색, 녹색 및 청색에 대응하는 서브 픽셀들을 포함하는 픽셀들의 어레이를 포함하고, 상기 서브 픽셀들의 일군은 좌측 인접 데이터 라인과 연결되고, 상기 서브 픽셀들의 타군은 우측 인접 데이터 라인과 연결되며, 상기 복수의 데이터 라인들은, 인접한 데이터 라인들로 제공되는 영상 데이터 신호들이 서로 다른 극성을 갖는 컬럼 인버전 방식으로 구동된다.

대표도

도 3

특허청구의 범위

청구항 1.

복수의 데이터 라인들과;

상기 복수의 데이터 라인들에 교차하여 배치된 복수의 게이트 라인들; 그리고

각각이 상기 데이터 라인들과 상기 게이트 라인들의 교차 영역들에 배치되며, 상기 데이터 라인의 신장 방향으로 순차적으로 배열된 적색, 녹색 및 청색에 대응하는 서브 픽셀들을 포함하는 픽셀들의 어레이를 포함하되;

상기 서브 픽셀들의 일군은 좌측 인접 데이터 라인과 연결되고, 상기 서브 픽셀들의 타군은 우측 인접 데이터 라인과 연결되며; 그리고

상기 복수의 데이터 라인들은, 인접한 데이터 라인들로 제공되는 영상 데이터 신호들이 서로 다른 극성을 갖는 컬럼 인버전 방식으로 구동되는 액정 디스플레이 장치.

청구항 2.

제 1 항에 있어서,

상기 일군의 서브 픽셀들과 상기 타군의 서브 픽셀들은 상기 데이터 라인의 신장 방향으로 교대로 배치된 액정 디스플레이 장치.

청구항 3.

제 1 항에 있어서,

상기 일군의 서브 픽셀들은 대응하는 홀수 번째 게이트 라인들에 각각 연결되고, 상기 타군의 서브 픽셀들은 대응하는 짝수 번째 게이트 라인들에 각각 연결된 액정 디스플레이 장치.

청구항 4.

제 1 항에 있어서,

상기 일군의 서브 픽셀들과 상기 타군의 서브 픽셀들은 상기 데이터 라인의 신장 방향으로 k (k 는 양의 정수) 개씩 교대로 배치된 액정 디스플레이 장치.

청구항 5.

제 1 항에 있어서,

상기 일군의 서브 픽셀들과 상기 타군의 서브 픽셀들은 상기 데이터 라인의 신장 방향으로 2 개씩 교대로 배치된 액정 디스플레이 장치.

청구항 6.

제 1 항에 있어서,

상기 일군의 서브 픽셀들은 대응하는 I 번째 및 $(I+1)$ 번째 게이트 라인들에 각각 연결되고, 상기 타군의 서브 픽셀들은 대응하는 $(I+2)$ 번째 및 $(I+3)$ 번째 게이트 라인들에 각각 연결되며, I 는 1, 5, 9, 13, ...인 액정 디스플레이 장치.

청구항 7.

제 1 항에 있어서,

상기 복수의 게이트 라인들 중 첫 번째 게이트 라인을 제외한 나머지 게이트 라인들에 연결된 상기 일군의 서브 픽셀들과 상기 타군의 서브 픽셀들은 상기 데이터 라인의 신장 방향으로 k (k 는 양의 정수) 개씩 교대로 배치된 액정 디스플레이 장치.

청구항 8.

제 4 항에 있어서,

상기 첫 번째 게이트 라인에 상기 일군의 서브 픽셀들이 연결되고, 두 번째 게이트 라인에 상기 타군의 서브 픽셀들이 연결된 액정 디스플레이 장치.

청구항 9.

제 1 항에 있어서,

상기 복수의 게이트 라인들은,

소정 게이트 라인과 연결된 서브 픽셀들로 영상 데이터 신호가 제공되는 동안 다음 게이트 라인과 연결된 데이터 라인들이 프리차지되도록 구동되는 액정 디스플레이 장치.

청구항 10.

복수의 데이터 라인들과;

상기 복수의 데이터 라인들에 교차하여 배치된 복수의 게이트 라인들; 그리고

각각이 상기 데이터 라인들과 상기 게이트 라인들의 교차 영역들에 배치되며, 상기 데이터 라인의 신장 방향으로 순차적으로 배열된 적색, 녹색 및 청색에 대응하는 서브 픽셀들을 포함하는 픽셀들의 어레이를 포함하되;

상기 서브 픽셀들은 상기 데이터 라인의 신장 방향으로 k (k 는 양의 정수) 개씩 번갈아 좌측 인접 데이터 라인 및 우측 인접 데이터 라인에 연결되며, 상기 복수의 데이터 라인들은 인접한 데이터 라인들로 제공되는 영상 데이터 신호들이 서로 다른 극성을 갖는 컵럼 인버전 방식으로 구동되는 액정 디스플레이 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 디스플레이 장치에 관한 것으로, 좀 더 구체적으로는 액정 디스플레이 패널의 배치에 관한 것이다.

일반적인 액정 표시 장치는 두 표시판과 그 사이에 들어있는 유전율 이방성(dielectric anisotropy)을 갖는 액정층을 포함한다. 액정층에 전기장을 인가하고, 이 전기장의 세기를 조절하여 액정층을 통과하는 빛의 투과율을 조절함으로써 원하는 화상을 얻는다. 이러한 액정 표시 장치는 후대가 간편한 평판 표시 장치(flat panel display, FPD) 중에서 대표적인 것으로서, 이 중에서도 박막 트랜지스터(thin film transistor, TFT)를 스위칭 소자로 이용한 TFT-LCD가 주로 이용되고 있다.

TFT-LCD는 행렬의 형태로 배열되며, 스위칭 소자를 포함하는 복수의 픽셀 어레이를 포함한다. 각 픽셀은 스위칭 소자를 통하여 영상 신호에 해당하는 데이터 전압을 선택적으로 받아들인다. TFT-LCD는 또한 게이트 라인에 게이트 온 전압을 인가하는 게이트 드라이버와 데이터 라인에 영상 신호를 인가하는 데이터 드라이버 및 이들을 제어하는 신호 제어 회로를 포함한다.

최근에는 게이트 드라이버를 액정 패널과 함께 유리 기판 상에 집적하고, 데이터 드라이버만을 별도의 집적 회로(integrated circuit, IC)로 제작하여 유리 기판 상에 탑재하여 사용하는 기술이 널리 사용된다.

액정 디스플레이 장치의 해상도가 $m \times n$ 이라고 할 때, 각각의 픽셀은 가로 방향으로 세 개의 서브 픽셀들을 포함하므로, 서브 픽셀의 수는 $(m \times 3) \times n$ 이고, 데이터 라인의 수는 $m \times 3$ 이다. 일반적으로 데이터 드라이버는 많은 수의 서브 픽셀들을 구동하기 위해 다수의 데이터 드라이버 IC들을 포함하는데, 데이터 드라이버 IC는 비교적 값이 비싸고, 많은 수의 데이터 드라이버 IC들은 액정 디스플레이 장치의 주변 회로 면적을 증가시키는 요인이 된다.

발명이 이루고자 하는 기술적 과제

따라서 본 발명의 목적은 데이터 드라이버 IC의 수가 감소된 액정 디스플레이 장치를 제공하는데 있다.

본 발명의 다른 목적은 데이터 드라이버 IC의 수가 감소되되, 디스플레이 영상의 품질 저하를 방지할 수 있는 구조를 갖는 액정 디스플레이 장치를 제공하는데 있다.

발명의 구성

상술한 바와 같은 목적을 달성하기 위한 본 발명의 특징에 의하면, 액정 디스플레이 장치는: 복수의 데이터 라인들과, 상기 복수의 데이터 라인들에 교차하여 배치된 복수의 게이트 라인들, 그리고 각각이 상기 데이터 라인들과 상기 게이트 라인들의 교차 영역들에 배치되며, 상기 데이터 라인의 신장 방향으로 순차적으로 배열된 적색, 녹색 및 청색에 대응하는 서브 픽셀들을 포함하는 픽셀들의 어레이를 포함하되, 상기 서브 픽셀들의 일군은 좌측 인접 데이터 라인과 연결되고, 상기 서브 픽셀들의 타군은 우측 인접 데이터 라인과 연결되며, 그리고 상기 복수의 데이터 라인들은, 인접한 데이터 라인들로 제공되는 영상 데이터 신호들이 서로 다른 극성을 갖는 컬럼 인버전 방식으로 구동된다.

이 실시예에 있어서, 상기 일군의 서브 픽셀들과 상기 타군의 서브 픽셀들은 상기 데이터 라인의 신장 방향으로 교대로 배치된다.

이 실시예에 있어서, 상기 일군의 서브 픽셀들은 대응하는 홀수 번째 게이트 라인들에 각각 연결되고, 상기 타군의 서브 픽셀들은 대응하는 짝수 번째 게이트 라인들에 각각 연결된다.

이 실시예에 있어서, 상기 일군의 서브 픽셀들과 상기 타군의 서브 픽셀들은 상기 데이터 라인의 신장 방향으로 k 개씩 교대로 배치된다.

이 실시예에 있어서, 상기 일군의 서브 픽셀들과 상기 타군의 서브 픽셀들은 상기 데이터 라인의 신장 방향으로 2 개씩 교대로 배치된다.

이 실시예에 있어서, 상기 일군의 서브 픽셀들은 대응하는 I 번째 및 $(I+1)$ 번째 게이트 라인들에 각각 연결되고, 상기 타군의 서브 픽셀들은 대응하는 $(I+2)$ 번째 및 $(I+3)$ 번째 게이트 라인들에 각각 연결되며, I 는 1, 5, 9, 13, ...이다.

이 실시예에 있어서, 상기 복수의 게이트 라인들 중 첫 번째 게이트 라인을 제외한 나머지 게이트 라인들에 연결된 상기 일군의 서브 픽셀들과 상기 타군의 서브 픽셀들은 상기 데이터 라인의 신장 방향으로 k 개씩 교대로 배치된다.

이 실시예에 있어서, 상기 첫 번째 게이트 라인에 상기 일군의 서브 픽셀들이 연결되고, 두 번째 게이트 라인에 상기 타군의 서브 픽셀들이 연결된다.

이 실시예에 있어서, 상기 복수의 게이트 라인들은, 소정 게이트 라인과 연결된 서브 픽셀들로 영상 데이터 신호가 제공되는 동안 다음 게이트 라인과 연결된 데이터 라인들이 프리차지되도록 구동된다.

본 발명의 다른 특징에 의하면, 액정 디스플레이 장치는: 복수의 데이터 라인들과, 상기 복수의 데이터 라인들에 교차하여 배치된 복수의 게이트 라인들, 그리고 각각이 상기 데이터 라인들과 상기 게이트 라인들의 교차 영역들에 배치되며, 상기 데이터 라인의 신장 방향으로 순차적으로 배열된 적색, 녹색 및 청색에 대응하는 서브 픽셀들을 포함하는 픽셀들의 어레이를 포함하며, 상기 서브 픽셀들은 상기 데이터 라인의 신장 방향으로 k (k 는 양의 정수) 개씩 번갈아 좌측 인접 데이터 라인 및 우측 인접 데이터 라인에 연결되며, 상기 복수의 데이터 라인들은 인접한 데이터 라인들로 제공되는 영상 데이터 신호들이 서로 다른 극성을 갖는 절륜 인버전 방식으로 구동된다.

이하 본 발명의 바람직한 실시예를 첨부된 도면들을 참조하여 상세히 설명한다.

도 1은 본 발명의 바람직한 실시예에 따른 액정 디스플레이 장치의 구성을 보여주는 도면이다.

도 1을 참조하면, 액정 디스플레이 장치(100)는 액정 패널(110), 타이밍 컨트롤러(120), 계조 전압 발생기(130), 데이터 드라이버(140) 및 게이트 드라이버들(150L, 150R)을 포함한다.

액정 패널(110)은 행 방향으로 신장된 복수의 데이터 라인들(D1-Dm) 및 데이터 라인들(D1-Dm)에 교차하여 열 방향으로 신장된 복수의 게이트 라인들(G1-G3n) 그리고 그들의 교차 영역에 행렬의 형태로 배열된 복수의 픽셀들(Px)을 포함한다.

각 픽셀(Px)은 데이터 라인 및 게이트 라인에 연결된 스위칭 트랜지스터와 이에 연결된 액정 커패시터(crystal capacitor) 및 유지 커패시터(storage capacitor)를 포함한다.

타이밍 컨트롤러(120)는 외부로부터 영상 데이터 신호(R, G, B) 및 이의 표시를 제어하기 위한 제어 신호들 예를 들면, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 메인 클럭 신호(MCLK) 및 데이터 인에이블 신호(DE) 등을 제공받는다. 타이밍 컨트롤러(120)는 제어 신호들에 기초하여 영상 데이터 신호(R, G, B)를 액정 패널(110)의 동작 조건에 맞게 처리한 영상 데이터 신호들(R', G', B'), 수직 동기 시작 신호(STH), 클럭 신호(HCLK), 라인 래치 신호(TP)를 데이터 드라이버(140)로 제공하고, 수직 동기 시작 신호(STV1), 게이트 클럭 신호(CPV1) 및 출력 인에이블 신호(OE)를 게이트 드라이버(150L)로 그리고 수직 동기 시작 신호(STV1), 게이트 클럭 신호(CPV1) 및 출력 인에이블 신호(OE)를 게이트 드라이버(150R)로 제공한다.

계조 전압 발생기(130)는 픽셀의 투과율과 관련된 한 쌍의 계조 전압들을 발생한다. 한 쌍의 계조 전압들 중 하나의 전압은 공통 전압(VCOM)에 대해 양의 값을 갖고, 다른 하나의 전압은 음의 값을 갖는다.

데이터 드라이버(140)는 타이밍 컨트롤러(120)로부터의 제어 신호들(STH, HCLK) 및 영상 데이터 신호들(R', G', B')에 따라서 계조 전압 발생기(130)로부터의 계조 전압을 데이터 라인들(D1-Dm)로 제공한다.

전압 공급기(160)는 액정 디스플레이 장치(100)의 동작에 필요한 전압들을 발생한다. 전압 공급기(160)에 의해서 발생되는 전압은 공통 전압(VCOM), 게이트 온 전압(VON) 및 게이트 오프 전압(VOFF)을 포함한다.

게이트 드라이버들(150L, 150R)은 타이밍 컨트롤러(120)로부터의 제어 신호들에 응답해서 공통 전압(VCOM), 게이트 온 전압(VON) 및 게이트 오프 전압(VOFF)으로 게이트 라인들을 구동한다. 게이트 드라이버(150L)는 액정 패널(110)의 좌측에 배치되고, 홀수 번째 게이트 라인들(G1, G3, ..., G3n-1)과 연결되고, 게이트 드라이버(150R)는 액정 패널(110)의 우측에 배치되고, 짝수 번째 게이트 라인들(G2, G4, ..., G3n)과 연결된다.

하나의 게이트 라인에 게이트 온 전압(VON)이 인가된 동안 이에 연결된 한 행의 스위칭 소자가 턴 온되고, 이 때 데이터 드라이버(140)는 영상 데이터 신호들에 대응하는 계조 전압들을 데이터 라인들(D1-Dm)로 제공한다. 데이터 라인들(D1-Dm)에 공급된 계조 전압들은 턴 온된 스위칭 소자를 통해 해당 픽셀에 인가된다. 여기서, 일반적으로 한 행의 스위칭 소자가 턴 온 되어 있는 기간 즉, 데이터 인에이블 신호(DE) 및 게이트 클럭 신호(CPV)의 한 주기를 '1 수평 주기(horizontal period) 또는 '1H'라고 하는데, 본 발명의 실시예에서 게이트 라인들의 수가 수평 해상도의 3 배이므로 게이트 온 전압

(VON)이 인가되는 시간은 $1/3H$ 이어야 한다. 본 발명의 실시예에서는 하나의 게이트 라인에 게이트 온 전압(VON)이 인가되는 시간이 $2/3H$ 이면서 인접한 이전 게이트 라인에 게이트 온 전압(VON)이 인가되는 시간의 후반 $1/3H$ 동안 중첩되도록 하는 게이트 라인 프리차지 구동을 수행한다. 이와같은 게이트 라인 프리차지 구동 방식은 게이트 라인 수 증가에 의한 액정 커패시터의 감소된 충전 시간을 보충하는 효과를 갖는다.

도 2는 도 1에 도시된 액정 디스플레이 장치에서 사용되는 신호들의 타이밍도이다.

도 2에 도시된 바와 같은 게이트 라인의 프리차지 구동을 위해서는 데이터 라인들(D1-Dm)은 컬럼 인버전(column inversion) 방식으로 구동되어야 한다. 컬럼 인버전 방식은 동일한 데이터 라인에 인가되는 게조 전압의 극성은 동일하고 이웃한 데이터 라인들로 제공되는 게조 전압들의 전극들이 공통 전압(VCOM)을 기준으로 상보적이다.

도 3은 도 1에 도시된 액정 패널 내 서브 픽셀들의 배치 예를 상세히 보여주는 도면이다. 도 3을 참조하면, 액정 패널(110) 내 하나의 픽셀은 적색, 녹색 및 청색에 각각 대응하는 3 개의 서브 픽셀들(R, G, B)과 서브 픽셀들에 각각 연결된 스위칭 트랜지스터들을 포함한다. 스위칭 트랜지스터들은 대응하는 데이터 라인과 대응하는 게이트 라인에 각각 연결된다. 일반적으로, 서브 픽셀들이 게이트 라인의 신장 방향으로 순차적으로 배치된 것과 달리 본 발명의 실시예에 따른 액정 패널(110) 상의 서브 픽셀들(R, G, B)은 데이터 라인의 신장 방향으로 순차적으로 배치된다. 본 발명의 실시예에서는 서브 픽셀들 R, G, 및 B 순으로 데이터 라인의 신장 방향으로 순차적으로 배치된 것을 도시하고 설명하나, 서브 픽셀들의 배치 순서는 (R, B, G), (G, B, R), (G, R, B), (B, R, G) 및 (B, G, R) 등과 같이 다양하게 변경될 수 있다.

도 3에 도시된 바와 같이, 서브 픽셀들(R, G, B)이 데이터 라인의 신장 방향으로 순차적으로 배치된 액정 패널(110)은 서브 픽셀들이 게이트 라인의 신장 방향으로 순차적으로 배치된 경우에 비해 데이터 라인의 수가 $1/3$ 로 감소한다. 그 결과, 데이터 드라이버(140)에 구성되는 데이터 드라이버 IC들(integrated circuits, 141, 142)의 수가 $1/3$ 로 감소된다. 따라서, 액정 디스플레이 장치의 제조 비용이 감소하고, 구동 회로 면적이 줄어든다.

도 3을 참조하면, 서브 픽셀들(R, G, B)은 데이터 라인의 신장 방향으로 순차적으로 배열되고, 서브 픽셀들(R, G, B)의 일군은 좌측 인접 데이터 라인과 연결되고, 서브 픽셀들(R, G, B)의 타군은 우측 인접 데이터 라인과 연결된다. 구체적으로, 좌측 게이트 드라이버(150L)에 의해서 구동되는 홀수 번째 게이트 라인들(G1, G3, G5, ..., G3n-1)과 연결된 서브 픽셀들 각각의 스위칭 트랜지스터는 좌측 인접 데이터 라인과 연결되고, 우측 게이트 드라이버(150R)에 의해서 구동되는 짝수 번째 게이트 라인들(G2, G4, G6, ..., G3n)과 연결된 서브 픽셀들의 스위칭 트랜지스터는 우측 인접 데이터 라인과 연결된다. 이와 같은 연결 방법은 서브 픽셀들이 행 단위로 좌측 및 우측 인접 데이터 라인들과 연결된 지그재그 연결 구조이다. 예를 들어, 게이트 라인(G1)과 연결된 서브 픽셀들의 스위칭 트랜지스터들은 각각 좌측 데이터 라인들과 연결되고, 게이트 라인(G2)과 연결된 서브 픽셀들의 스위칭 트랜지스터들은 각각 우측 데이터 라인들과 연결된다.

이와 같은 서브 픽셀들과 데이터 라인들의 연결에 의하면, 데이터 드라이버(140)에 의해서 데이터 라인들이 컬럼 인버전 방식으로 구동하더라도 화면에 나타나는 반전 즉, 겉보기 반전(apparent inversion)은 도트 인버전(dot inversion)과 동일하다. 즉, 인접한 서브 픽셀들로 제공되는 게조 전압들이 서로 상보적 극성을 갖는다. 겉보기 반전이 도트 인버전이 되면 게조 전압이 정극성 일 때와 부극성 일 때의 킥백(kick-back) 전압으로 인해서 나타나는 휘도의 차가 분산되므로 세로줄 플리커가 감소한다.

도 3에 도시된 액정 패널(310)은, 컬럼 인버전 방식으로 구동될 때 상하로 인접한 픽셀들로 인가되는 게조 전압들이 동일한 극성을 가지므로 세로줄 플리커(fliker)가 발생할 수 있으나, 도 4에 도시된 액정 패널(410)은 겉보기 반전이 도트 도트 인버전 방식이므로 세로줄 플리커를 방지할 수 있다.

도 4는 본 발명의 다른 실시예에 따른 액정 패널(510)의 배열을 보여주는 도면이다. 도 4를 참조하면, 서브 픽셀들(R, G, B)은 데이터 라인의 신장 방향으로 순차적으로 배열되고, 서브 픽셀들(R, G, B)의 일군과 타군은 데이터 라인의 신장 방향으로 2 개씩 교대로 배열된다. 여기서, 서브 픽셀들(R, G, B)의 일군은 좌측 인접 데이터 라인과 연결된 서브 픽셀들이고, 타군은 우측 인접 데이터 라인과 연결된 서브 픽셀들이다. 예를 들어, 게이트 라인들(G1, G2)과 연결된 서브 픽셀들의 스위칭 트랜지스터들은 각각 좌측 데이터 라인들과 연결되고, 게이트 라인들(G3, G4)과 연결된 서브 픽셀들의 스위칭 트랜지스터들은 각각 우측 데이터 라인들과 연결된다.

도 4에 도시된 실시예는 동일한 영상 데이터 신호가 한 픽셀 건너씩 픽셀들로 제공되는 도트 패턴(dot pattern)이 디스플레이될 때 발생하는 화면 불량을 최소화한다. 예컨대, 픽셀(Px22)을 기준으로 했을 때 인접 픽셀들(Px11, Px13, Px31, Px33)과의 게조 전압 극성이 다르므로 화면 불량은 최소화된다. 구체적으로, 픽셀(Px22) 내 서브 픽셀들(R, G, B)의 게조

전압 극성들은 '+--'이고, 인접 픽셀들(Px11, Px13, Px31, Px33) 내 서브 픽셀들의 계조 전압 극성들은 '++-', '++-', '-+-' 및 '-+-'이다. 이는 도 3에 도시된 액정 패널(410)의 픽셀들(Px11, Px13, Px22, Px31, Px33)의 계조 전압 극성들이 모두 '+--'인 것과 다름을 알 수 있다.

도 4에는 서브 픽셀들(R, G, B)의 일군과 타군은 데이터 라인의 신장 방향으로 2 개씩 교대로 배열된 것으로 도시되었으나 2 개씩 뿐만 아니라 다양한 수 만큼씩 번갈아 배열될 수 있다.

도 5는 본 발명의 다른 실시예에 따른 액정 패널(610)의 배열을 보여주는 도면이다. 도 5를 참조하면, 서브 픽셀들(R, G, B)은 데이터 라인의 신장 방향으로 순차적으로 배열되고, 첫 번째 게이트 라인(G1)을 제외한 나머지 게이트 라인들(G2-(G3n-1))과 연결된 서브 픽셀들(R, G, B)의 일군과 타군은 데이터 라인의 신장 방향으로 2 개씩 교대로 배열된다. 여기서, 서브 픽셀들(R, G, B)의 일군은 좌측 인접 데이터 라인과 연결된 서브 픽셀들이고, 타군은 우측 인접 데이터 라인과 연결된 서브 픽셀들이다. 단, 첫 번째 게이트 라인(G1)이 좌측 인접 데이터 라인과 연결되었을 때 두 번째 및 세 번째 게이트 라인들(G2, G3)은 우측 인접 데이터 라인과 연결되며, 첫 번째 게이트 라인(G1)이 우측 인접 데이터 라인과 연결되었을 때 두 번째 및 세 번째 게이트 라인들(G2, G3)은 좌측 인접 데이터 라인과 연결된다.

다시 말하면, 게이트 라인들(G1, G4, G5, G8, G9, ...)과 연결된 서브 픽셀들은 서브 픽셀들의 일군에 속하고, 게이트 라인들(G2, G3, G6, G7, G10, ...)과 연결된 서브 픽셀들은 서브 픽셀들의 타군에 속한다.

도 5에 도시된 실시예는 도 4에 도시된 실시예와 마찬가지로 동일한 영상 데이터 신호가 한 픽셀 건너씩 픽셀들로 제공되는 도트 패턴이 디스플레이될 때 발생하는 화면 불량을 최소화한다. 예컨대, 픽셀(Px22)을 기준으로 했을 때 인접 픽셀들(Px11, Px13, Px31, Px33)과의 계조 전압 극성이 다르므로 화면 불량은 최소화된다. 구체적으로, 픽셀(Px22) 내 서브 픽셀들(R, G, B)의 계조 전압 극성들은 '-+-'이고, 인접 픽셀들(Px11, Px13, Px31, Px33) 내 서브 픽셀들의 계조 전압 극성들은 '+--', '++-', '-+-' 및 '-+-'이다. 이는 도 4에 도시된 액정 패널(410)의 픽셀들(Px11, Px13, Px22, Px31, Px33)의 계조 전압 극성들이 모두 '+--'인 것과 다름을 알 수 있다.

예시적인 바람직한 실시예를 이용하여 본 발명을 설명하였지만, 본 발명의 범위는 개시된 실시예들에 한정되지 않는다는 것이 잘 이해될 것이다. 오히려, 본 발명의 범위에는 다양한 변형 예들 및 그 유사한 구성들이 모두 포함될 수 있도록 하려는 것이다. 따라서, 청구범위는 그러한 변형 예들 및 그 유사한 구성들 모두를 포함하는 것으로 가능한 폭넓게 해석되어야 한다.

발명의 효과

이와 같은 본 발명에 의하면, 서브 픽셀들을 데이터 라인의 신장 방향 즉, 열 방향으로 순차적으로 배열했을 때 컬럼 인버전 방식으로 데이터 라인을 구동하더라도 세로줄 플리커가 발생하지 않는다. 더욱이, 2 개의 서브 픽셀씩 좌측 인접 데이터 라인 및 우측 인접 데이터 라인에 번갈아 연결함으로써 도트 패턴이 디스플레이될 때 발생하는 화면 오류도 최소화할 수 있다.

도면의 간단한 설명

도 1은 본 발명의 바람직한 실시예에 따른 액정 디스플레이 장치의 구성을 보여주는 도면;

도 2는 도 1에 도시된 액정 디스플레이 장치에서 사용되는 신호들의 타이밍도;

도 3은 도 1에 도시된 액정 패널 내 서브 픽셀들의 배치 예를 상세히 보여주는 도면;

도 4는 본 발명의 다른 실시예에 따른 액정 패널의 구조를 보여주는 도면; 그리고

도 5는 본 발명의 또다른 실시예에 따른 액정 패널의 배열을 보여주는 도면이다.

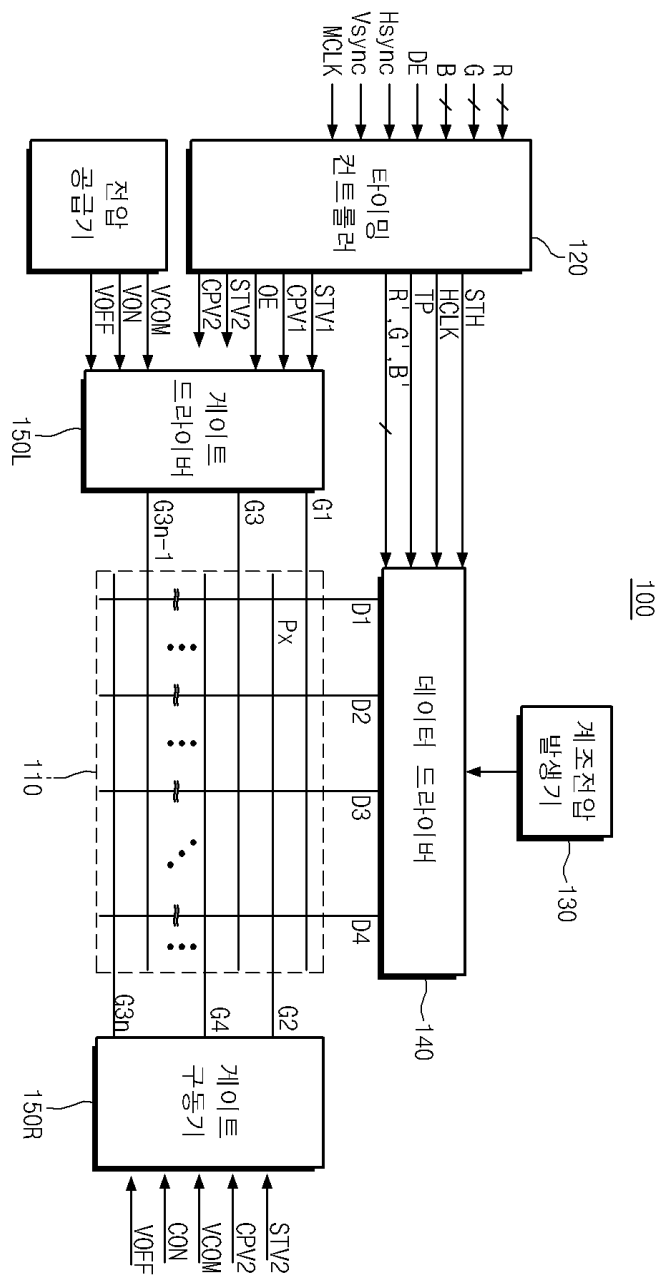
*도면의 주요 부분에 대한 설명

100 : 액정 디스플레이 장치 110, 410, 510 : 액정 패널

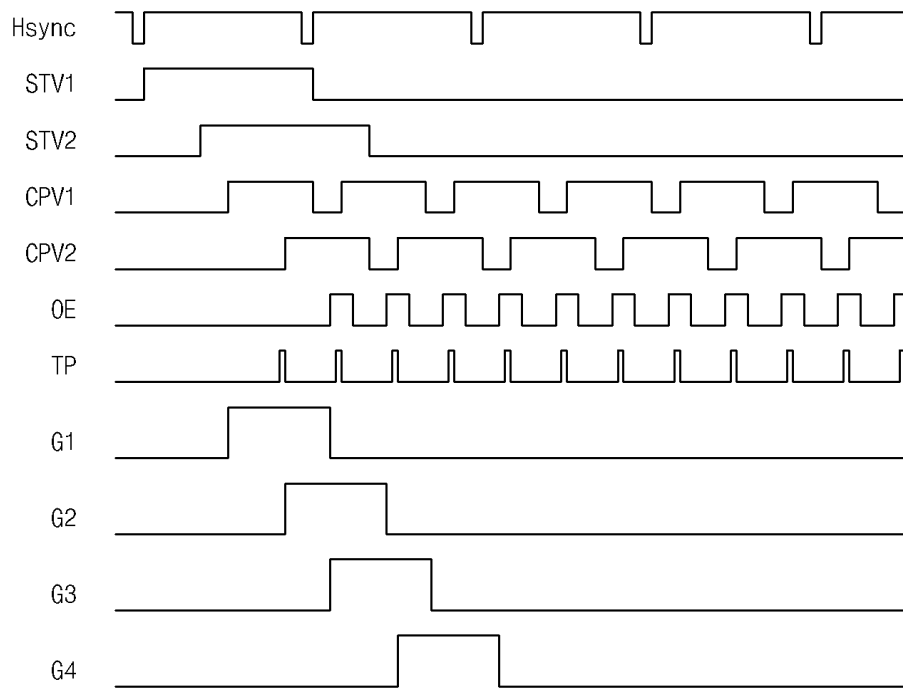
- 120 : 타이밍 컨트롤러 130 : 계조 전압 발생기
- 140 : 데이터 드라이버 150L, 150R : 게이트 드라이버
- 160 : 전압 공급기

도면

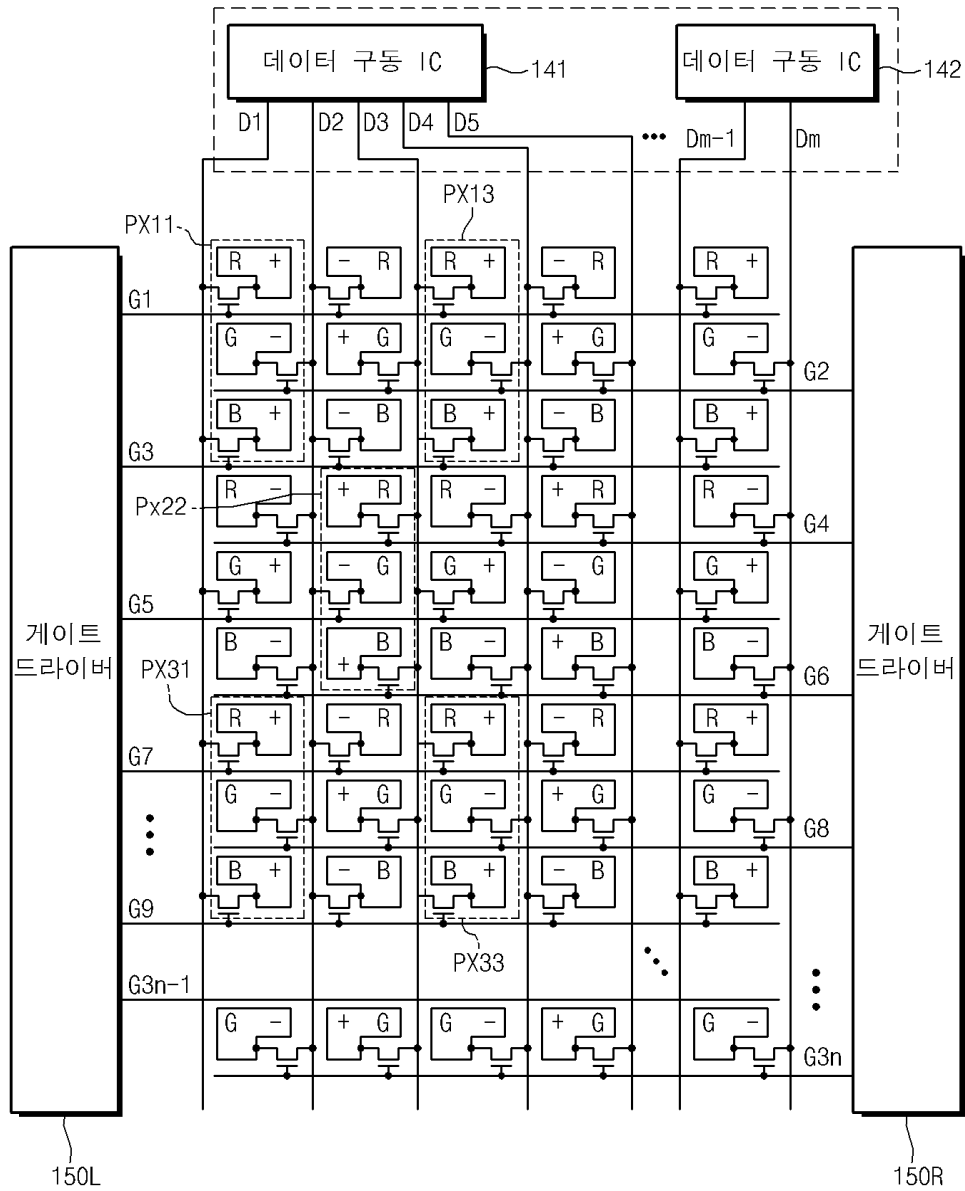
도면1



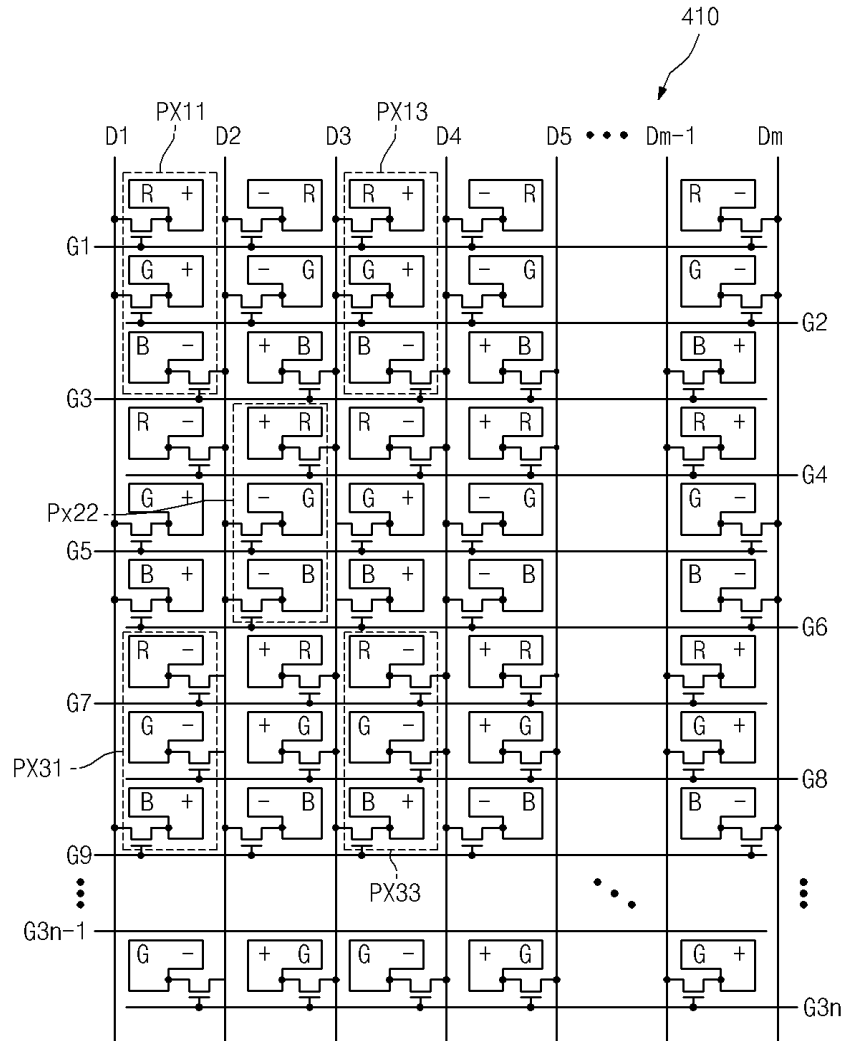
도면2



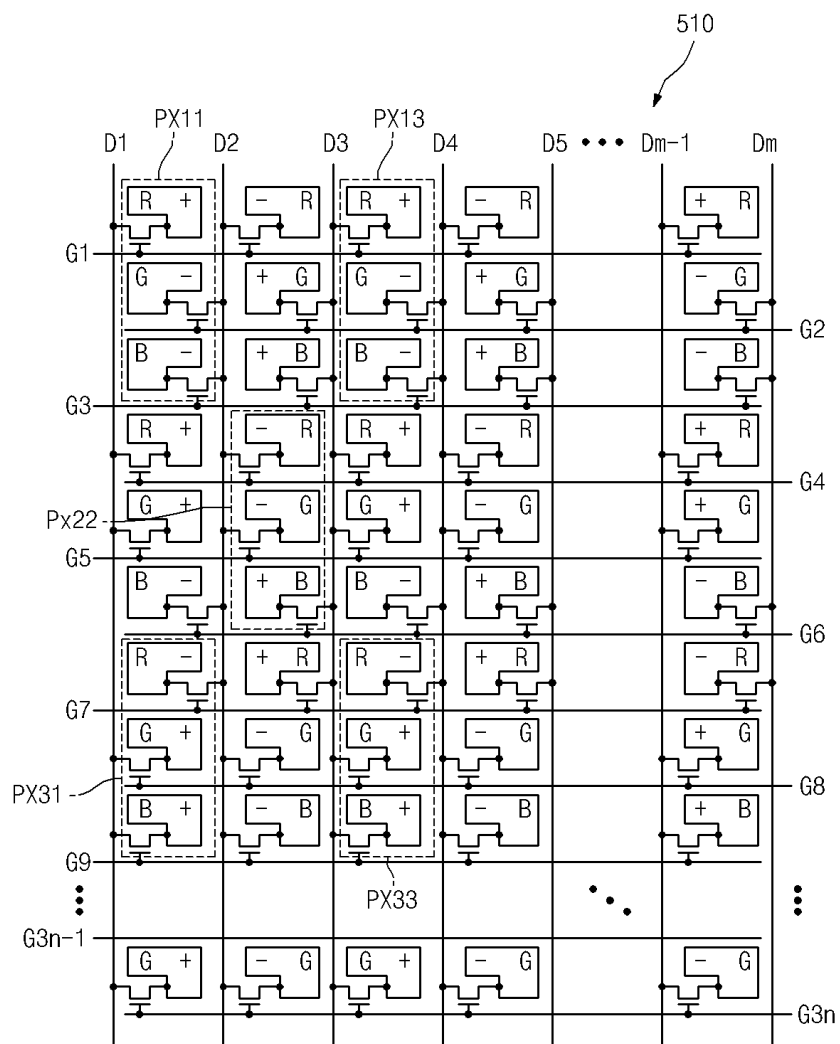
도면3



도면4



도면5



专利名称(译)	液晶显示装置		
公开(公告)号	KR1020070043314A	公开(公告)日	2007-04-25
申请号	KR1020050099445	申请日	2005-10-21
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	PARK HAENG WON 박행원 MOON SEUNG HWAN 문승환 KANG NAM SOO 강남수 LEE YONG SOON 이용순		
发明人	박행원 문승환 강남수 이용순		
IPC分类号	G02F1/133		
CPC分类号	G09G3/3648 G09G2300/0452 G09G2310/0205 G09G3/3614 G09G3/3607 G09G2300/0426		
代理人(译)	SE JUN OH KWON, HYUK SOO 宋, 云何		
外部链接	Espacenet		

摘要(译)

本发明的液晶显示装置包括多条数据线, 多条栅极线和多条栅极线交叉的红色数据线排列在栅极线与数据线的交叉区域中, 并连续排列成多条数据线。数据线的伸长方向, 以及包括与像素的绿色和蓝色对应的子像素的阵列。并且子像素组连接到左侧邻接数据线。另一组子像素连接到右侧邻接数据线。并且它被驱动到列反转模式, 其中多条数据线具有提供给相邻数据线的不同图像数据信号的极性。

