

(19)대한민국특허청(KR)

(12) 공개특허공보(A)

(51) 。 Int. Cl.⁷
G09G 3/36

(11) 공개번호 특2003-0055137
(43) 공개일자 2003년07월02일

(21) 출원번호 10-2002-0083272
(22) 출원일자 2002년12월24일

(30) 우선권주장 JP-P-2001-00394201 2001년12월26일 일본(JP)

(71) 출원인 가부시끼가이샤 도시바
일본국 도쿄도 미나토구 시바우라 1쵸메 1방 1고

(72) 발명자 마에다다카시
일본국사이타마현후카야시하타라정1정목9번2호가부시끼가이샤도시바후카야공장내

츠나시마다카노리
일본국사이타마현후카야시하타라정1정목9번2호가부시끼가이샤도시바후카야공장내

기무라히로유키
일본국사이타마현후카야시하타라정1정목9번2호가부시끼가이샤도시바후카야공장내

(74) 대리인 이범일
김윤배

심사청구 : 있음

(54) 표시장치의 구동방법

요약

정지화상 표시기간에 있어서, 디지털 메모리(18)로부터 정지화상 데이터를 취출하는 2개의 스위치소자(21, 22)가 동시에 온하여, 디지털 메모리(18)의 출력과 반전출력이 동시에 화소전극(13)에 인가되어, 액정층(16)에 정상의 기록전압을 인가할 수 없는 일이 있다. 본 구동방법에서는, 2개의 스위치(21, 22)를 제어하는 2개의 메모리 제어신호의 각각의 온기간이 중복하지 않도록, 한쪽의 메모리 제어신호의 온기간에 있어서의 펄스폭이, 다른쪽의 메모리 제어신호의 오프기간에 있어서의 펄스폭 보다도 좁아지도록 제어한다. 이에 의해, 스위치소자(21, 22)가 동시에 온하는 것을 방지한다.

대표도

도 1

명세서

도면의 간단한 설명

도 1은 1실시에에 따른 액티브 매트릭스형의 액정표시장치의 회로구성을 나타낸 회로도,

도 2는 도 1의 액정표시장치의 개략적인 단면도,

도 3은 도 1의 액정표시장치에 있어서의 표시화소의 구성을 나타낸 회로도,
 도 4는 도 3의 표시화소의 개략적인 구성을 나타낸 평면도,
 도 5는 도 1의 액정표시장치의 동작을 나타내는 신호파형의 타이밍 차트,
 도 6은 도 1의 액정표시장치의 제조 프로세스를 나타낸 개략적인 단면도이다.

〈도면의 주요부분에 대한 부호의 설명〉

10 --- 표시화소, 11 --- 신호선,
 12 --- 주사선, 13 --- 화소전극,
 14 --- 화소 스위치소자, 15 --- 대향전극,
 16 --- 액정층,
 17 --- 디지털 메모리 스위치회로(DM 스위치회로),
 18 --- 디지털 메모리, 19 --- 메모리 제어신호선,
 19a --- 메모리 제어신호선, 19b --- 메모리 제어신호선,
 21 --- 스위치소자, 22 --- 스위치소자,
 23 --- 인버터회로, 24 --- 인버터회로,
 25 --- 스위치소자, 27 --- 출력단자,
 28 --- 반전출력단자, 50 --- 투명절연기판,
 51 --- 비정질 실리콘(a-Si)박막, 52 --- 레이저광,
 53 --- 다결정 실리콘, 54 --- 활성층,
 54a --- 드레인영역, 54b --- 소스영역,
 55 --- 게이트절연막, 56 --- 게이트전극,
 57 --- 제1층간절연막, 58 --- 드레인전극,
 59 --- 소스전극, 60 --- 저유전율 절연막(제2층간절연막),
 61 --- Al박막, 100 --- 액정표시장치,
 101 --- 어레이기판, 102 --- 대향기판,
 103 --- 밀봉재, 110 --- 표시화소부,
 120 --- 주사선 구동회로, 121 --- 시프트 레지스터,
 130 --- 신호선 구동회로, 131 --- 시프트 레지스터,
 132 --- 아날로그 스위치(ASW), 133 --- 비디오 버스.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 화소마다 디지털 메모리(digital memory)를 구비하고, 휴대전화 나 전자책(electronic book) 등에 사용되는 고화질, 저소비전력의 표시장치를 구동하는 구동방법에 관한 것이다.

최근, 액정표시장치는 경량, 박형, 저소비전력이라는 이점을 살려 휴대전화나 전자책 등의 소형 정보단말의 디스플레이로서 사용되고 있다. 이와 같은 소형 정보단말은, 일반적으로 배터리로 구동되기 때문에, 저소비전력화가 중요한 과제로 되고 있다.

특히, 휴대전화에 있어서는, 대기시간중에 저소비전력으로 표시할 수 있는 것이 요구되고 있으며, 이를 실현하기 위한 기술로서는, 예컨대 일본 특허공개공보 제2001-264814호에 개시된 액정표시장치가 있다. 이 액정표시장치는, 화소마다 디지털 메모리를 구비하고 있으며, 대기시(이하, 정지화상 표시시)에는, 액정을 교류구동하기 위한 교류구동회로만을 동작시키고, 그 외의 주변구동회로의 동작을 정지함으로써, 대폭적인 소비전력의 절감을 도모하고 있다.

상기 공보에 개시된 액정표시장치에서는, 정지화상 표시시에 액정을 교류구동하기 위해, 디지털 메모리의 출력측에 2개의 스위치소자를 구비하고 있다. 그리고, 이 2개의 스위치소자들, 각각 독립된 2개의 메모리 제어신호에 의해 1프레임(frame)마다 교대로 온함으로써, 디지털 메모리의 출력/반전출력(2값 출력)을 교대로 화소전극에 인가하고, 이 주기에 맞추어 대향전극의 전위를 반전시키고 있다. 이에 의해, 대향전극의 전위와 화소전극의 전위가 동위상으로 되는 화소에서는 액정층에 전압이 걸리지 않고, 또한 대향전극과 화소전극이 역위상으로 되는 화소에서는 액정층에 전압이 걸리는 것으로 된다. 이 동작을 반복함으로써, 액정 을 교류구동할 수 있다.

그런데, 상기 메모리 제어신호를 전달하기 위한 메모리 제어신호선에는, 배선저항이나 배선용량이 존재하기 때문에, 메모리 제어신호의 파형은 상승시간과 하강시간에 지연을 발생할 경우가 있다. 이러한 지연에 의해, 2개의 스위치소자가 동시에 온(ON)해 버리면, 디지털 메모리의 출력/반전출력이 동시에 화소전극에 인가되고, 액정층에 정상의 기록전압을 인가할 수 없어, 정지화상 표시시에 표시불량으로 되는 일이 있었다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기한 점을 감안하여 이루어진 것으로, 화소마다 디지털 메모리를 구비하고, 휴대전화나 전자책 등에 사용되는 고화질, 저소비전력의 표시장치를 구동하는 구동방법을 제공하는 것에 그 목적이 있다.

발명의 구성 및 작용

상기한 바와 같은 목적을 달성하기 위한 본 발명의 특징은, 복수의 주사선 및 복수의 신호선을 매트릭스형상으로 배치한 경우의 각 격자마다, 화소전극, 상기 주사선에 공급되는 주사신호선에 의해 상기 신호선과 상기 화소전극간을 도통시켜 상기 신호선에 공급되는 영상데이터를 상기 화소전극에 기록하는 화소 스위치소자, 상기 화소전극에 기록하는 2값의 영상데이터를 유지하고, 출력/반전출력의 쌍방으로 취출 가능한 디지털 메모리, 상기 화소전극과 상기 디지털 메모리와의 사이의 도통을 제어하고, 상기 디지털 메모리에 유지된 상기 2값의 영상데이터를 취출하기 위한 2개의 메모리 스위치소자, 상기 2개의 메모리 스위치소자를 각각 온/오프(ON/OFF) 제어하기 위한 2개의 메모리 제어신호를 전달하는 2개의 메모리 제어신호선을 갖춘 어레이기판과, 모든 상기 화소전극에 대향하여 배치되는 대향전극을 갖춘 대향기판 및, 상기 어레이 기판과 상기 대향기판과의 사이에 유지된 표시층을 구비한 표시장치의 구동방법에 있어서, 통상 표시기간에는 상기 2개의 메모리 스위치소자를 함께 오프하여 상기 화소전극과 상기 디지털 메모리와의 사이를 비도통으로 하고, 상기 화소 스위치소자를 소정 주기 온하여 상기 신호선에 공급된 영상데이터를 상기 화소전극에 기록함으로써 표시하고, 정지화상 표시기간에는 상기 화소 스위치소자를 오프하여 상기 신호선과 상기 화소전극간을 비도통으로 하고, 상기 2개의 메모리 제어신호에 의해 상기 2개의 메모리 스위치소자를 온기간이 중복하지 않도록 소정 주기로 교대로 온하고, 상기 디지털 메모리에 유지된 2값의 영상데이터를 출력/반전출력으로 교대로 취출하여 상기 화소전극에 기록함으로써 표시하는 것에 있다.

(실시예)

이하, 본 발명에 따른 표시장치의 구동방법을 디지털 메모리를 구비한 액티브 매트릭스형 액정표시장치의 구동방법에 적용한 경우의 실시예에 대해 설명한다. 더욱이, 본 실시예에 있어서는, 통상 표시에 있어서 중간조(中間調) 표시나 동화상 표시를 행하기 위한 영상데이터를 동화상 데이터라 한다. 또한, 정지화상 표시에 있어서 흑표시 또는 백표시를 행하기 위한 2값의 영상데이터를 정지화상 데이터라 한다. 또한, 상기 동화상 데이터와 정지화상 데이터를 총칭하여 영상데이터라 한다.

도 1의 회로도에 나타난 바와 같이, 액정표시장치(100)는 복수의 표시화소(10)가 형성된 표시화소부(110), 주사선 구동회로(120) 및 신호선 구동회로(130)에 의해 구성된다.

주사선 구동회로(120) 및 신호선 구동회로(130)는, 도 2의 단면도에 나타난 어레이기판(101) 상에 있어서, 후술하는 신호선(11), 주사선(12) 및 화소전극(13)과 일체로 형성되어 있다. 단, 주사선 구동회로(120) 및 신호선 구동회로(130)는, 도시하지 않은 외부구동기판 상에 배치되어 있어도 된다.

표시화소부(110)에서는, 어레이기판(101) 상에 복수개의 신호선(11) 및 이것과 교차하는 복수개의 주사선(12)이 매트릭스형상으로 배치되어 있으며, 이 매트릭스의 각 격자마다 표시화소(10)가 형성되어 있다.

표시화소(10)는, 화소전극(13), 화소 스위치소자(14), 대향전극(15), 액정층(16), 디지털 메모리 스위치회로(17; 이하, DM(Digital Memory) 스위치회로) 및 디지털 메모리(18)에 의해 구성되어 있다.

표시화소(10)에서는, 화소 스위치소자(14)의 소스는 신호선(11)에, 게이트는 주사선(12)에, 드레인(15)은 화소전극(13)에 각각 접속되어 있다. 또한, 화소전극(13)은 DM 스위치회로(17)를 매개로 디지털 메모리(18)에 접속되어 있으며, 그 DM 스위치회로(17)의 게이트는 메모리 제어신호선(19)에, 소스는 화소전극(13)에, 드레인(18)은 디지털 메모리(18)에 각각 접속되어 있다.

더욱이, 화소전극(13)에는 전기적으로 병렬로 도시하지 않은 보조용량이 접속되어 있다. 또한, 메모리 제어신호선(19)은, 후술하는 바와 같이 19a, 19b로서 2개 배치되어 있지만, 도 1에서는 설명을 용이하게 하기 위해 1개의 메모리 제어신호선(19)으로 도시하고 있다.

도 2에 나타난 바와 같이, 각 화소전극(13)은 어레이기판(101) 상에 형성되고, 모든 화소전극(13)과 상대하는 공통의 대향전극(15)은 대향기판(102) 상에 형성되어 있다. 대향전극(15)에는, 도시하지 않은 외부구동기판 상에 배치된 제어IC(Integrated Circuit)로부터 소정의 대향전위가 인가되고 있다. 또한, 화소전극(13)과 대향전극(15)간에는 표시층으로서 액정층(16)이 유지되고, 어레이기판(101) 및 대향기판(102)의 주위는 밀봉재(103)에 의해 밀봉되어 있다. 더욱이, 도 2에서는 배향막이나 편광판 등의 도시는 생략하고 있다.

주사선 구동회로(120)는, 시프트 레지스터(121) 및 도시하지 않은 버퍼회로 등으로 구성되어 있으며, 도시하지 않은 외부구동회로로부터 제어신호로서 공급되는 Y클럭(clock)신호(수직클럭신호), Y스타트(start)신호(수직스타트신호)에 기초하여, 각 주사선(12)에 대해 1수평주사기간마다 주사신호를 출력한다. 이 주사신호에 의해 주사선(12)은 온레벨로 되고, 그 주사선(12)에 접속하는 모든 화소 스위치소자(14)가 온상태로 된다.

주사선 구동회로(120)는, 통상의 중간조 표시나 동화상 표시시(이하, 통상 표시시)에는, 주사신호를 공급하여 주사선(12)을 차례로 온레벨로 하고, 정지화상 표시시에는, 모든 주사선(12)을 오프레벨로 한다. 또한, 주사선 구동회로(120)는, 표시기간에 따라, 메모리 제어신호선(19)에 메모리 제어신호를 공급하고, DM 스위치회로(17)의 온/오프를 제어한다. 본 실시예에서는, 통상 표시시에는 메모리 제어신호선(19)을 오프레벨로 하고, 정지화상 표시시에는 메모리 제어신호선(19)을 온/오프레벨로 한다. 더욱이, 메모리 제어신호선(19)에는 도시하지 않은 외부구동회로로부터, 주사선 구동회로(120)를 끼우지 않고, 직접 메모리 제어신호를 공급하도록 해도 된다.

신호선 구동회로(130)는, 시프트 레지스터(131), 아날로그 스위치(132; 이하, ASW(Analog Switch)) 등으로 구성되어 있으며, 도시하지 않은 제어IC로부터 제어신호로서 X클럭신호(수평클럭신호), X스타트신호(수평스타트신호)가 공급됨과 동시에, 상기 제어IC로부터 비디오 버스(133)를 통해 영상데이터가 공급된다. 신호선 구동회로(130)에서는, X클럭/X스타트신호에 기초하여, 시프트 레지스터(131)로부터 ASW(132)에 온·오프신호를 공급함으로써, 비디오 버스(133)로부터 공급되는 영상데이터를 신호선(11)에 샘플링한다.

여기서, 통상 표시를 행할 경우의 동작에 대해 간단히 설명한다. 주사선 구동회로(120)로부터 주사신호를 출력하고, 각 주사선(12)을 1수평주사기간마다 차례로 온레벨로 하면, 온레벨로 된 주사선(12)에 접속된 모든 화소 스위치소자(14)가 온상태로 된다. 이것과 동기하여 신호선(11)에 동화상 데이터를 샘플링하면, 샘플링된 동화상 데이터는 화소 스위치소자(14)를 통해 화소전극(13)에 기록된다. 이 동화상 데이터는 화소전극 13과 대향전극 15(및 도시하지 않은 보조용량)와의 사이에 기록전압으로서 충전되고, 이 기록전압의 크기에 따라 액정층(16)이 응답함으로써 각 표시화소(10)로부터의 투과광량이 제어된다. 이와 같은 기록동작을 1프레임기간 내에 모든 주사선(12)에 대해 실시함으로써

써, 1화면분의 영상이 완성된 다.

다음에, 본 실시예에 있어서의 표시화소(10)의 회로구성을 도 3의 회로도 및 도 4의 평면도를 이용하여 설명한다.

DM 스위치회로(17)는, 2개의 스위치소자(21, 22)로 구성되고, 디지털 메모리(18)의 출력단자(27) 및 반전출력단자(28)와, 화소전극(13)과의 사이에 삽입되어 있다. DM 스위치회로(17)에 있어서, 스위치소자(21)의 게이트는 메모리 제어신호선(19a)에 접속되고, 스위치소자(22)의 게이트는 메모리 제어신호선(19b)에 각각 접속된다. 그리고, 메모리 제어신호선(19a, 19b)에 대해 주사선 구동회로(120)로부터 메모리 제어신호를 공급함으로써, 스위치소자(21, 22)가 독립하여 제어된다.

정지화상 표시기간에 있어서, 메모리 제어신호선(19a, 19b)에는, 1프레임마다 교대로 온기간으로 되도록 메모리 제어신호가 공급된다. 이 때, 스위치소자(21, 22)의 각각의 온기간이 중복하지 않도록, 2개의 메모리 제어신호의 온기간에 있어서의 펄스폭은, 오프기간에 있어서의 펄스폭 보다도 좁아지도록 설정된다. 구체적으로는, 온기간에 있어서의 펄스폭이, 오프기간에 있어서의 펄스폭 보다도, 적어도 메모리 제어신호선(19a, 19b)의 시정수에 의한 상승시간 및 하강시간분만큼 좁아지도록, 그 펄스의 상승범위와 하강범위가 커트된다.

디지털 메모리(18)는, 2개의 인버터회로(23, 24)와, 스위치소자(25)로 구성되어 있다. 이 중, 스위치소자(25)는 화소 스위치소자(14)와는 역채널의 스위치소자이고, 이들 화소 스위치소자(14), 스위치소자(25)는 CMOS트랜지스터(Complementary Metal Oxide Semiconductor Transistor)로 구성되어 있다. 또한, 스위치소자(25)의 게이트는, 화소 스위치소자(14)의 게이트와 동일한 주사선(12)에 접속되고, 거기에 공급되는 주사신호에 의해, 화소 스위치소자(14), 스위치소자(25)는 동시에 온/오프가 제어된다. 단, 화소 스위치소자(14)와 스위치소자(25)의 온/오프는 반전의 관계에 있다. 즉, 화소 스위치소자(14)가 온하면 스위치소자(25)는 오프로 되고, 화소 스위치소자(14)가 오프하면 스위치소자(25)는 온으로 된다.

인버터회로(23, 24)의 정극성측과 부극성측에는, 각각 도시하지 않은 정전원 배선과 부전원 배선이 접속되고, 도시하지 않은 전원회로부터 하이(High) 전원전압과 로우(Low) 전원전압이 공급되고 있다. 후술하는 정지화상 기록 프레임에 있어서, 디지털 메모리(18)의 출력단자(27)로부터 입력한 정지화상 데이터가 흑표시에 대응하는 기록전압으로 하면, 예컨대 인버터회로(23)의 출력측에는 하이 전원전압이 유지되고, 인버터회로(24)의 출력측에는 로우 전원전압이 유지된다. 또한, 입력한 정지화상 데이터가 백표시에 대응하는 기록전압으로 하면, 예컨대 인버터회로(23)의 출력측에는 로우 전원전압이 유지되고, 인버터회로(24)의 출력측에는 하이 전원전압이 유지된다.

다음에, 상기와 같이 구성된 액정표시장치(100)의 동작을 도 5에 나타낸 신호파형의 타이밍 차트를 이용하여 설명한다.

통상 표시기간에는, 메모리 제어신호선(19a, 19b)을 함께 오프레벨로 하고, 상기 2개의 메모리 스위치소자를 함께 오프하고, 화소전극(13)과 디지털 메모리(18)와의 사이를 비도통으로 한다. 화소 스위치소자(14)를 소정 주기 온하여 신호선(11)으로부터 공급되어 온 영상데이터를 화소전극(13)에 기록함으로써 표시한다. 즉, 이 기간에는, 주사선 구동회로(120)에 대해 Y클럭신호, Y스타트신호를 공급하고, 신호선 구동회로(130)에 대해 X클럭신호, X스타트신호 및, 동화상 데이터를 공급함으로써, 풀칼라에 의한 중간조/동화상 표시를 행한다. 더욱이, 도면중의 1H기간이라는 것은 1수평주사기간이고, 이 1H기간마다 출력되는 X스타트신호에 동기하여 주사선 구동회로(120)로부터 주사신호가 출력된다.

한편, 통상 표시로부터 정지화상 표시로 전환할 경우는, 통상 표시로부터 정지화상 표시로 이행하는 최후의 1프레임(정지화상 기록 프레임)에 있어서, 메모리 제어신호선 19a를 온레벨, 메모리 제어신호선 19b를 오프레벨로 한다. 그리고, 화소 스위치소자(14)가 주사신호에 의해 온상태로 되어 있는 사이에, 신호선(11)에 정지화상 데이터를 샘플링하고, 이것을 화소 스위치소자(14) 및 스위치소자(21)를 통해 디지털 메모리(18)에 기록한다.

디지털 메모리(18)에 정지화상 데이터를 기록한 후에는, 주사선(12)을 오프레벨로 하고, 화소 스위치소자(14)를 오프, 스위치소자(25)를 온으로 한다. 이에 의해, 인버터회로(23, 24)는 루프접속된다. 앞서 설명한 바와 같이, 인버터회로(23, 24)의 각각의 출력측에 유지된 하이 전원전압, 로우 전원전압은 이 루프회로중에 유지되는 것으로 된다.

계속해서 정지화상 표시기간에는, 화소 스위치소자(14)를 오프하여 신호선(11)과 화소전극(13)간을 비도통으로 한다. 메모리 제어신호(19a)를 오프 레벨, 메모리 제어신호선(19b)을 온레벨로 하면, 디지털 메모리(18)에 유지되어 있는 정지화상 데이터는, 온상태의 스위치소자(25)로부터 출력단자(27)를 통해 취출되고, 더욱이 DM 스위치회로(17)의 스위치소자(21)를 통해 화소전극(13)에 기록된다. 이 정지화상 표시기간에는, 도시하지 않은 제어IC로부터 주사선 구동회로(120) 및 신호선 구동회로(130)로의 제어신호나 영상데이터의 공급은 정지하고 있다.

정지화상 표시기간에 있어서, 화소전극(13)에 기록된 정지화상 데이터는, 단시간이면 이 상태로 유지할 수도 있지만,

장시간 유지하면 직류성분에 의해 액정층(16)이 열화하기 때문에, 정지화상 표시기간에 있어서도 교류구동할 필요가 있다. 본 실시예에서는, 정지화상 표시기간에 있어서, 1프레임 주기로 메모리 제어신호선 19a, 메모리 제어신호선 19b를 교대로 온레벨로 함으로써, 스위치소자 21, 스위치소자 22를 교대로 온하고, 디지털 메모리(18)에 유지된 정지화상 데이터를 출력/반전출력으로 교대로 취출하여 화소전극(13)에 기록함으로써 표시한다. 또한, 이 주기에 맞추어 대향전극(15)의 전위를 반전시킴으로써 교류구동을 실현한다.

즉, 스위치소자 21, 스위치소자 22를 교대로 온함으로써, 화소전극(13)의 전위는 하이 전원전위/로우 전원전위가 교대로 출력되고, 이것과 동기시켜 대향전극(15)의 전위를 하이 전원/로우 전원간에서 시프트함으로써, 대향전극(15)과 극성이 동일한 표시화소(10)에서는 액정층(16)에 전압이 걸리지 않고, 역극성의 표시화소(10)에서는 액정층(16)에 전압이 걸리기 때문에, 흑 또는 백의 2값 표시를 행할 수 있다.

앞서 설명한 바와 같이, 메모리 제어신호선 19a, 메모리 제어신호선 19b에 공급되는 메모리 제어신호는, 스위치소자 21, 스위치소자 22의 각각의 온기간이 중복하지 않도록, 2개의 메모리 제어신호의 온기간에 있어서의 펄스폭이, 오프기간에 있어서의 펄스폭 보다도 좁아지도록 설정되어 있다. 도 5의 예에서는, 메모리 제어신호선(19b)에 공급되는 메모리 제어신호의 온기간에 있어서의 펄스폭이, 메모리 제어신호선(19a)에 공급되는 메모리 제어신호의 오프기간에 있어서의 펄스폭 보다도 좁아지도록, 그 상승범위와 하강범위가 메모리 제어신호선(19b)의 시정수에 의한 상승시간 및 하강시간에 상당하는 시간분(도면중, a, b)만큼 커트되고 있다.

더욱이, 메모리 제어신호선(19a)에 공급되는 메모리 제어신호의 온기간에 있어서의 펄스폭이, 메모리 제어신호선(19b)에 공급되는 메모리 제어신호의 오프기간에 있어서의 펄스폭보다 좁아지도록 해도 된다. 또한, 2개의 메모리 제어신호의 온기간에 있어서의 펄스폭이, 각각 오프기간에 있어서의 펄스폭보다 좁아지도록 해도 된다. 단, 어느 한쪽의 메모리 제어신호의 온기간에 있어서의 펄스폭을 좁게하면, 2개의 제어신호의 온기간에 있어서의 펄스폭은, 오프기간에 있어서의 펄스폭보다 좁아져, 각각의 메모리 제어신호의 온기간이 중복하지 않도록 할 수 있다. 또한, 대향전극(15)의 전위는, 1프레임 주기로 반전시키지만, 메모리 제어신호의 온기간에 있어서의 펄스폭과 동일한 기간만큼 대향전극(15)에 전압을 인가하는 것이 바람직하다.

정지화상 표시로부터 통상 표시로 전환할 경우는, 정지화상 최종 프레임을 거쳐 다시 2개의 메모리 제어신호선 19a, 메모리 제어신호선 19b를 함께 오프레벨로 하고, 주사선 구동회로(120) 및 신호선 구동회로(130)에 대해, 각각 X/Y의 클럭신호, 스타트신호 및 동화상 데이터를 공급한다. 더욱이, 정지화상 최종 프레임이라는 것은, 정지화상 표시로부터 통상 표시로 이행할 경우에 설정되는 준비기간이고, 이 기간에는, 주사선 구동회로(120) 및 신호선 구동회로(130)의 구동은 재개되지만, 영상데이터의 기록은 행하지 않는다.

따라서, 상기와 같은 구동방법에 의하면, 정지화상 표시기간에서의 1프레임마다의 전환에 있어서, 메모리 제어신호의 상승시간과 하강시간에 지연이 생겨도, 디지털 메모리(18)로부터 정지화상 데이터를 취출하는 2개의 스위치소자 21, 스위치소자 22의 각각의 온기간은 중복하는 일이 없어, 스위치소자 21, 스위치소자 22가 동시에 온하는 일이 없다. 이에 의해, 디지털 메모리(18)의 출력/반전출력이 동시에 화소전극(13)에 인가되는 일이 없어져, 액정층(16)에 정상의 기록전압을 항상 인가할 수 있도록 된다. 이 결과, 정지화상 표시시에 있어서도 우수한 표시품위를 얻을 수 있다.

또한, 정지화상 표시기간에 있어서, 표시화소부(110)에서 동작하고 있는 것은, 저주파수로 구동하는 메모리 제어신호선(19)과 대향전극(15)뿐이기 때문에, 정지화상 표시기간에는 저소비전력으로 멀티 칼라(multi color)표시를 행할 수 있다.

더욱이, 화소전극(13)을 금속박막으로 구성된 광반사형의 화소전극으로 한 경우는 백라이트(back light)가 불필요해지기 때문에, 백라이트를 이용한 투과형의 구성에 비해, 더 소비전력에서의 구동이 가능해진다. 또한, 대각 5cm, 25만화소의 액정패널에 대해 프레임 주파수 60Hz로 정지화상 표시를 행한 바, 소비전력을 5mW로 할 수 있었다.

다음에, 본 실시예에 나타난 액정표시장치(100)의 제조방법에 대해 도 6을 이용하여 설명한다.

도 6에서는, 파선의 우측의 영역은 표시화소부(110), 좌측의 영역은 구동회로부(주사선 구동회로 120, 신호선 구동회로 130)를 나타내고 있다. 이하, 도 6의 A~F의 순으로 설명한다.

도 6의 A에서는, 유리 등의 투명절연기판(50) 상에 플라즈마 CVD(Plasma Chemical Vapor Deposition)법에 의해 두께 50nm의 비정질 실리콘(a-Si)박막(51)을 퇴적하고, 이 비정질 실리콘박막(51)을 도시하지 않은 XeCl 엑시머 레이저장치로 어닐(anneal)함으로써 다결정화 한다. 여기서, XeCl 엑시머 레이저장치로부터의 레이저광(52)은, 도면중의 화살표방향으로 주사되고, 이 레이저광(52)이 조사된 영역은 결정화되어 다결정 실리콘막(53)으로 된다. 그 경우, 레이저 조사 에너지를 단계적으로 올려 복수회 조사를 행함으로써, 비정질 실리콘막중의 수소를 효과적으로 빼낼 수 있어, 결정화시의 박리(ablation)를 방지할 수 있다. 더욱이, 조사 에너지는 200~500mJ/cm²으로 한다.

도 6의 B에서는, 다결정 실리콘막(53)을 포토리소그래피(photolithography)법을 이용하여 패터닝(patterning)하여, 박막트랜지스터의 활성층(54)을 형성한다.

도 6의 C에서는, 실리콘 산화막에 의한 게이트절연막(55)을 플라즈마 CVD법 으로 형성한 후, 몰리브덴-텅스텐 합금막을 스퍼터(sputter)법으로 성막, 패터닝함으로써 게이트전극(56)을 형성한다. 또한, 이 패터닝시에 주사선도 동시에 형성한다. 게이트절연막(55)으로서는, 이 외에 질화실리콘막이나 상압(常壓)CVD법에 의한 실리콘산화막을 사용할 수 있다.

게이트전극(56)을 형성한 후에, 게이트전극(56)을 마스크로서 이용하여, 이온도핑법으로 활성층(54)에 불순물을 주입하여, 박막트랜지스터의 드레인영역(54a), 소스영역(54b)을 형성한다. 불순물로서는, N-ch 트랜지스터에 대해서는 인을, P-ch 트랜지스터에 대해서는 붕소를 이용할 수 있다. 화소부의 트랜지스터에 대해서는 오프시의 누설전류를 억제하기 위해 LDD(Lightly Doped Drain)구조를 이용하는 것이 효과적이다. 이 경우, 활성층(54)으로의 불순물 주입후에 게이트전극(56)을 다시 패터닝하여, 일정량만큼 작게한 후, 다시 저농도의 불순물 주입을 행한다.

도 6의 D에서는, 게이트전극(56)이 형성된 게이트절연막(55) 상에 플라즈마 CVD법 또는 상압CVD법으로 실리콘산화막에 의한 제1층간절연막(57)을 형성한다.

도 6의 E에서는, 제1층간절연막(57) 및 게이트절연막(55)에 드레인영역(54a), 소스영역(54b)으로 통하는 콘택트홀(contact hole)을 형성하고, 이 콘택트홀에 스퍼터법으로 Al막을 형성하고, 패터닝함으로써 드레인전극(58), 소스전극(59)을 형성한다. 이 때, 신호선도 동시에 형성한다.

도 6의 F에서는, 드레인전극(58), 소스전극(59)이 형성된 층간절연막(57) 상에 저유전율 절연막(60; 제2층간절연막)을 형성한다. 저유전율 절연막(60)으로서는, 플라즈마 CVD법으로 작성한 질화실리콘막이나, 산화실리콘막, 유기절연막 등의 저유전율 절연막을 이용할 수 있다. 그리고, 저유전율 절연막(60)에 소스전극(59)으로 통하는 콘택트홀을 형성하고, 이 콘택트홀에 Al박막(61)을 형성하고, 패터닝함으로써 화소전극을 형성한다.

이상의 프로세스에 의해, 투명절연기판(50) 상에 표시화소부(110)와 구동회로부를 일체로 형성할 수 있다. 이렇게 하여 형성된 어레이기판(101)과, 대향전극(15)이 형성된 대향기판을 대향하여 배치하고, 주위를 에폭시수지로 이루어진 밀봉재(103)로 밀폐하고, 그 내부에 액정조성물을 주입하여 밀봉함으로써 액정표시장치를 완성할 수 있다(도 2 참조).

더욱이, 폴리실리콘(p-Si) TFT(Thin Film Transistor)에 비해 전자의 이동도가 두자릿수 정도 높기 때문에, TFT 크기를 작게하는 것이 가능하고, 주변구동회로에 대해서도 투명절연기판(50) 상에 일체적으로 형성할 수 있다. 이 주변회로로서는, 고속화, 저소비전력화를 도모하기 위해 CMOS구조로 하는 것이 바람직하다. 그 때문에, 도 6의 C의 불순물 도핑공정에서는, 레지스트 마스크(resist mask)를 이용하여 P형 불순물 도핑공정 및 N형 불순물 도핑공정의 2회로 나누어 행한다.

발명의 효과

이상 설명한 바와 같이 본 발명에 의하면, 화소마다 디지털 메모리를 구비하고, 휴대전화나 전자북 등에 사용되는 고화질, 저소비전력의 표시장치를 구동하는 구동방법을 제공할 수 있다.

(57) 청구의 범위

청구항 1.

복수의 주사선 및 복수의 신호선을 매트릭스형상으로 배치한 경우의 각 격자마다, 화소전극, 상기 주사선에 공급되는 주사신호선에 의해 상기 신호선과 상기 화소전극간을 도통시켜 상기 신호선에 공급되는 영상데이터를 상기 화소전극에 기록하는 화소 스위치소자, 상기 화소전극에 기록하는 2값의 영상데이터를 유지하고, 출력/반전출력의 쌍방향으로 취출 가능한 디지털 메모리, 상기 화소전극과 상기 디지털 메모리와의 사이의 도통을 제어하고, 상기 디지털 메모리에 유지된 상기 2값의 영상데이터를 취출하기 위한 2개의 메모리 스위치소자, 상기 2개의 메모리 스위치소자를 각각 온/오프 제어하기 위한 2개의 메모리 제어신호를 전달하는 2개의 메모리 제어신호선을 갖춘 어레이기판과,

모든 상기 화소전극에 대향하여 배치되는 대향전극을 갖춘 대향기판 및,

상기 어레이 기판과 상기 대향기판과의 사이에 유지된 표시층을 구비한 표시장치의 구동방법에 있어서,

통상 표시기간에는, 상기 2개의 메모리 스위치소자를 함께 오프하여 상기 화소전극과 상기 디지털 메모리와의 사이를 비도통으로 하고, 상기 화소 스위치소자를 소정 주기 온하여 상기 신호선에 공급된 영상데이터를 상기 화소전극에 기록함으로써 표시하고,

정지화상 표시기간에는, 상기 화소 스위치소자를 오프하여 상기 신호선과 상기 화소전극간을 비도통으로 하고, 상기 2개의 메모리 제어신호에 의해 상기 2개의 메모리 스위치소자를 온기간이 중복하지 않도록 소정 주기로 교대로 온하고, 상기 디지털 메모리에 유지된 2값의 영상데이터를 출력/반전출력으로 교대로 취출하여 상기 화소전극에 기록함으로써 표시하는 것을 특징으로 하는 표시장치의 구동방법.

청구항 2.

제1항에 있어서, 한쪽의 메모리 제어신호의 온기간에 있어서의 펄스폭은, 다른쪽의 메모리 제어신호의 오프기간에 있어서의 펄스폭 보다도 좁은 것을 특징으로 하는 표시장치의 구동방법.

청구항 3.

제2항에 있어서, 상기 온기간에 있어서의 펄스폭은, 상기 오프기간에 있어서의 펄스폭 보다도, 적어도 상기 메모리 제어신호선의 시정수에 의한 상승시간 및 하강시간분만큼 좁은 것을 특징으로 하는 표시장치의 구동방법.

청구항 4.

제1항에 있어서, 상기 2개의 메모리 스위치소자를 소정 주기로 교대로 온하는 주기에 맞추어 상기 대향전극의 전위를 반전시키는 것을 특징으로 하는 표시장치의 구동방법.

청구항 5.

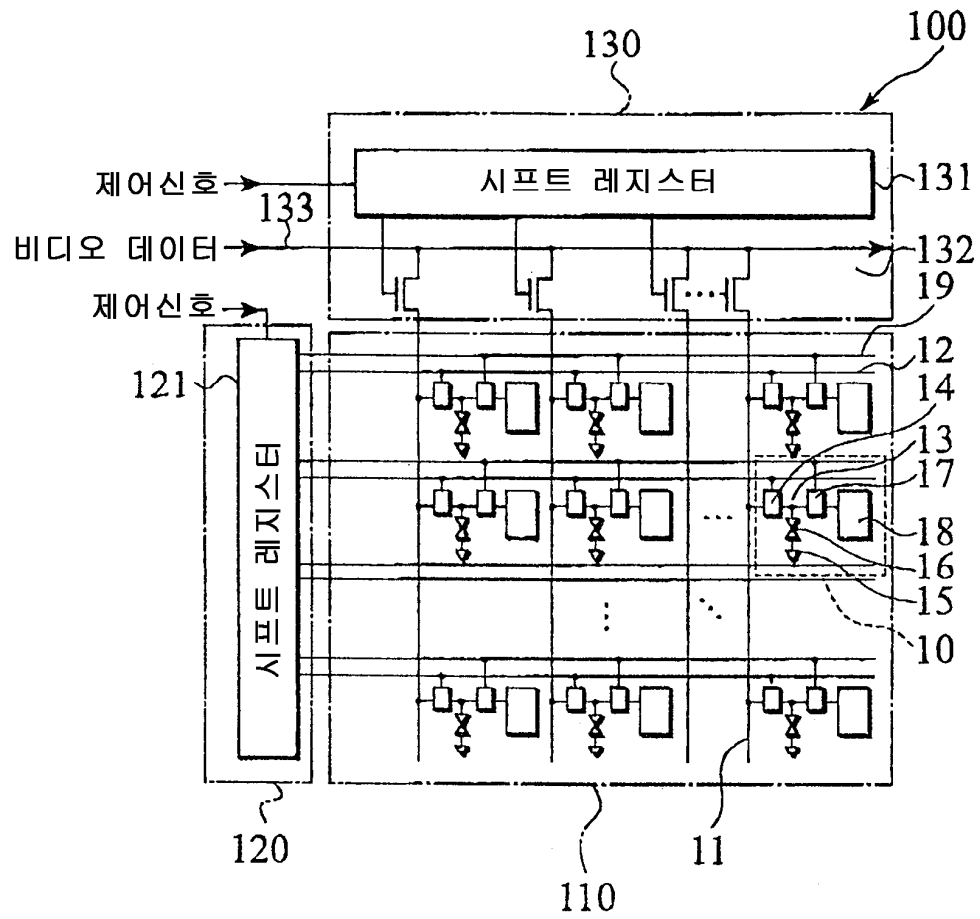
제4항에 있어서, 상기 메모리 제어신호의 온기간에 있어서의 펄스폭과 동일한 기간만큼 상기 대향전극에 전압이 인가되는 것을 특징으로 하는 표시장치의 구동방법.

청구항 6.

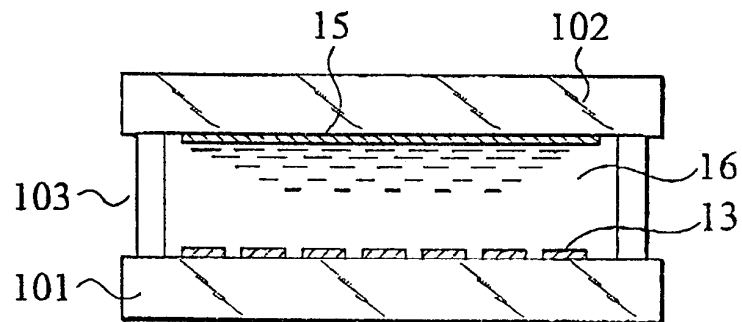
제1항 내지 제5항중 어느 한항에 있어서, 상기 디지털 메모리에 유지되는 2값의 영상데이터는, 흑표시 또는 백표시에 대응하는 기록전압인 것을 특징으로 하는 표시장치의 구동방법.

도면

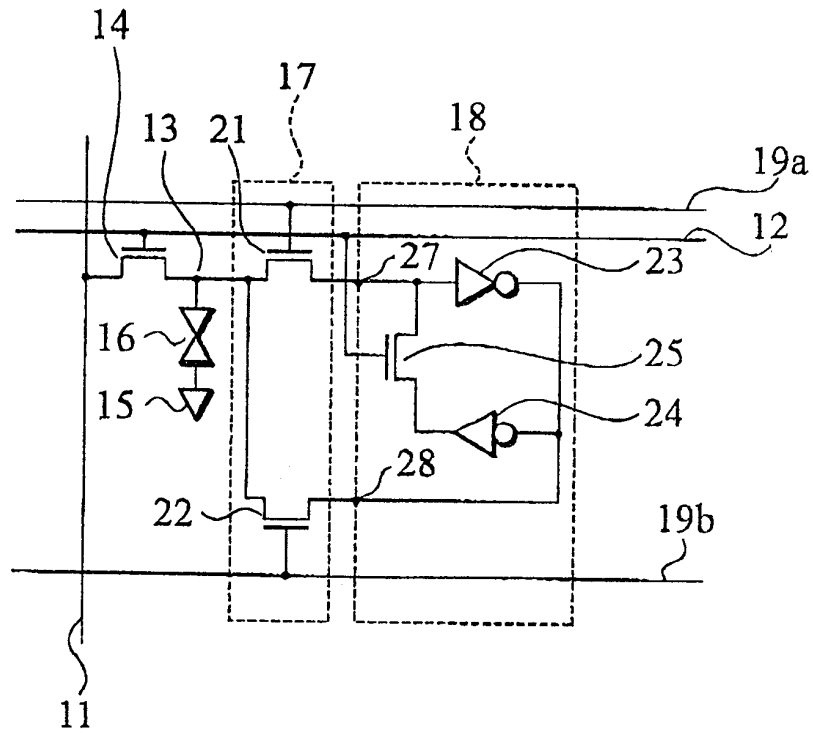
도면1



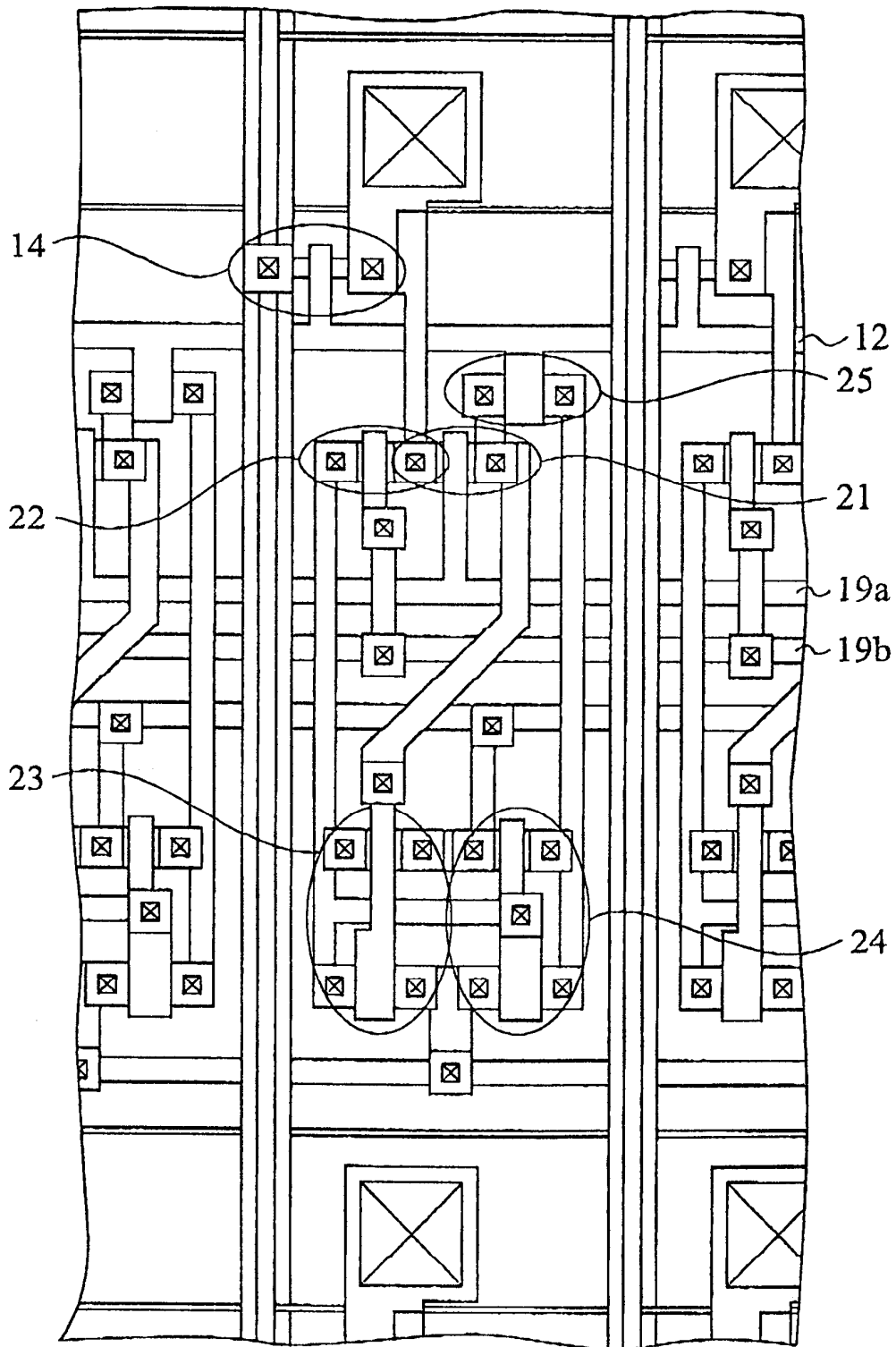
도면2



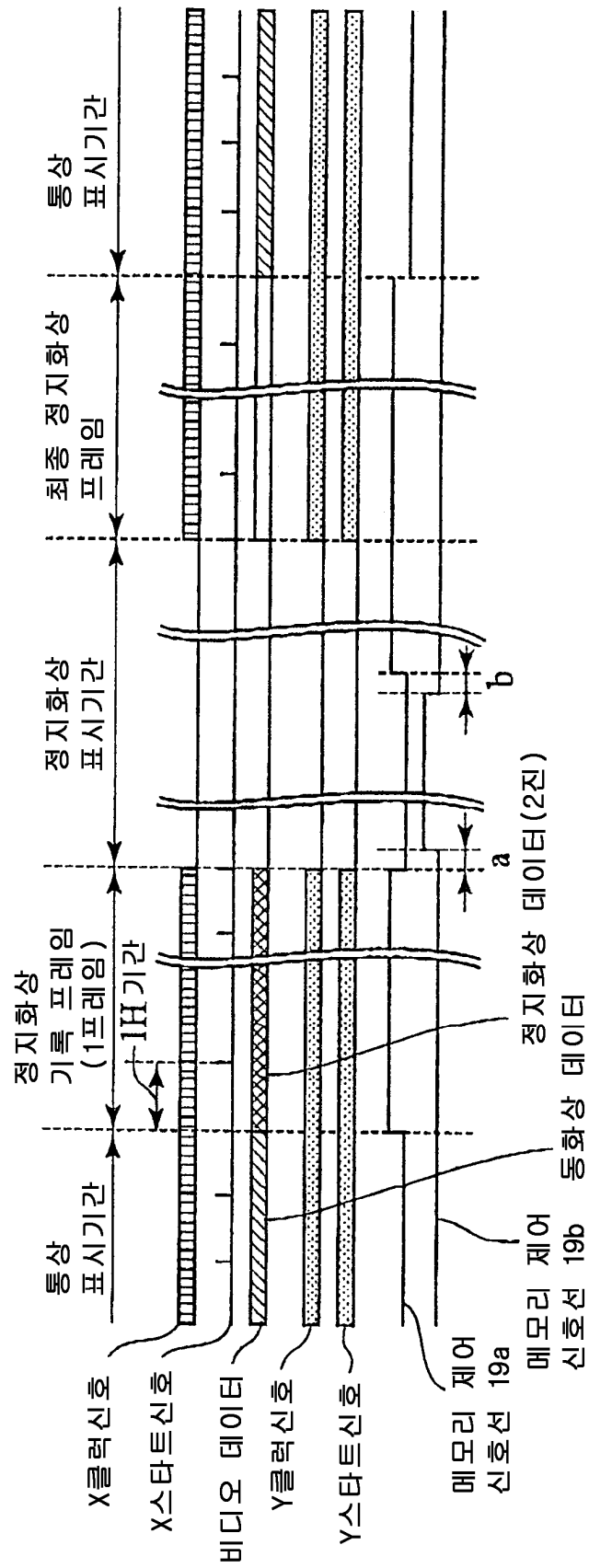
도면3



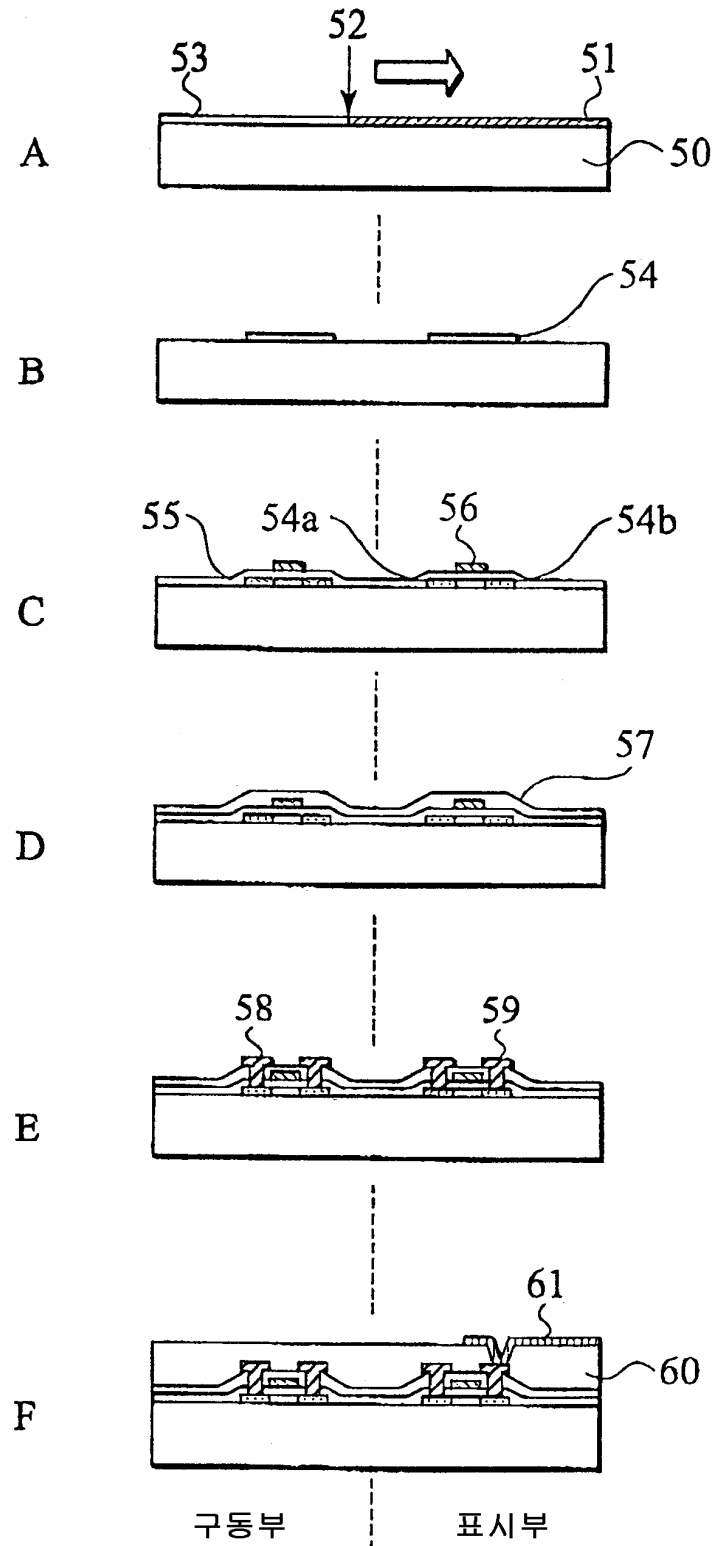
도면4



도면5



도면6



专利名称(译)	驱动显示装置的方法		
公开(公告)号	KR1020030055137A	公开(公告)日	2003-07-02
申请号	KR1020020083272	申请日	2002-12-24
[标]申请(专利权)人(译)	株式会社东芝		
申请(专利权)人(译)	Sikki东芝股份有限公司		
当前申请(专利权)人(译)	Sikki东芝股份有限公司		
[标]发明人	MAEDA TAKASHI 마에다다카시 TSUNASHIMA TAKANORI 츠나시마다카노리 KIMURA HIROYUKI 기무라히로유키		
发明人	마에다다카시 츠나시마다카노리 기무라히로유키		
IPC分类号	G09G3/20 G02F1/133 G09G3/36		
CPC分类号	G09G2300/0809 G09G2300/0857 G09G3/3659		
代理人(译)	KIM , YOON BAE		
优先权	2001394201 2001-12-26 JP		
其他公开文献	KR100560705B1		
外部链接	Espacenet		

摘要(译)

关于停止图像显示周期，从2的数字存储器（18）取出停止图像数据的开关元件（21,22）同时接通。数字存储器（18）的输出和反相输出同时施加在像素电极（13）上。以这种方式，它必须不能授权液晶层（16）中的正常记录电压。在该驱动方法中，为了使2的2的存储器控制信号控制开关（21,22）的每个接通时间不重叠，控制使得一个存储器控制信号的接通时间的脉冲长度变得比脉冲窄。在另一侧的存储器控制信号的关闭时段中的长度。使用它，可防止开关元件（21,22）同时打开。

