



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년05월28일
(11) 등록번호 10-1266723
(24) 등록일자 2013년05월15일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01)

(21) 출원번호 10-2006-0039330

(22) 출원일자 2006년05월01일

심사청구일자 2011년04월28일

(65) 공개번호 10-2007-0106896

(43) 공개일자 2007년11월06일

(56) 선행기술조사문헌

JP09016132 A*

JP2004341134 A

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김빈

서울특별시 양천구 목동서로 130, 목동4단지아파트 408동 2003호 (목동)

조남욱

경기도 군포시 광정로 25-20, 352동 1704호 (금정동, 퇴계주공아파트)

조성학

경기도 안양시 동안구 경수대로623번길 46, 럭키아파트 101동 607호 (호계동)

(74) 대리인

서교준

전체 청구항 수 : 총 6 항

심사관 : 이성현

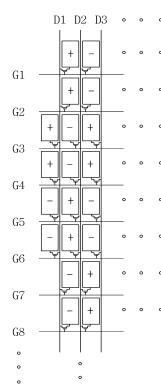
(54) 발명의 명칭 액정표시장치와 그 구동방법

(57) 요약

본 발명은 액정표시장치에 관한 것으로, 특히 n (n 은 2 이상의 정수) 도트 인버전 방식으로 구동되는 액정표시장치의 구동주파수를 줄여 소비전력을 저감할 수 있는 액정표시장치와 그 구동방법에 관한 것이다.

본 발명에 따른 액정표시장치는 디지털 데이터를 아날로그 데이터로 변환하고 상기 아날로그 데이터의 극성을 kn (k , n 각각은 2 이상의 정수)도트 주기로 반전시켜 출력하는 데이터 구동회로; 및 상기 kn 도트 주기로 극성이 반전되는 아날로그 데이터들이 공급되는 다수의 데이터라인들과 스캔신호가 공급되는 다수의 게이트라인들이 교차하고, 그 교차부에 액정셀들 각각을 구동하기 위한 다수의 스위칭소자들이 배치되고, 수직으로 배치된 상기 스위칭소자들이 좌측의 데이터라인에 접속된 다수의 제1 스위칭소자와 우측의 데이터라인에 접속된 다수의 제2 스위칭소자를 포함하는 액정패널을 구비하고; 상기 수직으로 배치된 액정셀들에 충전되는 상기 아날로그 데이터의 극성은 n 도트 주기로 반전되는 것을 특징으로 한다.

대표도 - 도7



특허청구의 범위

청구항 1

디지털 데이터를 아날로그 데이터로 변환하고 상기 아날로그 데이터의 극성을 kn (k, n 각각은 2 이상의 정수)도트 주기로 반전시켜 출력하는 데이터 구동회로; 및

상기 kn 도트 주기로 극성이 반전되는 아날로그 데이터들이 공급되는 다수의 데이터라인들과 스캔신호가 공급되는 다수의 게이트라인들이 교차하고, 그 교차부에 액정셀들 각각을 구동하기 위한 다수의 스위칭소자들이 배치되고, 수직으로 배치된 상기 스위칭소자들이 좌측의 데이터라인에 접속된 다수의 제1 스위칭소자와 우측의 데이터라인에 접속된 다수의 제2 스위칭소자를 포함하는 액정패널을 구비하고;

상기 수직으로 배치된 액정셀들에 충전되는 상기 아날로그 데이터의 극성이 n 도트 주기로 반전되고,

상기 액정패널은 화상을 표시하는 유효표시 영역 및 상기 유효표시 영역 외곽의 비유효표시 영역으로 정의되고,

상기 제1 및 제2 스위칭 소자는 상기 유효표시 영역에 형성되고,

상기 액정패널은 상기 제2 스위칭 소자가 연결되는 게이트 라인에 연결되는 더미 픽셀을 더 포함하고,

상기 더미 픽셀은 상기 비유효표시 영역에 형성되고,

상기 데이터 구동회로는 상기 아날로그 데이터의 극성을 6도트 주기로 반전시켜 출력하는 것을 특징으로 하는 액정표시장치.

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

삭제

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

청구항 9

제 1 항에 있어서,

상기 다수의 제2 스위칭 소자는,

$6a-3$ 및 $6a-2$ (a 는 1 이상의 정수)번째 게이트 라인들과 접속되는 것을 특징으로 하는 액정표시장치.

청구항 10

제 9 항에 있어서,

상기 제2 스위칭 소자는,

m (m 은 2 이상의 정수)번째 데이터 라인을 통해 공급되는 아날로그 데이터를 $m-1$ 번째 액정셀에 공급하는 것을 특징으로 하는 액정표시장치.

청구항 11

제 9 항에 있어서,

상기 6a-3 및 6a-2(a 는 1 이상의 정수)번째 게이트 라인들과 첫번째 데이터 라인의 교차부 좌측에 형성되는 다수의 더미 픽셀을 더 구비하는 것을 특징으로 하는 액정표시장치.

청구항 12

제 11 항에 있어서,

상기 제2 스위칭 소자는,

상기 첫번째 데이터 라인을 통해 공급되는 아날로그 데이터를 상기 더미 픽셀에 공급하는 것을 특징으로 하는 액정표시장치.

청구항 13

삭제

청구항 14

삭제

청구항 15

삭제

청구항 16

삭제

청구항 17

삭제

청구항 18

아날로그 데이터들이 공급되는 다수의 데이터라인들과 스캔신호가 공급되는 다수의 게이트라인들이 교차하고, 그 교차부에 액정셀들 각각을 구동하기 위한 다수의 스위칭소자들이 배치되고, 수직으로 배치된 상기 스위칭소자들이 좌측의 데이터라인에 접속된 다수의 제1 스위칭소자와 우측의 데이터라인에 접속된 다수의 제2 스위칭소자를 포함하는 액정패널을 마련하는 단계;

디지털 데이터를 상기 아날로그 데이터로 변환하고 상기 아날로그 데이터의 극성을 kn (k , n 각각은 2 이상의 정수)도트 주기로 반전시켜 상기 데이터라인으로 출력하는 단계; 및

상기 수직으로 배치된 액정셀들에 상기 아날로그 데이터의 극성을 n 도트 주기로 반전시켜 충전하는 단계를 포함하고,

상기 액정패널은 화상을 표시하는 유효표시 영역 및 상기 유효표시 영역 외곽의 비유효표시 영역으로 정의되고,

상기 제1 및 제2 스위칭 소자는 상기 유효표시 영역에 형성되고,

상기 액정패널은 상기 제2 스위칭 소자가 연결되는 게이트 라인에 연결되는 더미 픽셀을 더 포함하고,

상기 더미 픽셀은 상기 비유효표시 영역에 형성되고,

상기 데이터 라인으로 출력하는 상기 아날로그 데이터의 극성을 6도트 주기로 반전시키는 것을 특징으로 액정표시장치의 구동방법.

청구항 19

삭제

청구항 20

삭제

청구항 21

삭제

청구항 22

삭제

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0019] 본 발명은 액정표시장치에 관한 것으로, 특히 n (n 은 2 이상의 정수) 도트 인버전 방식으로 구동되는 액정표시장치의 구동주파수를 줄여 소비전력을 저감할 수 있는 액정표시장치와 그 구동방법에 관한 것이다.
- [0020] 액정표시장치는 비디오신호에 따라 액정셀들의 광투과율을 조절하여 화상을 표시하게 된다. 액티브 매트릭스(Active Matrix) 타입의 액정표시장치는 액정셀마다 스위칭소자가 형성되어 동영상상을 표시하기에 유리하다. 스위칭소자로는 주로 박막트랜지스터(Thin Film Transistor; 이하 "TFT"라 함)가 이용되고 있다.
- [0021] 액정표시장치는 액정셀에 충전되는 데이터의 극성을 주기적으로 반전시킴으로써 플리커와 잔상을 줄이기 위한 인버전 방식으로 구동되고 있다. 인버전 방식으로는 수직라인 방향에서 인접한 액정셀들간 데이터의 극성을 반전시키는 라인 인버전 방식, 수평라인 방향에서 인접한 액정셀들간 데이터의 극성을 반전시키는 컬럼 인버전 방식, 수직라인 방향과 수평라인 방향에서 인접한 액정셀들간 데이터의 극성을 반전시키는 도트 인버전 방식이 있다.
- [0022] 도트 인버전 방식은 도 1과 같이 수직방향에서 인접하는 액정셀에 각각 공급되는 데이터의 극성이 상반됨과 아울러 수평방향에서 인접하는 액정셀에 각각 공급되는 데이터의 극성이 상반된다. 그리고 그 데이터의 극성은 매 프레임(F_n-1, F_n)마다 반전된다. 최근에는 이러한 도트 인버전 방식 중에서도 수직 및 수평방향 모두에서 플리커를 저감시키기 위해, 그리고 소비전력을 저감시키기 위해 2 도트 인버전 방식이 주로 사용되고 있는 실정이다.
- [0023] 2 도트 인버전 방식은 도 2에 도시된 바와 같이 수평방향에서 1 도트 단위로 데이터의 극성을 반전시키고, 수직방향에서는 2 도트 단위로 데이터의 극성을 반전시킨다. 이와 같은 2 도트 인버전 방식은 도 3에 도시된 입력 데이터의 극성에 따라 각각의 액정셀들에 공급되는 데이터의 극성을 제어하여 도 4에 도시된 바와 같이 수직방향에서 2 도트 단위로 데이터의 극성을 반전시킨다.
- [0024] 그런데, 최근 액정패널이 대형화됨에 따라 하나의 수평라인에 형성되는 액정셀의 갯수도 증가하는 추세에 있다. 2 도트 인버전 방식에 의하는 경우에도, 액정셀 갯수의 증가는 입력되는 데이터 극성의 반전 횟수를 증가시키는 결과를 낳게 되고, 이는 구동 주파수의 증가 및 소비전력의 증가로 이어지는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

- [0025] 따라서, 본 발명의 목적은 n (n 은 2 이상의 정수) 도트 인버전 방식으로 구동되는 액정표시장치의 구동주파수를 줄여 소비전력을 저감할 수 있는 액정표시장치와 그 구동방법을 제공하는 데 있다.

발명의 구성 및 작용

- [0026] 상기 목적을 달성하기 위하여, 본 발명에 따른 액정표시장치는 디지털 데이터를 아날로그 데이터로 변환하고 상기 아날로그 데이터의 극성을 $kn(k, n$ 각각은 2 이상의 정수)도트 주기로 반전시켜 출력하는 데이터 구동회로; 및 상기 kn 도트 주기로 극성이 반전되는 아날로그 데이터들이 공급되는 다수의 데이터라인들과 스캔신호가 공급되는 다수의 게이트라인들이 교차하고, 그 교차부에 액정셀들 각각을 구동하기 위한 다수의 스위칭소자들이 배치되고, 수직으로 배치된 상기 스위칭소자들이 좌측의 데이터라인에 접속된 다수의 제1 스위칭소자와 우측의 데이터라인에 접속된 다수의 제2 스위칭소자를 포함하는 액정패널을 구비하고; 상기 수직으로 배치된 액정셀들에 충전되는 상기 아날로그 데이터의 극성은 n 도트 주기로 반전되는 것을 특징으로 한다.
- [0027] 상기 수직으로 배치된 액정셀들에 충전되는 상기 아날로그 데이터의 극성은 2도트 주기로 반전되는 것을 특징으로 한다.
- [0028] 본 발명의 제1 실시예에 따른 액정표시장치의 데이터 구동회로는 상기 아날로그 데이터의 극성을 4도트 주기로 반전시켜 출력하는 것을 특징으로 한다.
- [0029] 본 발명의 제1 실시예에 따른 상기 다수의 제2 스위칭 소자는, $8a-5$, $8a-4$, $8a-3$ 및 $8a-2(a$ 는 1 이상의 정수)번째 게이트 라인들과 접속되는 것을 특징으로 한다.
- [0030] 본 발명의 제1 실시예에 따른 상기 제2 스위칭 소자는, $m(m$ 은 2 이상의 정수)번째 데이터 라인을 통해 공급되는 아날로그 데이터를 $m-1$ 번째 액정셀에 공급하는 것을 특징으로 한다.
- [0031] 본 발명의 제1 실시예에 따른 상기 $8a-5$, $8a-4$, $8a-3$ 및 $8a-2(a$ 는 1 이상의 정수)번째 게이트 라인들과 첫번째 데이터 라인의 교차부 좌측에 형성되는 다수의 더미 픽셀을 더 구비하는 것을 특징으로 한다.
- [0032] 본 발명의 제1 실시예에 따른 상기 제2 스위칭 소자는, 상기 첫번째 데이터 라인을 통해 공급되는 아날로그 데이터를 상기 더미 픽셀에 공급하는 것을 특징으로 한다.
- [0033] 본 발명의 제2 실시예에 따른 상기 데이터 구동회로는 상기 아날로그 데이터의 극성을 6도트 주기로 반전시켜 출력하는 것을 특징으로 한다.
- [0034] 본 발명의 제2 실시예에 따른 상기 다수의 제2 스위칭 소자는, $6a-3$ 및 $6a-2(a$ 는 1 이상의 정수)번째 게이트 라인들과 접속되는 것을 특징으로 한다.
- [0035] 본 발명의 제2 실시예에 따른 상기 제2 스위칭 소자는, $m(m$ 은 2 이상의 정수)번째 데이터 라인을 통해 공급되는 아날로그 데이터를 $m-1$ 번째 액정셀에 공급하는 것을 특징으로 한다.
- [0036] 본 발명의 제2 실시예에 따른 $6a-3$ 및 $6a-2(a$ 는 1 이상의 정수)번째 게이트 라인들과 첫번째 데이터 라인의 교차부 좌측에 형성되는 다수의 더미 픽셀을 더 구비하는 것을 특징으로 한다.
- [0037] 본 발명의 제2 실시예에 따른 상기 제2 스위칭 소자는, 상기 첫번째 데이터 라인을 통해 공급되는 아날로그 데이터를 상기 더미 픽셀에 공급하는 것을 특징으로 한다.
- [0038] 본 발명의 제3 실시예에 따른 상기 데이터 구동회로는 상기 아날로그 데이터의 극성을 8도트 주기로 반전시켜 출력하는 것을 특징으로 한다.
- [0039] 본 발명의 제3 실시예에 따른 상기 다수의 제2 스위칭 소자는, $16a-13$, $16a-12$, $16a-9$ 내지 $16a-6$, $16a-3$ 및 $16a-2(a$ 는 1 이상의 정수)번째 게이트 라인들과 접속되는 것을 특징으로 한다.
- [0040] 본 발명의 제3 실시예에 따른 상기 제2 스위칭 소자는, $m(m$ 은 2 이상의 정수)번째 데이터 라인을 통해 공급되는 아날로그 데이터를 $m-1$ 번째 액정셀에 공급하는 것을 특징으로 한다.
- [0041] 본 발명의 제3 실시예에 따른 $16a-13$, $16a-12$, $16a-9$ 내지 $16a-6$, $16a-3$ 및 $16a-2(a$ 는 1 이상의 정수)번째 게이트 라인들과 첫번째 데이터 라인의 교차부 좌측에 형성되는 다수의 더미 픽셀을 더 구비하는 것을 특징으로 한다.
- [0042] 본 발명의 제3 실시예에 따른 상기 제2 스위칭 소자는, 상기 첫번째 데이터 라인을 통해 공급되는 아날로그 데이터를 상기 더미 픽셀에 공급하는 것을 특징으로 한다.
- [0043] 또한, 본 발명에 따른 액정표시장치의 구동방법은 아날로그 데이터들이 공급되는 다수의 데이터라인들과 스캔신호가 공급되는 다수의 게이트라인들이 교차하고, 그 교차부에 액정셀들 각각을 구동하기 위한 다수의 스위칭소

자들이 배치되고, 수직으로 배치된 상기 스위칭소자들이 좌측의 데이터라인에 접속된 다수의 제1 스위칭소자와 우측의 데이터라인에 접속된 다수의 제2 스위칭소자를 포함하는 액정패널을 마련하는 단계; 디지털 데이터를 상기 아날로그 데이터로 변환하고 상기 아날로그 데이터의 극성을 kn (k, n 각각은 2 이상의 정수)도트 주기로 반전시켜 상기 데이터라인으로 출력하는 단계; 및 상기 수직으로 배치된 액정셀들에 상기 아날로그 데이터의 극성을 n 도트 주기로 반전시켜 충전하는 단계를 포함한다.

- [0044] 본 발명에 따른 액정표시장치의 구동방법은 상기 수직으로 배치된 액정셀들에 충전되는 상기 아날로그 데이터의 극성을 2도트 주기로 반전시키는 것을 특징으로 한다.
- [0045] 본 발명의 제1 실시예에 따른 액정표시장치의 구동방법은 상기 데이터 라인으로 출력하는 상기 아날로그 데이터의 극성을 4도트 주기로 반전시키는 것을 특징으로 한다.
- [0046] 본 발명의 제2 실시예에 따른 액정표시장치의 구동방법은 상기 데이터 라인으로 출력하는 상기 아날로그 데이터의 극성을 6도트 주기로 반전시키는 것을 특징으로 한다.
- [0047] 본 발명의 제3 실시예에 따른 액정표시장치의 구동방법은 상기 데이터 라인으로 출력하는 상기 아날로그 데이터의 극성을 8도트 주기로 반전시키는 것을 특징으로 한다.
- [0048] 상기 목적 외에 본 발명의 다른 목적 및 이점들은 첨부한 도면들을 참조한 본 발명의 바람직한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.
- [0049] 이하, 도 5 내지 도 12를 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.
- [0050] 도 5는 본 발명에 따른 액정표시장치를 나타내는 블록도이다.
- [0051] 도 5를 참조하면, 본 발명에 따른 액정표시장치는 데이터라인(D1 내지 Dm)과 게이트라인(G1 내지 Gn)이 교차되며 그 교차부에 액정셀(C1c)을 구동하기 위한 TFT가 형성된 액정패널(134)과, 액정패널(134)의 데이터라인(D1 내지 Dm)에 데이터를 공급하기 위한 데이터 구동회로(132)와, 액정패널(134)의 게이트라인(G1 내지 Gn)에 스캔펄스를 공급하기 위한 게이트 구동회로(133)와, 데이터 구동회로(132) 및 게이트 구동회로(133)를 제어하기 위한 타이밍 컨트롤러(131)를 구비한다.
- [0052] 액정패널(134)은 두 장의 유리기관 사이에 액정이 주입되며, 그 하부 유리기관 상에 데이터라인들(D1 내지 Dm)과 게이트라인들(G1 내지 Gn)이 상호 직교되도록 형성된다. 데이터라인들(D1 내지 Dm)과 게이트라인들(G1 내지 Gn)의 교차부에 형성된 TFT는 게이트라인들(G1 내지 Gn)로부터의 스캔펄스에 응답하여 데이터라인들(D1 내지 Dm)상의 데이터를 액정셀(C1c)에 공급하게 된다. 이를 위하여 TFT의 게이트전극은 게이트라인(G1 내지 Gn)에 접속되며, 소스전극은 데이터라인(D1 내지 Dm)에 접속된다. 여기서, 종래의 경우에는 이웃하는 데이터라인(예를 들어, D1 과 D2)들 사이에 배치되는 n 개의 소스전극들은 모두 하나의 데이터라인에 접속되는 반면, 본 발명의 경우에는 이웃하는 데이터라인들 사이에 배치되는 n 개의 소스전극들은 두개의 데이터라인들에 나뉘어 선택적으로 접속되는 구조를 취한다. 이러한 소스전극과 데이터라인들의 접속구조 및 그에 따른 데이터 구동회로로부터 데이터라인들로 공급되는 데이터들의 구동주파수 변경에 대해서는 도 7 및 도 12를 참조하여 상세히 설명하기로 한다. TFT의 드레인전극은 액정셀(C1c)의 화소전극에 접속된다. 화소전극과 대향하는 공통전극에는 공통전압(Vcom)이 공급된다.
- [0053] 데이터 구동회로(132)는 타이밍 컨트롤러(131)에 의해 정렬되어 입력되는 디지털 데이터(RGB)를 타이밍 컨트롤러(131)로부터 입력되는 제어신호(DDC)에 응답하여 액정패널(134)의 데이터라인들(D1 내지 Dm)에 공급한다. 즉, 데이터 구동회로(132)는 타이밍 컨트롤러(131)로부터의 제어신호(DDC)에 포함된 극성제어신호(POL)에 따라 $2n$ (n 은 2이상의 정수) 수평기간 동안 동일한 극성의 데이터를 발생한 후 데이터의 극성을 반전시키고, 수평으로 이웃한 데이터의 극성들을 서로 반전시킨다.
- [0054] 게이트 구동회로(133)는 타이밍 컨트롤러(131)로부터의 제어신호(GDC)에 응답하여 게이트라인들(G1 내지 Gn)에 순차적으로 스캔펄스를 공급한다.
- [0055] 타이밍 컨트롤러(131)는 수직/수평 동기신호(V,H)와 클럭(CLK)을 이용하여 게이트 구동회로(133)를 제어하기 위한 게이트 제어신호(GDC)와, 데이터 구동회로(132)를 제어하기 위한 데이터 제어신호(DDC)를 발생한다. 데이터 제어신호(DDC)는 소스 스타트 펄스(SSP), 소스 쉬프트 클럭(SSC), 소스 출력신호(SOE), 극성신호(POL) 등을 포함한다. 게이트 제어신호(GDC)는 게이트 쉬프트 클럭(GSC), 게이트 출력신호(GOE), 게이트스타트 펄스(GSP) 등을 포함한다.

- [0056] 또한, 타이밍 콘트롤러(131)는 내부에 포함되어 있는 데이터 정렬회로(미도시)를 이용하여 TFT의 소스전극과 데이터라인들의 접속구조에 따라 데이터들을 다르게 정렬하여 데이터 구동회로(132)로 공급한다.
- [0057] 도 6은 데이터 구동회로(132)를 개략적으로 나타낸 것이다.
- [0058] 도 6을 참조하면, 데이터 구동회로(132)는 다수의 집적회로(IC)를 포함하며, 각각의 집적회로는 입력라인과 데이터라인 사이에 종속적으로 접속된 쉬프트 레지스터(182), 제1 래치(181), 제2 래치(183), 디지털-아날로그 변환기(Digital to Analog Converter : 이하, "DAC"라 한다)(184), 차지쉐어회로(185) 및 버퍼(186)를 구비한다.
- [0059] 쉬프트 레지스터(182)는 타이밍 콘트롤러(131)로부터의 소스 스타트 펄스(SSP)를 소스 쉬프트 클럭신호(SSC)에 따라 쉬프트시켜 샘플링신호를 발생한다. 또한, 쉬프트 레지스터(182)는 소스 스타트 펄스(SSP)를 쉬프트시켜 다음 단의 쉬프트 레지스터(182)에 캐리신호(CAR)를 전달한다.
- [0060] 제1 래치(181)는 쉬프트 레지스터(182)로부터 입력되는 샘플링신호에 따라 디지털 데이터(RGB)를 샘플링하여 저장하고 저장된 디지털 데이터를 제2 래치(183)에 공급한다.
- [0061] 제2 래치(183)는 제1 래치(181)로부터 입력되는 데이터(EFD, RGB)를 래치한 다음, 타이밍 콘트롤러(131)로부터의 소스 출력 신호(SOE)에 응답하여 다른 집적회로 내의 제2 래치(183)와 함께 래치된 1 수평라인분의 디지털 데이터를 동시에 출력한다.
- [0062] DAC(184)는 제2 래치(183)로부터의 디지털 데이터(RGB)를 타이밍 콘트롤러(131)로부터의 극성신호(POL)에 따라 정극성 아날로그 감마전압(VPG)이나 부극성 아날로그 감마전압(VNG)으로 변환한다. 또한, DAC(184)로부터 발생되는 전압은 극성제어신호(POL)에 응답하여 2n(n은 2 이상의 정수) 수평기간 동안 동일한 극성의 데이터를 발생한 후 데이터의 극성을 반전시키고, 수평으로 이웃한 데이터의 극성들을 서로 반전시킨다.
- [0063] 차지쉐어회로(185)는 타이밍 콘트롤러(131)로부터 발생된 소스출력신호(SOE)의 하이논리기간 동안 차지쉐어전압을 버퍼(186)를 통해 데이터라인에 공급한다.
- [0064] 버퍼(186)는 DAC(184)로부터 입력되는 아날로그 감마전압(VPG, VNG)을 신호감쇠없이 데이터라인(D1 내지 Dm)으로 출력하는 역할을 한다.
- [0065] 도 6에 있어서, 도면부호 'R'은 데이터 구동회로(132)의 출력단과 데이터라인(D1 내지 Dm) 사이의 전저항이다.
- [0066] 도 7은 본 발명의 제1 실시예에 따른 2 도트 인버전을 구현하기 위한 제1 픽셀 배열을 보여주기 위한 도면이고, 도 8은 데이터 구동회로로부터 제1 픽셀 배열로 공급되는 데이터들이 4 도트 단위로 극성이 반전되는 것을 보여주기 위한 도면이다.
- [0067] 도 7을 참조하면, 본 발명의 제1 실시예에 따른 제1 픽셀 배열은 액정패널의 유효표시영역에 형성되는 유효픽셀 군과, 유효표시영역 외부에 형성되는 더미픽셀군을 포함한다. 여기서, 더미픽셀이란 데이터를 공급받더라도 이를 외부로 표시하지 않는 픽셀로서, 유효표시영역의 전단에 더미픽셀이 형성되는 수평라인의 액정셀들은 더미픽셀이 형성되지 않는 수평라인의 액정셀들에 비해 그 이후단 데이터라인에 접속되는 소스전극을 갖는다. 즉, 도시된 바와 같이 8n-5, 8n-4, 8n-3, 8n-2 번째 수평라인(n은 1 이상의 정수)은 유효표시영역의 전단에 더미픽셀들을 구비하고, 각각의 더미픽셀들의 소스전극들은 1번째 데이터라인(D1)에 접속되어 있으므로, 더미픽셀들이 구비된 수평라인들의 유효픽셀들은 2번째 이후의 데이터라인들에 각각 접속되게 된다. 3번째 내지 6번째 수평라인(HL3 내지 HL6)의 경우를 예로 들어 설명하면, 유효표시영역의 전단에 배치된 더미픽셀들의 소스전극들이 1번째 데이터라인(D1)에 접속되어 있으므로 1번째 유효 픽셀들의 소스전극들은 2번째 데이터라인(D2)에 접속된다.
- [0068] 이에 따라 도 8에 도시된 바와 같이, 데이터 구동회로를 통해 4 도트 단위로 극성이 반전되는 데이터가 각각의 데이터 라인으로 공급되더라도 실제로 유효 픽셀에 표시되는 데이터는 2 도트 단위로 극성이 반전되게 된다.
- [0069] 즉, 3번째 내지 6번째 수평라인(HL3 내지 HL6)의 경우에는 1번째 데이터라인(D1)을 통해 공급되는 데이터는 각각의 더미픽셀들에 공급되게 되고, 1번째 유효 픽셀들로의 데이터의 공급은 2번째 데이터라인(D2)을 통해 이루어지게 된다. 물론, 유효표시 영역의 전단에 더미픽셀들이 형성되지 않은 1번째, 2번째, 7번째 및 8번째 수평라인(HL1, HL2, HL7, HL8)의 경우에는 1번째 데이터라인(D1)을 통해 1번째 유효 픽셀들로 데이터를 공급받게 된다. 결과적으로 4 도트 단위로 극성이 반전되는 데이터를 이용하여 실제로 유효 픽셀에 표시되는 데이터가 2 도트 단위로 극성이 반전되게 함으로써, 종래 대비 액정표시 품질은 동일하게 하면서도 구동주파수를 1/2로 줄여 소

비 전력을 절감할 수 있게 된다.

- [0070] 도 9는 본 발명의 제2 실시예에 따른 2 도트 인버전을 구현하기 위한 제2 픽셀 배열을 보여주기 위한 도면이고, 도 10은 데이터 구동회로부터 제2 픽셀 배열로 공급되는 데이터들이 6 도트 단위로 극성이 반전되는 것을 보여주기 위한 도면이다.
- [0071] 도 9를 참조하면, 본 발명의 제2 실시예에 따른 제2 픽셀 배열은 액정패널의 유효표시영역에 형성되는 유효픽셀 군과, 유효표시영역 외부에 형성되는 더미픽셀군을 포함한다. 유효표시영역의 전단에 더미픽셀이 형성되는 수평라인의 액정셀들은 더미픽셀이 형성되지 않는 수평라인의 액정셀들에 비해 그 이후단 데이터라인에 접속되는 소스전극을 갖는다. 즉, 도시된 바와 같이 $6n-3, 6n-2$ 번째 수평라인(n 은 1 이상의 정수)은 유효표시영역의 전단에 더미픽셀들을 구비하고, 각각의 더미픽셀들의 소스전극들은 1번째 데이터라인(D1)에 접속되어 있으므로, 이 더미픽셀들이 구비된 수평라인들의 유효픽셀들은 2번째 이후의 데이터라인들에 각각 접속되게 된다. 3번째, 4번째, 9번째 및 10번째 수평라인(HL3, HL4, HL9, HL10)의 경우를 예로 들어 설명하면, 유효표시영역의 전단에 배치된 더미픽셀들의 소스전극들이 1번째 데이터라인(D1)에 접속되어 있으므로 1번째 유효 픽셀들의 소스전극들은 2번째 데이터라인(D2)에 접속된다.
- [0072] 이에 따라 도 10에 도시된 바와 같이, 데이터 구동회로를 통해 6 도트 단위로 극성이 반전되는 데이터가 각각의 데이터 라인으로 공급되더라도 실제로 유효 픽셀에 표시되는 데이터는 2 도트 단위로 극성이 반전되게 된다.
- [0073] 즉, 3번째, 4번째, 9번째 및 10번째 수평라인(HL3, HL4, HL9, HL10)의 경우에는 1번째 데이터라인(D1)을 통해 공급되는 데이터는 각각의 더미픽셀들에 공급되게 되고, 1번째 유효 픽셀들로의 데이터의 공급은 2번째 데이터라인(D2)을 통해 이루어지게 된다. 물론, 유효표시 영역의 전단에 더미픽셀들이 형성되지 않은 1번째, 2번째, 5번째 내지 8번째, 11번째 및 12번째 수평라인(HL1, HL2, HL5~HL8, HL11, HL12)의 경우에는 1번째 데이터라인(D1)을 통해 1번째 유효 픽셀들로 데이터를 공급받게 된다. 결과적으로 6 도트 단위로 극성이 반전되는 데이터를 이용하여 실제로 유효 픽셀에 표시되는 데이터가 2 도트 단위로 극성이 반전되게 함으로써, 종래 대비 액정표시 품질은 동일하게 하면서도 구동주파수를 1/3로 줄여 소비 전력을 더 절감할 수 있게 된다.
- [0074] 도 11은 본 발명의 제3 실시예에 따른 2 도트 인버전을 구현하기 위한 제3 픽셀 배열을 보여주기 위한 도면이고, 도 12는 데이터 구동회로부터 제3 픽셀 배열로 공급되는 데이터들이 8 도트 단위로 극성이 반전되는 것을 보여주기 위한 도면이다.
- [0075] 도 11을 참조하면, 본 발명의 제3 실시예에 따른 제3 픽셀 배열은 액정패널의 유효표시영역에 형성되는 유효픽셀 군과, 유효표시영역 외부에 형성되는 더미픽셀군을 포함한다. 유효표시영역의 전단에 더미픽셀이 형성되는 수평라인의 액정셀들은 더미픽셀이 형성되지 않는 수평라인의 액정셀들에 비해 그 이후단 데이터라인에 접속되는 소스전극을 구비한다. 즉, 도시된 바와 같이 $16n-13, 16n-12, 16n-9, 16n-8, 16n-7, 16n-6, 16n-3, 16n-2$ 번째 수평라인(n 은 1 이상의 정수)은 유효표시영역의 전단에 더미픽셀들을 구비하고, 각각의 더미픽셀들의 소스전극들은 1번째 데이터라인(D1)에 접속되어 있으므로, 이 수평라인들의 유효픽셀들은 2번째 이후의 데이터라인들에 각각 접속되게 된다. 3번째, 4번째, 7번째 내지 10번째, 13번째, 14번째, 19번째 및 20번째 수평라인(HL3, HL4, HL7~HL10, HL13, HL14, HL19, HL20)의 경우를 예로 들어 설명하면, 유효표시영역의 전단에 배치된 더미픽셀들의 소스전극들이 1번째 데이터라인(D1)에 접속되어 있으므로 1번째 유효 픽셀들의 소스전극들은 2번째 데이터라인(D2)에 접속된다.
- [0076] 이에 따라 도 12에 도시된 바와 같이, 데이터 구동회로를 통해 8 도트 단위로 극성이 반전되는 데이터가 각각의 데이터 라인으로 공급되더라도 실제로 유효 픽셀에 표시되는 데이터는 2 도트 단위로 극성이 반전되게 된다.
- [0077] 즉, 3번째, 4번째, 7번째 내지 10번째, 13번째 및 14번째(HL3, HL4, HL7~HL10, HL13, HL14)의 경우 1번째 데이터라인(D1)을 통해 공급되는 데이터는 각각의 더미픽셀들에 공급되게 되고, 1번째 유효 픽셀들로의 데이터의 공급은 2번째 데이터라인(D2)을 통해 이루어지게 된다. 물론, 유효표시 영역의 전단에 더미픽셀들이 형성되지 않은 1번째, 2번째, 5번째, 6번째, 11번째, 12번째, 15번째 및 16번째 수평라인(HL1, HL2, HL5~HL8, HL11, HL12)의 경우에는 1번째 데이터라인(D1)을 통해 1번째 유효 픽셀들로 데이터를 공급받게 된다. 결과적으로 8 도트 단위로 극성이 반전되는 데이터를 이용하여 실제로 유효 픽셀에 표시되는 데이터가 2 도트 단위로 극성이 반전되게 함으로써, 종래 대비 액정표시 품질은 동일하게 하면서도 구동주파수를 1/4로 줄여 소비 전력을 더욱더 절감할 수 있게 된다.
- [0078] 한편, 이상 실시예에서는 $2n$ (n 은 2이상의 정수) 수평주기로 극성이 반전되는 구동 데이터를 이용하여 픽셀에서의 2 도트 인버전방식을 구현하기 위해 더미 픽셀들을 구비하고 있으나, 더미 픽셀들이 형성되어 있지 않은 경

우라도 본 발명의 기술적 사상을 달성할 수 있음에는 의문이 없다. 이 경우에 더미 픽셀들로 공급될 데이터는 더미 픽셀들이 존재하지 않음으로 인해 소실될 뿐이다.

발명의 효과

[0079] 상술한 바와 같이, 본 발명에 따른 액정표시장치와 그 구동방법은 $2n$ (n 은 2이상의 정수) 수평주기 단위로 극성이 반전되는 데이터를 구동 데이터로 이용하여 실제의 유효 픽셀에 표시되는 데이터는 2 수평주기 단위로 극성이 반전되게 함으로써, 2 도트 인버전 방식에서 표시품질은 유지하면서도 구동주파수는 줄임으로써 소비전력을 대폭적으로 저감할 수 있다.

[0080] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 예컨대, 본 발명의 실시예는 2 도트 인버전 방식을 중심으로 설명되었지만, n(단, n은 2 이상의 양의 정수) 도트 인버전 방식 등에도 적용될 수 있다. 또한, 발명의 상세한 설명에 개시된 실시예들이 병용될 수도 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

[0001] 도 1은 1 도트 인버전 방식에서 구동되는 액정패널의 데이터 극성을 개략적으로 나타내는 도면.

[0002] 도 2 및 도 3은 2 도트 인버전 방식에서 구동되는 액정패널의 데이터 극성을 개략적으로 나타내는 도면.

[0003] 도 4는 데이터 구동회로부터 액정패널로 공급되는 데이터의 극성을 개략적으로 나타내는 도면.

[0004] 도 5는 본 발명에 따른 애정표시장치를 나타내는 블록도.

[0005] 도 6은 도 5에 도시된 데이터 구동회로를 상세히 나타내는 블록도.

[0006] 도 7은 본 발명의 제1 실시예에 따른 액정패널의 데이터 극성을 나타내는 도면.

[0007] 도 8은 본 발명의 제1 실시예에 따른 데이터 구동회로부터 액정패널로 공급되는 데이터의 극성을 나타내는 도면.

[0008] 도 9는 본 발명의 제2 실시예에 따른 액정패널의 데이터 극성을 나타내는 도면.

[0009] 도 10은 본 발명의 제2 실시예에 따른 데이터 구동회로부터 액정패널로 공급되는 데이터의 극성을 나타내는 도면.

[0010] 도 11은 본 발명의 제3 실시예에 따른 액정패널의 데이터 극성을 나타내는 도면.

[0011] 도 12는 본 발명의 제3 실시예에 따른 데이터 구동회로부터 액정패널로 공급되는 데이터의 극성을 나타내는 도면.

[0012] < 도면의 주요 부분에 대한 부호의 설명 >

[0013] 131 : 타이밍 컨트롤러 132 : 데이터 구동회로

[0014] 133 : 게이트 구동회로 134 : 액정패널

[0015] 135 : GOE 변환회로

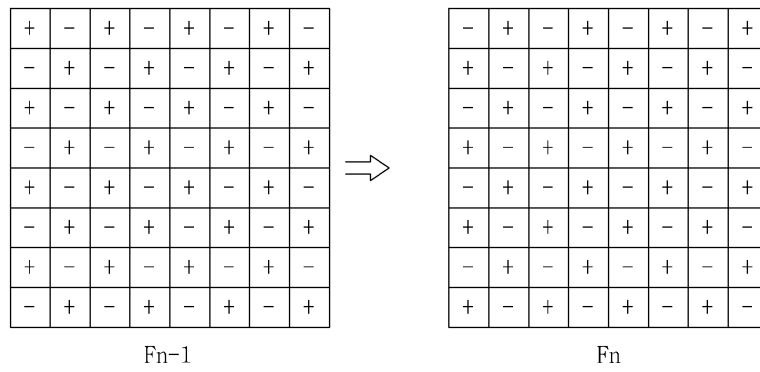
[0016] 181 : 제1 래치 182 : 쉬프트 레지스터

[0017] 183 : 제2 래치 184 : 디지털-아날로그 변환기

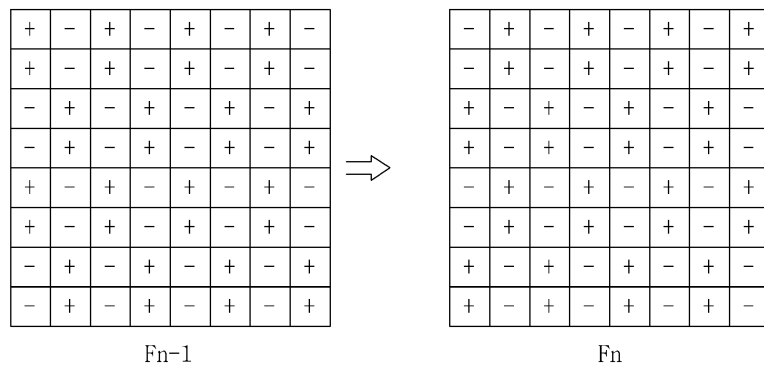
[0018] 185 : 차지쉐어회로 186 : 버퍼

도면

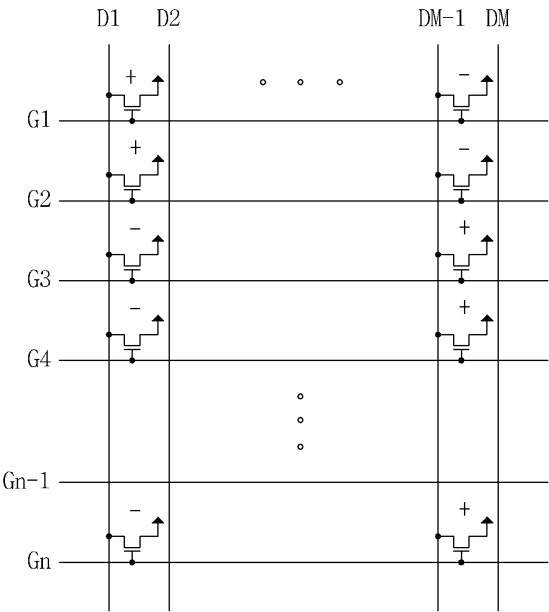
도면1



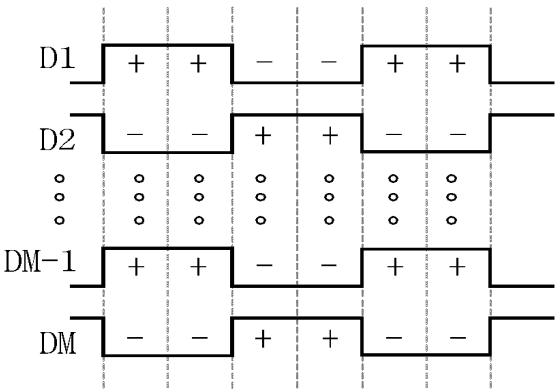
도면2



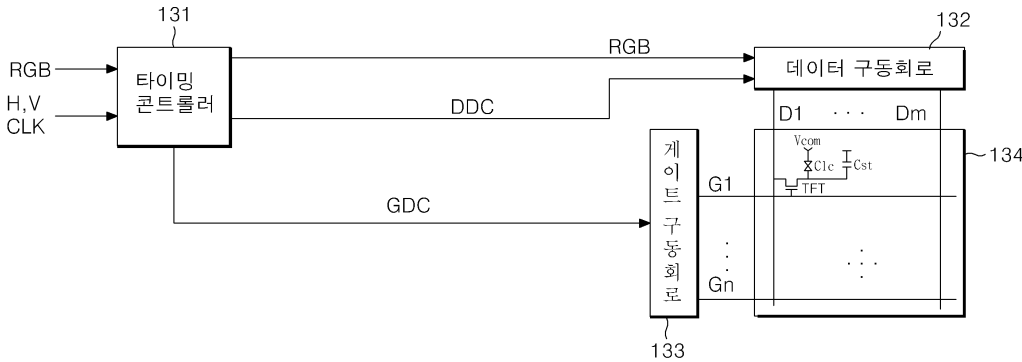
도면3



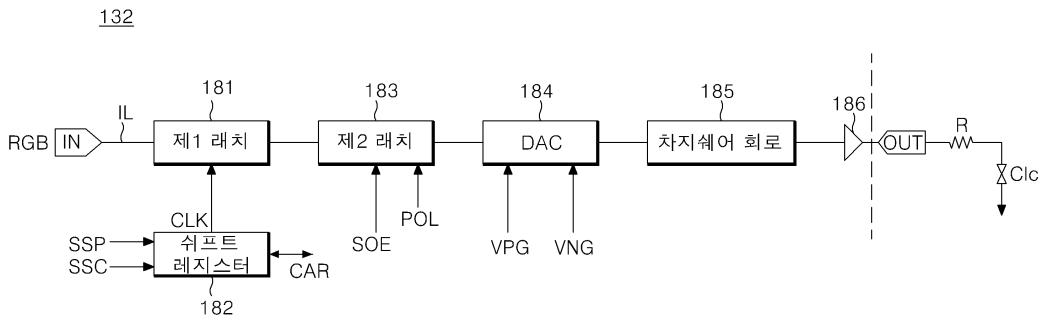
도면4



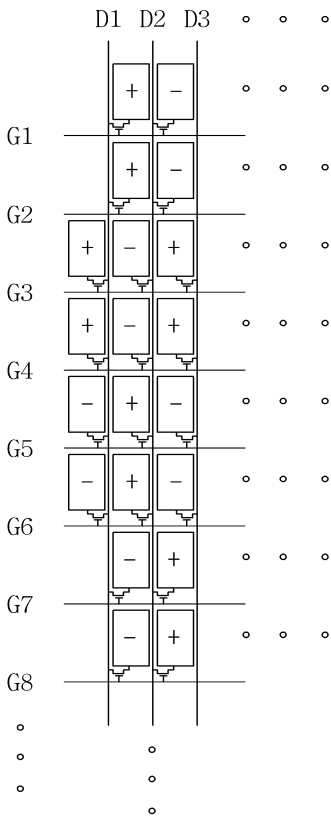
도면5



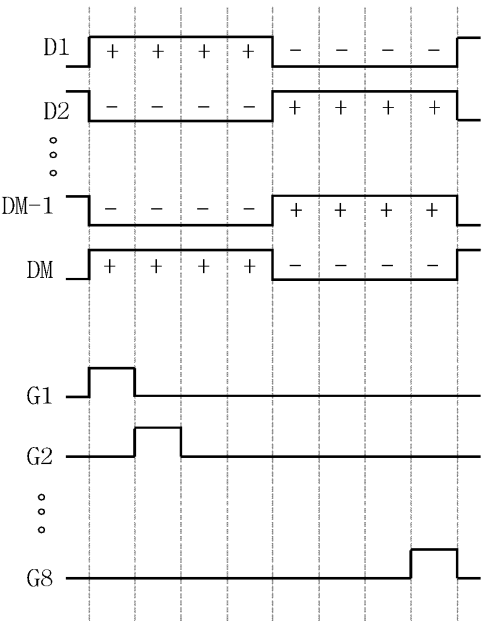
도면6



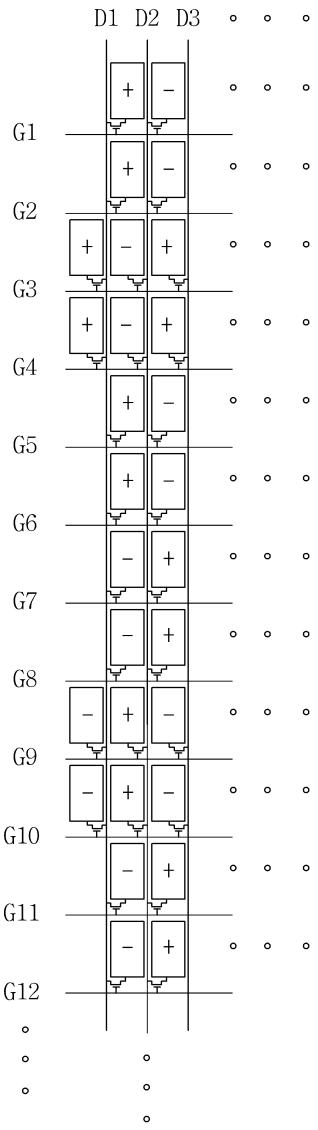
도면7



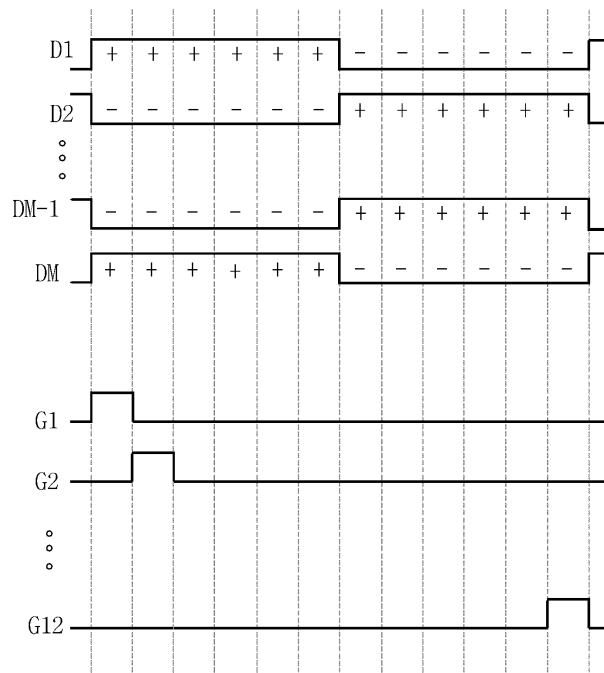
도면8



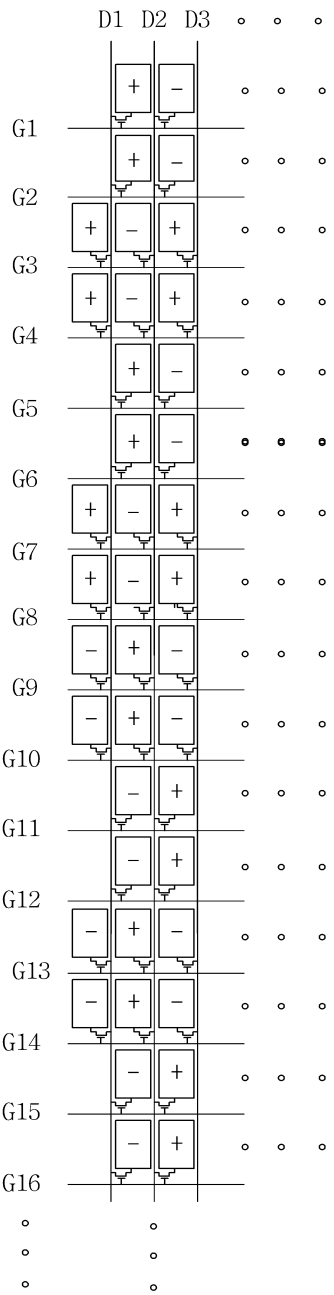
도면9



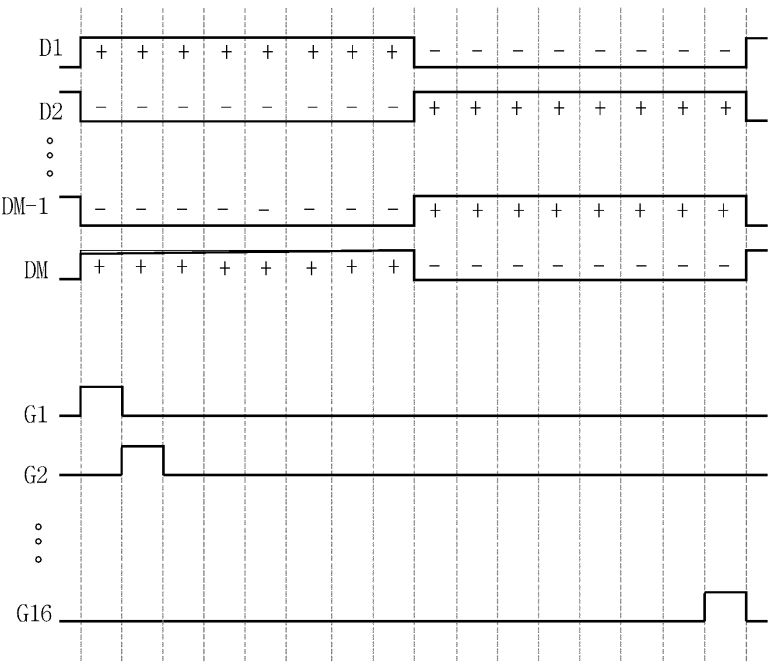
도면10



도면11



도면12



专利名称(译)	标题：液晶显示装置及其驱动方法		
公开(公告)号	KR101266723B1	公开(公告)日	2013-05-28
申请号	KR1020060039330	申请日	2006-05-01
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM BINN 김빈 CHO NAM WOOK 조남욱 JO SUNG HAK 조성학		
发明人	김빈 조남욱 조성학		
IPC分类号	G09G3/36 G09G		
CPC分类号	G09G2320/0247 G09G3/3688 G09G2310/027 G09G2330/021 G09G3/3614		
其他公开文献	KR1020070106896A		
外部链接	Espacenet		

摘要(译)

该装置具有反转数据极性的数据驱动电路，以及具有多条数据线（D1-Dm）和一组栅极线（G1-Gn）的LCD面板（134），它们彼此相交，因此一组像素（C1c）的定义。每个像素具有带有源电极的开关器件，源电极沿垂直方向排列，其中源电极与两条不同的数据线连接。虚拟像素与数据线连接。对于液晶显示装置的控制方法，还包括独立权利要求。

