



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년03월27일
(11) 등록번호 10-1126842
(24) 등록일자 2012년03월07일

- (51) 국제특허분류(Int. Cl.)
G09G 3/36 (2006.01) *G09G 3/20* (2006.01)
(21) 출원번호 10-2005-0044380
(22) 출원일자 2005년05월26일
심사청구일자 2010년05월25일
(65) 공개번호 10-2006-0046182
(43) 공개일자 2006년05월17일
(30) 우선권주장
JP-P-2004-00157005 2004년05월27일 일본(JP)
(56) 선행기술조사문헌
JP07239675 A*
JP2003233358 A*

*는 심사관에 의하여 인용된 문헌

- (73) 특허권자
르네사스 일렉트로닉스 가부시끼가이샤
일본 가나가와쿄 가와사끼시 나카하라구 시모누마
베 1753
(72) 발명자
오까무라 가즈히로
일본 도쿄도 지요다구 마루노우찌 2조메 4-1 가부
시끼가이샤르네사스 테크놀로지 지적재산권 총괄
부 내
요시오카 아끼히코
일본 훗카이도 가메다군 나나에쵸 아자나까지마
145반찌가부시끼가이샤 르네사스 기파니쁜 세미컨
덕터 내
(74) 대리인
이중희, 장수길

전체 청구항 수 : 총 17 항

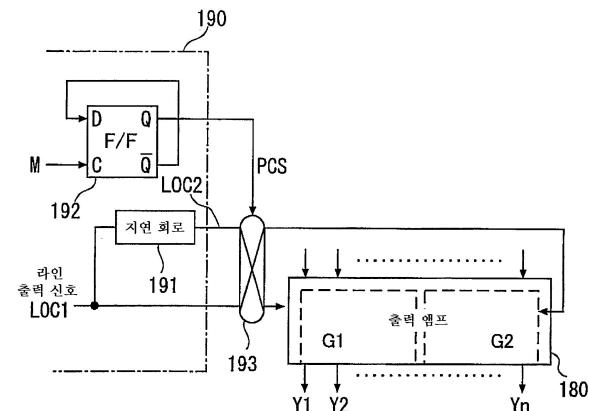
심사관 : 이성현

(54) 발명의 명칭 액정 표시 구동 장치 및 액정 표시 시스템

(57) 요약

EMI 대책을 위해 표시 패널의 복수의 신호선(소스선)을 복수의 그룹으로 나누어 그룹 사이에서 시간차를 두고 구동하도록 한 경우에서도 표시 화질을 저하시키지 않는 액정 표시 구동 장치(액정 드라이버)를 제공한다. 표시 화상 데이터를 받아 표시 패널의 신호선에 인가될 화상 신호를 생성하고, 외부로부터 입력되는 출력 타이밍 신호에 따라 1 라인분씩 통합하여 출력하는 표시 구동 장치(액정 드라이버)에서, 화상 신호를 출력하는 최종단의 출력 앰프를 복수의 그룹으로 나누고, 화상 신호의 출력 타이밍을 상기 그룹마다 약간씩 어긋나게 함과 함께, 각 그룹의 출력 앰프의 출력 순서를 주기적으로 변화시키도록 하였다.

대 표 도 - 도3



특허청구의 범위

청구항 1

삭제

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

삭제

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

청구항 10

삭제

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

삭제

청구항 16

삭제

청구항 17

삭제

청구항 18

삭제

청구항 19

소스선들, 게이트선들 및 상기 소스선들과 상기 게이트선들 사이에 제공되는 화소들을 포함하는 표시 패널;

상기 게이트선들에 연결된 게이트 드라이버; 및

상기 소스선들에 연결되어, 상기 표시 패널의 상기 소스선들에 대해 소스 신호들을 제공하는 복수의 소스 드라이버

를 포함하고,

각각의 소스 드라이버는,

수평 동기 신호를 수신하도록 연결되어, 상기 수평 동기 신호에 기초한 제1 라인 출력 클럭 신호 및 상기 제1 라인 출력 클록 신호에 대하여 지연된 제2 라인 출력 클럭 신호를 제공하는 타이밍 제어기;

제1 레벨과 제2 레벨 사이에서 주기적으로 변화되는 타이밍 신호를 수신하도록 연결된 전환 회로 - 상기 전환 회로는 상기 제1 라인 출력 클럭 신호를 수신하도록 연결된 제1 입력, 상기 제2 라인 출력 클럭 신호를 수신하도록 연결된 제2 입력, 상기 타이밍 신호가 상기 제1 레벨에 있는 경우 상기 제1 입력에 연결되고, 상기 타이밍 신호가 상기 제2 레벨에 있는 경우 상기 제2 입력에 연결되고, 상기 타이밍 신호가 상기 제1 레벨에 있는 경우 상기 제2 입력에 연결되는 제2 출력을 가짐 - ;

상기 전환 회로의 상기 제1 출력에 연결되고, 상기 제1 라인 출력 클럭 신호 또는 상기 제2 라인 출력 클럭 신호에 따라 상기 표시 패널의 상기 소스선들 중 제1 소스선들에 소스 신호들을 제공하기 위해 상기 표시 패널의 상기 소스선들의 상기 제1 소스선들에 연결되는 제1 출력 회로들; 및

상기 전환 회로의 상기 제2 출력에 연결되고, 상기 제1 라인 출력 클럭 신호 또는 상기 제2 라인 출력 클럭 신호에 따라 상기 표시 패널의 상기 소스선들 중 제2 소스선들에 소스 신호들을 제공하기 위해, 상기 제1 소스선들과는 상이한, 상기 표시 패널의 상기 소스선들의 상기 제2 소스선들에 연결되는 제2 출력 회로들

을 포함하는 표시 시스템.

청구항 20

제19항에 있어서,

상기 타이밍 신호는 AC 변환 신호에 기초하는 표시 시스템.

청구항 21

제19항에 있어서,

상기 타이밍 신호는 프레임 신호에 기초하는 표시 시스템.

청구항 22

복수의 주사선과 해당 주사선과 교차하도록 배치된 복수의 신호선을 포함하는 표시 패널의 상기 신호선에 인가될 전압을 출력하는 복수의 출력 회로와,

타이밍 제어부와,

복수의 입력부와 복수의 출력부를 갖는 신호 경로 전환 회로

를 갖고,

상기 타이밍 제어부는, 제1 라인 출력 신호와 제2 라인 출력 신호를 출력하고, 상기 제1 라인 출력 신호와 상기 제2 라인 출력 신호는 각각 상이한 타이밍으로 되고,

상기 신호 경로 전환 회로는 전환 제어 신호에 의해, 제1 입력부 및 제2 입력부와 제1 출력부 및 제2 출력부와의 조합을 전환하고,

상기 제1 라인 출력 신호와 상기 제2 라인 출력 신호는 각각 상기 신호 경로 전환 회로의 상기 제1 입력부와 상기 제2 입력부에 입력되고,

상기 복수의 출력 회로는 제1 그룹과 제2 그룹으로 분할되고,

각 그룹의 출력 회로는, 각각 상기 신호 경로 전환 회로의 상기 제1 출력부와 상기 제2 출력부로부터 출력되는 상기 제1 라인 출력 신호와 상기 제2 라인 출력 신호에 의해 구동되고, 서로 다른 타이밍에서 출력하도록 되고,

상기 신호 경로 전환 회로에 의해, 상기 제1 그룹과 상기 제2 그룹의 출력 회로를 구동하는 타이밍이 주기적으로 변화하도록 구성되고, 상기 전환 제어 신호의 주기를 변화시키는 것에 의해, 각각 상기 복수의 그룹의 출력 회로를 구동하는 타이밍 변화의 주기를 변화시키는 것이 가능하게 되고,

상기 전환 제어 신호가 제1 상태일 때에는 상기 제1 그룹의 출력 회로는 상기 제1 라인 출력 신호에 의해 구동되고, 상기 제2 그룹의 출력 회로는 상기 제2 라인 출력 신호에 의해 구동되고,

상기 전환 제어 신호가 제2 상태일 때에는 상기 제2 그룹의 출력 회로는 상기 제1 라인 출력 신호에 의해 구동되고, 상기 제1 그룹의 출력 회로는 상기 제2 라인 출력 신호에 의해 구동되는 것을 특징으로 하는 표시 구동 장치.

청구항 23

제22항에 있어서,

상기 제1 그룹과 상기 제2 그룹 중 하나는 상기 복수의 출력 회로가 배치된 영역을 공간적으로 2분하는 1개의 가상 경계선의 한쪽의 측에 존재하는 반수(半數)의 출력 회로이며, 상기 제1 그룹과 상기 제2 그룹 중 다른 하나는 상기 가상 경계선의 다른 쪽의 측에 존재하는 반수의 출력 회로인 것을 특징으로 하는 표시 구동 장치.

청구항 24

제22항에 있어서,

상기 복수의 출력 회로는 1열로 배치되어 있음과 함께, 상기 제1 그룹과 상기 제2 그룹 중 하나는 1열로 배치되어 있는 상기 복수의 출력 회로 중 홀수번째의 출력 회로이고, 상기 제1 그룹과 상기 제2 그룹 중 다른 하나는 짝수번째의 출력 회로인 것을 특징으로 하는 표시 구동 장치.

청구항 25

제22항 내지 제24항 중 어느 한 항에 있어서,

상기 표시 패널은 액정 패널이고,

상기 타이밍 제어부는 신호 생성 회로를 갖고,

상기 신호 생성 회로에, 상기 액정 패널의 화소를 교류 구동하기 위한 주기를 부여하는 교류화 신호가 입력되고, 상기 교류화 신호에 따라 상기 전환 제어 신호가 출력되는 것을 특징으로 하는 표시 구동 장치.

청구항 26

제22항 내지 제24항 중 어느 한 항에 있어서,

상기 표시 패널의 1 화면의 표시 기간을 나타내는 신호에 따라 상기 출력 순서가 주기적으로 변화하도록 구성되어 있는 것을 특징으로 하는 표시 구동 장치.

청구항 27

제22항 내지 제24항 중 어느 한 항에 있어서,

상기 표시 구동 장치는, 모드 전환 회로와 모드 설정 단자를 더 갖고,

상기 모드 전환 회로는, 상기 각 그룹의 출력 회로가 서로 다른 타이밍에서 출력하는 제1 동작 모드 혹은 상기 각 그룹의 출력 회로가 동일한 타이밍에서 출력하는 제2 동작 모드로 전환하는 것이며,

상기 모드 설정 단자에 의해, 상기 모드 전환 회로를 상기 제1 동작 모드 혹은 상기 제2 동작 모드 중 어느 하나로 전환하는 것을 특징으로 하는 표시 구동 장치.

청구항 28

제22항 내지 제24항 중 어느 한 항에 있어서,

상기 타이밍 제어부는 상기 복수의 출력 회로의 근방에 배치되어 있는 것을 특징으로 하는 표시 구동 장치.

청구항 29

복수의 주사선과 해당 주사선과 교차하도록 배치된 복수의 신호선을 포함하는 표시 패널의 상기 신호선에 인가될 전압을 출력하는 복수의 출력 회로와,

타이밍 제어부와,

복수의 입력부와 복수의 출력부를 갖는 신호 경로 전환 회로

를 갖고,

상기 타이밍 제어부는, 제1 라인 출력 신호와 제2 라인 출력 신호를 출력하고, 상기 제2 라인 출력 신호는 상기 제1 라인 출력 신호보다 지연되는 타이밍으로 되고,

상기 신호 경로 전환 회로는 전환 제어 신호에 의해, 제1 입력부 및 제2 입력부와 제1 출력부 및 제2 출력부와의 조합을 전환하고,

상기 제1 라인 출력 신호와 상기 제2 라인 출력 신호는 각각 상기 신호 경로 전환 회로의 상기 제1 입력부와 상기 제2 입력부에 입력되고,

상기 복수의 출력 회로는 제1 그룹과 제2 그룹으로 분할되고,

각 그룹의 출력 회로는, 각각 상기 신호 경로 전환 회로의 상기 제1 출력부와 상기 제2 출력부로부터 출력되는 상기 제1 라인 출력 신호와 상기 제2 라인 출력 신호에 의해 구동되고, 서로 다른 타이밍에서 출력하도록 되고,

상기 신호 경로 전환 회로에 의해, 상기 제1 그룹과 상기 제2 그룹의 출력 회로를 구동하는 타이밍이 주기적으로 변화하도록 구성되고, 상기 전환 제어 신호의 주기를 변화시키는 것에 의해, 각각 상기 복수의 그룹의 출력 회로를 구동하는 타이밍 변화의 주기를 변화시키는 것이 가능하게 되고,

소정의 프레임 기간에 있어서, 상기 전환 제어 신호가 제1 상태일 때에는 상기 제1 그룹의 출력 회로는 상기 제1 라인 출력 신호에 의해 구동되고, 상기 제2 그룹의 출력 회로는 상기 제2 라인 출력 신호에 의해 구동되고,

상기 전환 제어 신호가 제2 상태일 때에는 상기 제2 그룹의 출력 회로는 상기 제1 라인 출력 신호에 의해 구동되고, 상기 제1 그룹의 출력 회로는 상기 제2 라인 출력 신호에 의해 구동되고,

다음의 프레임 기간에 있어서, 상기 전환 제어 신호가 제1 상태일 때에는 상기 제2 그룹의 출력 회로는 상기 제1 라인 출력 신호에 의해 구동되고, 상기 제1 그룹의 출력 회로는 상기 제2 라인 출력 신호에 의해 구동되고,

상기 전환 제어 신호가 제2 상태일 때에는 상기 제1 그룹의 출력 회로는 상기 제1 라인 출력에 의해 구동되고, 상기 제2 그룹의 출력 회로는 상기 제2 라인 출력 신호에 의해 구동되는 것을 특징으로 하는 표시 구동 장치.

청구항 30

제29항에 있어서,

상기 제1 그룹과 상기 제2 그룹 중 하나는 상기 복수의 출력 회로가 배치된 영역을 공간적으로 2분하는 1개의 가상 경계선의 한쪽의 측에 존재하는 반수의 출력 회로이며, 상기 제1 그룹과 상기 제2 그룹 중 다른 하나는 상

기 가상 경계선의 다른 쪽에 존재하는 반수의 출력 회로인 것을 특징으로 하는 표시 구동 장치.

청구항 31

제29항에 있어서,

상기 복수의 출력 회로는 1열로 배치되어 있음과 함께, 상기 제1 그룹과 상기 제2 그룹 중 하나는 1열로 배치되어 있는 상기 복수의 출력 회로 중 홀수번째의 출력 회로이고, 상기 제1 그룹과 상기 제2 그룹 중 다른 하나는 짝수번째의 출력 회로인 것을 특징으로 하는 표시 구동 장치.

청구항 32

제29항 내지 제31항 중 어느 한 항에 있어서,

상기 표시 패널은 액정 패널이고,

상기 타이밍 제어부는 신호 생성 회로를 갖고,

상기 신호 생성 회로에, 상기 액정 패널의 화소를 교류 구동하기 위한 주기를 부여하는 교류화 신호가 입력되고, 상기 교류화 신호에 따라 상기 전환 제어 신호가 출력되는 것을 특징으로 하는 표시 구동 장치.

청구항 33

제29항 내지 제31항 중 어느 한 항에 있어서,

상기 표시 패널의 1 화면의 표시 기간을 나타내는 신호에 따라 상기 출력 순서가 주기적으로 변화하도록 구성되어 있는 것을 특징으로 하는 표시 구동 장치.

청구항 34

제29항 내지 제31항 중 어느 한 항에 있어서,

상기 표시 구동 장치는, 모드 전환 회로와 모드 설정 단자를 더 갖고,

상기 모드 전환 회로는, 상기 각 그룹의 출력 회로가 서로 다른 타이밍에서 출력하는 제1 동작 모드 혹은 상기 각 그룹의 출력 회로가 동일한 타이밍에서 출력하는 제2 동작 모드로 전환하는 것이며,

상기 모드 설정 단자에 의해, 상기 모드 전환 회로를 상기 제1 동작 모드 혹은 상기 제2 동작 모드 중 어느 하나로 전환하는 것을 특징으로 하는 표시 구동 장치.

청구항 35

제29항 내지 제31항 중 어느 한 항에 있어서,

상기 타이밍 제어부는 상기 복수의 출력 회로의 근방에 배치되어 있는 것을 특징으로 하는 표시 구동 장치.

명세서

발명의 상세한 설명

발명의 목적

종래기술의 문헌 정보

[0034]

[특허 문헌 1] 일본 특개 2003-233358호 공보

발명이 속하는 기술 및 그 분야의 종래기술

[0035]

본 발명은, 표시 패널을 구동하는 표시 구동 장치, 및 액정 패널을 구동하는 액정 표시 구동 장치에 적용하기에 유효한 기술에 관한 것으로, 예를 들면 TFT 컬러 액정 패널의 소스선을 구동하는 액정 드라이버(액정 구동용 반도체 집적 회로)에 이용하기에 유효한 기술에 관한 것이다.

[0036]

표시 장치중 하나로서의 액정 표시 장치는, 표시 패널로서의 액정 표시 패널(이하, 액정 패널이라고도 함)과 표

시 제어 장치로서의 액정 표시 제어 장치(액정 컨트롤러)나 해당 제어 장치의 제어하에서 액정 표시 패널을 구동하는 표시 구동 장치로서의 액정 표시 구동 장치(액정 표시 드라이버) 등에 의해 구성되어 있다. 종래부터, 액정 패널로서는 패시브형이나 액티브 매트릭스형 등 여러가지 형태의 것이 제안되고 있다.

[0037] 이 중, 액티브 매트릭스형 중 하나인 TFT 액정 패널은, 복수의 게이트선(주사선)과 복수의 소스선(신호선)이 교차하도록 배치되고, 각 교차점에 화소로 되는 전극과 그 전극에 신호선 상의 전압을 인가하는 트랜지스터가 배치되고, 공통의 대향 전극과의 사이에 액정이 협지된 구조를 갖는다. 소스 드라이버는, 이러한 구조의 액정 패널의 소스선에 게이트선의 선택 동작에 동기하여 시분할로 화소 신호를 1 라인분씩 순차적으로 인가하도록 된다.

[0038] 대화면 TFT 액정 패널을 구동시키기 위한 소스 드라이버로서는, 복수의 출력 단자를 갖는 다출력 액정 드라이버가 이용된다. 다출력 액정 드라이버는, 소스선에의 인가 타이밍을 부여하도록 입력된 라인 출력 신호에 동기하여 액정 패널의 구동 신호를 출력한다. 종래의 다출력 액정 드라이버에서는, 모든 출력 단자로부터 동일한 타이밍에서 구동 신호가 출력되기 때문에, 액정 패널을 구동하기 위한 전류가 집중되고, 순간적으로 대전류가 흘러, 이 대전류에 의해 전원 라인이나 신호 라인에 스파이크 형상의 노이즈가 발생하거나, 전원 전압이 저하한다고 하는 과제가 있다.

[0039] 일반적으로, 전자 기기는, 전파 환경이 복잡화함에 따라, 기기 단체뿐만 아니라, 구성되는 시스템에서의 EMI(전기 자기 장해)를 고려할 필요가 있지만, 상기 종래의 다출력 액정 드라이버를 이용한 액정 디스플레이 장치에서는, 액정 패널의 소스선을 동시에 구동하기 때문에, 순간적으로 대전류가 흘러 전원 라인이나 신호 라인에 스파이크 형상의 노이즈가 발생함으로써, EMI가 발생할 우려가 있다. 이 EMI의 저감을 꾀하기 위해서도, 액정 패널을 구동하기 위한 전류가 집중되는 것을 방지할 필요가 있다.

[0040] 그래서, 본 발명자들은, 복수의 소스 출력을 예를 들면 우측반과 좌측반과 같이 2 그룹으로 분할하여, 도 1에 도시한 바와 같이, 각각 출력 타이밍을 어긋나게 함으로써 전류의 집중을 회피하여, EMI의 발생을 억제하도록 한 소스 드라이버에 관한 발명을 만들어, 선출원을 하였다(특히 문현 1).

발명이 이루고자 하는 기술적 과제

[0041] 그러나, 상기 선원 발명에서는, 그룹화한 단위로 소스선을 구동하는 경우, 예를 들면 우측반의 소스선을 구동한 후 좌측반의 소스선을 구동하는 것과 같이, 타이밍은 어긋나지만 분할한 소스선 사이의 구동 순서는 고정된 상태이었다.

[0042] 본 발명자들은, 그 후, 상기 소스선의 구동 방식에 대해 재검토를 행한 결과, EMI 대책으로서는 충분한 효과를 얻을 수 있지만, 그룹화한 소스선 사이의 구동 순서가 동일한 상태이면, 소스선에 인가된 전압은 게이트선의 신호에 의해 온, 오프되는 TFT(박막 트랜지스터)를 통하여 화소 전극에 인가되기 때문에, 게이트선의 전압 VG가 하강함으로써 소스선의 전압이 화소 전극에 인가되지 않게 된다.

[0043] 그 결과, 좌우의 소스선에서 실효 전압이 약간이지만 어긋나게 되는, 즉 도 15에 도시하는 바와 같이, 화소 전극의 충전 전하량에 상당하는 해칭의 부분의 면적이, 좌측반의 소스선 Y₁ ~ Y_{n/2}과 우측반의 소스선 Y_{n/2+1} ~ Y_n에서 서로 다르게 되고, 그것에 의해 액정 패널의 표시 화질이 저하할 우려가 있음을 발견하였다.

[0044] 본 발명의 목적은, 표시 화질이 양호한 표시 구동 장치(액정 드라이버, 액정 구동용 반도체 집적 회로)를 제공하는 데 있다.

[0045] 본 발명의 다른 목적은, EMI의 발생을 억제하면서 고화질의 표시 구동을 행할 수 있는 표시 구동 장치(액정 드라이버, 액정 구동용 반도체 집적 회로)를 제공하는 데 있다.

[0046] 본 발명의 또 다른 목적은, 사용하기 편한 표시 구동 장치(액정 드라이버, 액정 구동용 반도체 집적 회로)를 제공하는 데 있다.

[0047] 본 발명의 상기 및 그 외의 목적과 신규의 특징에 대해서는, 본 명세서의 기술 및 첨부 도면으로부터 명백해질 것이다.

발명의 구성 및 작용

[0048] 본원에서 개시되는 발명 중 대표적인 것의 개요를 설명하면, 하기와 같다.

[0049] 즉, 표시 화상 데이터를 받아 표시 패널의 신호선에 인가될 화상 신호를 생성하고, 외부로부터 입력되는 출력

타이밍 신호에 따라 1 라인분씩 통합하여 출력하는 액정 드라이버에서, 화상 신호를 출력하는 최종단의 출력 앰프를 복수의 그룹으로 나누고, 화상 신호의 출력 타이밍을 상기 그룹마다 약간씩 어긋나게 함과 함께, 각 그룹의 출력 앰프의 출력 순서를 주기적으로 변화시키도록 한 것이다.

[0050] 상기한 수단에 따르면, 화상 신호의 출력 타이밍이 각 그룹의 출력 앰프마다 약간씩 어긋나 있기 때문에, 전류가 집중해서 표시 패널에 흐르는 것을 방지할 수 있고, 그것에 의해 EMI를 저감시킬 수 있다. 또한, 각 그룹의 출력 앰프의 출력 순서가 주기적으로 변화됨으로써, 평균하면 각 화소 전극에 화상 신호가 인가되는 시간이 동일하게 되고, 그것에 의해 실효 전압이 균일하게 되어 표시 화질의 저하를 회피할 수 있게 된다. 이것에 의해, EMI 대책을 위해 표시 패널의 복수의 신호선(소스선)을 복수의 그룹으로 나누어 그룹 사이에서 시간차를 두고 구동하도록 한 경우에도 표시 화질을 저하시키지 않고 표시 구동 장치(액정 드라이버)를 얻을 수 있다.

[0051] 여기서, 바람직하게는, 각 그룹의 출력 앰프의 출력 순서를 주기적으로 변화시키는 전환 회로를 설치하고, 그 전환 회로의 제어 신호는 액정 패널의 화소를 교류 구동하기 위한 주기를 부여하는 교류화 신호에 기초하여 생성하고, 그 교류화 신호의 주기에 따라 각 그룹의 출력 앰프의 출력 순서를 변화시키도록 한다. 교류화 신호는 액정 드라이버에 반드시 필요하게 되는 신호이기 때문에, 전환 회로의 제어 신호를 교류화 신호에 기초하여 생성함으로써, 입력 신호 수나 단자 수를 증가시키거나 시스템 구성을 크게 변경하지 않고 액정 패널에 흐르는 전류의 집중을 회피하여 EMI의 발생을 억제할 수가 있고, 또한 고화질의 표시 구동을 행할 수 있는 액정 드라이버를 얻을 수 있다.

[0052] 또한, 본원의 다른 발명은, 표시 화상 데이터를 받아 아날로그 계조 전압으로 변환된 복수의 화상 신호를 생성하여 출력하는 액정 표시 구동 장치(액정 드라이버)에서, 출력 타이밍 신호에 따라 화상 신호를 출력하는 최종단의 출력 앰프를 복수의 그룹으로 나누고, 화상 신호의 출력 타이밍을 각 그룹의 출력 앰프마다 약간씩 어긋나게 함과 함께, 각 그룹의 출력 앰프의 출력 순서를 주기적으로 변화시키고, 또한 이와 같은 시간차 출력 제어의 기능을, 외부로부터 유효하게 하거나 무효하게 하거나 설정하기 위한 단자를 설치하도록 한 것이다.

[0053] 액정 패널에 따라서는 라인 출력 타이밍의 주기가 짧고 화소 전극의 충전 시간을 충분히 취할 수 없는 것이 있고, 그와 같은 액정 패널은 시간차 출력 제어의 기능을 유효하게 하면 오히려 표시 화질이 저하될 우려가 있지만, 상기한 수단에 따르면, 사용하는 액정 패널의 특성에 따라 시간차 출력 제어의 기능을 발현시키거나 그 기능이 발현되지 않도록 할 수 있는 사용하기 편한 액정 표시 구동 장치(액정 드라이버)를 얻을 수 있다.

[0054] 여기서, 최종단의 출력 앰프를 좌우 2개의 그룹으로 나누는 경우에는, 최종단의 출력 앰프부의 거의 중앙부의 근방에 각 그룹의 출력 앰프의 출력 순서를 주기적으로 변화시키는 전환 회로를 설치하고, 그 전환 회로로부터 각 출력 앰프에 공급될 출력 타이밍 신호를 전달하는 배선을 출력 앰프의 배열 방향을 따라서 배치하도록 하는 것이 바람직하다.

[0055] 출력 앰프를 2개의 그룹으로 나누는 방법으로서는 좌우로 2분하여 그룹화하는 방법과, 홀수번째의 출력 앤프와 짝수번째의 출력 앤프를 각각 그룹화하는 방법을 생각할 수 있지만, 후자의 방법에 있어서는 라인 출력 신호를 전달하는 배선을 출력 앤프부 전체에 걸쳐 2개 배치해야 하지만, 상기한 바와 같은 레이아웃을 행함으로써, 배선을 출력 앤프부의 좌우에 각각 1개씩 배치하면 되고, 그것에 의해 배선 영역을 줄일 수 있게 되어, 반도체 집적 회로화되는 액정 드라이버에서는 칩 사이즈를 작게 할 수 있다.

[0056] <실시예>

[0057] 이하, 본 발명의 적합한 실시예를 도면에 기초하여 설명한다.

[0058] 도 1은, 본 발명을 적용한 액정 드라이버의 개략 구성을 도시한다. 특별히 제한되는 것은 아니지만, 도 1에 도시되어 있는 각 회로 블록은, 공지의 반도체 제조 기술에 의해 단결정 실리콘과 같은 1개의 반도체 칩 상에 반도체 집적 회로로서 구성된다. 본 실시예의 액정 드라이버는, 복수의 주사선(게이트선)과 복수의 신호선(소스선)이 격자 형상으로 배치되고 각 교차점에 화소가 형성되어 있는 도트 매트릭스형의 컬러 액정 패널의 신호선에 인가되는 화상 신호 Y1~Yn을 출력하는 회로이다.

[0059] 본 발명에서, 특별히 제한되지 않지만, 1 화소의 화소 데이터는, 적색(R)/녹색(G)/청색(B)의 각 색 데이터가 각각 8 비트로 된 24 비트로 구성되는 것으로 하여, 이하 실시예가 설명된다.

[0060] 본 실시예의 액정 드라이버는, 8 비트의 입력 화상 데이터(R/G/B의 3개 색 데이터 중, 1개의 색 데이터의 8 비트를 나타냄)를 순차적으로 취득하는 제1 래치부(110)와, 그 제1 래치부(110)에 취득된 화상 데이터를 일괄해서 전송하는 제2 래치부(120)와, 입력 제어 신호 POL1, POL2에 따라 입력 화상 데이터를 반전시키는 데이터 반전

회로(130)와, 상기 제1 래치부(110)의 어디에 입력 화상 데이터를 취득하게 할지 지정하는 래치 위치 지정 회로(140)와, 외부로부터 공급되는 계조 전압 V0~V8, V9~V17을 예를 들면 도 2에 도시하는 바와 같은 래치 저항 R0~R15로 분압하여 정극성 및 부극성 각각 256 계조의 전압을 생성하는 계조 전압 생성 회로(150)와, 생성된 전압 중에서 상기 제2 래치부(120)에 유지되어 있는 화상 데이터에 따른 전압을 선택함으로써 디지털 신호를 아날로그 계조 전압으로 변환하는 디코더(셀렉터)부(160)와, 변환된 아날로그 전압에 따른 화상 신호 Y1~Yn을 생성하여 출력하는 출력 앰프부(180)와, 외부로부터 입력되는 클럭 신호나 제어 신호에 기초하여 반도체 칩 내부의 회로를 소정의 순서에 따라 동작시키는 내부 제어 신호를 생성하는 타이밍 제어부(190) 등으로 구성된다.

[0061] 상기 제1 래치부(110) 및 제2 래치부(120)는, 각각 n(예를 들면 n=480)개의 신호선에 대응하는 수의 데이터 래치를 8 플레이인 구비한다. 8 플레이인 구비하는 것은, 각 소스선 구동 단자로부터 예를 들면 256 계조의 전압을 출력하기 위해, 1 단자당 8 비트의 화상 데이터가 입력되고, 그것을 단자마다 유지할 필요가 있기 때문이다.

[0062] 본 실시예의 액정 드라이버에는, 데이터 반전 회로(130)가 설치되어 있기 때문에, 유저는 입력 화상 데이터를 변화시키지 않고 예를 들면 흑과 백의 반전과 같은 표시를 시킬 수 있고, 그것에 의해 입력 화상 데이터의 빈번한 변화에 수반하는 노이즈의 발생이나 소비 전류의 증가를 억제할 수 있다. 이 기능은, 퍼스널 컴퓨터나 노트 퍼스널 컴퓨터의 액정 모니터를 구동하는 시스템에 유효한 기능이다. 또한, 본 실시예의 액정 드라이버에서는, 특별히 제한되는 것이 아니지만, 각각 8 비트로 구성되는 6 화소분의 화상 데이터 D57~D50……D07~D00가 동시에 취득 가능하게 구성되어 있다.

[0063] 타이밍 제어부(190)는, 외부로부터 입력되는 액정을 교류 구동하기 위한 교류화 신호 M이나 수평 동기 신호 CL1, 데이터 전송용 클럭 CL2, 시프트 방향 지시 신호 SHL 등에 기초하여, 상기 제1 래치부(110)나 제2 래치부(120), 래치 위치 지정 회로(140), 디코더부(160), 출력 앰프부(180)에 대하여 동작 타이밍을 지시하는 타이밍 제어 신호를 생성하여 출력하는 기능을 갖는다. 또한, 타이밍 제어부(190)는, 교류화 신호 M의 논리 레벨에 따라 디코더부(160)가 계조 전압 생성 회로(150)에 의해 생성된 정극성 및 부극성의 계조 전압 중 어느 것을 선택하여 디코드할지 지정하는 제어 신호를 공급한다. 이것에 의해, 액정 패널의 소스선에 인가되는 화상 신호 Y1~Yn이, 교류화 신호 M의 주기에 따라 변화하는 교류 전압으로 되어, 직류 전압의 인가에 의해 액정이 열화되는 것을 방지할 수 있다.

[0064] 또한, 타이밍 제어부(190)에는, 본 실시예의 액정 드라이버를 복수개 시리즈로 접속하여 그 드라이버의 출력 수(n개)보다도 많은 신호선을 갖는 액정 패널을 구동하는 시스템을 구성하는 경우에, 소정의 단자 EI01의 상태에 따라 화상 데이터의 취득을 개시해도 되는지의 여부를 판정함과 함께, 그 드라이버가 1 라인 모든 화상 신호 Y1~Yn을 출력했음을 나타내는 신호를 소정의 단자 EI02로부터 출력하는 기능이 설정되어 있다. 구체적으로 설명하면, 선두의 액정 드라이버의 단자 EI01에 컨트롤러로부터 전송 개시 신호를 입력시킴과 함께, 전단의 드라이버의 단자 EI02를 차단의 드라이버의 단자 EI01에 접속함으로써, 복수의 액정 드라이버를 순차적으로 화상 데이터 취득 상태로 할 수 있다.

[0065] 또한, 본 실시예의 액정 드라이버에는, 특별히 제한되는 것이 아니지만, 외부로부터 동작 모드를 설정할 수 있는 모드 설정 단자 MODE가 설치되어 있고, 타이밍 제어부(190)는 이 모드 설정 단자 MODE의 상태에 따라 후술하는 라인 출력 신호 LOC1과 그것을 지연한 신호 LOC2의 생성을 행하거나 행하지 않도록 하거나 하는 제어가 가능하게 구성되어 있다.

[0066] 상기 라인 출력 신호 LOC1은, 출력 앰프부(180)에 화상 신호의 출력의 타이밍을 알리는 신호이고, 외부로부터 입력되는 수평 동기 신호(클럭) CL1에 기초하여 생성된다. SHL은 표시 데이터의 시프트 방향을 지시하는 신호로 되고, 래치 위치 지정 회로(140)를 통하여 제1 래치 회로(110)에 기입되는 표시 데이터의 기입 방향이 제어된다.

[0067] 도 3은, 도 1에 도시되어 있는 액정 드라이버 중 출력 앰프부(180)와 타이밍 제어부(190)의 일부를 추출하여 본 발명의 제1 실시예의 특징으로 되는 구성을 도시한 것이다.

[0068] 도 3에 도시되어 있는 바와 같이, 본 실시예에서는, 라인 출력 신호 LOC1을 소정 시간 Td만큼 지연시키는 지연 회로(191)와, 지연된 라인 출력 신호 LOC2와 지연 전의 라인 출력 신호 LOC1을 스루시키거나 교차시키거나 전환하는 것이 가능한 신호 경로 전환 회로(193)와, 상기 교류화 신호 M에 기초하여 그 신호 경로 전환 회로(193)의 전환 제어 신호 PCS를 생성하는 D형 플립플롭 FF1로 이루어지는 신호 생성 회로(192)가 설치되어 있다. 지연 회로(191)에서의 지연량 Td의 최적의 값은 0.1μs(마이크로 초) 정도, 즉 1 수평 기간(15μs)의 0.1%~수% 정도가 타당하다.

- [0069] 신호 생성 회로(192)는, 도 4에 도시하는 바와 같이, D 형 플립플롭 FF1의 전단에 교류화 신호 M을 래치하는 D 형 플립플롭 FF0을 설치하고, 교류화 신호 M을 수평 동기 신호 CL1의 하강에서 래치하여 FF0의 출력을 후단의 D 형 플립플롭 FF1의 클럭 단자에 입력하여 동작시키고, 제어 신호 PCS를 생성하도록 구성해도 된다. 이와 같이 구성함으로써, 교류화 신호 M의 펄스 폭이 좁아진 경우에도 안정된 동작이 보증되게 된다.
- [0070] 또한, 본 실시예에서는, 출력 앰프부(180)의 n개의 출력 앰프(출력 회로)는, 예를 들면 반수씩 2개의 그룹 G1, G2로 분할되어 있다. 여기서, 출력 앰프부(180)의 n개의 출력 앰프의 그룹화는, 좌우 반씩, 즉 출력 $Y_1 \sim Y_{n/2}$ 에 대응하는 앰프와 출력 $Y_{n/2+1} \sim Y_n$ 에 대응하는 앰프로 나누어도 되며, 홀수번째의 출력 $Y_1, Y_3 \dots Y_{n-1}$ 에 대응하는 앰프와 짝수번째의 출력 $Y_2, Y_4 \dots Y_n$ 에 대응하는 앰프로 나누어도 된다. 혹은, 후술되는 도 5에 도시되는 바와 같이, 출력 Y_1 및 Y_2 에 대응하는 한 쌍의 앰프를 제1번째 쌍, 출력 Y_3 및 Y_4 에 대응하는 한 쌍의 앰프를 제2번째 쌍과 같이 생각한 경우에, 홀수번째 쌍과 홀수번째 쌍으로 그룹화해도 된다.
- [0071] 라인 출력 신호 LOC1 또는 LOC2에 의해 출력 타이밍이 부여되는 출력 앰프부(180)의 각 출력 앰프는, 구체적으로 설명하면, 예를 들면 후단에 설치된 전송 게이트가 라인 출력 신호 LOC1 또는 LOC2에 의해 온/오프됨으로써, 혹은 라인 출력 신호 LOC1 또는 LOC2를 활성화 신호로 하여 앰프의 전류원이 온되는 것에 의해 증폭 동작을 행함으로써, 화상 신호의 출력을 행하도록 구성된다.
- [0072] 도 5에는, 출력 앰프부(180)의 각 출력 앰프의 후단에 설치되는 전송 게이트를, 교류 구동을 위한 극성 반전용의 게이트와 공용시키도록 한 실시예가 도시되어 있다.
- [0073] 도 5에서는, 출력 앰프부(180)의 각 출력 앰프 AMP1 ~ AMPn로서, 저 출력 임피던스의 볼티지 팔로워가 이용되고 있다. 또한, 입력 화상 데이터에 따른 계조 전압을 생성하는 디코더부(160)에는, 정극성 전압 출력용 DA 변환 회로 DAC1, DAC3 ~ DACn-1과 부극성 전압 출력용 DA 변환 회로 DAC2, DAC4 ~ DACn가 교대로 배치되어 있다. 이와 함께, 각 DA 변환 회로의 전단에는 인접하는 것들 사이에서 입력 데이터를 교체하는 멀티플렉서 MPX1이 설치되고, 출력 앰프 AMP1 ~ AMPn의 후단에는 출력 신호를 교체하는 멀티플렉서 MPX2가 설치되어 있다.
- [0074] 멀티플렉서 MPX1과 MPX2는 교류화 신호 M에 기초하여 타이밍 제어 회로(190)에 의해 생성된 제어 신호 CX1, CX2에 의해 전환 동작되고, 임의의 소스선의 화상 데이터는 멀티플렉서 MPX1에 의해, 정전압 출력용 DA 변환 회로 DACi와 부전압 출력용 DA 변환 회로 DACi+1에 교대로 입력되어 아날로그 전압으로 변환되고 멀티플렉서 MPX2를 통하여 소스선에 인가된다.
- [0075] 이 때, 멀티플렉서 MPX1 및 MPX2는 동일하게 동작된다. 즉, 멀티플렉서 MPX1이 화상 데이터를 통과시키고 있을 때에는 멀티플렉서 MPX2도 화상 신호를 통과시키고, 멀티플렉서 MPX1이 화상 데이터를 교차시키고 있을 때는 멀티플렉서 MPX2도 화상 신호를 교차시키도록 신호 경로를 전환한다.
- [0076] 이것에 의해, 액정 패널의 각 화소 전극은 정극성의 전압과 부극성의 전압이 교대로 인가되어 교류 구동되어, 액정의 열화가 방지된다. 그리고, 본 실시예에서는, 멀티플렉서 MPX2가 제어 신호 CX2에 의해 전환 동작됨과 함께, 출력 앰프 AMP1 ~ AMPn/2에 대응하는 멀티플렉서 MPX2는 라인 출력 신호 LOC1에 의해, 또한 출력 앰프 AMPn/2+1 ~ AMPn에 대응하는 멀티플렉서 MPX2는 LOC1을 지연한 LOC2에 의해 출력 타이밍이 부여되도록 되어 있다.
- [0077] 다음으로, 본 실시예의 신호 경로 전환 회로(193)에 의한 라인 출력 신호 LOC1 및 LOC2의 전환에 수반하는 출력 앰프부(180)로부터의 출력 $Y_1 \sim Y_n$ 의 변화 타이밍을, 도 6을 이용하여 설명한다. 또한, 도 6에는, 교류화 신호 M의 주기가 라인 출력 신호 LOC의 주기의 2배인 경우, 즉 1 라인마다 도트가 반전되는 도트 반전 구동인 경우의 타이밍이 도시되어 있다.
- [0078] 도 6에 도시되어 있는 바와 같이, 실시예의 액정 드라이버에서는, 교류화 신호 M의 1 주기마다 신호 경로 전환 회로(193)의 전환 제어 신호 PCS가 하이 레벨과 로우 레벨로 변화하기 때문에, PCS가 하이 레벨인 기간은, 출력 $Y_1 \sim Y_{n/2}$ 에 대응하는 앰프가 라인 출력 신호 LOC1의 하강에 동기하여 출력을 개시하고, Td만큼 지연되어 출력 $Y_{n/2+1} \sim Y_n$ 에 대응하는 앰프가 라인 출력 신호 LOC2의 하강에 동기하여 출력을 개시한다. 또한, PCS가 로우 레벨인 기간은, 출력 $Y_{n/2+1} \sim Y_n$ 에 대응하는 앰프가 라인 출력 신호 LOC1의 하강에 동기하여 출력을 개시하고, Td만큼 지연되어 출력 $Y_1 \sim Y_{n/2}$ 에 대응하는 앰프가 라인 출력 신호 LOC2의 하강에 동기하여 출력을 개시한다.
- [0079] 그리고, 다음의 프레임 기간에서는, 상기와는 반대로, PCS가 하이 레벨인 기간은, 출력 $Y_{n/2+1} \sim Y_n$ 에 대응하는 앰프가 라인 출력 신호 LOC1의 하강에 동기하여 출력을 개시하고, Td만큼 지연되어 출력 $Y_1 \sim Y_{n/2}$ 에 대응하는 앰프가 라인 출력 신호 LOC2의 하강에 동기하여 출력을 개시한다. 계속해서, PCS가 로우 레벨인 기간은, 출력

$Y_1 \sim Y_n/2$ 에 대응하는 앰프가 라인 출력 신호 LOC1의 하강에 동기하여 출력을 개시하고, T_d 만큼 지연되어 출력 $Y_n/2+1 \sim Y_n$ 에 대응하는 앰프가 라인 출력 신호 LOC2의 하강에 동기하여 출력을 개시한다.

[0080] 이와 같이, 전체 출력 중 절반의 출력의 타이밍을 남은 절반의 출력의 타이밍보다도 조금 늦추는 시간차 출력 제어를 행함으로써, 액정 패널의 소스선에 흐르는 전류의 피크를 내릴 수 있을 뿐만 아니라, 교류화 신호 M의 1 주기마다 늦추는 그룹을 전환함으로써, 화상 데이터가 동일하면 긴 기간에서는 어느 출력 신호에 의한 화소 전극의 충전 기간도 동등하게 되고, 늦추는 그룹을 고정한 시간차 출력 제어인 경우에 비교하여 실효 전압을 안정 시킬 수 있다.

[0081] 상기 실시예에서는, 교류화 신호 M에 기초하여 신호 경로 전환 회로(193)의 전환 제어 신호 PCS를 생성하고 있지만, 도 3의 신호 생성 회로(플립플롭)(192)에, 교류화 신호 M 대신에 프레임 동기 신호(FRM)를 입력하여, 프레임 동기 신호(FRM)에 기초하여 신호 경로 전환 회로(193)의 전환 제어 신호 PCS를 생성하도록 해도 된다.

[0082] 도 7에는, 그와 같이 한 경우에서의 출력 앰프부(180)의 출력($Y_1 \sim Y_n$)의 변화의 타이밍을 도시한다. 도 7로부터 분명히 알 수 있듯이, 본 실시예의 액정 드라이버에서는, 프레임 동기 신호(FRM)의 1 주기마다 신호 경로 전환 회로(193)의 전환 제어 신호 PCS가 하이 레벨과 로우 레벨로 변화하기 때문에, 제1 프레임 기간 T1에서는, 출력 $Y_1 \sim Y_n/2$ 에 대응하는 앰프가 라인 출력 신호 LOC1의 하강에 동기하여 출력을 개시하고, T_d 만큼 지연되어 출력 $Y_n/2+1 \sim Y_n$ 에 대응하는 앰프가 라인 출력 신호 LOC2의 하강에 동기하여 출력을 개시한다.

[0083] 그리고, 다음의 프레임 기간 T2에서는, 상기와는 반대로, 먼저 출력 $Y_n/2+1 \sim Y_n$ 에 대응하는 앰프가 라인 출력 신호 LOC1의 하강에 동기하여 출력을 개시하고, T_d 만큼 지연되어 출력 $Y_1 \sim Y_n/2$ 에 대응하는 앰프가 라인 출력 신호 LOC2의 하강에 동기하여 출력을 개시한다. 또한, 도 7에서도, 교류화 신호 M의 주기가 라인 출력 신호 LOC의 주기의 2배인 경우, 즉 1 라인마다 도트가 반전되는 도트 반전 구동인 경우의 타이밍이 도시되어 있다.

[0084] 이와 같이, 프레임 동기 신호(FRM)에 기초하여 신호 경로 전환 회로(193)의 전환 제어 신호 PCS를 생성하도록 하고 있기 때문에, 동일한 화상 데이터에 대한 화소의 실효 전압은 동일하게 되고 표시 화질은 향상하지만, 프레임 동기 신호(FRM)보다도 교류화 신호 M 쪽이 주기가 짧기 때문에, 제1 실시예와 같이 교류화 신호 M에 기초하여 전환 제어 신호 PCS를 생성하는 쪽이, 고화질을 얻기 쉽다. 또한, 현재 시장에 제공되고 있는 액정 드라이버는 교류화 신호 M을 외부로부터 받는 것이 일반적이고, 프레임 동기 신호(FRM)에 관해서는 이것을 외부로부터 받는 것과 받지 않는 것이 있기 때문에, 교류화 신호 M을 이용하는 쪽이 입력 신호 수나 외부 단자 수를 적게 할 수 있다는 이점도 있다.

[0085] 이상, 출력 앰프부(180)의 n개의 출력 앰프를, 좌우 반씩, 즉 출력 $Y_1 \sim Y_n/2$ 에 대응하는 앰프와 출력 $Y_n/2+1 \sim Y_n$ 에 대응하는 앰프로 나누어 시간차 출력 제어를 행하도록 한 경우에 대해 설명했지만, 홀수번째의 출력 $Y_1, Y_3 \dots Y_{n-1}$ 에 대응하는 앰프와 짝수번째의 출력 $Y_2, Y_4 \dots Y_n$ 에 대응하는 앰프로 그룹을 나누어 시간차 출력 제어를 행하도록 해도 된다. 그 경우의 출력 타이밍은, 도 6 및 도 7과 마찬가지이고, $Y_1 \sim Y_n/2$ 를 $Y_1, Y_3 \dots Y_{n-1}$ 으로 치환하고, 또한 $Y_n/2+1 \sim Y_n$ 을 $Y_2, Y_4 \dots Y_n$ 으로 치환하여 생각하면 된다.

[0086] 또한, 특별히 한정되는 것이 아니지만, 본 실시예에서는, 신호 생성 회로(192)와 지연 회로(191)는 타이밍 제어부(190) 내에 설치되고, 신호 경로 전환 회로(193)는 출력 앰프부(180)에 가까운 측에 설치되어 있지만, 지연 회로(191)도 출력 앰프부(180)에 가까운 측에 설치되도록 해도 된다.

[0087] 또한, 지연 회로(191)는, 도 8에 도시하는 바와 같이, 지연용 인버터 열 DLY와 그것을 우회하는 바이패스 경로 BPS와 전환 스위치 SW를 구비하고, 예를 들면 상기 모드 신호 MODE에 따라 스위치 SW를 전환함으로써, 라인 출력 신호 LOC1을 지연시키거나 지연시키지 않도록하거나 하는 것이 가능하게 구성할 수 있다. 그리고, 스위치 SW를 전환하여 라인 출력 신호 LOC1를 지연시키지 않도록 한 상태에서는, 플립플롭(192)을 리세트하여 전환 제어 신호 PCS를 로우 레벨 혹은 하이 레벨로 고정하고, 신호 경로 전환 회로(193)의 전환이 이루어지지 않도록 구성해도 된다.

[0088] 라인 출력 신호 LOC1의 지연을 행하지 않도록 함으로써, 예를 들면, 라인 출력의 주기, 즉 커먼 라인의 시프트 주기가 짧고 화소 전극의 충전 시간을 충분히 취할 수 없는 표시 시스템에서, 실시예의 좌우 2개의 출력 앰프의 시간차 출력 제어에 의해 실효 전압이 내려가는 것을 회피할 수 있다. 또한, 도 8의 구성에서, 단수, 즉 지연량이 서로 다른 복수의 지연용 인버터 열을 형성하여 레지스터 등에의 설정에 의해, 사용하는 액정 패널이나 시스템에 따라 지연량을 조정할 수 있도록 구성하는 것도 가능하다.

[0089] 도 9는, 본 발명의 제2 실시예를 도시한다. 본 실시예는, 라인 출력 신호 LOC0를 지연시키는 서로 지연량이 서로 다른 복수의 지연 회로 DLY1, DLY2, ..., DLYm를 설치하고, 각각 타이밍이 서로 다른 라인 출력 신호 LOC0,

LOC₁ ~ LOC_m를 생성함과 함께, 출력 앰프부(180)의 n개의 출력 앰프를 m+1개의 그룹으로 나누고, 신호 경로 전환 회로(193)에서 라인 출력 신호 LOC₀ ~ LOC_m를 적당한 주기(예를 들면 교류화 신호 M의 주기의 m배)로 전환하여 각 그룹의 출력 앰프에 차례차례로 공급하여, 서로 다른 타이밍에서 동작시키도록 한 것이다. 본 실시예에 따르면, 액정 패널의 소스선에 흐르는 전류의 피크를 더욱 내릴 수 있다고 하는 이점이 있다.

[0090] 또한, 도 9에서는, 출력 앰프부(180)의 n개의 출력 앰프를 m+1개의 그룹으로 나누고, 각각의 그룹을, 각각 타이밍이 서로 다른 m+1개의 라인 출력 신호 LOC₀ ~ LOC_m에 의해 제어하는 실시예에 관계하고 있지만, 이것에 한정되는 것이 아니며, 지연 회로를 m개 이상 설치하고, 이들의 출력 신호를 적절한 타이밍에서 신호 경로 전환 회로(193)에 의해 전환하여, 출력 앰프부(180)의 n개의 출력 앰프를 m개의 그룹에 공급함으로써, 출력 앰프부(180)의 n개의 출력 앰프를 m개의 그룹을 제어해도 된다.

[0091] 도 10은, 본 발명의 제3 실시예를 도시한다. 본 실시예는, 출력 앰프부(180)의 n개의 출력 앰프를 좌우 2개의 그룹으로 나누어 2개의 라인 출력 신호 LOC₁ 또는 LOC₂로 시간차 출력 제어를 행하도록 한 도 3의 실시예에서, 출력 앰프부(180)의 거의 중앙부에 인접하여 신호 경로 전환 회로(193)를 배치하고 그 양측에 앰프의 열방향을 따라서 연장하여 설치된 배선 LL₁, LL₂를 설치하여, 각 출력 앰프에 라인 출력 신호 LOC₁ 또는 LOC₂를 공급하여 주기적으로 전환하면서 시간차 출력 동작을 시킬 수 있도록 구성한 것이다.

[0092] 홀수번짜의 출력 앰프와 짝수번짜의 출력 앰프를 각각 그룹화하면, 라인 출력 신호 LOC₁ 및 LOC₂를 전달하는 배선 LL₁, LL₂를 출력 앰프부(180) 전체에 걸쳐 2개 배치해야 하지만, 도 10과 같은 레이아웃을 행함으로써, 배선 LL₁, LL₂를 출력 앰프부(180)의 좌우에 각각 1개씩 배치하면 되고, 그것에 의해 배선 영역을 줄일 수 있다고 하는 이점이 있다.

[0093] 도 11에는, 본 실시예의 액정 드라이버(100)를 복수개 사용하여 1600×1200 도트의 컬러 액정 패널(200)을 구동하는 시스템을 구성한 경우의 블록도가 도시되어 있다. 컬러 액정 패널(200)의 라인 방향에는, 10개의 소스 드라이버 DRV₁ ~ DRV₁₀이 배치되고, 이들의 소스 드라이버 DRV₁ ~ DRV₁₀ 중 소스 드라이버 DRV₂ ~ DRV₁₀의 단자 EI₀₁에는, 전단의 소스 드라이버의 단자 EI₀₂가 전기적으로 결합됨으로써, 직렬 형태로 접속되어 있다.

[0094] 선두의 소스 드라이버 DRV₁의 단자 EI₀₁에는 액정 표시 컨트롤러(400)로부터 데이터 취득 인에이블 신호 EI₀가 입력되고, 선두의 액정 드라이버 DRV₁의 데이터 취득이 종료하면 단자 EI₀₂가 하이 레벨로 변화되고, 다음의 소스 드라이버 DRV₂의 단자 EI₀₁에 데이터 취득 인에이블 신호로서 입력되고, 데이터의 취득을 개시하도록 되어 있다. 이것에 의해, 차단의 액정 드라이버가 이 신호를 EI₀₁ 단자로 받도록 접속을 해 둠으로써, 복수의 액정 드라이버를 사용한 표시 시스템에서, 액정 표시 컨트롤러는 각 드라이버에 대하여 독자의 개시 신호를 보내지 않고, 연속한 화상 데이터의 전송이 가능하게 된다. 그 때문에, 표시 시스템의 설계자의 부담을 경감할 수 있다.

[0095] 도 11의 구동 시스템은, 상기 소스 드라이버 DRV₁ ~ DRV₁₀과, 컬러 액정 패널(200)의 커먼선(TFT 패널에서는 게이트선이라고 함)을 순서대로 선택 레벨로 하는 게이트 드라이버(주사선 구동 회로)(300)와, 시스템 전체를 제어하는 액정 표시 컨트롤러(400)와, 액정 구동 전압을 생성하는 액정 구동 전원 회로(500)를 구비한다. 액정 표시 컨트롤러(400)는 게이트 드라이버(300)에 대한 제어 신호로서의 프레임 동기 신호 FRM이나 시프트 타이밍을 부여하는 클럭 CL₃을 생성하거나, 상기 소스 드라이버 DRV₁ ~ DRV₁₀에 공급하는 화상 데이터 D₅₇ ~ D₅₀……D₀₇ ~ D₀₀나 소스 드라이버를 제어하는 인에이블 신호 EI₀, 동작 클럭 CL₁, CL₂, 교류화 신호 M을 생성한다.

[0096] 액정 구동 전원 회로(500)는, 소스 드라이버 DRV₁ ~ DRV₁₀에 대하여 공급하는 계조 전압의 근원으로 되는 상기 18 단계의 구동 전압 V₀ ~ V₁₇(도 1, 도 2 참조)과, 액정 패널(200)의 대향 전극에 액정 중심 전위로서 인가하는 전압 VCOM, 게이트 드라이버(300)에 대하여 공급하는 게이트선의 선택 레벨로 되는 전압 VGON 및 게이트선의 비선택 레벨로 되는 전압 VGOFF를 생성한다.

[0097] 도 12 ~ 도 14에는, 액정 패널의 교류 구동 예가 도시된다. 이들의 도면에서, 부호「+」, 「-」는 각각의 도트(화소)의 극성을 나타내고 있고, (A), (B)는 도트가 어떻게 반전하는지를 나타내고 있다. 도면으로부터 분명히 알 수 있듯이, 도 12 ~ 도 14의 교류 구동 예에는, 액정 패널을 좌우 2개의 그룹으로 분할하여 출력 타이밍을 어긋나게 하는 방식이 아니고, 홀수 열(홀수의 소스선)과 짝수 열의 그룹을 나누어 출력 타이밍을 어긋나게 하는 방식이 적용된다.

[0098] 도 12 ~ 도 14는, 액정 패널을 홀수 열과 짝수 열의 그룹을 나눠 출력 타이밍을 어긋나게 하는 방식을 적용하는 경우에도, 주사선 방향의 극성의 반전 방식이 서로 다른 경우가 있음을 도시하고 있다. 이들의 구동 방식은, 교류화 신호 M에 따라 타이밍 제어부(190)로부터 디코더부(160)에 공급되는 정극성 및 부극성의 계조 전압 중

어느 것을 선택하여 출력할지 지정하는 제어 신호에 따라 결정된다.

[0099] 도 12~도 14 중 도 12의 교류 구동 방식은, 상하 및 좌우에 인접하는 도트끼리 극성이 반대로 되고, 또한 프레임마다 즉 홀수 프레임과 짝수 프레임에서 각 도트가 반전하도록 구동하는 방식이다. 또한, 도 13의 교류 구동 방식은, 3개의 주사선마다 도트가 반전하도록, 즉 동일 열의 3개의 도트는 동일한 극성으로 인접하는 열의 도트의 극성과 반대로 되도록 구동하는 방식이다. 도 14의 교류 구동 방식은, 프레임마다 도트가 반전하도록 즉 동일 열의 도트는 전부 동일한 극성으로 인접하는 열의 도트의 극성은 반대로 되도록 구동하는 방식이다.

[0100] 마찬가지로 하여, 액정 패널을 좌우 2개의 그룹으로 분할하여 출력 타이밍을 어긋나게 하는 방식에서도, 각각 도 12~도 14와 대응하는 교류 구동을 생각할 수 있다. 또한, 복수의 소스 드라이버를 사용하는 시스템에서는, 인접하는 드라이버마다 극성을 바꿈과 함께 전체 드라이버를 2개의 그룹으로 나누어, 그룹 단위로 시간차 출력 제어를 행하도록 하는 것도 가능하다.

[0101] 이상 본 발명자에 의해 이루어진 발명을 실시예에 기초하여 구체적으로 설명했지만, 본 발명은 상기 실시예에 한정되는 것이 아니고, 그 요지를 일탈하지 않는 범위에서 여러가지 변경 가능한 것은 물론이다. 예를 들면, 상기 실시예에서는, 화상 데이터가 8 비트이고 계조 전압이 부극성, 정극성 각각 256 단계인 경우에 대해 설명했지만, 그것에 한정되는 것이 아니고, 화상 데이터가 9 비트이고 계조 전압이 512 단계인 경우나, 화상 데이터가 10 비트이고 계조 전압이 1024 단계인 경우에도 적용할 수 있다. 또한, 상기 실시예에서는, 1개의 액정 드라이버에 480개의 출력 앰프를 설치하고 있지만, 420개 등이어도 된다. 또한, 상기 실시예에서는, 출력 앰프로서 볼티지 팔로워를 이용하고 있지만, 차동 앰프 등이어도 된다. 또한, 상기 실시예에서는, 6 화소(1 라인분)의 화소 데이터를 동시에 취득하는 경우에 대해 설명되었지만, 그것에 한정되는 것이 아니고, 3 화소나 4 화소 등을 1 라인분으로 하여 동시에 취득하는 경우라 하더라도 된다. 또한, 외부로부터 입력되는 화소 데이터의 신호 레벨은, TTL 레벨, LVDS(Low Voltage Differential Signaling) 레벨, 혹은, mini-LVDS이라도 된다.

[0102] 또한, 출력 앰프의 형식은, 도 5에 도시되는 바와 같은, 페어 방식의 앰프에 한정되는 것이 아니고, 도 5에서, 멀티플렉서 MPX2를 설치하지 않는 방식(쌍방향 앰프 방식)에도 적용 가능하다.

[0103] 또한, 상기 실시예에서는, 화상 데이터의 취득이 종료했을 때에 화상 데이터의 취득 종료를 나타내는 신호를 출력하는 단자 EI02를 설치하고, 복수의 드라이버 IC를 이용하여 시스템을 구성하는 경우에 그 단자의 신호를 차단의 드라이버 IC에 데이터 취득 인에이블 신호 EI01로서 입력하고 있지만, 신호 EI02를 출력하는 단자를 생략하고, 모든 드라이버 IC에 대하여 데이터 취득 인에이블 신호 EI01을 액정 표시 컨트롤러(400)로부터 순서대로 부여하도록 구성하는 것도 가능하다.

[0104] 또한, 상기 실시예에서는, 컬러 액정 표시 패널의 구동 방법에 대해 설명되었지만, 유기 EL 표시 패널의 구동 방법으로서 적용 가능하다.

<산업상의 이용가능성>

[0106] 이상의 설명에서는 주로 본 발명자에 의해 이루어진 발명을 그 배경으로 된 이용 분야인 TFT 컬러 액정 패널을 구동하는 액정 드라이버에 적용한 것에 대해 설명했지만, 본 발명은 그것에 한정되는 것이 아니고, TFT 이외의 컬러 액정 패널 외에, 흑백 표시의 액정 패널을 구동하는 액정 드라이버에도 적용할 수 있다. 또한, 본 발명의 액정 드라이버는, 텔레비전용 액정 디스플레이를 구동하는 경우에는 물론, 퍼스널 컴퓨터나 노트 퍼스널 컴퓨터의 액정 모니터를 구동하는 액정 드라이버에도 적용할 수 있다.

발명의 효과

[0107] 본원에서 개시되는 발명 중 대표적인 것에 의해 얻어지는 효과를 간단히 설명하면 하기와 같다.

[0108] 즉, 본 출원의 발명에 따르면, 표시 화질이 양호한 표시 구동 장치(액정 드라이버, 액정 구동용 반도체 집적 회로)를 실현할 수 있다.

[0109] 또한, 본 출원의 발명에 따르면, EMI의 발생을 억제하면서 고화질의 표시 구동을 행할 수 있는 표시 구동 장치(액정 드라이버, 액정 구동용 반도체 집적 회로)를 실현할 수 있다.

[0110] 또한 본 출원의 발명에 따르면, 사용 시스템에 따라 기능을 변경 가능한 사용하기 편한 표시 구동 장치(액정 드라이버, 액정 구동용 반도체 집적 회로)를 실현할 수 있다.

[0111] 또한, 칩 사이즈의 증대를 억제하면서 고화질의 표시 구동을 행할 수 있는 표시 구동 장치(액정 드라이버, 액정

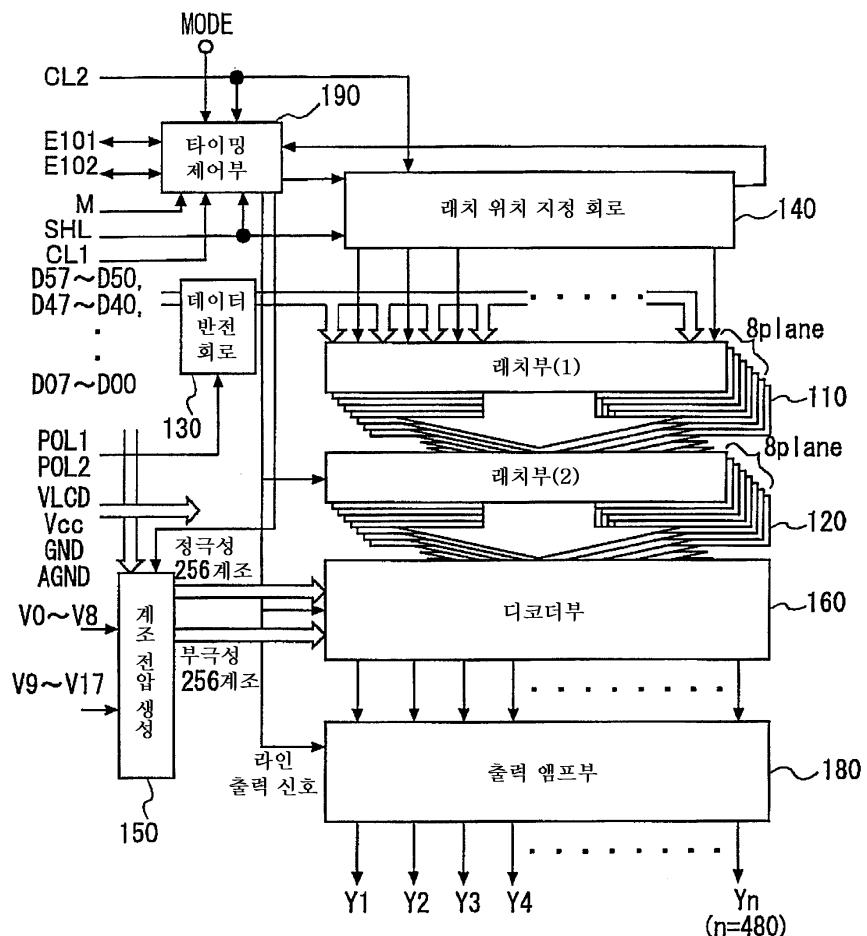
구동용 반도체 집적 회로)를 실현할 수 있다.

도면의 간단한 설명

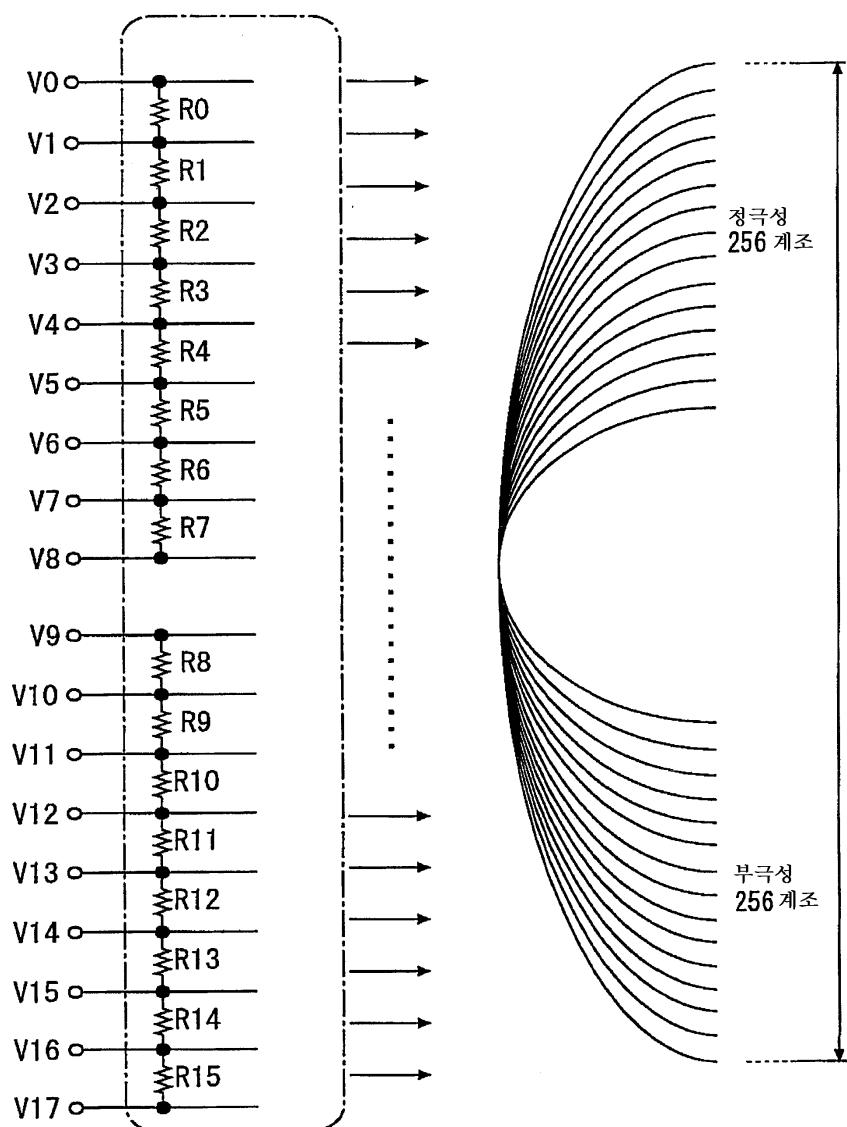
- [0001] 도 1은 본 발명을 적용한 액정 드라이버의 개략 구성을 도시하는 블록도.
- [0002] 도 2는 계조 전압 생성 회로의 구성을 개념으로서 도시한 설명도.
- [0003] 도 3은 도 1에 도시되어 있는 액정 드라이버 중 출력 앰프부와 타이밍 제어부의 일부를 추출하여 본 발명의 제1 실시예의 특징으로 되는 구성을 도시한 블록도.
- [0004] 도 4는 신호 경로 전환 회로의 전환 제어 신호 PCS를 생성하는 신호 생성 회로의 개략 구성을 도시하는 블록도.
- [0005] 도 5는 디코더부와 출력 앰프부의 구성예를 도시하는 블록도.
- [0006] 도 6은 실시예의 액정 드라이버에서, 1 라인마다 도트가 반전되는 도트 반전 구동인 경우의 출력 화상 신호 Y1 ~ Yn의 타이밍을 도시하는 타이밍차트.
- [0007] 도 7은 실시예의 액정 드라이버에서, 프레임 동기 신호 FRM에 기초하여 신호 경로 전환 회로의 전환 제어 신호 PCS를 생성하도록 한 경우의 출력 화상 신호 Y1 ~ Yn의 타이밍을 도시하는 타이밍차트.
- [0008] 도 8은 라인 출력 신호를 지연하는 지연 회로의 구성예를 도시하는 블록도.
- [0009] 도 9는 본 발명의 제2 실시예의 구성을 도시한 블록도.
- [0010] 도 10은 본 발명의 제3 실시예를 도시하는 레이아웃 설명도.
- [0011] 도 11은 본 발명의 실시예의 액정 드라이버를 복수개 사용한 액정 표시 시스템의 구성예를 도시하는 블록도.
- [0012] 도 12는 본 발명을 적용 가능한 액정 표시 시스템에서의 액정 패널의 교류 구동예를 도시하는 설명도.
- [0013] 도 13은 본 발명을 적용 가능한 액정 표시 시스템에서의 액정 패널의 다른 교류 구동예를 도시하는 설명도.
- [0014] 도 14는 본 발명을 적용 가능한 액정 표시 시스템에서의 액정 패널의 또 다른 교류 구동예를 도시하는 설명도.
- [0015] 도 15는 본 발명에 앞서서 검토한 시간차 제어에 의한 출력 화상 신호 Y1 ~ Yn의 타이밍을 도시하는 타이밍차트.
- [0016] <도면의 주요부분에 대한 부호의 설명>
- [0017] 100 액정 표시 구동 장치(액정 드라이버 IC)
- [0018] 110 제1 래치부
- [0019] 120 제2 래치부
- [0020] 130 데이터 반전 회로
- [0021] 140 래치 위치 지정 회로
- [0022] 150 계조 전압 생성 회로
- [0023] 160 디코더(셀렉터)부
- [0024] 180 출력 앰프부
- [0025] 190 타이밍 제어부
- [0026] 191 지연 회로
- [0027] 192 전환 제어 신호 생성 회로
- [0028] 193 신호 경로 전환 회로
- [0029] 200 액정 패널
- [0030] 300 주사선 구동 회로(커먼 드라이버)
- [0031] 400 액정 표시 컨트롤러

[0032] 500 액정 구동 전원 회로

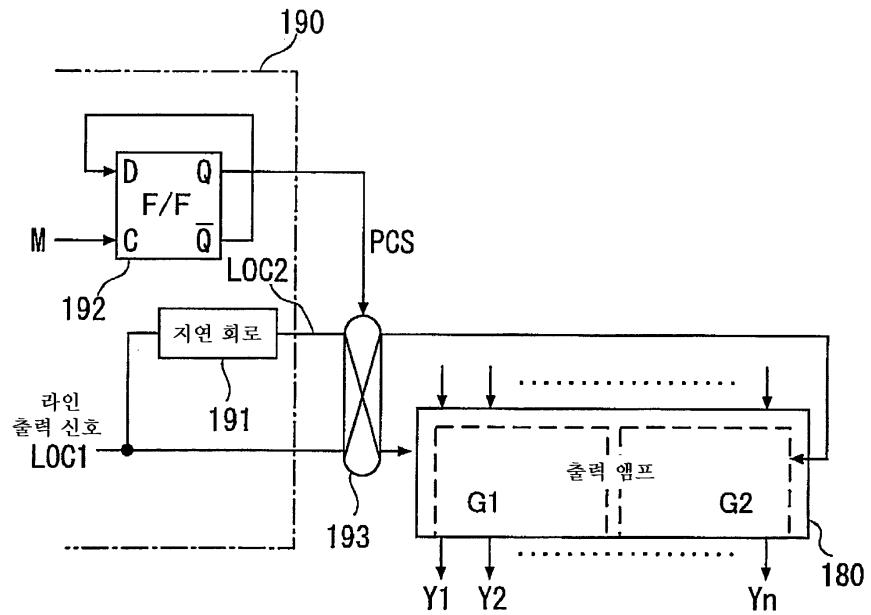
[0033] DRV1 ~ DRV10 액정 드라이버 IC

도면**도면1**

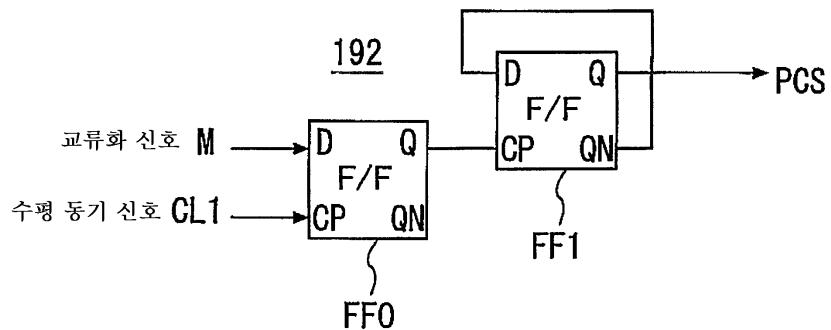
도면2



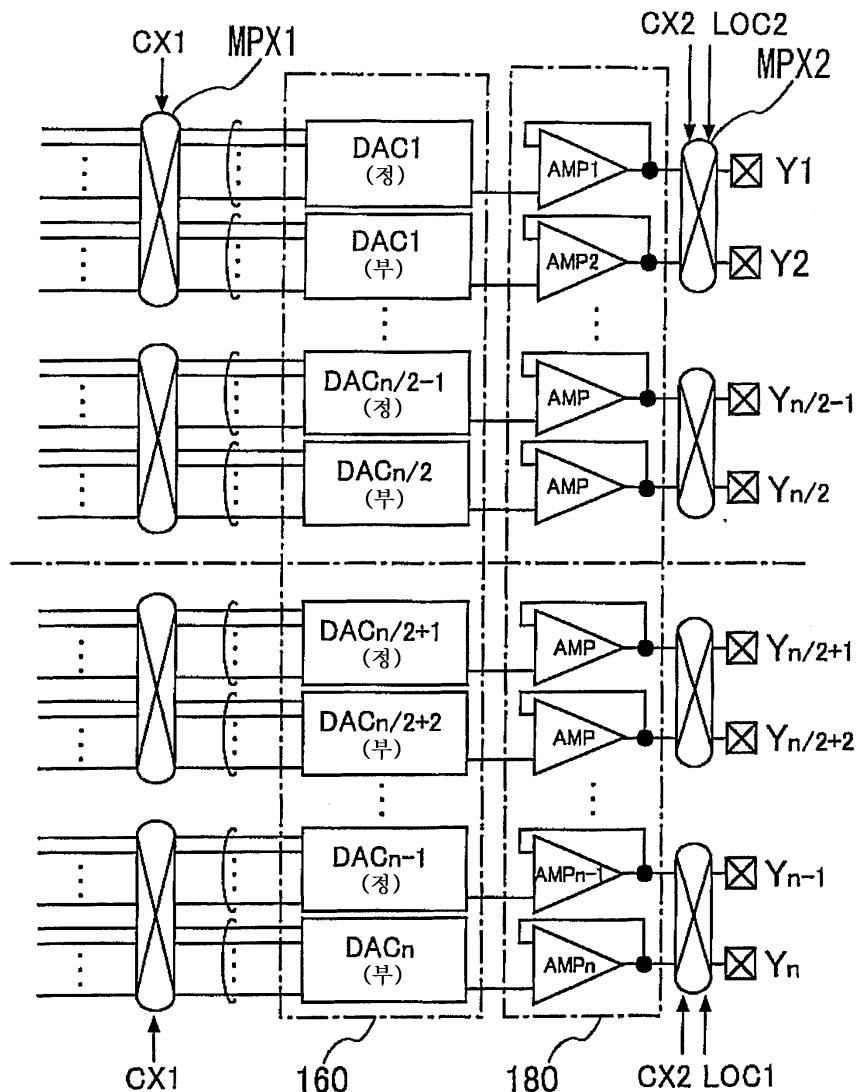
도면3



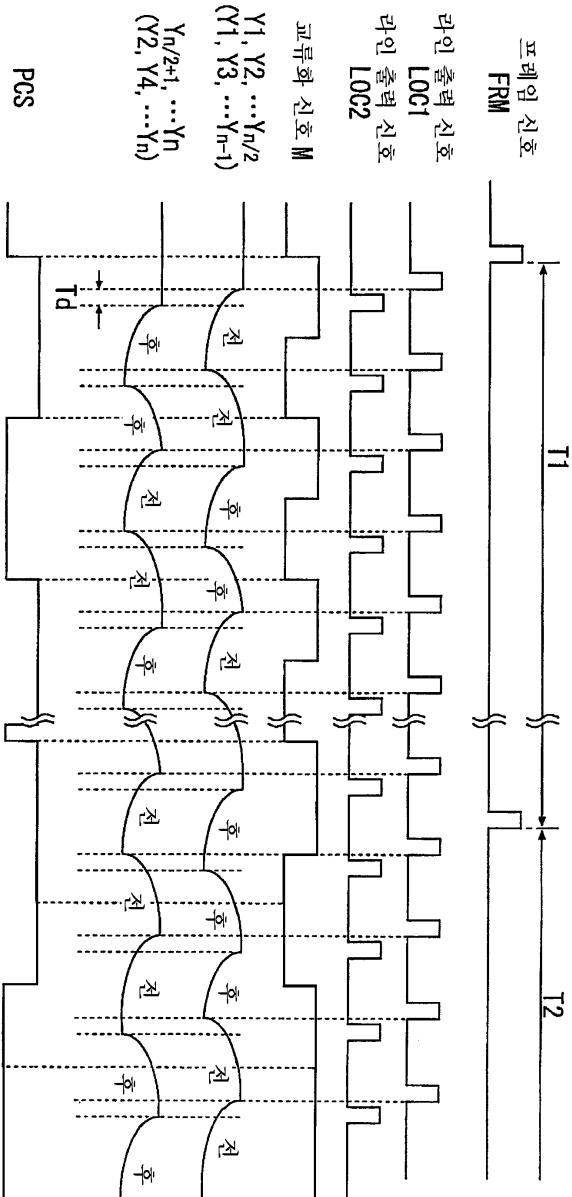
도면4



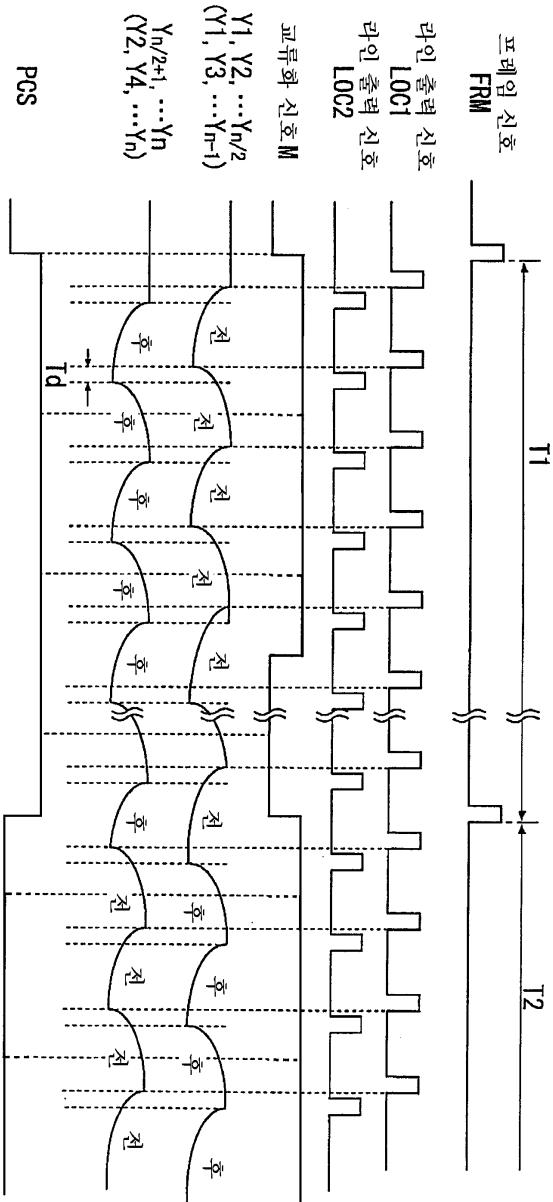
도면5



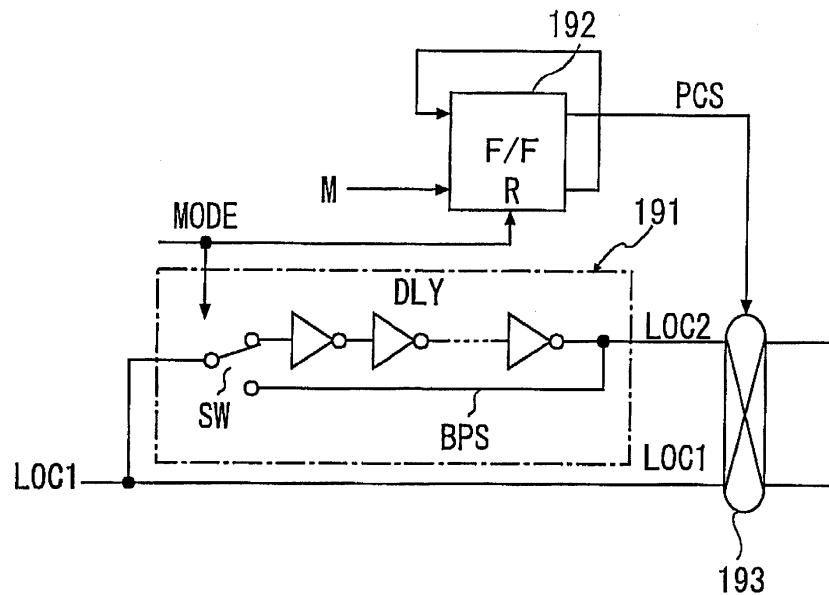
도면6



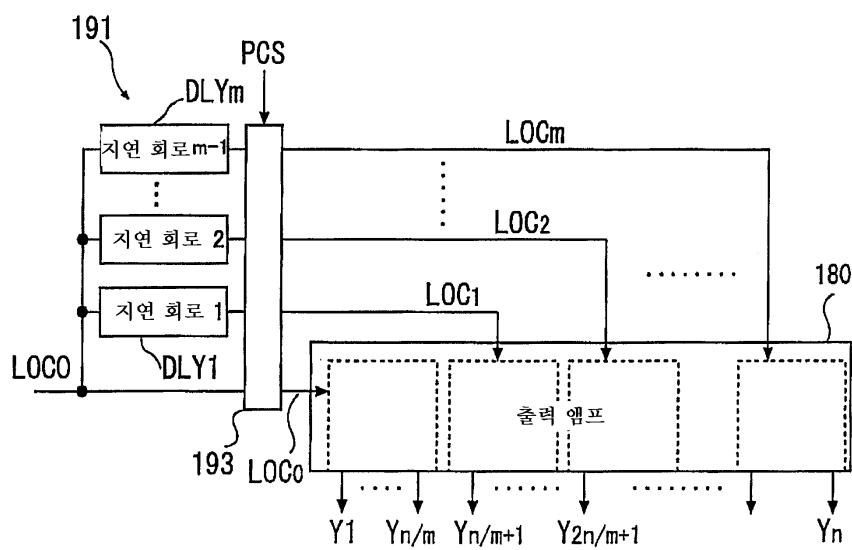
도면7



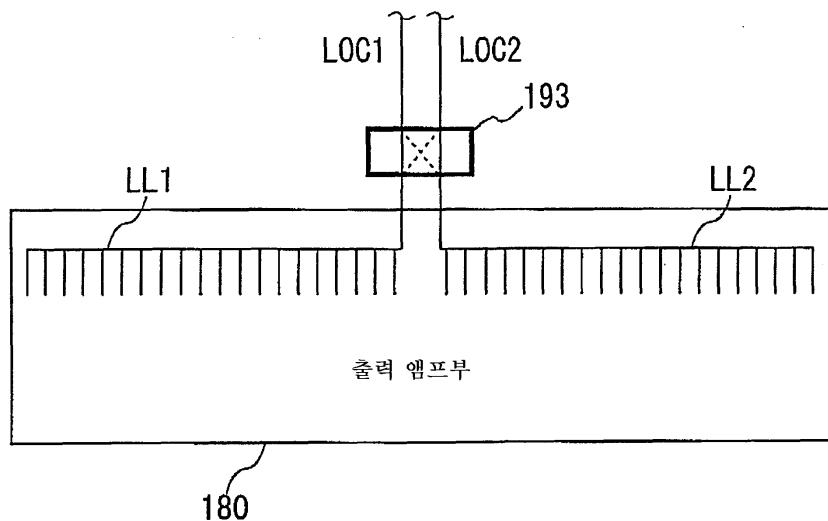
도면8



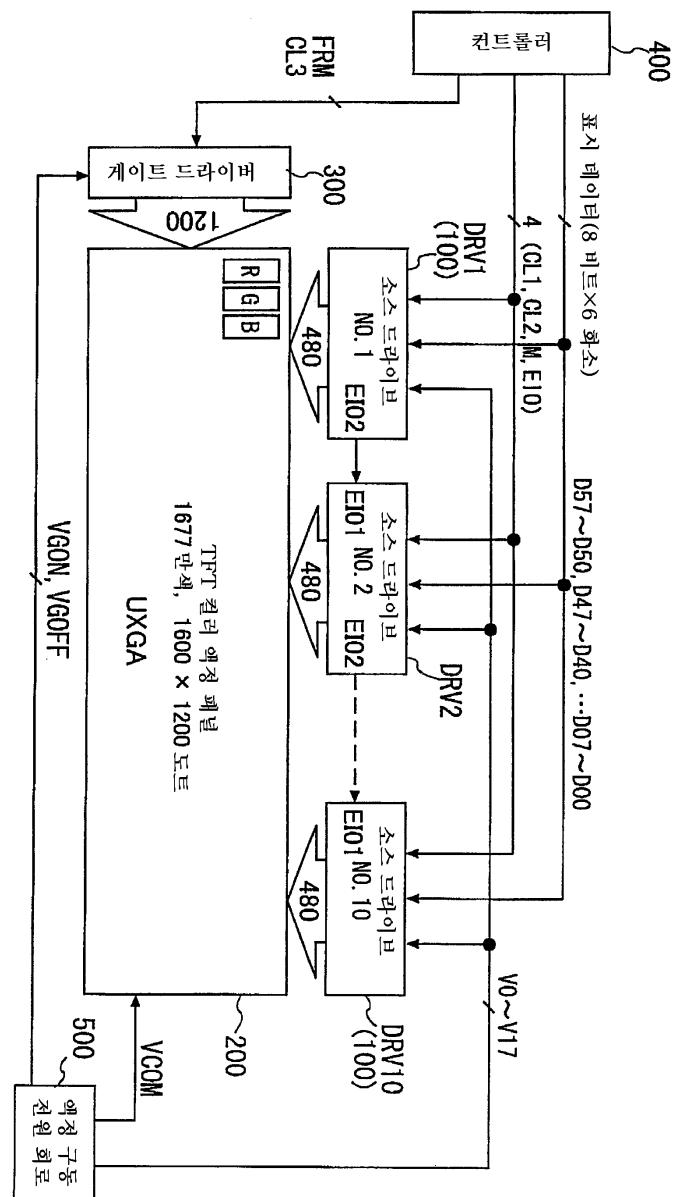
도면9



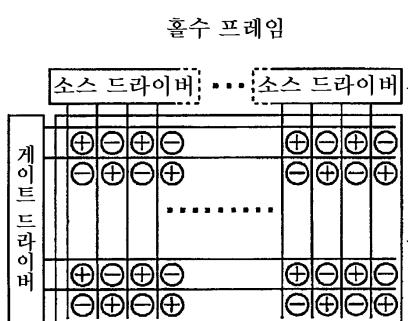
도면10



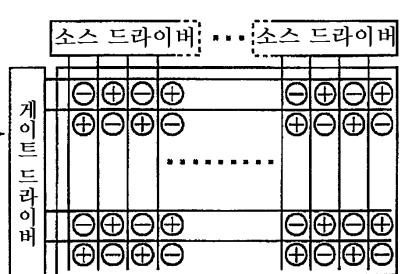
도면11



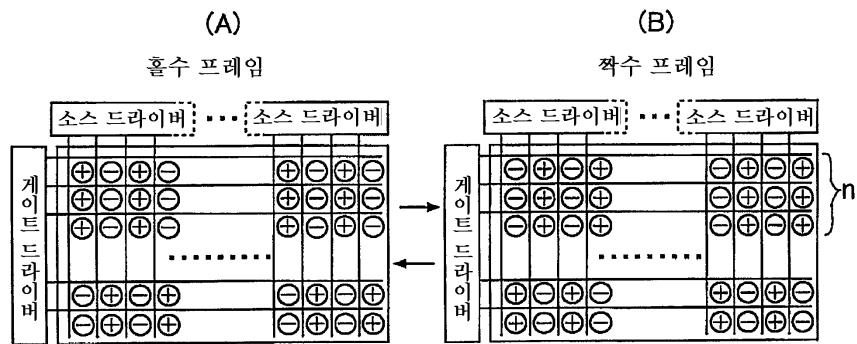
(A)



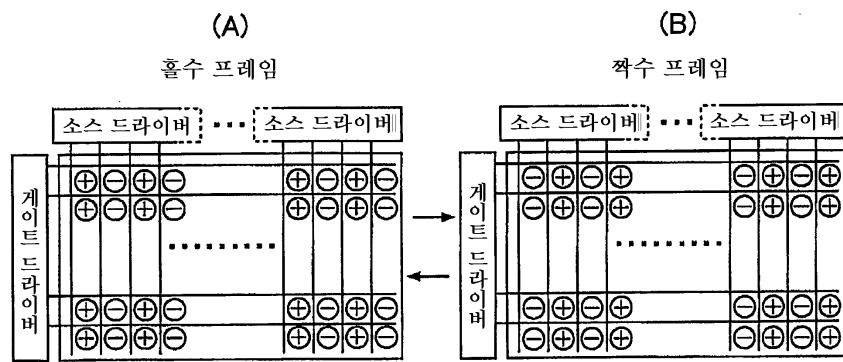
(B)



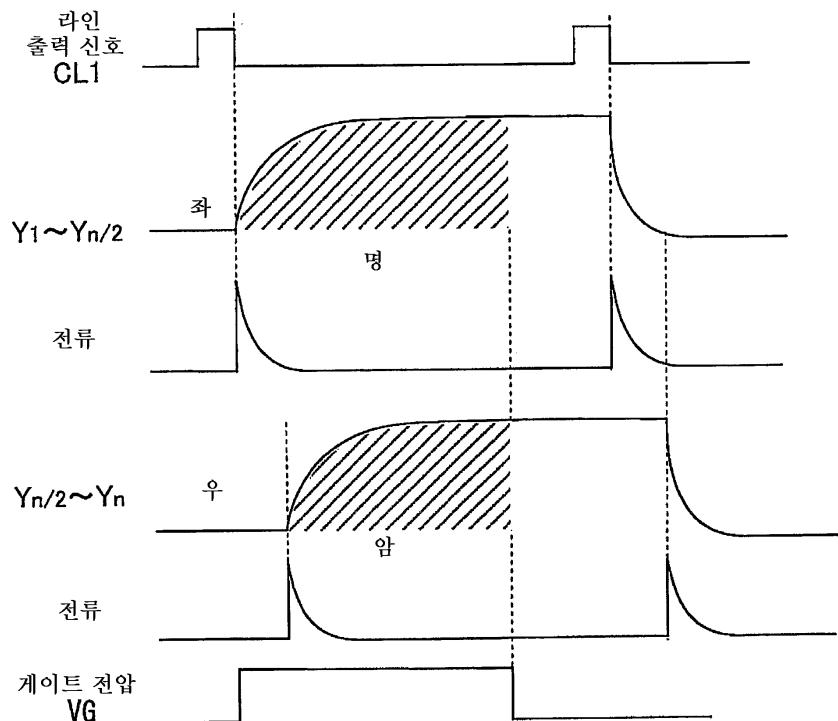
도면13



도면14



도면15



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 28과 35

【변경전】

상기 타이밍 제어 회로

【변경후】

상기 타이밍 제어부

【직권보정 2】

【보정항목】 청구범위

【보정세부항목】 청구항 22

【변경전】

상기 신호 전환 회로

【변경후】

상기 신호 경로 전환 회로

专利名称(译)	标题 : 液晶显示驱动装置和液晶显示系统		
公开(公告)号	KR101126842B1	公开(公告)日	2012-03-27
申请号	KR1020050044380	申请日	2005-05-26
[标]申请(专利权)人(译)	瑞萨电子株式会社		
申请(专利权)人(译)	瑞萨电子株式会社		
当前申请(专利权)人(译)	瑞萨电子株式会社		
[标]发明人	OKAMURA KAZUHIRO 오까무라가즈히로 YOSHIOKA AKIHIKO 요시오까아끼히코		
发明人	오까무라가즈히로 요시오까아끼히코		
IPC分类号	G09G3/20 G09G G02F1/133 G09G3/36		
CPC分类号	G09G2330/025 G09G2330/06 G09G2310/027 G09G3/2011 G09G3/3614 G09G2310/0297 G09G2310/08 G09G3/3688 G09G2310/0283		
代理人(译)	CHANG, SOO KIL LEE , JUNG HEE		
优先权	2004157005 2004-05-27 JP		
其他公开文献	KR1020060046182A		
外部链接	Espacenet		

摘要(译)

提供了一种显示驱动器装置(液晶驱动器),即使当显示面板的多条信号线(源极线)被分成多个组作为EMI的对策时,也不会导致显示图像质量的下降。利用液晶显示驱动器装置(液晶驱动器),用于在接收显示图像数据时产生要施加到显示面板的各个信号线的图像信号,并且对应于每一行输出一次性的图像信号,对于从外部输入的输出定时信号,在液晶驱动器的最后一级中用于分别输出图像信号的输出放大器被分成多个组,并且使各组的输出放大器经历输出序列的周期性变化,而各个图像信号在组的输出定时中略微交错。

