



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2008년05월22일  
(11) 등록번호 10-0831306  
(24) 등록일자 2008년05월15일

(51) Int. Cl.

G02F 1/1345 (2006.01)

(21) 출원번호 10-2004-0017937  
(22) 출원일자 2004년03월17일  
심사청구일자 2006년09월26일  
(65) 공개번호 10-2005-0092838  
(43) 공개일자 2005년09월23일

(56) 선행기술조사문헌  
JP20020139741 A  
(뒷면에 계속)

전체 청구항 수 : 총 9 항

(73) 특허권자

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

김강석

서울특별시양천구신정5동910번지5호

(74) 대리인

김용인, 심창섭

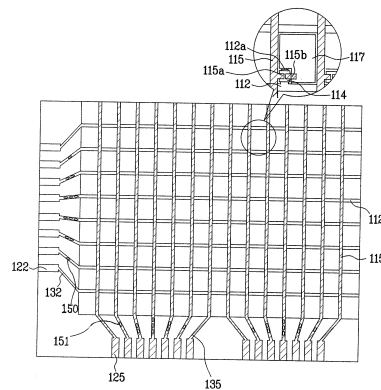
심사관 : 안준형

(54) 액정표시소자

(57) 요약

본 발명은 링크선에 저항보상홀을 만들어 서로 다른 길이의 링크선의 저항치를 보상함으로써, 링크선에 연결된 배선에 동일한 전류가 흐르도록 하는 액정표시소자에 관한 것으로, 특히 서로 수직 교차하여 복수개의 화소를 정의하는 게이트 배선 및 데이터 배선과, 상기 각 화소에 형성되는 박막트랜지스터 및 화소전극을 포함하는 액티브 영역과, 상기 액티브 영역 외곽부에서 상기 게이트 배선 및 데이터 배선으로부터 연장형성된 게이트 링크선 및 데이터 링크선과, 상기 게이트 링크선에 형성되어 서로 다른 길이를 가진 게이트 링크선의 저항치를 보상하는 제 1 저항보상홀과, 상기 데이터 링크선에 형성되어 서로 다른 길이를 가진 데이터 링크선의 저항치를 보상하는 제 2 저항보상홀과, 상기 게이트 링크선의 끝단에 형성되는 게이트 패드와, 상기 데이터 링크선의 끝단에 형성되는 데이터 패드를 포함하여 구성되는 것을 특징으로 한다.

대표도 - 도3



(56) 선행기술조사문헌

KR1020040000778 A

KR1020040060619 A

KR1020040087452 A

KR1020050038133 A

KR1020050066425 A

KR100237679 B1

---

## 특허청구의 범위

### 청구항 1

서로 수직 교차하여 복수개의 화소를 정의하는 게이트 배선 및 데이터 배선과, 상기 각 화소에 형성되는 박막트랜지스터 및 화소전극을 포함하는 액티브 영역;

상기 액티브 영역 외곽부에서 상기 게이트 배선 및 데이터 배선으로부터 연장형성된 게이트 링크선 및 데이터 링크선;

상기 게이트 링크선에 형성되어 서로 다른 길이를 가진 게이트 링크선의 저항치를 보상하는 제 1 저항보상홀;

상기 데이터 링크선에 형성되어 서로 다른 길이를 가진 데이터 링크선의 저항치를 보상하는 제 2 저항보상홀;

상기 게이트 링크선의 끝단에 형성되는 게이트 패드;

상기 데이터 링크선의 끝단에 형성되는 데이터 패드를 포함하여 구성되는 것을 특징으로 하는 액정표시소자.

### 청구항 2

제 1 항에 있어서, 상기 게이트 링크선의 길이와 상기 제 1 저항보상홀의 개수는 서로 반비례 관계인 것을 특징으로 하는 액정표시소자.

### 청구항 3

제 1 항에 있어서, 상기 제 1 저항보상홀이 형성된 게이트 링크선을 통해서, 동일한 전류가 상기 게이트 배선에 전달되는 것을 특징으로 하는 액정표시소자.

### 청구항 4

제 1 항에 있어서, 상기 제 1 저항보상홀은 상기 게이트 링크선 패터닝시, 동시에 형성되는 것을 특징으로 하는 액정표시소자.

### 청구항 5

제 1 항에 있어서, 상기 제 2 저항보상홀이 형성된 데이터 링크선을 통해서, 동일한 전류가 상기 데이터 배선에 전달되는 것을 특징으로 하는 액정표시소자.

### 청구항 6

제 1 항에 있어서, 상기 제 2 저항보상홀은 상기 데이터 링크선 패터닝시, 동시에 형성되는 것을 특징으로 하는 액정표시소자.

### 청구항 7

제 1 항에 있어서, 상기 게이트 링크선 중, 가장 길이가 긴 게이트 링크선에는 제 1 저항보상홀이 구비되지 않는 것을 특징으로 하는 액정표시소자.

### 청구항 8

제 1 항에 있어서, 상기 데이터 링크선의 길이와 상기 제 2 저항보상홀의 개수는 서로 반비례 관계인 것을 특징으로 하는 액정표시소자.

### 청구항 9

제 1 항에 있어서, 상기 데이터 링크선 중, 가장 길이가 긴 데이터 링크선에는 제 2 저항보상홀이 구비되지 않는 것을 특징으로 하는 액정표시소자.

## 명세서

### 발명의 상세한 설명

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

- <14> 본 발명은 액정표시소자(LCD ; Liquid Crystal Display Device)에 관한 것으로, 특히 서로 다른 길이를 가진 패드 링크선에 있어서, 길이에 대한 저항치를 보상함으로써 배선에 동일한 전류가 흐르도록 하는 액정표시소자에 관한 것이다.
- <15> 평판표시소자로서 최근 각광받고 있는 액정표시소자는 콘트라스트(contrast) 비가 크고, 계조 표시나 동화상 표시에 적합하며 전력소비가 작다는 장점 때문에 활발한 연구가 이루어지고 있다.
- <16> 특히, 얇은 두께로 제작될 수 있어 장치 벽결이 TV와 같은 초박형(超薄形) 표시장치로 사용될 수 있을 뿐만 아니라, 무게가 가볍고, 전력소비도 CRT 브라운관에 비해 상당히 적어 배터리로 동작하는 노트북 컴퓨터의 디스플레이로 사용되는 등, 차세대 표시장치로서 각광을 받고 있다.
- <17> 이와 같은 액정표시소자는 일반적으로, 게이트 배선 및 데이터 배선에 의해 정의된 각 화소 영역에 박막트랜지스터와 화소전극이 구비되어 있는 박막 어레이 기판과, 컬러필터층, 블랙 매트릭스 및 공통전극이 구비되어 있는 컬러필터 기판과, 상기 두 기판 사이에 개재된 액정층으로 구성되어, 전극에 전압을 인가하여 액정층의 액정 분자들을 재배열시킴으로써 투과되는 빛의 양을 조절하여 화상을 표시한다.
- <18> 이 때, 상기 컬러필터 기판과 박막 어레이 기판은 에폭시 수지와 같은 씨일제에 의해 합착되며, 인쇄회로기판(PCB; Printed Circuit Board) 상의 구동회로는 드라이브 IC를 이용한 TCP(Tape Carrier Package)방식에 의해 박막 어레이 기판에 연결된다. 상기 인쇄회로기판에는 기판 상에 집적회로와 같은 다수의 소자가 형성되어 있어, 액정표시소자를 구동시키기 위한 여러 가지 제어신호 및 데이터신호 등을 생성한다.
- <19> 이하, 첨부된 도면을 참조로 종래 기술에 의한 액정표시소자를 설명하면 다음과 같다.
- <20> 도 1은 종래 기술에 의한 박막 어레이 기판의 평면도이고, 도 2a 및 도 2b는 종래 기술에 의한 박막 어레이 기판의 단면도이다.
- <21> 상기 박막 어레이 기판(11)은, 도 1에 도시된 바와 같이, 게이트 배선(12) 및 데이터 배선(15)에 의해 매트릭스 구조의 단위 화소(P)가 정의된 액티브 영역과, 게이트 패드(22) 및 데이터 패드(25)가 형성되어 별도로 제작된 인쇄회로기판 상의 구동회로와 연결되는 패드부 영역으로 구분된다.
- <22> 이 때, 패드부 영역은 게이트 패드부 및 데이터 패드부로 분할되어, 상기 게이트 패드부에는 게이트 배선(12)에서 연장형성된 게이트 링크선(32)과 상기 게이트 링크선(32) 끝단에 형성된 게이트 패드(22)가 형성되어 있고, 상기 데이터 패드부에는 데이터 배선(15)에서 연장형성된 데이터 링크선(35)과 상기 데이터 링크선(35) 끝단에 형성된 데이터 패드(25)가 형성되어 있다.
- <23> 구체적으로, 도 1 내지 도 2b에 도시된 바와 같이, 액티브 영역의 유리 기판(11) 상에는 복수개의 게이트 배선(12) 및 데이터 배선(15)이 교차 형성되어 단위 화소(P)가 정의되고, 상기 각 단위 화소 영역 내에는 상기 게이트 배선(12)과 데이터 배선(15)의 교차 부위에서 신호를 스위칭하는 박막트랜지스터(TFT : Thin Film Transistor)와, 단위 화소영역이 다음에 어드레싱(addressing)될 때까지 충전 상태를 유지하게 하는 스토리지 커패시터(storage capacitor, 도시하지 않음)와, 상기 박막트랜지스터(TFT)의 드레인 전극(15b)에 연결되어 액정방향자를 제어하기 위한 전계를 형성하는 화소전극(17)이 형성되어 있다.
- <24> 이 때, 상기 게이트 배선(12) 및 데이터 배선(15) 사이에는 두 층간의 절연을 위한 게이트 절연막(13)이 더 형성되어 있고, 상기 박막트랜지스터(TFT)와 화소전극(17) 사이에는 보호막(16)이 더 형성되어 있다.
- <25> 그리고, 패드부 영역에는 게이트 드라이버의 게이트 구동신호를 상기 각 게이트 배선(12)에 인가하기 위해 상기 게이트 배선(12)에서 연장 형성된 복수개의 게이트 링크선(32) 및 게이트 패드(22)와, 데이터 드라이버의 데이터 신호를 상기 각 데이터 배선(15)에 인가하기 위해 상기 데이터 배선(15)에서 연장 형성된 복수개의 데이터 링크선(35) 및 데이터 패드(25)가 형성되어 각각 외부 구동회로와 전기적 신호를 인터페이싱한다.
- <26> 즉, 액정표시장치를 구동하기 위해서는 상기의 게이트 패드(22) 상부의 게이트 절연막(13) 및 보호막(16)을 오픈하고 상기의 데이터 패드(25) 상부의 보호막(16)을 오픈하여 구동신호를 공급하는 구동회로와 접속시키는데, 오픈된 부분에는 상기 게이트 패드(22) 및 데이터 패드(25)와 접속하는 투명도전막(27)이 더 구비되어 상기 게이트 패드(22) 및 데이터 패드(25)의 산화를 방지한다.

- <27> 이 때, 상기 게이트 패드(22) 및 데이터 패드(25)는 복수개씩 한 그룹이 되어 기판 가장자리에 형성되고, 각 그룹에 게이트 드라이브 IC 및 데이터 드라이브 IC가 각각 TCP방식에 의해 실장되며, 상기 드라이브 IC를 통해 인쇄회로기판으로부터 각종 신호를 전달받는다.
- <28> 상기 게이트 드라이브 IC 및 데이터 드라이브 IC의 개수는 액정표시소자의 모델 또는 크기에 따라 달라지는데, 도 1은 1개의 게이트 드라이브 IC 및 2개의 데이터 드라이브 IC가 실장될 게이트 패드(22) 및 데이터 패드(25)를 간단하게 도시한 것이다.
- <29> 이와같이, 패드전극이 그룹지어 드라이브 IC가 실장될 부분에 형성되므로, 도 1에 도시된 바와 같이, 게이트 드라이브 IC가 실장될 부분에서 멀리 떨어져 있는 게이트 링크선(32)의 길이는 보다 길어지고, 게이트 드라이브 IC가 실장될 부분에 가까이 있는 게이트 링크선(32)의 길이는 보다 짧아지게 된다. 결국, 게이트 링크선(32)의 길이가 서로 달라지는데, 이는 데이터 링크선(35)의 경우에도 마찬가지이다.
- <30> 그러나, 링크선의 길이가 각각 달라지게 되면 링크선의 저항치도 각각 달라져 링크선을 통과하는 전류의 흐름 속도가 불균일해진다. 즉, 링크선이 길어지면 저항치가 높아져 전류가 늦게 흐르게 되고, 링크선이 짧아지면 저항치가 낮아져 전류가 빨리 흐르게 된다.
- <31> 따라서, 드라이브 IC로부터 가장 멀리 있는 배선과 가장 가까이 있는 배선에 흐르는 전류가 동일하지 않게 되므로 동일한 신호가 동시에 전달되지 못하는 문제점이 있다.

**발명이 이루고자 하는 기술적 과제**

- <32> 본 발명은 상기와 같은 문제점을 해결하기 위하여 안출한 것으로, 드라이브 IC로부터 멀리 있는 배선과 가까이 있는 배선에 동일한 전류가 흐르도록 하기 위하여, 링크선에 저항보상홀을 만들어 서로 다른 길이의 링크선의 저항치를 보상하는 액정표시소자를 제공하는데 그 목적이 있다.

**발명의 구성 및 작용**

- <33> 본 발명의 목적을 달성하기 위한 액정표시소자는 서로 수직 교차하여 복수개의 화소를 정의하는 게이트 배선 및 데이터 배선과, 상기 각 화소에 형성되는 박막트랜지스터 및 화소전극을 포함하는 액티브 영역과, 상기 액티브 영역 외곽부에서 상기 게이트 배선 및 데이터 배선으로부터 연장형성된 게이트 링크선 및 데이터 링크선과, 상기 게이트 링크선에 형성되어 서로 다른 길이를 가진 게이트 링크선의 저항치를 보상하는 제 1 저항보상홀과, 상기 데이터 링크선에 형성되어 서로 다른 길이를 가진 데이터 링크선의 저항치를 보상하는 제 2 저항보상홀과, 상기 게이트 링크선의 끝단에 형성되는 게이트 패드와, 상기 데이터 링크선의 끝단에 형성되는 데이터 패드를 포함하여 구성되는 것을 특징으로 한다.
- <34> 즉, 서로 다른 길이의 게이트 링크선 및 데이터 링크선에 저항보상홀을 마련하여 길이에 따른 저항을 보상해 줌으로써, 게이트 배선 및 데이터 배선에 동일한 전류가 흐르도록 함을 특징으로 한다.
- <35> 이하, 첨부된 도면을 참조로 하여 본 발명에 의한 액정표시소자를 살펴보면 다음과 같다.
- <36> 도 3은 본 발명에 의한 박막 어레이 기판의 평면도이고, 도 4a 및 도 4b는 본 발명에 의한 박막 어레이 기판의 단면도이다.
- <37> 액정표시소자는 전술한 바와 같이, 색상구현을 위한 컬러필터층이 형성된 컬러필터 기판과, 액정분자의 배열 방향을 변환시킬 수 있는 스위칭 소자가 형성된 액티브 영역과 외부 구동회로와 접속되는 패드부 영역으로 구분되는 박막 어레이 기판과, 상기 두 기판 사이에 형성된 액정층으로 구성되는데, 이하에서는 본 발명의 특징이 있는 상기 박막 어레이 기판에 한정하여 설명하기로 한다.
- <38> 본 발명에 의한 박막 어레이 기판(111)은, 도 3 내지 도 4b에 도시된 바와 같이, 서로 수직 교차하는 복수개의 게이트 배선(112) 및 데이터 배선(115)에 의해 복수개의 화소가 정의되는 액티브 영역과, 상기 게이트 배선(112)에서 연장되는 복수개의 게이트 링크선(132)과 그 끝단에 형성되는 게이트 패드(122) 및 상기 데이터 배선(115)에서 연장되는 복수개의 데이터 링크선(135)과 그 끝단에 형성되는 데이터 패드(125)를 포함하는 패드부 영역으로 구분된다.
- <39> 이 때, 상기 게이트 링크선(132) 및 데이터 링크선(135)에는 제 1, 제 2 저항보상홀(150, 151)이 각각 형성되는데, 상기 제 1, 제 2 저항보상홀(150, 151)의 개수는 상기 게이트 링크선(132) 및 데이터 링크선(135)의 길이와 반비례 관계를 가지게 된다.

- <40> 구체적으로, 액티브 영역에는 복수개의 게이트 배선(112) 및 데이터 배선(115)이 교차 형성되고, 상기 게이트 배선(112)과 데이터 배선(112)의 교차 부위에는 스위칭 소자로서 박막트랜지스터(TFT : Thin Film Transistor)가 형성되며, 각 화소영역에는 화소전극(117)이 형성된다.
- <41> 이때, 상기 박막트랜지스터는 상기 게이트 배선(112)에서 분기되는 게이트 전극(112a)과, 상기 게이트 전극(112a)을 포함한 전면에 실리콘 산화물(SiO<sub>x</sub>) 또는 실리콘 질화물(SiN<sub>x</sub>)의 무기절연물질을 증착하여 형성된 게이트 절연막(113)과, 상기 게이트 전극(112a) 상부의 게이트 절연막(113) 상에 형성된 비정질 실리콘(Amorphous Silicon:a-Si:H)의 반도체층(114)과, 상기 데이터 배선(115)에서 분기되어 상기 반도체층(114) 상부에 형성된 소스/드레인 전극(115a, 115b)의 적층막으로 구성되며, 상기 드레인 전극(115b)이 보호막(116)을 관통하여 상기 화소전극(117)과 연결된다.
- <42> 그리고, 상기 게이트 배선(112) 및 데이터 배선(115)은 구리(Cu), 알루미늄(Al), 알루미늄 합금(AlNd : Aluminum Neodymium), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta), 몰리브덴-텅스텐(MoW) 등의 저저항 금속 물질을 스퍼터링 방법으로 증착하고 패터닝하여 형성되고, 상기 화소전극(117)은 상기 보호막 상에 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide) 등의 투명한 도전 물질을 증착하고 패터닝하여 형성된다.
- <43> 한편, 패드부 영역에는 게이트 구동신호를 상기 각 게이트 배선(112)에 인가하기 위한 게이트 패드(122)와, 데이터 신호를 상기 각 데이터 배선(115)에 인가하기 위한 데이터 패드(125)가 형성되어 외부 구동회로와 전기적 신호를 인터페이싱하는데, 상기 게이트 패드(122) 및 데이터 패드(125)는 드라이버 IC가 실장되는 부분에 복수 개씩 그룹지어 형성된다.
- <44> 이 때, 상기 게이트 배선(112) 및 게이트 패드(122)는 게이트 링크선(132)에 의해 일체형으로 연결되고, 상기 데이터 배선(112) 및 데이터 패드(125)는 데이터 링크선(135)에 의해 일체형으로 연결된다.
- <45> 따라서, 드라이브 IC를 기준으로 멀리있는 게이트 배선(112)과 가까이 있는 게이트 배선(112)까지의 거리가 달라지게 되는데, 이는 게이트 배선(112)과 게이트 패드(122)를 연결하는 게이트 링크선(132)의 길이가 달라짐을 의미한다.
- <46> 이와같이, 각 게이트 링크선(132)의 길이가 달라지면 저항치가 달라져 전류가 흐르는 속도가 달라지게 되므로, 길이가 짧은 게이트 링크선(132)에 복수개의 제 1 저항보상홀(150)을 마련하여 저항치를 높인다. 상기 제 1 저항보상홀(150)은 상기 게이트 링크선(132)을 패터닝할 때 동시에 형성하는데, 하부층이 노출되도록 형성할 수도 있을 것이고 하부층이 노출되지 않도록 형성할 수도 있을 것인데, 중요한 것은, 상기 제 1 저항보상홀(150)에 의해 전류가 흐를 수 있는 단면적이 좁아지도록 하여, 서로 다른 길이의 게이트 링크선이 동일한 저항치를 가지도록 하는 것이다.
- <47> 이 때, 길이가 제일 긴 게이트 링크선(132)에는 제 1 저항보상홀을 형성하지 않으며, 게이트 링크선(132)의 길이가 짧아짐에 따라 제 1 저항보상홀(150)의 개수를 늘여 저항치를 조절한다. 즉, 게이트 링크선(132)의 길이와 제 1 저항보상홀(150)의 개수가 반비례 관계가 되도록 한다.
- <48> 이는 상기 데이터 링크선(135)에 형성되는 제 2 저항보상홀(151)에 대해서도 동일하게 적용하여, 서로 다른 길이의 데이터 링크선(135)이 동일한 저항치를 가지도록 한다.
- <49> 결국, 상기 제 1 저항보상홀(150)이 형성된 게이트 링크선(132)을 통해서, 동일한 전류가 상기 게이트 배선(112)에 흐르게 되고, 상기 제 1 저항보상홀(150)이 형성된 데이터 링크선(135)을 통해서, 동일한 전류가 상기 데이터 배선(112)에 흐르게 된다.
- <50> 이 때, 상기 게이트 링크선(132) 및 게이트 패드(122)는 상기 게이트 배선(112)과 동시에 형성되고, 상기 데이터 링크선(135) 및 데이터 패드(125)는 상기 데이터 배선(112)과 동시에 형성되는데, 상기 제 1 저항보상홀(150)은 상기 게이트 링크선(132)의 패터닝시 동시에 형성되고, 상기 제 2 저항보상홀(151)은 상기 데이터 링크선(135)의 패터닝시 동시에 형성된다.
- <51> 따라서, 상기 게이트 링크선(132)과 상기 데이터 링크선(135) 사이에는 게이트 절연막(113)이 개재되고, 상기 데이터 링크선(135)을 포함한 전면에는 보호막(116)이 형성된다.
- <52> 한편, 도시하지는 않았으나, 복수개의 게이트 링크선 사이와 복수개의 데이터 링크선 사이에 섬(island) 모양의 더미 패턴을 더 형성하여 보호막이 균일한 두께로 도포되도록 할 수 있다.
- <53> 이상에서 설명한 본 발명은 전술한 실시예 및 첨부된 도면에 의해 한정되는 것이 아니고, 본 발명의 기술적 사

상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

**발명의 효과**

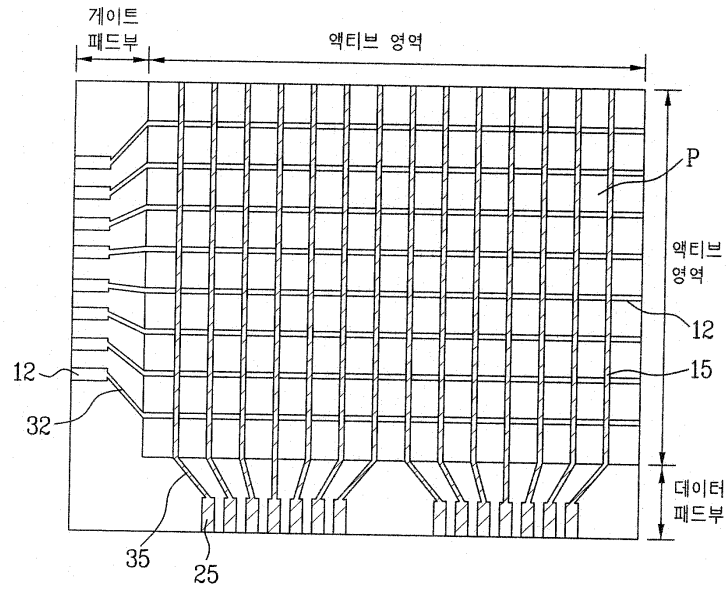
- <54> 상기와 같은 본 발명에 의한 액정표시소자는 다음과 같은 효과가 있다.
- <55> 첫째, 길이가 긴 링크선에 저항보상홀을 형성하여 서로 다른 길이의 링크선의 저항치를 보상함으로써, 드라이브 IC에 멀리 떨어져 있는 배선과 가까이 있는 배선에 동일한 전류가 흐르게 된다.
- <56> 둘째, 링크선 패터닝시, 링크선이 단락되지 않는 범위에서 링크선을 제거하여 저항보상홀을 형성하는 것이므로, 추가공정이 요구되지 않는다. 즉, 공정의 추가나 복잡함 없이 링크선의 저항을 보상하여 배선에 동일한 전류가 흐르도록 할 수 있다.
- <57> 셋째, 기존에 패드 링크선의 길이를 동일하게 하고자 하는 방안으로 구불구불하게 우회시키는 패턴 형성 방법이 있었는데, 이러한 방법보다 설계가 간소하고 또한, 링크선이 차지하는 영역이 감소되어 고해상도 디스플레이가 가능해진다.

**도면의 간단한 설명**

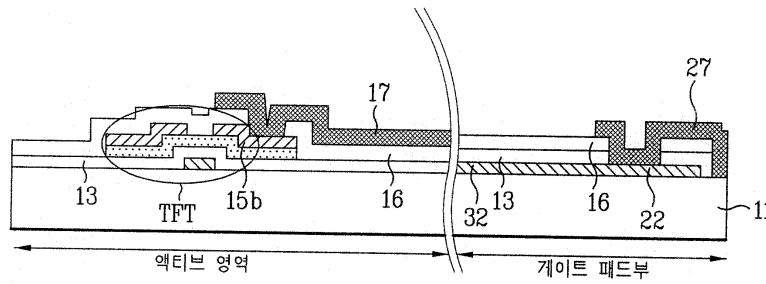
- <1> 도 1은 종래 기술에 의한 박막 어레이 기관의 평면도.
- <2> 도 2a 및 도 2b는 종래 기술에 의한 박막 어레이 기관의 단면도.
- <3> 도 3은 본 발명에 의한 박막 어레이 기관의 평면도.
- <4> 도 4a 및 도 4b는 본 발명에 의한 박막 어레이 기관의 단면도.
- <5> \*도면의 주요 부분에 대한 부호설명
- <6> 112 : 게이트 배선                      112a : 게이트 전극
- <7> 113 : 게이트 절연막                    114 : 반도체층
- <8> 115 : 데이터 배선                      115a : 소스전극
- <9> 115b : 드레인 전극                      116 : 보호막
- <10> 117 : 화소전극                          122 : 게이트 패드
- <11> 125 : 데이터 패드                        127 : 투명도전막
- <12> 132 : 게이트 링크선                      135 : 데이터 링크선
- <13> 150 : 제 1 저항보상홀                    151 : 제 2 저항보상홀

도면

도면1

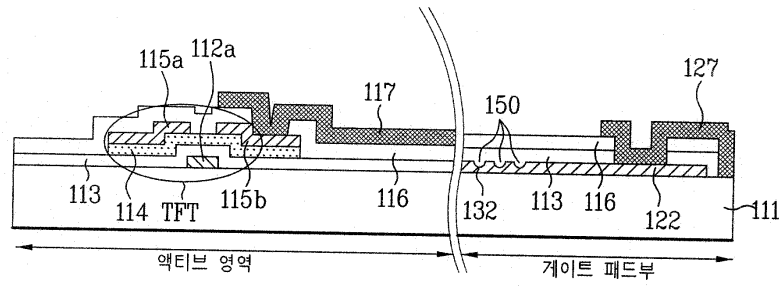


도면2a

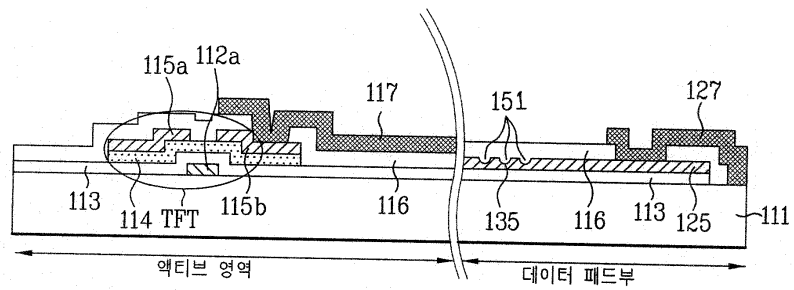




도면4a



도면4b



专利名称(译)	液晶显示元件		
公开(公告)号	<a href="#">KR100831306B1</a>	公开(公告)日	2008-05-22
申请号	KR1020040017937	申请日	2004-03-17
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM KANGSUK		
发明人	KIM,KANGSUK		
IPC分类号	G02F1/1345 G02F1/1333 G02F1/1362 H01L21/768 H01L23/50		
CPC分类号	G02F1/136286 G02F1/1345		
代理人(译)	金勇 新昌		
其他公开文献	KR1020050092838A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明补偿了在链接行上创建不同的长度电阻补偿孔的连结线的电阻值，涉及一种液晶显示装置，使得相同的电流，以连接至所述连接线的布线中流动，尤其是多个像素的在垂直和彼此交叉包括在每个像素中形成的薄膜晶体管和像素电极的有源区；栅极连接线和从有源区轮廓处的栅极线和数据线延伸的数据连接线；第二电阻补偿孔，以补偿所述第一电阻补偿孔，并在数据链接线的电阻值彼此数据链接线具有不同的长度，这是在栅极连接线具有不同的长度补偿替代链路线路电阻值形成的被形成栅极焊盘形成于栅极连接线的一端，它其特征在于，包括在链节端的发射极线形成的数据焊盘的配置。

