

(19)대한민국특허청(KR)  
(12) 등록특허공보(B1)

|                                          |                                     |                                          |
|------------------------------------------|-------------------------------------|------------------------------------------|
| (51) 。 Int. Cl.<br>G02F 1/1343 (2006.01) | (45) 공고일자<br>(11) 등록번호<br>(24) 등록일자 | 2006년05월22일<br>10-0581507<br>2006년05월12일 |
|------------------------------------------|-------------------------------------|------------------------------------------|

|                        |                                |                        |                                |
|------------------------|--------------------------------|------------------------|--------------------------------|
| (21) 출원번호<br>(22) 출원일자 | 10-2003-0006091<br>2003년01월30일 | (65) 공개번호<br>(43) 공개일자 | 10-2003-0066386<br>2003년08월09일 |
|------------------------|--------------------------------|------------------------|--------------------------------|

(30) 우선권주장 JP-P-2002-00024864 2002년01월31일 일본(JP)

(73) 특허권자 엔이씨 엘씨디 테크놀로지스, 엘티디.  
일본 가나가와켄 가와사끼시 나카하라구 시모누마베 1753

(72) 발명자 아사이다꾸야  
일본도쿄도미나토구시바5초메7방1고닛뽕텐끼가부시끼가이샤나이  
구로하쇼우이찌  
일본도쿄도미나토구시바5초메7방1고닛뽕텐끼가부시끼가이샤나이  
사사끼다끼시  
일본도쿄도미나토구시바5초메7방1고닛뽕텐끼가부시끼가이샤나이

(74) 대리인 특허법인코리아나

심사관 : 장경태

(54) 액정 표시 장치 및 그 제조 방법

요약

제공된 LCD 장치에서, LCD 장치의 단위 화소의 주요부를 형성하는 공통 전극 및 화소 전극 모두는 Cr층으로 이루어진 하나의 얇은 도전층으로 이루어지고, 공통 전극과 화소 전극에 각각 접속되는 공통 전극 배선 및 데이터선 등은 각각 제 1 도전막 (두꺼운 Cr층) 및 제 2 도전막 (얇은 Cr층) 으로 이루어진 적층막으로 형성된다. 이 구성은 공통 배선과 데이터선 등과 같은 배선들의 막 두께를 증가시킬 수 있으므로, 그 배선 저항을 감소시킬 수 있다.

대표도

도 1

색인어

LCD, 러빙 처리

명세서

## 도면의 간단한 설명

도 1은 본 발명의 실시예에 따른 LCD 장치를 형성하는 하나의 단위 화소의 구성을 나타내는 평면도.

도 2는 도 1의 A-A선에 따른 동일한 단위 화소를 나타내는 단면도.

도 3은 도 1의 B-B선에 따른 동일한 단위 화소를 나타내는 단면도.

도 4a 및 도 4b는 본 발명의 동일한 실시예에 따른 LCD 장치를 제조하는 방법을 단계적으로 나타내는 흐름도.

도 5a 및 도 5b는 본 발명의 동일한 실시예에 따른 LCD 장치를 제조하는 방법을 단계적으로 나타내는 연속 흐름도.

도 6a 및 도 6b는 본 발명의 동일한 실시예에 따른 LCD 장치를 제조하는 방법을 단계적으로 나타내는 연속 흐름도.

도 7a 및 도 7b는 본 발명의 동일한 실시예에 따른 LCD 장치를 제조하는 방법을 단계적으로 나타내는 연속 흐름도.

도 8a 및 도 8b는 본 발명의 동일한 실시예에 따른 LCD 장치를 제조하는 방법을 단계적으로 나타내는 연속 흐름도.

도 9는 통상의 LCD 장치의 구성을 나타내는 평면도.

도 10은 도 9의 C-C선에 따른 단면도.

도 11은 도 9의 D-D선에 따른 단면도.

도 12는 통상의 LCD 장치 상에 실시된 러빙 처리를 개략적으로 나타내는 도면.

도 13a 및 도 13b는 통상의 LCD 장치를 제조하는 통상의 방법을 단계적으로 나타내는 연속적인 흐름도.

도 14a 및 도 14b는 통상의 LCD 장치를 제조하는 통상의 방법을 단계적으로 나타내는 연속적인 흐름도.

도 15a 및 도 15b는 통상의 LCD 장치를 제조하는 통상의 방법을 단계적으로 나타내는 연속적인 흐름도.

도 16a 및 도 16b는 LCD 장치를 제조하는 방법을 단계적으로 나타내는 연속적인 흐름도.

\* 도면의 주요 부분에 대한 부호의 설명 \*

1, 101 : TFT 기관

2, 102 : 대향 기관

3, 103 : 액정

6, 106 : 제 1 투명 절연 기관

7, 107 : 제 1 편광판

8, 108 : 스캐닝선

9, 109 : 공통 전극

10, 110 : 층간 절연막

13, 113 : 반도체층 영역

17, 117 : 소오스 전극

21, 121 : 화소 전극

22, 122 : 데이터선

25, 125 : 패시베이션막

27, 127 : 제 1 배향막

31, 131 : 제 2 투명 절연 기판

32, 132 : 도전층

33, 133 : 제 2 편광판

34, 134 : 블랙 매트릭스층 영역

36, 136 : 평탄화막

37, 137 : 제 2 배향막

140 : 단차

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 LCD 장치 (액정 표시 장치; liquid crystal display device) 와 그 제조 방법에 관한 것으로, 보다 상세하게는, TFT (thin film transistor) 기판과 대향 기판 사이에 액정이 봉입되고 이 TFT 기판 상에 화소 (picture element) 전극과 공통 전극이 동일한 평면 상에 서로 대향되도록 배치되는 구성을 갖는 IPS (in-phase switching) 형 LCD 장치에 관한 것이다.

본 출원은, 2002년 1월 31일자 일본 특허 출원 제 2002-024861 호를 우선권으로 주장하며, 이를 참조한다.

LCD 장치는 각종 정보 기기 단위 내의 모니터와 표시 장치 등에 널리 이용된다. LCD 장치는 스위칭 소자를 동작시키는 TFT가 형성된 TFT 기판, 대향 기판, 및 이 기판들 사이에 봉입되는 액정 재료로 이루어진다. 이러한 LCD 장치는 표시 방식에 따라 TN (twisted neumatic) 형 LCD 장치와 IPC (in-phase switching) 형 LCD 장치로 크게 분류된다.

TN형 LCD는, TFT 기판 상에 복수개의 화소 전극이 배치되고 대향 기판 상에 복수개의 공통 전극이 배치되는 구성을 가짐으로써, 화소 전극과 대응 공통 전극 사이에 구동 전압이 인가되어, 동작 시, TFT 기판과 대향 기판에 수직으로 전기장, 예컨대, 수직 전기장이 발생되도록 한다. 그 반면, IPS형 LCD 장치는 TFT 기판 등과 같은 2 개 기판 중 하나 위에, 복수개의 화소 전극과 복수개의 공통 전극이 배치되고, 각각은 TFT 기판과 평행하게 화소 전극들 중 하나에 대향하도록 구성됨으로써, 양전극 사이로 구동 전압이 인가되어, 동작 시, 전기장이 기판에 대해 수평 방향으로, 예컨대, 수평 전기장이 발생되도록 한다. 따라서, IPS형 LCD 장치의 경우, LCD 분자의 배향이 TFT 기판 등의 기판의 표면을 따라 발생되고, 이 원리에 의해, TN형 LCD 장치보다 더 큰 가시 각도의 이점을 갖게 된다. 따라서, IPS형 LCD 장치는 널리 바람직하게 이용된다. 예를 들면, 이러한 IPS형 LCD 장치는 일본 특허 출원 공개 제 H10-46870 호에 개시되어 있다.

도 9는 단색 LCD 장치의 하나의 단위 화소만을 나타낸다. 그 반면, 도 11은 TFT 기판만을 나타낸다. 도 9 내지 11에 나타난 바와 같이, 이 단색 LCD 장치는 TFT 기판 (101) 과 대향 기판 (102) 사이에 액정 (103) 이 봉입되며, 이 구성에서, TFT 기판 (101) 은 글라스 (glass) 등으로 이루어진 제 1 투명 절연 기판 (106), 제 1 투명 절연 기판 (106) 의 표면 상에

형성된 제 1 편광판 (polarizing plate; 107), Cr, Al, Mo 등으로 이루어지고 제 1 투명 절연 기판 (106) 의 내측 면의 일부 상에 형성된 스캐닝선 (게이트 버스선; scanning line, 108), 제 1 투명 절연 기판 (106) 의 기판의 다른 일부분 상에 형성된 공통 전극 (109), 게이트 절연막을 부분적으로 제공하기 위해  $\text{SiO}_2$ , SiN 등으로 이루어지고 스캐닝선 (108) 과 공통 전극 (109) 을 피복하도록 형성된 층간 절연막 (110), a-Si 등으로 이루어지고 층간 절연막 (110) 을 통해 스캐닝선 (108) 상에 형성된 반도체층 (113), n+ 형 a-Si막 등으로 이루어지고 반도체층 (113) 의 양말단에 형성된 오믹 (ohmic) 층 (113A, 113B), Cr, Al, Mo 등으로 이루어지고 오믹층 (113A, 113B) 과 각각 접속되도록 형성된 드레인 (drain) 전극 (116) 과 소오스 (source) 전극 (117), 층간 절연막 (110) 상에 드레인 전극 (116) 과 소오스 전극 (117) 에 각각 필수적으로 형성된 화소 전극 (121) 과 데이터선 (data line, 122),  $\text{SiO}_2$ , SiN 등으로 이루어지고 화소 전극 (121) 과 데이터선 (122) 을 피복하도록 형성된 패시베이션막 (보호 절연막; passivation film, 125), 및 폴리이미드 (polyimide) 등으로 이루어지고 패시베이션막 (125) 을 통해 화소 전극 (121) 과 데이터선 (122) 을 피복하도록 형성된 제 1 배향막 (oriented film, 127) 을 갖는다. 이 구성에서, 스캐닝선 (108), 반도체층 (113), 드레인 전극 (116), 및 소오스 전극 (117) 은 함께 TFT (126) 를 구성한다. 스캐닝선 (108) 의 반도체층 (113) 의 바로 하부 부분은 게이트 전극으로 동작한다는 점에 주의한다. 또한, 데이터선 (122) 은 드레인 배선으로서 동작한다. 이와 유사하게, 공통 전극 (109) 의 화소 (121) 과 대향하는 부분 이외의 부분은 공통 전극 배선 (109A) 으로 동작한다.

그 반면, 대향 기판 (102) 은 글라스 등으로 이루어진 제 2 투명 절연 기판 (131), 정전기를 방지하는 전도층 (132) 을 통해 제 2 투명 절연 기판 (131) 의 표면 상에 형성된 제 2 편광판 (133), 각각이 제 2 투명 절연 기판 (131) 의 내측 표면 상에 형성된 Cr, Ti 등으로 이루어진 복수개의 블랙 매트릭스층 (black matrix) 영역들 (134), 블랙 매트릭스층 영역 (134) 을 피복하도록 형성된 평탄화막 (136), 및 폴리이미드 등으로 이루어지고 평탄화막 (136) 상에 형성된 제 2 배향막 (137) 을 포함한다. 또한, 방향 화살표는 제 1 배향막 (127) 상에 실시되는 러빙 (rubbing) 처리 시의 러빙 방향 (139) 을 나타낸다.

러빙 방향 (139) 은 TFT 기판 (101) 과 대향 기판 (102) 사이에 주입되는 액정 (103) 의 회전 (twisting) 방향을 안전하게 결정하기 위해 가로 방향 (데이터선 (112) 이 형성된 방향) 으로부터 일정 각도로 기울어지도록 설정된다.

도 12에 나타난 바와 같이, 전술한 러빙 처리는, 러빙 외피 (78) 를 통과하여 그 둘레에 부착된 러빙 헤어 (rubbing hair, 79) 를 갖는 회전하는 롤러 (77) 로 이루어진 러빙 롤러 (80) 를 회전시켜, 그 상부에 제 1 배향막 (127) 이 제공된 TFT 기판 (101) 이 러빙 롤러 (80) 하부로 이동되도록 하여, 러빙 헤어 (79) 로 제 1 배향막 (127) 의 표면을 러빙함으로써, 트랜치 러빙을 형성한다.

이하, 도 13a-13b 내지 도 16a-16b를 참조하여, 통상의 LCD 장치의 제조 방법을 단계적으로 설명한다. 도 13a, 14a, 15a, 및 16a는 도 9의 C-C선에 따른 단면에 대응하는 단면들을 각각 나타내며, 도 13b, 14b, 15b, 및 16b는 도 9의 D-D선에 따른 단면에 대응하는 단면들을 각각 나타낸다.

먼저, 도 13a 및 13b에 나타난 바와 같이, 글라스 등으로 이루어진 제 1 투명 절연 기판 (106) 상에, 스퍼터링 (sputtering) 에 의해 전면, Cr, Al, Mo 등으로 형성되고 200-400nm의 막 두께를 갖는 전도막을 형성하고, 다음으로, 공지된 포토리소그래피법을 이용하여, 도전막을 패터닝하여, 그 스캐닝선 (108) 과 동시에 이 도전막으로 이루어진 공통 전극 (109) 과 공통 전극 배선 (109A) 을 형성한다. 그러나, 이 공통 전극 배선 (109A) 은 도 13a 및 도 13b에는 나타내지 않는다.

다음으로, 도 14a 및 도 14b에 나타난 바와 같이, CVD (화학 기상 증착) 법을 이용하여, 전면,  $\text{SiO}_2$ 막, SiN막 등으로 이루어진 부분적에 게이트 절연막이 제공된 층간 절연막 (110) 을 형성하고, 이 층간 절연막 (110) 상에 a-Si 등으로 이루어진 반도체층 (113) 과 반도체층 (113) 의 양말단에 n+ 형 a-Si막 등으로 이루어진 오믹층 (113A, 113B) 을 순차적으로 형성한다. 다음으로, 스퍼터링법에 의해 전면, Cr, Al, Mo 등으로 이루어진 200-400nm의 막두께를 갖는 도전막을 형성하고, 다음으로, 공지된 포토리소그래피법으로 패터닝하여 화소 전극 (121), 드레인 전극 (116), 소오스 전극 (117), 및 데이터선 (122) 을 동시에 형성한다.

다음으로, 도 15a 및 도 15b에 나타난 바와 같이, CVD법에 의해, 전면,  $\text{SiO}_2$ , SiN막 등으로 이루어진 패시베이션막 (125) 을 형성하고, 다음으로, 패시베이션막 (125) 이 피복되도록 폴리이미드 등으로 이루어진 제 1 배향막 (127) 을 형성한다. 다음으로, 도 12에 나타난 바와 같이, 러빙 롤러 (80) 를 이용하여 제 1 배향막 (127) 상에 러빙 처리를 실시한다.

다음으로, 도 16a 및 도 16b에 나타난 바와 같이, 글라스 등으로 이루어진 제 2 투명 절연 기판 (131) 의 내측 면 상에 Cr, Ti 등으로 이루어진 복수개의 블랙 매트릭스층 영역 (134), 평탄화막 (136), 폴리이미드 등으로 이루어진 제 2 배향막

(137) 을 순차적으로 형성함으로써 이루어진 대향 기관 (102) 과 TFT 기관 (101) 사이에 액정 (103) 을 봉입한다. 다음으로, TFT 기관 (101) 의 표면 상에 제 1 편광판 (107) 을 형성하고, 정전기를 방지하기 위해 대향 기관 (102) 의 표면 상에 도전층 (132) 을 통과시켜 제 2 편광판을 형성함으로써, 도 9 내지 11에 나타난 바와 같은 통상의 LCD 장치가 완성된다.

전술한 LCD 장치의 이러한 구성에서는, 단위 화소의 주요부가 빗살 (comb-teeth) 형상의 서로 대향하는 공통 전극 (109) 과 화소 전극 (131) 으로 이루어지고, 다른 전극들 또는 배선들을 형성할 때 공통 전극 (109) 을 동시에 형성하여 제조 방법이 용이하다. 즉, 전술한 바와 같이, 공통 전극 (109) 은 스캐닝선 (108) 및 공통 전극 배선 (109A) 과 동시에 형성되고, 동일한 도전 재료로 형성된다. 또한, 화소 전극 (121) 은 드레인 전극 (116), 소오스 전극 (117), 및 데이터선 (122) 과 동시에 형성되고, 동일한 재료로 형성된다. 따라서, 전극 또는 배선 형성을 제조하는 공정을 제거함으로써, 비용의 증가를 회피할 수 있다.

그러나, 통상의 LCD 장치와 그 제조 방법에서, 단위 화소의 주요부를 형성하는 공통 전극 (109) 과 화소 전극 (121) 을 비교적 두꺼운 막으로 형성하기 때문에, 양전극 상에 보호 절연막을 통해 형성된 제 1 배향막 (127) 에 일 단차를 발생시킴으로써, 제 1 배향막 (127) 을 형성시키는 러빙 처리를 충분하게 실시할 수 없다는 문제가 있다.

즉, 통상의 LCD 장치와 그 제조 방법에서, 전술한 바와 같이, 비록, 단위 화소의 주요부를 형성하는 공통 전극 (109) 과 화소 전극 (121) 이 모두 다른 전극이나 배선과 동시에 형성되고 동일한 도전 재료로 이루어지더라도, 양전극, 공통 전극 (109) 및 화소 전극 (121) 의 두께가 비교적 두껍도록 형성되므로, 이러한 양전극 상에 패시베이션막을 통과시킨 제 1 배향막 (127) 을 형성하는 경우, 도 10에 나타난 바와 같이 제 1 배향막 (127) 에 단차 (140) 가 발생됨으로써, 단차 (140) 때문에 도 12에 나타난 바와 같은 러빙 처리를 충분히 실시할 수 없다.

특히, 의료용 기기의 모니터로서 널리 이용되는 전술한 LCD 장치는, 높은 콘트라스트 (contrast) 와 같은 성능이 필요하다. 이 요건을 충족하기 위해, LCD 장치의 구성에 있어서, TFT 기관 (101) 상에 형성된 제 1 배향막 (127) 상에 러빙 처리를 충분하게 실시하여 액정 (103) 의 배향을 향상시키는 것은 중요하다. 그러나, 통상의 LCD 장치에서는, 전술한 이유로 인해, 러빙 처리를 충분하게 실시할 수 없으므로, 높은 콘트라스트를 달성하는 것이 곤란하였다.

공통 전극 (109) 및 화소 전극 (121) 의 두께는 양전극 (109, 121) 과 동시에 형성되는 공통 전극 배선 (109A) 또는 데이터선 (122) 에 필요한 막 두께 조건에 의해 결정된다. 즉, LCD 장치를 디스플레이 (display) 제품의 관점에서 보면, 가능한 한 손실 전력을 절감하는 기본적인 설계 사상을 만족해야 하며, 따라서, 전술한 복수개의 단위 화소가 집적되어 제품을 구성하는 LCD 장치에서는, 단위 화소의 주요부에 있는 데이터선 (122), 및 공통 전극 (109) 과 화소 전극 (121) 으로 전력을 공급하는 공통 배선 (109A) 의 배선 저항의 감소가 필요하다. 이를 위해, 이러한 공통 전극 배선 (109A) 과 데이터선 (122) 의 양배선 (兩配線) 의 막 두께를 증가시키면, 동시에 형성되는, 공통 전극 (109) 과 화소 전극 (121) 의 양전극 (兩電極) 의 막이 비교적 두껍게 된다. 공통 전극 (109) 과 화소 전극 (121) 자체는, 그 자체가 비교적 얇아서, 공통 전극 배선 (109A) 과 데이터선 (122) 만큼 두껍게 형성되는 것이 필요하지 않더라도 충분히 기능한다.

따라서, 공통 전극 (109) 과 화소 전극 (121) 의 양전극 상에 형성된 배향막 (127) 내의 단차 (140) 의 크기를 감소시키기 위해, 도전 재료로 비교적 얇은 막을 형성하는 것이 필요하지만, 통상의 LCD 장치 및 이를 제조하는 방법에 있어서는 곤란하다. 통상의 방법의 경우와 같이, 러빙 처리를 충분하게 실시하지 않는 경우, 특히, 노말-블랙 (normal black) LCD 장치에서는, 콘트라스트가 급속하게 저하된다.

### 발명이 이루고자 하는 기술적 과제

전술한 관점에서, 본 발명은 개발되어 왔으며, 본 발명의 목적은, 배향막 상에서 발생되는 단차의 크기를 감소시키고, 배선 저항의 증가없이 높은 콘트라스트를 획득할 수 있는, LCD 장치와 그 제조 방법을 제공하는데 있다.

### 발명의 구성 및 작용

본 발명의 제 1 태양에 따르면,

제 1 기관;

상기 제 1 기관에 대향하는 제 2 기관;

상기 제 1 기관과 상기 제 2 기관 사이에 봉입된 액정 재료;

복수개의 데이터선;

상기 복수개의 데이터선에 접속된 복수개의 화소전극으로서, 상기 복수개의 데이터선과 상기 복수개의 화소전극은 상기 제 1 기관상에 형성되어진, 상기 복수개의 화소 전극;

복수개의 공통전극 배선; 및

상기 복수개의 공통전극 배선으로부터 분기되는 복수개의 공통전극으로서, 상기 복수개의 공통전극 배선과 상기 복수개의 공통전극은 상기 제 1 기판상에 형성되는, 상기 복수개의 공통전극을 포함하고,

상기 화소전극들은 서로 제 1 평면에서 거의 대향하여 위치되며, 상기 공통전극들은 서로 제 2 평면에서 거의 대향하여 위치되고,

상기 복수개의 데이터선과 상기 복수개의 공통전극 배선은 제 1 두께를 가진 도전막을 구비하고,

상기 복수개의 화소전극과 상기 복수개의 공통전극은 상기 제 1 두께 보다 작은 제 2 두께를 가진 도전막을 구비하는 것을 특징으로 하는 액정 표시 장치를 제공한다.

상기 제 1 태양에서, 바람직한 모드는, 상기 복수개의 데이터선 각각과 상기 복수개의 공통전극 배선 각각은, 하부층을 구성하는 제 1 도전막, 및 상부층을 구성하는 제 2 도전막을 포함하는 적층막을 구비하는 것이다.

또한, 바람직한 모드는, 상기 제 1 도전막과 상기 제 2 도전막은 동일한 종류의 도전막을 구비하는 것이다.

또한, 바람직한 모드는, 상기 제 1 두께를 갖는 도전막과 상기 제 2 두께를 갖는 도전막은, 동일한 종류의 도전막을 구비하는 것이다.

또한, 바람직한 모드는, 상기 상부층인 제 2 도전막의 폭은 상기 하부층인 제 1 도전막의 폭과 거의 동일하거나, 또는 더 넓은 것이다.

삭제

삭제

삭제

삭제

삭제

삭제

다음으로, 본 발명의 제 2 태양에 따르면,

복수개의 데이터선;

상기 복수개의 데이터선에 접속된 복수개의 화소전극;

복수개의 공통전극 배선; 및

상기 복수개의 공통전극 배선으로부터 분기되는 복수개의 공통전극을 구비하고,

상기 화소전극들은 서로 제 1 평면에서 거의 대향되게 위치되며, 상기 공통전극들은 서로 제 2 평면에서 거의 대향되게 위치되고,

상기 복수개의 데이터선을 상기 복수개의 화소전극들에 접속하는 복수개의 박막 트랜지스터를 더 구비하고,

상기 복수개의 데이터선과 상기 복수개의 공통전극 배선은 제 1 두께를 갖는 도전막을 구비하고,

상기 복수개의 화소전극과 상기 복수개의 공통전극은 상기 제 1 두께보다 작은 제 2 두께를 가진 도전막을 구비하는 것을 특징으로 하는 액정 표시 장치를 제공한다.

삭제

삭제

삭제

삭제

삭제

삭제

상기 제 2 태양에 있어서,  
바람직한 모드 (mode) 는, 상기 복수개의 데이터선 각각과 상기 복수개의 공통전극 배선 각각은, 하부층을 구성하는 제 1 도전막, 및 상부층을 구성하는 제 2 도전막을 포함하는 적층막을 구비하는 것이다.  
또한, 바람직한 모드는, 상기 제 1 도전막과 상기 제 2 도전막은 동일한 종류의 도전막을 구비하는 것이다.  
또한, 바람직한 모드는, 상기 상부층인 제 2 도전막의 폭은 상기 하부층인 제 1 도전막의 폭과 거의 동일하거나, 또는 더 넓은 것이다.  
또, 바람직한 모드는, 상기 제 1 두께를 갖는 도전막과 상기 제 2 두께를 갖는 도전막은 동일한 종류의 도전막을 구비하는 것이다.  
또한, 바람직한 모드는, 상기 제 2 평면에서 상기 제 2 두께의 도전막으로서 형성되며 상기 복수개의 박막 트랜지스터에 접속된, 복수개의 스캐닝선을 더 구비하는 것이다.  
또한, 바람직한 모드는, 상기 박막 트랜지스터 각각은 제 1 두께의 도전막으로서 형성된 드레인 전극, 및 제 1 두께의 도전막으로서 형성된 소오스 전극을 구비하는 것이다.  
또한, 바람직한 모드는, 상기 박막 트랜지스터 각각은 제 1 두께의 도전막으로서 형성된 드레인 전극, 및 제 1 두께의 도전막으로서 형성된 소오스 전극을 구비하는 것이다.  
또한, 바람직한 모드는, 제 1 두께의 도전막 각각은 하부층을 구성하는 제 1 도전막, 및 상부층을 구성하는 제 2 도전막을 포함하는 적층막을 구비하는 것이다.  
또한, 바람직한 모드는, 상기 제 1 도전막과 상기 제 2 도전막은 동일한 종류의 도전막을 구비하는 것이다.  
또한, 바람직한 모드는, 상기 상부층인 제 2 도전막의 폭은 상기 하부층인 제 1 도전막의 폭과 거의 같거나, 또는 더 넓은 것이다.  
또한, 바람직한 모드는, 상기 제 1 두께를 갖는 도전막과 상기 제 2 두께를 갖는 도전막은, 동일한 종류의 도전막을 구비하는 것이다.

삭제

삭제

삭제

삭제

삭제

본 발명의 제 3 태양에 따르면,  
박막 트랜지스터 기관; 상기 박막 트랜지스터 기관에 대향하는 대향 기관; 상기 박막 트랜지스터와 상기 대향 기관 사이에 봉입된 액정 재료; 복수개의 화소 전극과 함께 상기 박막 트랜지스터 기관의 표면 부분을 구성하고, 반도체층 영역, 드레인 전극, 및 소오스 전극을 갖는 박막 트랜지스터를 통해 상기 복수개의 화소 전극에 각각 접속되는, 복수개의 데이터선; 및 복수개의 공통 전극과 함께 상기 트랜지스터 기관의 표면 부분을 구성하고, 상기 복수개의 공통 전극이 브랜치 오프 (branch off) 되는, 복수개의 공통 전극 배선을 포함하며,  
상기 화소전극들은 서로 제 1 평면에서 거의 대향하여 위치되며, 상기 공통전극들은 서로 제 2 평면에서 거의 대향하여 위치되고, 상기 복수개의 데이터선과 상기 복수개의 공통전극 배선은 제 1 두께를 가진 도전막을 구비하고, 상기 복수개의 화소전극과 상기 복수개의 공통전극은 상기 제 1 두께 보다 작은 제 2 두께를 가진 도전막을 구비하는 액정 표시 장치를 제조하는 방법으로서,  
상기 액정 표시 장치의 제조 방법은 대향 기관 형성 공정 및 박막 트랜지스터 기관 형성 공정을 포함하고,  
상기 박막 트랜지스터 기관 형성 공정은,  
투명 절연 기관 상에 제 1 도전막을 형성하고, 다음으로, 상기 제 1 도전막을 패터닝하여, 상기 박막 트랜지스터의 게이트 전극으로서 제공되는 스캐닝선의 하부를 각각 구성하는 복수개의 하부층 스캐닝선과 상기 공통 전극 배선의 하부를 각각 구성하는 복수개의 하부층 공통 배선을 동시에 형성하는 제 1 단계;  
상기 투명 절연 기관 상에 제 2 도전막을 형성하고, 다음으로, 상기 제 2 도전막을 패터닝하여, 상기 스캐닝선의 상부를 각각 구성하는 복수개의 상부층 스캐닝선과 상기 공통 전극 배선의 상부를 각각 구성하는 복수개의 상부층 공통 전극 배선을 동시에 형성하는 제 2 단계;

상기 투명 절연 기판 상에 층간 절연막을 통해 상기 복수개의 반도체층 영역을 형성하고, 상기 반도체층 상에 제 3 도전막을 순차적으로 형성하고, 다음으로, 상기 제 3 도전막을 패터닝하여, 상기 데이터선들의 하부를 각각 구성하는 복수개의 하부층 데이터선, 상기 드레인 전극의 하부를 각각 구성하는 복수개의 하부층 드레인 전극, 및 상기 소오스 전극의 하부를 각각 구성하는 복수개의 하부층 소오스 전극을 동시에 형성하는 제 3 단계;

상기 투명 절연 기판 상에 제 4 도전막을 형성하고, 상기 제 4 도전막을 패터닝하여, 상기 데이터선의 상부를 각각 구성하는 복수개의 상부층 데이터선, 상기 복수개의 화소 전극, 상기 드레인 전극의 상부를 각각 구성하는 복수개의 상부층 드레인 전극, 및 상기 소오스 전극의 상부를 각각 구성하는 복수개의 상부층 소오스 전극을 동시에 형성하는 제 4 단계; 및 상기 투명 절연 기판 상에 보호 절연막을 형성하고, 순차적으로, 러빙 처리를 수행함으로써, 상기 보호 절연막 상에 배향막을 형성하는 제 5 단계를 포함하는 것을 특징으로 하는 액정 표시 장치의 제조 방법을 제공한다.

삭제

삭제

삭제

삭제

삭제

삭제

삭제

전술한 제 3 태양에서,  
바람직한 모드는 제 1 및 제 2 도전막은 동일한 종류의 도전 재료로 이루어지는 것이다.

또한, 바람직한 모드는 제 1, 2, 3, 및 4 도전막이 동일한 종류의 도전 재료로 이루어지는 것이다.

제 1 태양 또는 제 2 태양의 전술한 구성에 의하면, 단위 화소의 주요부를 형성하는 공통 전극과 화소 전극 모두를 얇은 도전층으로 형성하고 공통 전극이 접속되는 공통 전극 배선과 화소 전극이 접속되는 데이터선 (드레인 배선) 을 각각 두꺼운 도전층으로 형성함으로써, 배향막의 일부분이 공통 전극 또는 화소 전극 상에 형성되는 배향막 부분에서 발생하는 단차 크기를 감소시킬 수 있다.

또한, 제 3 태양에 의하면, 제 1 도전막과 제 2 도전막을 반복적으로 형성하고, 또한 공지된 포토리소그래피 기술을 이용하여, 공통 전극과 화소 전극에 각각 접속되는 공통 배선과 데이터선 등과 같은 배선의 배선 저항의 감소없이, 러빙 처리를 충분하게 실시할 수 있는 LCD 장치를 용이하게 제조할 수 있다.

또한, 배향막에서 발생하는 단차의 크기를 감소시킴으로써, 높은 콘트라스트를 획득할 수 있다.

이하, 본 발명의 실시예를 첨부된 도면을 참조하여 설명한다.

도 1 내지 3에 나타난 바와 같이, 실시예의 LCD 장치는 TFT 기판 (1) 과 대향 기판 (2) 사이에 봉입된 액정 (3) 을 갖는다. TFT 기판 (1) 은 글라스 등으로 이루어지는 제 1 투명 절연 기판 (6), 제 1 투명 절연 기판 (6) 의 표면 상에 형성된 제 1 편광판 (7), Cr로 이루어지고 제 1 투명 절연 기판 (6) 의 표면 상에 형성된 (게이트 버스선으로서 제공되는) 복수개의 스캐닝선 (8), 제 1 투명 절연 기판 (6) 의 표면 상의 다른 부분에 형성되는 복수개의 공통 전극 (9), SiO<sub>2</sub>, SiN 등으로 이루어지고 스캐닝선 (8) 과 공통 전극 (9) 을 피복하도록 형성되는 (게이트 절연막으로서 제공되는) 층간 절연막 (10), a-Si막 등으로 이루어지고 층간 절연막 (10) 을 통해 스캐닝선 (8) 상에 형성되는 복수개의 반도체층 영역 (13), n+ 형 a-Si막 등으로 이루어지고 반도체층 영역 (13) 의 양단부 각각에 형성되는 오믹층 (13A, 13B), 각각의 쌍이 Cr로 이루어지고 오믹층 (13A, 13B) 과 접속하도록 형성되는 드레인 전극 (16) 과 소오스 전극 (17) 의 복수개의 쌍들, 드레인 전극 (16) 과 소오스 전극 (17) 과 일체로 층간 절연막 (10) 상에 형성되는 복수개의 화소 전극 (21) 과 복수개의 데이터선 (22), SiO<sub>2</sub>, SiN 등으로 이루어지고 화소 전극 (21) 과 데이터선 (22) 을 피복하도록 형성된 패시베이션막 (보호 절연막; 25), 및 폴리이미드

등으로 이루어지고 패시베이션막 (25) 을 통해 화소 전극 (21) 과 데이터선 (22) 을 피복하도록 형성된 제 1 배향막 (27) 을 구비한다. 각각의 화소 전극 (21) 과 각각의 공통 전극 (9) 은 거의 평행한 방향으로 서로 대향하도록 위치된다. 이 구성에서, 스캐닝선 (8), 반도체층 영역 (13), 드레인 전극 (16) 및 소오스 전극 (17) 로부터 TFT (29) 가 구성된다. 스캐닝선 (8) 의 반도체층 영역 (13) 바로 하부는 게이트 전극으로서 동작한다. 또한, 데이터선 (22) 은 드레인 배선으로 동작한다. 유사하게, 공통 전극 (9) 의 화소 전극 (21) 과 대향하는 영역이외의 부분은, 공통 전극 배선 (9A) 으로서 동작한다.

도 1 내지 3에 나타난 바와 같이, LCD 장치의 단위 화소의 주요부를 구성하는 공통 전극 (9) 및 화소 전극 (21) 은 비교적 얇은 두께 (50-100nm) 의 Cr층 (제 2 도전막) 으로 구성한다. 그 반면, 스캐닝선 (8) 은, 비교적 두꺼운 막 (200-400nm) 의 Cr층 (제 1 도전막) 으로 이루어진 하부층 스캐닝선 (8A) 과 얇은 막 (50-100nm) 의 Cr층 (제 2 도전막) 으로 이루어진 상부층 스캐닝선 (8B) 으로 이루어진 적층막으로부터 구성된다. 유사하게, 공통 전극 (9) 에 접속되는 공통 전극 배선 (9A) 은 200nm 내지 400nm의 두께 범위를 갖는 두꺼운 Cr층 (제 1 도전막) 으로 이루어진 하부층 공통 전극 배선 (9a) 과 50nm 내지 100nm의 두께 범위를 갖는 얇은 Cr층 (제 2 도전막) 으로 이루어진 상부층 공통 전극 배선 (9b) 으로 이루어지는, 적층막으로 형성된다. 그 반면, 데이터선 (22) 은 200nm 내지 400nm의 두께 범위를 갖는 두꺼운 Cr층 (제 1 도전막) 으로 이루어진 하부층 데이터선 (22A) 과 50nm 내지 100nm의 두께 범위를 갖는 얇은 Cr층 (제 2 도전막) 으로 이루어진 상부층 데이터선 (22B) 으로 구성되는 적층막으로부터 형성된다. 또한, TFT (29) 의 드레인 전극 (16) 은, 200nm 내지 400 nm의 두께 범위를 갖는 두꺼운 Cr층 (제 1 도전막) 으로 이루어진 하부층 드레인 전극 (16A) 와, 50nm 내지 10nm의 두께 범위를 갖는 얇은 Cr층 (제 2 도전막) 으로 이루어진 상부층 드레인 전극 (16B) 으로 이루어진 적층막으로 형성되고, TFT (29) 의 소오스 전극 (17) 은, 200nm 내지 400nm의 두께 범위를 갖는 두꺼운 Cr층 (제 1 도전막) 으로 이루어진 하부층 소오스 전극 (17A) 과 50nm 내지 100nm의 범위를 갖는 얇은 Cr층 (제 2 도전막) 으로 이루어진 상부층 소오스 전극 (17B) 으로 이루어진 적층막으로 형성된다.

전술한 바와 같이, 단위 화소의 주요부를 구성하는 공통 전극 (9) 과 화소 전극 (21) 을 얇은 제 2 도전막을 이용함으로써 형성하고, 패시베이션막 (보호 절연막; 25) 을 통해 배향막 (27) 을 형성하는 경우, 제 1 배향막 (27) 내에 형성된 단차의 크기는 감소되어, 제 1 배향막 (27) 상에 러빙 처리를 충분하게 실시할 수 있다. 그 반면, 각각의 스캐닝선 (8), 공통 전극 배선 (9A), 및 데이터선 (22) 을 두꺼운 제 1 도전막과 얇은 도전막의 2층 구조를 갖는 적층막으로 형성함으로써, 배선 저항을 감소시킬 수 있다. 또한, TFT (29) 의 드레인 전극 (16) 과 소오스 전극 (17) 을 두꺼운 제 1 도전막과 얇은 제 2 도전막의 2층 구조를 갖는 적층막으로서 동시에 형성함으로써, 전극이 파손되는 것을 방지할 수 있다.

이 경우, 예를 들면, 도 3에 나타난 바와 같이, 스캐닝선 (8) 을 하부층 스캐닝선 (두꺼운 제 1 도전막; 8A) 과 상부층 스캐닝선 (얇은 제 2 도전막; 8B) 으로 이루어진 적층막으로 형성하기 위해, 하부층 스캐닝선 (8A) 을 상부층 스캐닝선 (8B) 으로 피복하는 형상으로 형성하는 것이 바람직하다. 이를 위해, 상부층 스캐닝선 (8B) 의 폭이 하부층 스캐닝선 (8A) 의 폭보다 좁지 않도록 할 수도 있다. 왜냐하면, 후술되는 바와 같이, 이러한 양스캐닝선들, 하부층 스캐닝선 (8A) 과 상부층 스캐닝선 (8B) 을 순차적으로 다른 공정 단계에서 포토리소그래피를 적용하여 식각하여 패터닝한 형상으로 정확하게 형성할 수 있다. 따라서, 스캐닝선들, 즉, 하부층 스캐닝선 (8A), 상부층 스캐닝선 (8B) 을 모두 배선 저항이 적게 변화되도록 형성할 수 있다. 또한, 이는 공통 전극 배선 (9A), 드레인 전극 (16), 소오스 전극 (17), 및 데이터선 (22) 에도 적용된다.

따라서, 두꺼운 제 1 도전막과 얇은 제 2 도전막으로 이루어진 적층막으로 배선 또는 전극을 형성하는 경우, 공통 전극 또는 화소 전극 (21) 의 형성 위치이외의 단차의 넓은 부분에 배선 또는 전극을 적용하는 것도 효과적이다. 도 2에 나타난 바와 같이, 데이터선 (22) 으로서 하부층 데이터선 (두꺼운 막; 22A) 및 상부층 데이터선 (얇은 막; 22B) 으로 이루어진 적층막으로 형성된 배선의 바로 상부에 위치되는 배향막 (27) 상에는 단차가 형성되어, 대향 기관 (2) 의 복수개의 블랙 매트릭스층 영역 (34) 으로 피복되기 때문에, 문제가 발생되지 않는다는 점에 주목한다.

한편, 대향 기관 (2) 은 글라스 등으로 이루어진 제 2 투명 절연 기관 (31), 정전기를 방지하기 위해 도전층 (32) 을 통해 제 2 투명 절연 기관 (31) 의 표면 상에 형성된 제 2 편광판 (33), Cr, Ti 등으로 이루어지고 각각이 제 2 투명 절연 기관 (31) 의 내부 측면에 형성된 블랙 매트릭스층 영역 (34), 블랙 매트릭스층 영역 (34) 을 피복하여 형성된 평탄화막 (36), 및 폴리이미드 등으로 이루어지고 평탄화막 (36) 상에 형성된 제 2 배향막 (37) 을 포함한다. 또한, 방향 화살표는 제 1 배향막 (27) 상에 인가되는 러빙 처리의 러빙 방향 (39) 을 나타낸다.

이하, 도 4a 및 4b, 5a 및 5b, 6a 및 6b, 7a 및 7b, 및 8a 및 8b를 참조하여, 본 실시예에 따른 LCD 장치의 제조 방법을 단계적으로 설명한다. 도 4a, 5a, 6a, 7a 및 8a는 도 1의 A-A 선에 따른 각각의 단면에 대응하는 단면도를 나타내고, 도 4b, 5b, 6b, 7b, 및 8b는 도 1의 B-B 선에 따른 각각의 단면에 대응하는 단면도를 나타낸다.

먼저, 도 4a 및 4b에 나타난 바와 같이, 글라스 등으로 이루어진 제 1 투명 절연 기관 (6) 상에, 스퍼터링법에 의해, 전면, Cr층으로 이루어지고 200-400nm의 두께를 갖는 두꺼운 도전막 (제 1 도전막) 을 형성하고, 다음으로, 공지된 포토리소그

래피법을 이용하여 패터닝하여, 하부층 스캐닝선 (8A) 을 형성하여, 동시에 동일한 도전막으로 이루어진 하부층 공통 전극 배선 (9a; 도 1에 도시) 을 형성한다. 다음으로, 전면에, Cr로 이루어지고 50-200nm의 두께를 갖는 얇은 도전막 (제 2 도전막) 을 형성하고, 공지된 포토리소그래피법을 이용하여, 동일한 도전막을 패터닝하여 상부층 스캐닝선 (8B) 을 형성함과 동시에, 동일한 박으로부터 이루어지는 공통 전극 (9) 을 형성한다. 이하, 각각의 스캐닝선 (8) 을 두꺼운 Cr층 (제 1 도전막) 으로 이루어진 하부층 스캐닝선 (8A) 과 얇은 Cr층 (제 2 도전막) 상부층 스캐닝선 (8B) 으로 이루어진 적층막으로 형성한다. 그 결과, 각각의 스캐닝선 (8) 은 두꺼운 막으로 인해, 배선 저항이 감소된다.

전술한 바와 같이, 두꺼운 제 1 도전막을 패터닝하여 하부층 스캐닝선 (8A) 을 형성하고, 다음으로, 얇은 제 2 도전막을 패터닝하여 상부층 스캐닝선 (8B) 으로 형성하는 경우, 상부층 스캐닝선 (8B) 의 폭이 하부층 스캐닝선 (8A) 의 폭과 동일하거나 더 넓도록 얇은 제 2 도전막을 패터닝한다. 이 목적을 위해, 얇은 제 2 도전막을 포토리소그래피법에 의해 패터닝할 때, 하부층 스캐닝선 (8A) 을 패터닝하는데 이용된 레지스트 마스크와 비슷하거나 더 큰 면적의 레지스트 마스크를 하부층 스캐닝선 (8A) 상의 제 2 도전막으로 피복하여 형성함으로써, 얇은 제 2 도전막을 식각할 수 있다.

이와 같은 방법으로 얇은 제 2 도전막을 패터닝함으로써, 심지어 상부층 스캐닝선 (8A) 을 형성하는 레지스트 마스크가 하부층 스캐닝선 (8A) 와 불일치하게 되더라도 이미 형성된 하부층 스캐닝선 (8A) 이 과도하게 식각되는 것을 방지함으로써, 하부층 스캐닝선 (8A) 과 상부층 스캐닝선 (8B) 모두의 형상을 정확하게 형성할 수 있다. 이하, 두꺼운 제 1 도전막을 패터닝하여 하부층을 형성하고, 다음으로, 얇은 제 2 도전막을 패터닝하여 상부층막을 형성함으로써, 배선 또는 전극을 형성한다.

다음으로, 도 5a 및 도 5b에 나타난 바와 같이, CVD법에 의해, 전면에, SiO<sub>2</sub>막, SiN막 등으로 이루어지고 일부분에 게이트 절연막이 제공된 층간 절연막 (10) 을 형성하고, 다음으로, 층간 절연막 (10) 상에 a-Si 등으로 이루어진 반도체층 영역 (13) 을 형성하고, 반도체층 영역 (13) 의 양 말단에 n+ 형 a-Si막 등으로 이루어진 오믹층 (13A, 13B) 을 순차적으로 형성한다. 다음으로, 스퍼터링 법에 의해, 전면에, Cr로 이루어지고 200-400nm의 막두께를 갖는 두꺼운 도전막 (제 1 도전막) 을 형성하고, 다음으로 공지된 포토리소그래피법에 의해, 패터닝하여 하부층 데이터선 (22A), 하부층 드레인 전극 (16A), 및 하부층 소오스 전극 (17A) 을 동시에 형성한다.

다음으로, 도 6a 및 도 6b에 나타난 바와 같이, 스퍼터링법에 의해, 전면에, Cr로 이루어지고 50-100nm의 막 두께를 갖는 얇은 도전막 (제 2 도전막) 을 형성하고, 다음으로, 공지된 포토리소그래피법을 이용하여 패터닝하여, 상부층 데이터선 (22B) 을 형성함과 동시에, 이 막으로 이루어진 화소 전극 (21), 상부층 드레인 전극 (16B), 및 소오스 전극 (17B) 을 형성한다. 얇은 Cr층 (제 2 도전막) 으로 이루어진 상부층 데이터선 (22B) 이 두꺼운 Cr층 (제 1 도전막) 으로 이루어진 하부층 데이터선 (22A) 상에 적층된, 데이터선 (22) 을 형성한다. 그 결과, 각각의 데이터선 (22) 은 충분히 막 두께가 두꺼워지므로, 배선 저항이 감소된다.

또한, 두꺼운 Cr층 (제 1 도전막) 으로 이루어진 하부층 드레인 전극 (16A) 과 얇은 Cr층 (제 2 도전막) 으로 이루어진 상부층 드레인 전극 (16B) 이 서로 적층된 드레인 전극 (16) 이 형성된다. 이와 유사하게, 두꺼운 막의 Cr층 (제 1 도전막) 으로 이루어진 하부층 소오스 전극 (17A) 과 얇은 Cr층 (제 2 도전막) 으로 이루어진 상부층 소오스 전극 (17B) 이 서로 적층된 소오스 전극 (17) 을 형성한다. 각각의 드레인 전극 (16) 과 소오스 전극 (17) 을 두꺼운 제 1 도전막과 얇은 제 2 도전막의 2층 구조의 적층막으로 형성함으로써, 1층 구조로 이루어진 경우에 비해 충분한 막 두께가 확보될 수 있으므로, 전극이 파손되는 것을 방지할 수 있다.

다음으로, 도 7a 및 도 7b에 나타난 바와 같이, CVD법을 이용하여, 전면에, SiO<sub>2</sub>막, SiN막 등으로 이루어진 패시베이션막 (25; 보호 절연막) 을 형성하고, 다음으로, 패시베이션막 (25) 을 폴리이미드 등으로 이루어진 제 1 배향막 (27) 이 피복되도록 형성한다. 다음으로, 도 12에 나타난 바와 같이, 러빙 롤러 (80) 를 이용하여, 제 1 도전막 (27) 에 러빙 처리를 실시한다.

다음으로, 도 8a 및 도 8b에 나타난 바와 같이, 글라스 등으로 이루어진 제 2 투명 절연 기판 (31) 의 표면에 순차적으로 Cr, Ti 등으로 이루어진 블랙 매트릭스층 영역 (34), 평탄화막 (36) 및 폴리이미드 등으로 이루어진 제 2 배향막 (37) 을 형성함으로써 이루어진 대향 기판 (2) 과 TFT 기판 (1) 사이에, 액정 (3) 을 봉입한다. 다음으로, TFT 기판 (1) 의 표면 상에 제 1 편광판 (7) 을 형성하고, 대향 기판 (2) 의 표면 상에 정전기를 방지하기 위해 도전층 (32) 을 통해 제 2 편광판 (33) 을 형성함으로써, 도 1 내지 3에 나타난 바와 같은 LCD 장치를 완성한다.

전술한 바와 같은 LCD 장치에 의하면, 단위 화소의 주요부를 구성하는 공통 전극 (9) 과 화소 전극 (21) 모두를 얇은 막 (50-100nm) 의 Cr층 (제 2 도전막) 으로 형성함으로써, 공통 전극 (9) 과 화소 전극 (21) 상에 제 1 배향막 (27) 을 형성하여, 제 1 배향막 (27) 에서 발생하는 단차의 크기를 감소시킬 수 있다. 그 결과, 단차에 의한 방해가 감소되므로, 제 1 배향막 (27) 상에 러빙 처리를 충분히 실시할 수 있다.

따라서, 전술한 바와 같은 LCD 장치를 의료 기기의 모니터로서 이용하는 경우에도, 제 1 배향막 (27) 상에 러빙 처리를 충분히 실시할 수 있기 때문에, 액정 (3) 의 배향을 향상시킬 수 있게 되어, 높은 콘트라스트를 달성할 수 있고, 노말 블랙 LCD 장치에서도, 콘트라스트가 감소되는 것을 방지할 수 있다.

또한, 전술한 LCD 장치를 제조하는 방법에 따르면, 두꺼운 제 1 도전막과 얇은 제 2 도전막을 반복적으로 형성하고, 공지된 포토리소그래피법을 이용함으로써, 공통 전극 (9) 과 화소 전극 (21) 에 각각 접속되는 공통 전극 배선 (9A) 과 데이터선 (22) 등과 같은 배선들의 배선 저항을 증가시키지 않고 러빙 처리를 충분히 실시할 수 있는 구성을 갖는 LCD 장치를 용이하게 제조할 수 있다.

전술한 바와 같이, 본 실시예에 따른 LCD 장치에 따르면, 단위 화소의 주요부를 구성하는 공통 전극 (9) 및 화소 전극 (21) 모두를 얇은 도전층으로 구성하고, 공통 전극 (9) 및 화소 전극 (21) 에 각각 접속하는 공통 전극 배선 (9A), 데이터선 (22) 등의 배선을 두꺼운 제 1 도전막과 얇은 제 2 도전막으로 이루어진 적층막으로 구성하여, 공통 전극 (9) 또는 화소 전극 (21) 의 상부에 형성되는 제 1 배향막 (27) 부분에 형성되는 단차를 감소시킬 수 있다.

따라서, 제 1 배향막 (27) 상에 형성되는 단차의 크기를 감소시킬 수 있으므로, 배선 저항의 증가 없이 높은 콘트라스트를 달성할 수 있다.

본 발명을 전술한 실시예로 한정하려는 것은 아니며, 본 발명의 범위 및 정신에서 벗어나지 않고 변형 및 변화를 가할 수 있음은 자명한 것이다.

예를 들면, 비록, TFT 기관 상에 화소 전극과 공통 전극 모두를 형성하는 실시예를 설명해왔지만, TFT 기관 상이 아닌 대향 기관 상에 이들을 형성할 수 있다. 또한, 비록, 본 발명을 LCD에 적용하는 실시예를 예를 들어 설명하였지만, 본 발명은 또한 컬러 LCD 장치 뿐 아니라 단색 LCD 장치에도 적용할 수 있다.

또한, 비록, 본 실시예를 도전막과 같이 이용되는 여러 가지 전극과 배선들의 도전 재료로서 Cr을 이용하는 예를 들어 설명하였지만, Cr과 다른 Al 또는 Mo와 같은 다른 도전 재료를 동일한 종류의 도전막으로 전극과 배선을 형성하는데 이용할 수 있고, 또는, 이들을 결합하여 다른 종류의 도전막으로 이용할 수 있다. 또한, 비록 실시예는 TFT 기관 상에 형성되는 TFT의 도전층의 재료로서 비정질 실리콘을 이용한 예를 설명해왔지만, 폴리-실리콘과 같은 다른 반도체 재료를 이용할 수 있다. 또한, 대향 기관 상에 제 2 편광판을 형성할 때, 도전층을 방지하기 위해 정전기를 이용하는 것이 항상 필요한 것은 아니다. 또한, 다른 전극과 배선의 막 두께값의 조건, 도전 재료 또는 절연 재료의 막 형성 수단 등은 일 예로서 설명된 것이며, 목적, 이용 등에 따라 자유롭게 변형될 수 있다.

#### 발명의 효과

전술한 바와 같이, 본 발명의 LCD 장치 구성에 따르면, 화소의 주요부를 형성하는 공통 전극 및 화소 전극 모두는 얇은 층으로 형성되고, 공통 전극과 화소 전극에 접속되는 배선은 두꺼운 층으로 형성됨으로써, 공통 전극 또는 화소 전극 상에 배향막의 일부분이 나타나도록 하는 단차의 크기를 감소시킬 수 있다.

또한, 본 실시예에 따른 LCD 장치의 제조 방법은, 동일한 또는 다른 종류의 도전막을 반복적으로 형성하고, 공지된 포토리소그래피 기술을 이용함으로써, LCD 장치가, 공통 전극과 화소 전극에 각각 접속되는 배선의 배선 저항의 증가없이 러빙 처리를 충분히 실시될 수 있는 구성을 갖도록 용이하게 제조할 수 있다.

따라서, 배선 저항을 증가시키지 않고, 배향막 상에서 발생하는 단차의 크기를 감소시킴으로써, 높은 콘트라스트를 획득할 수 있다.

#### (57) 청구의 범위

## 청구항 1.

제 1 기관;

상기 제 1 기관에 대항하는 제 2 기관;

상기 제 1 기관과 상기 제 2 기관 사이에 봉입된 액정 재료;

복수개의 데이터선;

상기 복수개의 데이터선에 접속된 복수개의 화소전극으로서, 상기 복수개의 데이터선과 상기 복수개의 화소전극은 상기 제 1 기관상에 형성되어진, 상기 복수개의 화소 전극;

복수개의 공통전극 배선; 및

상기 복수개의 공통전극 배선으로부터 분기되는 복수개의 공통전극으로서, 상기 복수개의 공통전극 배선과 상기 복수개의 공통전극은 상기 제 1 기관상에 형성되는, 상기 복수개의 공통전극을 포함하고,

상기 화소전극들은 서로 제 1 평면에서 거의 대항하여 위치되며, 상기 공통전극들은 서로 제 2 평면에서 거의 대항하여 위치되고,

상기 복수개의 데이터선과 상기 복수개의 공통전극 배선은 제 1 두께를 가진 도전막을 구비하고,

상기 복수개의 화소전극과 상기 복수개의 공통전극은 상기 제 1 두께 보다 작은 제 2 두께를 가진 도전막을 구비하고,

상기 복수개의 데이터선 각각과 상기 복수개의 공통전극 배선 각각은, 하부층을 구성하는 제 1 도전막, 및 상부층을 구성하는 제 2 도전막을 포함하는 적층막을 구비하는, 액정 표시 장치.

## 청구항 2.

삭제

## 청구항 3.

제 1 항에 있어서,

상기 제 1 도전막과 상기 제 2 도전막은 동일한 종류의 도전막을 구비하는, 액정 표시 장치.

## 청구항 4.

제 1 항에 있어서,

상기 제 1 두께를 갖는 도전막과 상기 제 2 두께를 갖는 도전막은, 동일한 종류의 도전막을 구비하는, 액정 표시 장치.

## 청구항 5.

제 1 항에 있어서,

상기 상부층인 제 2 도전막의 폭은 상기 하부층인 제 1 도전막의 폭과 거의 동일하거나, 또는 더 넓은, 액정 표시 장치.

청구항 6.

삭제

청구항 7.

삭제

청구항 8.

삭제

청구항 9.

삭제

청구항 10.

삭제

청구항 11.

삭제

청구항 12.

삭제

청구항 13.

삭제

청구항 14.

삭제

청구항 15.

삭제

청구항 16.

삭제

청구항 17.

삭제

청구항 18.

삭제

청구항 19.

삭제

청구항 20.

삭제

청구항 21.

삭제

청구항 22.

삭제

청구항 23.

삭제

청구항 24.

삭제

청구항 25.

삭제

청구항 26.

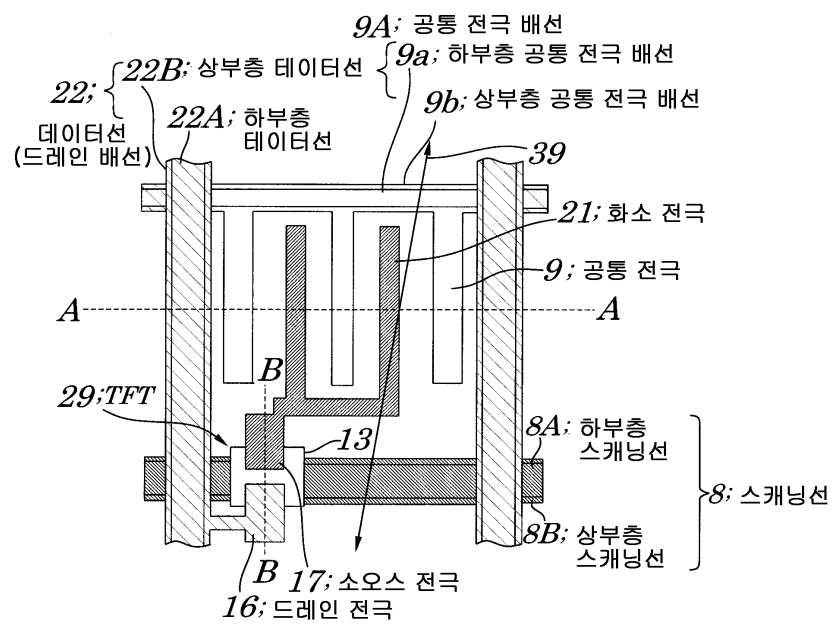
삭제

청구항 27.

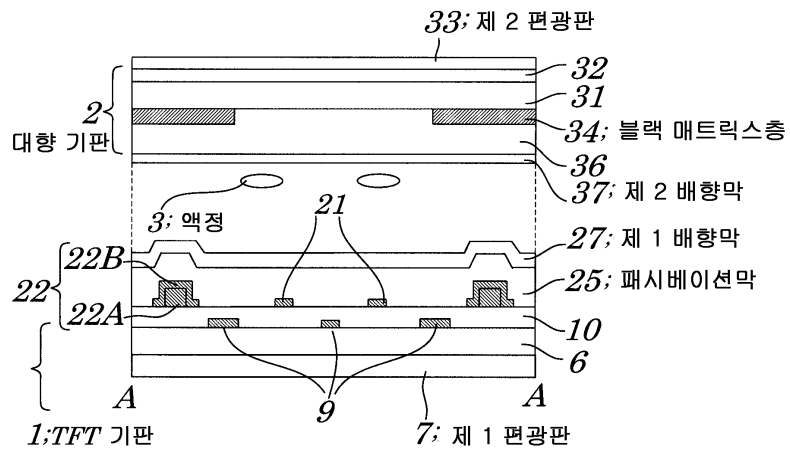
삭제

도면

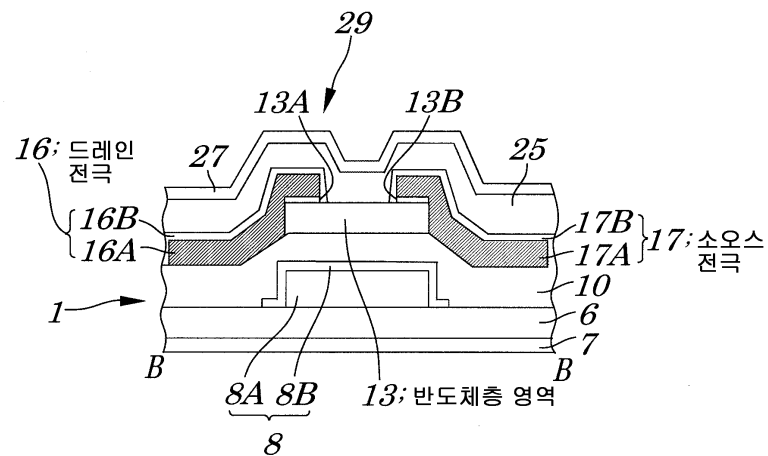
도면1



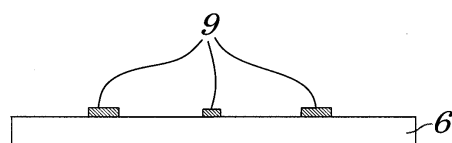
도면2



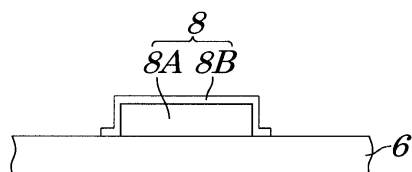
도면3



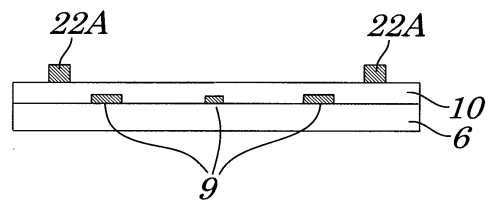
도면4a



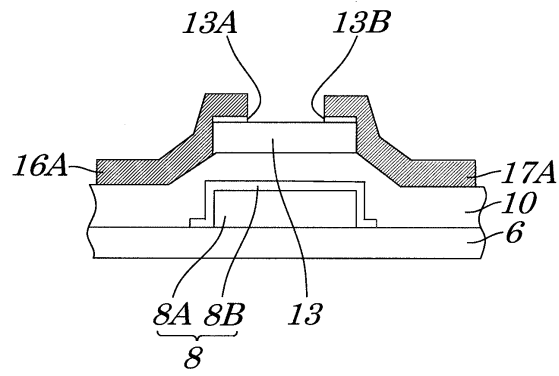
도면4b



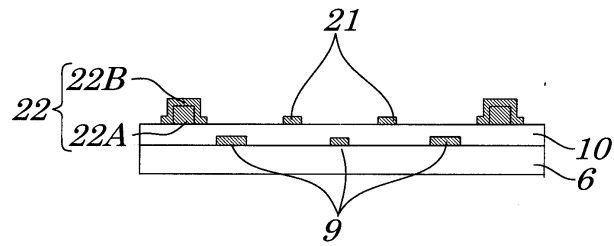
도면5a



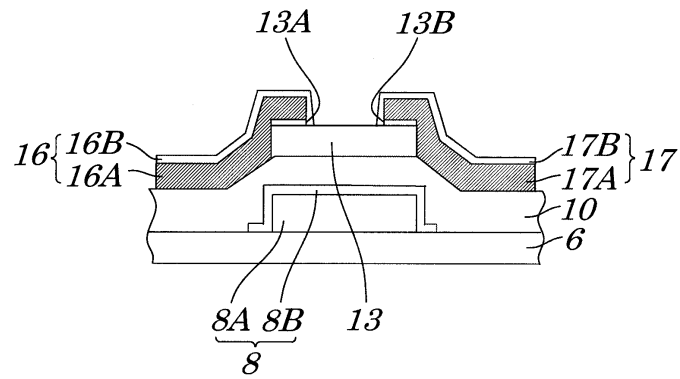
도면5b



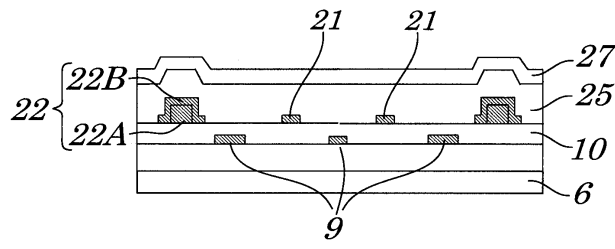
도면6a



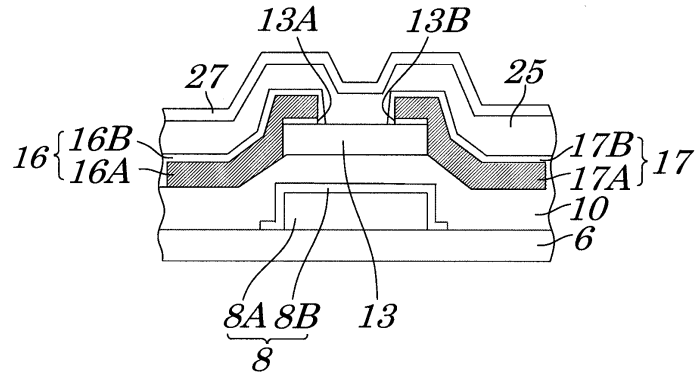
도면6b



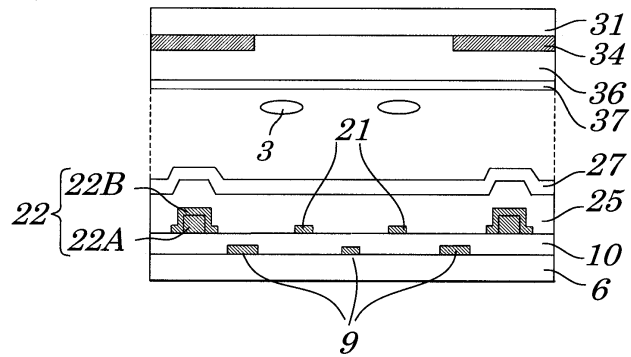
도면7a



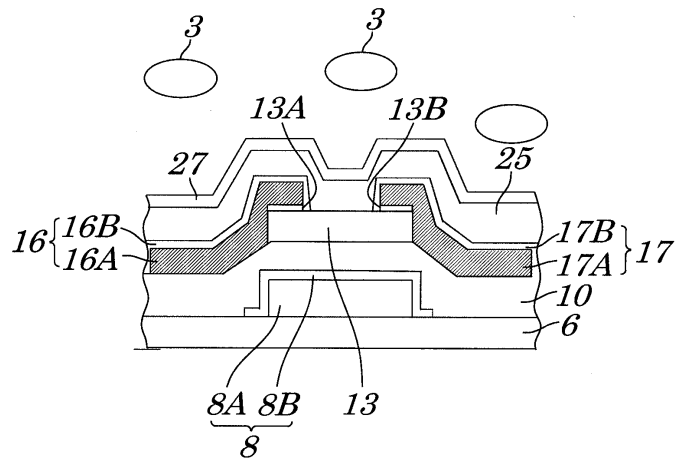
도면7b



도면8a

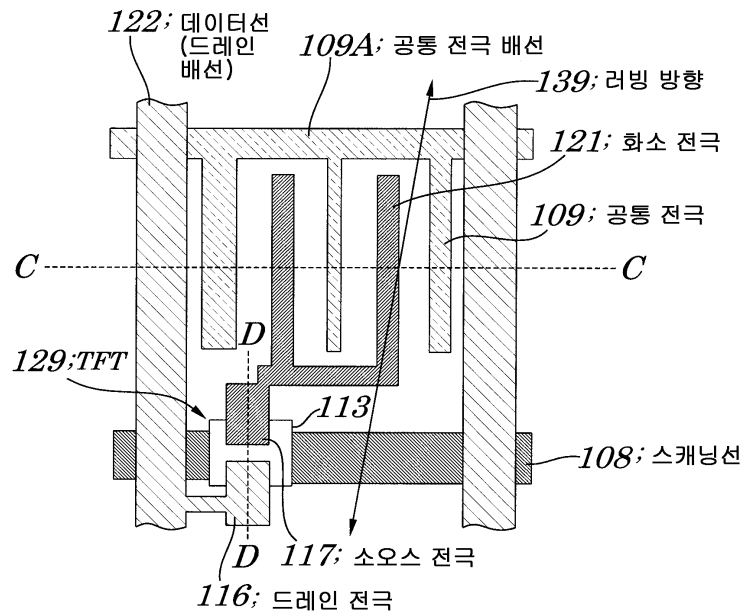


도면8b



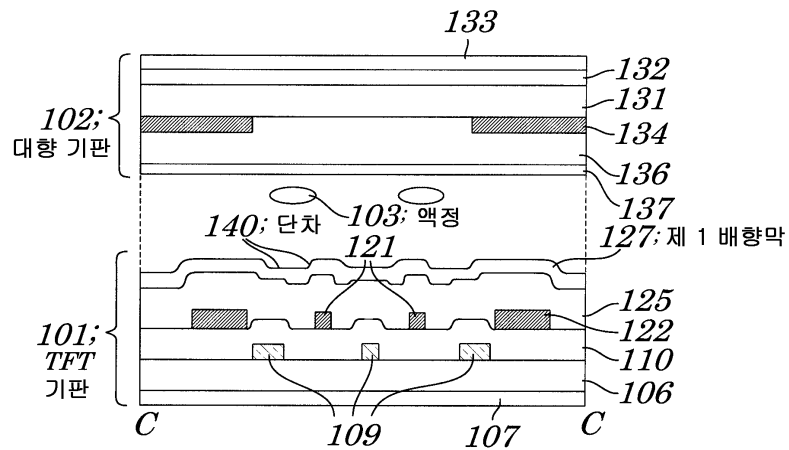
도면9

## 종래 기술



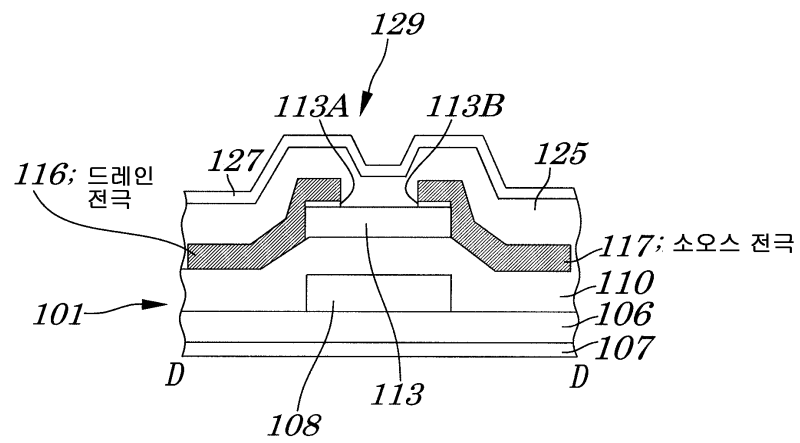
도면10

## 종래 기술



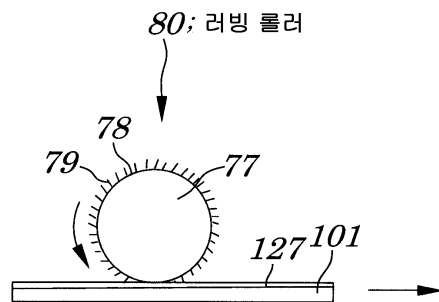
도면11

## 종래 기술



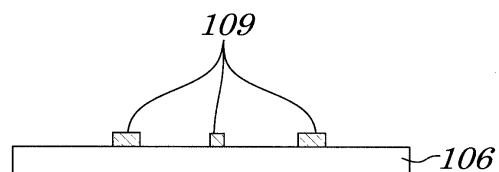
도면12

## 종래 기술



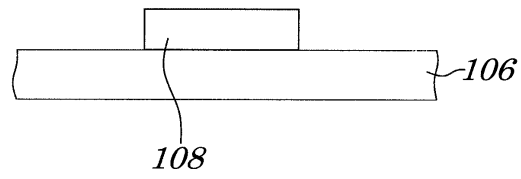
도면13a

## 종래 기술



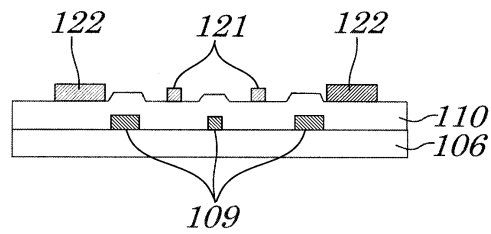
도면13b

## 종래 기술



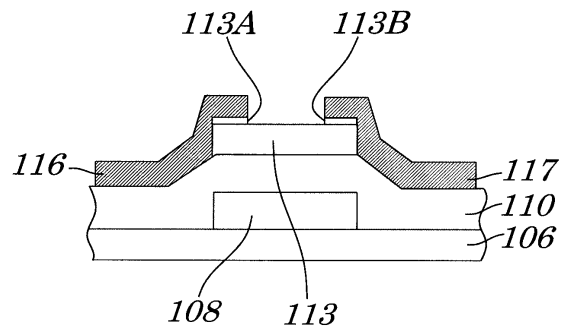
도면14a

## 종래 기술



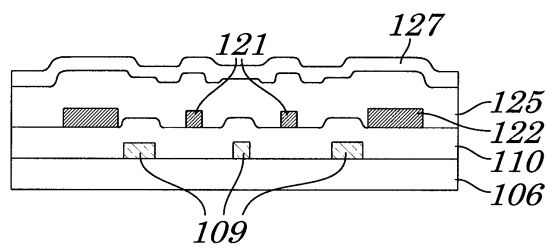
도면14b

## 종래 기술



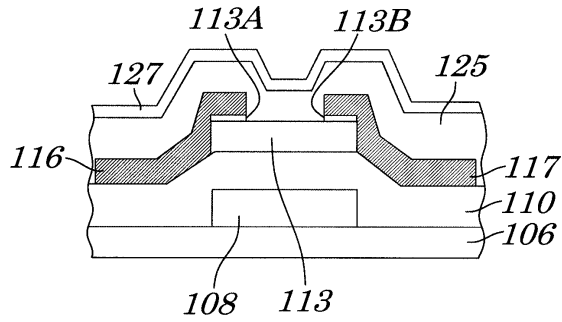
도면15a

## 종래 기술



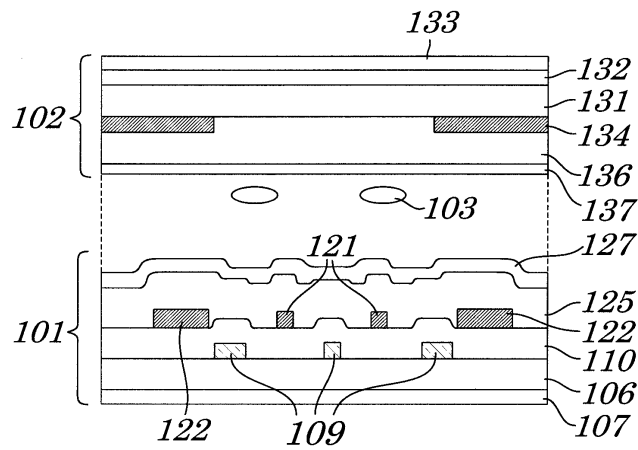
도면15b

## 종래 기술



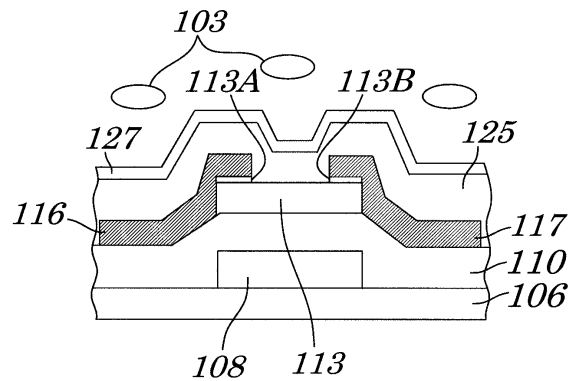
도면16a

## 종래 기술



도면16b

## 종래 기술



|                |                                                                                 |         |            |
|----------------|---------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 液晶显示装置及其制造方法                                                                    |         |            |
| 公开(公告)号        | <a href="#">KR100581507B1</a>                                                   | 公开(公告)日 | 2006-05-22 |
| 申请号            | KR1020030006091                                                                 | 申请日     | 2003-01-30 |
| [标]申请(专利权)人(译) | NEC液晶技术株式会社                                                                     |         |            |
| 申请(专利权)人(译)    | 日元号技术可否让这个夏                                                                     |         |            |
| 当前申请(专利权)人(译)  | 日元号技术可否让这个夏                                                                     |         |            |
| [标]发明人         | ASAI TAKUYA<br>아사이다꾸야<br>KUROHA SYOUICHI<br>구로하쇼우이찌<br>SASAKI TAKESHI<br>사사끼다께시 |         |            |
| 发明人            | 아사이다꾸야<br>구로하쇼우이찌<br>사사끼다께시                                                     |         |            |
| IPC分类号         | G02F1/1343 G02F1/1337 G02F1/1345 G02F1/1368 H01L21/3205 H01L29/786              |         |            |
| CPC分类号         | G02F1/134363                                                                    |         |            |
| 代理人(译)         | 韩国专利公司                                                                          |         |            |
| 优先权            | 2002024864 2002-01-31 JP                                                        |         |            |
| 其他公开文献         | KR1020030066386A                                                                |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                       |         |            |

# 摘要(译)

在所提供的LCD设备中形成有形成LCD设备的单位像素的主要部分的公共电极，以及由包括数据线等的相应的第一导电膜（厚Cr层）和第二导电膜组成的层压膜（薄Cr层）。这种配置可以增加包括公共线和数据线等的布线的膜厚度。因此可以减小布线电阻。液晶显示器和摩擦处理。

