



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0072721
(43) 공개일자 2009년07월02일

- | | |
|--|--|
| <p>(51) Int. Cl.
G09G 3/36 (2006.01) G02F 1/133 (2006.01)
G09G 3/20 (2006.01)</p> <p>(21) 출원번호 10-2007-0140918
(22) 출원일자 2007년12월28일
심사청구일자 없음</p> | <p>(71) 출원인
엘지디스플레이 주식회사
서울 영등포구 여의도동 20번지</p> <p>(72) 발명자
장창재
경북 구미시 구평동 475번지 (59/6) 부영아파트
710동 402호</p> <p>(74) 대리인
박장원</p> |
|--|--|

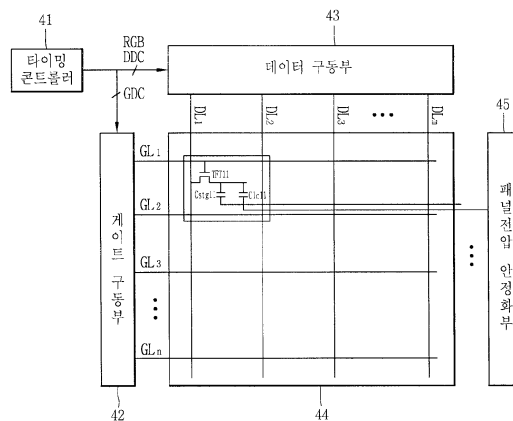
전체 청구항 수 : 총 5 항

(54) 액정표시장치의 패널전압 안정화 회로

(57) 요약

본 발명은 액정표시장치에서 데이터전압 커플링에 의해 액정패널의 공통전압이 불안정하게 변동되는 것을 방지하는 기술에 관한 것이다. 이러한 본 발명은, 게이트 제어신호에 응답하여 액정 패널의 각 게이트라인에 스캔펄스를 공급하는 게이트 구동부 및, 데이터 제어신호에 응답하여 각 데이터라인에 데이터전압을 공급하는 데이터 구동부와; 상기 스캔펄스와 데이터전압에 의해 구동되는 액정셀들을 매트릭스 형태로 구비하여 화상을 표시하는 액정패널과; 상기 액정패널상의 공통전압이나 스토리지 전압이 데이터전압의 커플링에 의하여 일정치 이상으로 상승되거나 하강될 때 역방향 전류가 흐르도록 하여 더 이상 상승되거나 하강되지 않도록 하는 패널전압 안정화부에 의해 달성된다.

대표도 - 도4



특허청구의 범위

청구항 1

게이트 구동부에서 출력되는 스캔펄스와, 데이터 구동부에서 출력되는 데이터전압에 의해 구동되는 액정셀들을 매트릭스 형태로 구비하여 화상을 표시하는 액정패널과;

상기 액정패널상의 공통전압이나 스토리지 전압이 데이터전압의 커플링에 의하여 일정치 이상으로 상승되거나 하강될 때 역방향 전류가 흐르도록 하여 더 이상 상승되거나 하강되지 않도록 하는 패널전압 안정화부를 포함하여 구성된 것을 특징으로 하는 액정표시장치의 패널전압 안정화 회로.

청구항 2

제1항에 있어서, 패널전압 안정화부는

상기 액정패널상의 공통전압(VCOM)이나 스토리지전압(VSTG)이 일정치 이상으로 상승될 때 역방향 전류가 흐르도록 하여 그 전압이 더 이상 상승되지 않도록 하는 제1디플리션모드 트랜지스터(PM1)와;

상기 액정패널상의 공통전압(VCOM)이나 스토리지전압(VSTG)이 일정치 이상으로 하강될 때 역방향 전류가 흐르도록 하여 그 전압이 더 이상 하강되지 않도록 하는 제2디플리션모드 트랜지스터(PM2)로 구성된 것을 특징으로 하는 액정표시장치의 패널전압 안정화 회로.

청구항 3

제1항에 있어서, 패널전압 안정화부는 상기 액정패널 상의 공통전압라인(L_VCOM)에 접속된 것을 특징으로 하는 액정표시장치의 패널전압 안정화 회로.

청구항 4

제1항에 있어서, 패널전압 안정화부는 상기 액정패널 상의 스토리지전압라인(L_VSTG)에 접속된 것을 특징으로 하는 액정표시장치의 패널전압 안정화 회로.

청구항 5

제1항에 있어서, 패널전압 안정화부는 상기 액정패널 상의 공용라인(L_VCOM/VSTG)에 접속된 것을 특징으로 하는 액정표시장치의 패널전압 안정화 회로.

명세서

발명의 상세한 설명

기술분야

<1> 본 발명은 액정표시장치에서 패널전압을 안정화시키는 기술에 관한 것으로, 특히 데이터전압 커플링에 의해 액정패널의 공통전압이 불안정하게 변화되는 것을 방지할 수 있도록 한 액정표시장치의 패널전압 안정화 회로에 관한 것이다.

배경기술

- <2> 최근, 정보기술(IT)의 발달에 따라 평판표시장치는 시각정보 전달매체로서 그 중요성이 한층 강조되고 있으며, 향후 보다 향상된 경쟁력을 확보하기 위해 저소비전력화, 박형화, 경량화, 고화질화 등이 요구되고 있다.
- <3> 평판표시장치의 대표적인 표시장치인 액정표시장치(LCD: Liquid Crystal Display)는 액정의 광학적 이방성을 이용하여 화상을 표시하는 장치로서, 박형, 소형, 저소비전력 및 고화질 등의 장점이 있다.
- <4> 이와 같은 액정 표시장치는 매트릭스(matrix) 형태로 배열된 화소들에 화상정보를 개별적으로 공급하여, 그 화소들의 광투과율을 조절함으로써, 원하는 화상을 표시할 수 있도록 한 표시장치이다. 따라서, 액정 표시장치는 화상을 구현하는 최소 단위인 화소들이 액티브 매트릭스 형태로 배열되는 액정 패널과, 상기 액정 패널을 구동하기 위한 구동부를 구비한다. 그리고, 상기 액정표시장치는 스스로 발광하지 못하기 때문에 액정표시장치에 광을 공급하는 백라이트 유닛이 구비된다. 상기 구동부는 타이밍 콘트롤러를 비롯하여 데이터 구동부와 게이트 구

동부를 구비한다.

- <5> 도 1은 종래 기술에 의한 화소(pixel) 구동회로를 나타낸 것으로, 액정패널 상의 1 수평라인의 일부에 대한 구동회로를 나타낸 것이다.
- <6> 게이트 구동부로부터 게이트라인(GL1)에 게이트신호(스캔펄스)가 공급되어 해당 수평라인 상의 트랜지스터(TFT11),(TFT12),(TFT13)가 턴온된다. 이때, 데이터 구동부의 스위칭용 트랜지스터(TFT1),(TFT2),(TFT3)의 게이트에 스위칭신호(MUX1),(MUX2),(MUX3)가 공급되어 그들이 턴온된다.
- <7> 이에 따라, 상기 데이터 구동부의 데이터전압(DATA1-DATA3)이 상기 스위칭용 트랜지스터(TFT1),(TFT2),(TFT3)를 각기 통한 후 상기 트랜지스터(TFT11),(TFT12),(TFT13)를 각기 통해 스토리지 캐패시터(Cstg1),(Cstg2),(Cstg3)에 저장되어 1 프레임 동안 유지된다.
- <8> 그리고, 상기 스토리지 캐패시터(Cstg1),(Cstg2),(Cstg3)에 유지되는 데이터전압에 따라 상기 액정셀(C_{LC1}),(C_{LC2}),(C_{LC3})의 배열 상태가 가변되고, 이에 따라 광투과율이 조절되어 계조가 구현된다.
- <9> 상기 액정셀(C_{LC1}),(C_{LC2}),(C_{LC3}) 및 스토리지 캐패시터(Cstg1),(Cstg2),(Cstg3)의 타측단에 전압을 공급하는 방식은 인버전 방식에 따라 여러 가지가 있다.
- <10> 상기 도 1에서는 액정셀(C_{LC1}),(C_{LC2}),(C_{LC3})의 타측단에 직류 또는 교류 형태의 공통전압(VCOM)을 공급하고, 이와 별도로 스토리지 캐패시터(Cstg1),(Cstg2),(Cstg3)의 타측단에 직류 또는 교류 형태의 스토리지 전압(VSTG)을 공급하는 방식이다. 여기에 적용되는 인버전 방식은 도트 인버전 방식, VCOM 인버전 방식 및 STG 인버전 방식이다.
- <11> 도 2에서는 액정셀(C_{LC1}),(C_{LC2}),(C_{LC3})과 스토리지 캐패시터(Cstg1),(Cstg2),(Cstg3)의 타측단을 공통전압라인(L_VCOM)이나 스토리지전압라인(L_VSTG)과 공유하는 방식이다. 여기에 적용되는 인버전 방식은 라인 인버전 방식이다.
- <12> 그런데, 상기 도 1 또는 도 2에서 상기 데이터전압(DATA1-DATA3)을 상기 스위칭용 트랜지스터(TFT1),(TFT2),(TFT3)를 각기 통한 후 상기 트랜지스터(TFT11),(TFT12),(TFT13)를 각기 통해 액정패널상의 스토리지 캐패시터(Cstg1),(Cstg2),(Cstg3)에 저장할 때마다, 그 데이터전압(DATA1-DATA3)에 의해 도 3에서와 같이 공통전압(VCOM)의 커플링 현상이 발생하였다.
- <13> 이와 같이 종래의 액정표시장치에 있어서는 데이터전압을 액정패널상의 스토리지 캐패시터에 저장할 때마다, 그 데이터전압에 의해 공통전압의 커플링 현상이 발생되어 공통전압을 안정되게 공급할 수 없고, 이로 인하여 액정패널의 구동동작이 불안정해지는 문제점이 있었다.

발명의 내용

해결 하고자하는 과제

- <14> 따라서, 본 발명의 목적은 액정패널상의 공통전압라인이나 스토리지전압라인에 공급되는 전압이 데이터전압에 의해 커플링되어 불안정한 상태로 되는 것을 방지하는데 있다.

과제 해결수단

- <15> 상기와 같은 목적을 달성하기 위한 본 발명은, 게이트 제어신호에 응답하여 액정 패널의 각 게이트라인에 스캔 펄스를 공급하는 게이트 구동부 및, 데이터 제어신호에 응답하여 각 데이터라인에 데이터전압(화소신호)을 공급하는 데이터 구동부와; 상기 스캔펄스와 데이터전압에 의해 구동되는 액정셀들을 매트릭스 형태로 구비하여 화상을 표시하는 액정패널과; 상기 액정패널상의 공통전압이나 스토리지 전압이 데이터전압의 커플링에 의하여 일정치 이상으로 상승되거나 하강될 때 역방향 전류가 흐르도록 하여 더 이상 상승되거나 하강되지 않도록 하는 패널전압 안정화부를 포함하여 구성함을 특징으로 한다.

효과

- <16> 본 발명은 액정패널상의 공통전압이나 스토리지 전압이 데이터전압의 커플링에 의하여 일정치 이상으로 상승되거나 하강될 때, 역방향 전류가 흐르도록 하고 이에 의해 그 공통전압이나 스토리지 전압이 더 이상 상승되거나

하강되지 않도록 함으로써, 액정패널의 신뢰성을 확보할 수 있는 효과가 있다.

발명의 실시를 위한 구체적인 내용

- <17> 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하면 다음과 같다.
- <18> 도 4는 본 발명에 의한 패널전압 안정화 회로가 적용되는 액정표시장치의 블록도로서 이에 도시한 바와 같이, 게이트 구동부(42) 및 데이터 구동부(43)의 구동을 제어하기 위한 게이트 제어신호(GDC) 및 데이터 제어신호(DDC)를 출력함과 아울러, 디지털 비디오 데이터(RGB)를 샘플링한 후에 재정렬하여 출력하는 타이밍 콘트롤러(41)와; 상기 게이트 제어신호(GDC)에 응답하여 액정 패널(44)의 각 게이트라인(GL1~GLn)에 스캔펄스를 공급하는 게이트 구동부(42)와; 상기 데이터 제어신호(DDC)에 응답하여 상기 액정 패널(44)의 각 데이터라인(DL1~DLm)에 데이터전압을 공급하는 데이터 구동부(43)와; 상기 스캔펄스와 데이터전압에 의해 구동되는 액정셀들을 매트릭스 형태로 구비하여 화상을 표시하는 액정패널(44)과; 상기 액정패널(44)상의 공통전압(VCOM)이나 스토리지 전압(VSTG)이 데이터전압의 커플링에 의하여 일정치 이상으로 상승되거나 하강될 때 역방향 전류가 흐르게 하여 더 이상 상승되거나 하강되지 않도록 하는 패널전압 안정화부(45)로 구성하였다.
- <19> 상기 패널전압 안정화부(45)는 상기 액정패널(44)상의 공통전압(VCOM)이나 스토리지전압(VSTG)이 일정치 이상으로 상승될 때 역방향 전류가 흐르도록 하여 그 전압이 더 이상 상승되지 않도록 하는 제1디플리션모드 트랜지스터(PM1)와; 상기 액정패널(44)상의 공통전압(VCOM)이나 스토리지전압(VSTG)이 일정치 이상으로 하강될 때 역방향 전류가 흐르도록 하여 그 전압이 더 이상 하강되지 않도록 하는 제2디플리션모드 트랜지스터(PM2)로 구성한다.
- <20> 이와 같이 구성한 본 발명의 작용을 첨부한 도 5 내지 도 7을 참조하여 설명하면 다음과 같다.
- <21> 타이밍 콘트롤러(41)는 시스템으로부터 공급되는 수직/수평 동기신호와 클럭신호를 이용하여 게이트 구동부(42)를 제어하기 위한 게이트 제어신호(GDC)와 데이터 구동부(43)를 제어하기 위한 데이터 제어신호(DDC)를 출력한다. 또한, 상기 타이밍 콘트롤러(41)는 상기 시스템으로부터 입력되는 디지털 비디오 데이터(RGB)를 샘플링한 후에 이를 재정렬하여 데이터 구동부(43)에 공급한다.
- <22> 상기 게이트 제어신호(GDC)로서 게이트 스타트 펄스(GSP), 게이트 시프트 클럭(GSC), 게이트 아웃 인에이블(GOE) 등이 있고, 데이터 제어신호(DDC)로서 소스 스타트 펄스(SSP), 소스 시프트 클럭(SSC), 소스 아웃 인에이블(SOE), 극성신호(POL) 등이 있다.
- <23> 게이트 구동부(42)는 상기 타이밍 콘트롤러(41)로부터 입력되는 게이트 제어신호(GDC)에 응답하여 게이트라인(GL1~GLn)에 게이트신호(V_{GH}, V_{GL})를 순차적으로 공급하고, 이에 의해 액정패널(44) 상의 해당 수평라인의 박막 트랜지스터(TFT)들이 턴온된다.
- <24> 데이터 구동부(43)는 상기 타이밍 콘트롤러(41)로부터 입력되는 데이터 제어신호(DDC)에 응답하여 디지털 비디오 데이터(RGB)를 계조값에 대응하는 아날로그의 데이터전압(화소신호)으로 변환하고, 이렇게 변환된 데이터전압을 액정패널(44)상의 데이터라인(DL1~DLm)에 공급한다.
- <25> 액정패널(44)은 데이터라인(DL1~DLm)과 게이트라인(GL1~GLn)의 교차부마다 배치되는 다수의 액정셀(C_{LC})을 구비하는데, 이 다수의 액정셀(C_{LC})들이 상기 데이터전압과 스캔펄스에 의해 구동되어 목적인 화상을 표시할 수 있게 된다.
- <26> 상기 액정패널(44)상의 픽셀을 구동하기 위한 데이터전압 차징 동작을 도 5를 참조하여 설명하면 다음과 같다.
- <27> 상기 게이트 구동부(42)로부터 게이트라인(GL1)에 게이트신호(스캔펄스)가 공급되어 해당 수평라인 상의 트랜지스터(TFT11), (TFT12), (TFT13)가 턴온된다. 이때, 데이터 구동부(43)의 스위칭용 트랜지스터(TFT1), (TFT2), (TFT3)의 게이트에 스위칭신호(MUX1), (MUX2), (MUX3)가 공급되어 그들이 턴온된다.
- <28> 이에 따라, 상기 데이터 구동부(43)의 데이터전압(DATA1~DATA3)이 상기 스위칭용 트랜지스터(TFT1), (TFT2), (TFT3)를 각기 통한 후 상기 트랜지스터(TFT11), (TFT12), (TFT13)를 각기 통해 스토리지 캐패시터(Cstg1), (Cstg2), (Cstg3)에 저장되어 1 프레임 동안 유지된다.
- <29> 그리고, 상기 스토리지 캐패시터(Cstg1), (Cstg2), (Cstg3)에 유지되는 데이터전압에 따라 상기 액정셀($C_{LC1}, C_{LC2}, C_{LC3}$)의 배열 상태가 가변되고, 이에 따라 광투과율이 조절되어 계조가 구현된다.

- <30> 상기 데이터전압(DATA1-DATA3)이 상기 스위칭용 트랜지스터(TFT1), (TFT2), (TFT3)와 상기 트랜지스터(TFT11), (TFT12), (TFT13)를 각기 통해 액정패널(44)상의 스토리지 캐패시터(Cstg1), (Cstg2), (Cstg3)에 저장될 때 그 데이터전압(DATA1-DATA3)에 의해 도 3에서와 같이 공통전압(VCOM)의 커플링 현상이 발생되고, 이에 의해 상기 액정패널(44)상의 공통전압(VCOM)이나 스토리지 전압(VSTG)이 일정치 이상으로 상승되거나 하강될 수 있다.
- <31> 하지만, 상기 패널전압 안정화부(45)는 상기 액정패널(44)상의 공통전압(VCOM)이나 스토리지 전압(VSTG)이 상기 데이터전압(DATA1-DATA3)의 커플링에 의하여 일정치 이상으로 상승되거나 하강되는 것을 방지하는데, 이에 대한 각각의 실시예의 작용을 도 5 내지 도 7을 참조하여 설명하면 다음과 같다.
- <32> 도 5는 공통전압라인(L_VCOM)이나 스토리지전압라인(L_VSTG) 중 공통전압라인(L_VCOM)에 상기 패널전압 안정화부(45)를 적용한 예를 나타낸 것이다.
- <33> 이와 같은 경우, 상기 공통전압라인(L_VCOM)을 제1디플리션모드 트랜지스터(PM1)를 역방향으로 통해 하이공통전압단자(VCOMH)에 접속하고, 로우공통전압단자(VCOML)를 제2디플리션모드 트랜지스터(PM2)를 역방향으로 통해 그 공통전압라인(L_VCOM)에 접속한다. 이와 함께, 상기 하이공통전압단자(VCOMH)에 공통전압(VCOM)의 상한치전압을 공급하고, 로우공통전압단자(VCOML)에는 공통전압(VCOM)의 하한치전압을 공급한다. 여기서, 제1디플리션모드 트랜지스터(PM1)란 그 피모스 트랜지스터(PM1)가 다이오드 용도로 사용된 것을 의미한다.
- <34> 이에 따라, 상기 액정패널(44)상의 공통전압(VCOM)이 상기 데이터전압(DATA1-DATA3)의 커플링에 의하여 제1디플리션모드 트랜지스터(PM1)의 항복전압(또는 제너접압) 이상으로 상승될 때, 공통전압라인(L_VCOM)에서 그 제1디플리션모드 트랜지스터(PM1)를 역방향으로 통해 하이공통전압단자(VCOMH)측으로 역방향 전류가 흐르게 되어 그 공통전압(VCOM)이 더 이상 상승되지 않는다.
- <35> 이와 마찬가지로, 상기 액정패널(44)상의 공통전압(VCOM)이 상기 데이터전압(DATA1-DATA3)의 커플링에 의하여 제2디플리션모드 트랜지스터(PM2)의 항복전압(또는 제너접압) 이상으로 하강될 때, 로우공통전압단자(VCOML)에서 그 제2디플리션모드 트랜지스터(PM2)를 역방향으로 통해 공통전압라인(L_VCOM)측으로 역방향 전류가 흐르게 되므로 그 공통전압(VCOM)이 더 이상 하강되지 않는다.
- <36> 도 6은 공통전압라인(L_VCOM)이나 스토리지전압라인(L_VSTG) 중 스토리지 전압라인(L_VSTG)에 상기 패널전압 안정화부(45)를 적용한 예를 나타낸 것이다.
- <37> 이와 같은 경우, 스토리지전압라인(L_VSTG)을 제1디플리션모드 트랜지스터(PM1)를 역방향으로 통해 스토리지전압라인(L_VSTG)에 접속하고, 로우스토리지전압단자(VSTGL)를 제2디플리션모드 트랜지스터(PM2)를 역방향으로 통해 그 스토리지전압라인(L_VSTG)에 접속한다. 이와 함께, 상기 하이스토리지전압단자(VSTGH)에 스토리지전압(VSTG)의 상한치전압을 공급하고, 로우스토리지전압단자(VSTGL)에는 스토리지전압(VSTG)의 하한치전압을 공급한다.
- <38> 이에 따라, 상기 액정패널(44)상의 스토리지전압(VSTG)이 상기 데이터전압(DATA1-DATA3)의 커플링에 의하여 제1디플리션모드 트랜지스터(PM1)의 항복전압(또는 제너접압) 이상으로 상승될 때, 스토리지전압라인(L_VSTG)에서 그 제1디플리션모드 트랜지스터(PM1)를 역방향으로 통해 하이스토리지전압단자(VSTGH)측으로 역방향 전류가 흐르게 되어 그 스토리지전압(VSTG)이 더 이상 상승되지 않는다.
- <39> 이와 마찬가지로, 상기 액정패널(44)상의 스토리지전압(VSTG)이 상기 데이터전압(DATA1-DATA3)의 커플링에 의하여 제2디플리션모드 트랜지스터(PM2)의 항복전압(또는 제너접압) 이상으로 하강될 때, 로우스토리지전압단자(VSTGL)에서 그 제2디플리션모드 트랜지스터(PM2)를 역방향으로 통해 스토리지전압라인(L_VSTG)측으로 역방향 전류가 흐르게 되어 그 스토리지전압(VSTG)이 더 이상 하강되지 않는다.
- <40> 도 7은 공통전압라인(L_VCOM)과 스토리지전압라인(L_VSTG)이 공용되는 경우에 상기 패널전압 안정화부(45)를 적용한 예를 나타낸 것이다.
- <41> 이와 같은 경우, 공용라인(L_VCOM/VSTG)을 제1디플리션모드 트랜지스터(PM1)를 역방향으로 통해 하이공통전압단자(VCOMH)에 접속하고, 로우공통전압단자(VCOML)를 제2디플리션모드 트랜지스터(PM2)를 역방향으로 통해 공용라인(L_VCOM/VSTG)에 접속한다. 이와 함께, 상기 하이공통전압단자(VCOMH)에 공용전압(VCOM/VSTG)의 상한치전압을 공급하고, 로우공통전압단자(VCOML)에는 공용전압(VCOM/VSTG)의 하한치전압을 공급한다.
- <42> 이에 따라, 상기 액정패널(44)상의 공용전압(VCOM/VSTG)이 상기 데이터전압(DATA1-DATA3)의 커플링에 의하여 제1디플리션모드 트랜지스터(PM1)의 항복전압(또는 제너접압) 이상으로 상승될 때, 공용라인(L_VCOM/VSTG)에서

그 제1디플리션모드 트랜지스터(PM1)를 역방향으로 통해 하이공통전압단자(VCOMH)측으로 역방향 전류가 흐르게 되므로 그 공용전압(VCOM/VSTG)이 더 이상 상승되지 않는다.

<43> 이와 마찬가지로, 상기 액정패널(44)상의 공용전압(VCOM/VSTG)이 상기 데이터전압(DATA1-DATA3)의 커플링에 의하여 제2디플리션모드 트랜지스터(PM1)의 항복전압(또는 제너접압) 이상으로 하강될 때, 하이공통전압단자(VCOMH)에서 제2디플리션모드 트랜지스터(PM1)를 역방향으로 통해 공용라인(L_VCOM/VSTG)측으로 역방향 전류가 흐르게 되므로, 그 공용전압(VCOM/VSTG)이 더 이상 하강되지 않는다.

<44>

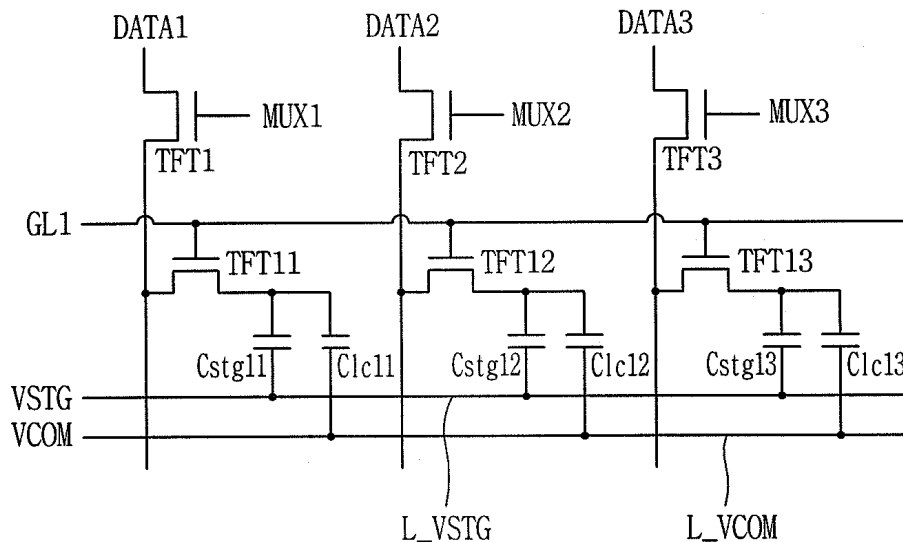
도면의 간단한 설명

- <45> 도 1은 종래 기술에 의한 화소 구동회로도.
- <46> 도 2는 종래 기술에 의한 또 다른 화소 구동회로도.
- <47> 도 3은 종래의 데이터전압에 의한 공통전압의 커플링 현상을 나타낸 파형도.
- <48> 도 4는 본 발명에 의한 액정표시장치의 패널전압 안정화 회로의 블록도.
- <49> 도 5 내지 도 7은 본 발명에 의한 패널전압 안정화부의 적용예를 보인 회로도.
- <50> ***도면의 주요 부분에 대한 부호의 설명***

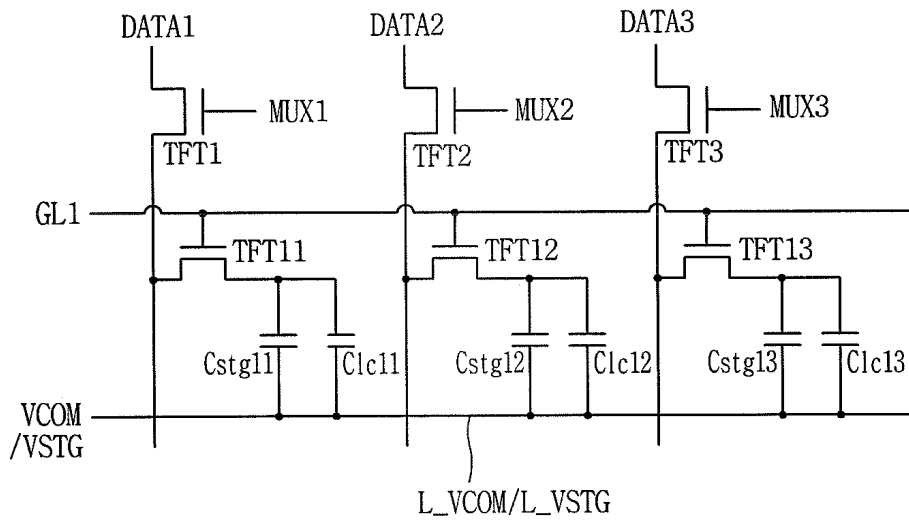
- <51> 41 : 타이밍 콘트롤러 42 : 게이트 구동부
- <52> 43 : 데이터 구동부 44 : 액정패널
- <53> 45 : 패널전압 안정화부

도면

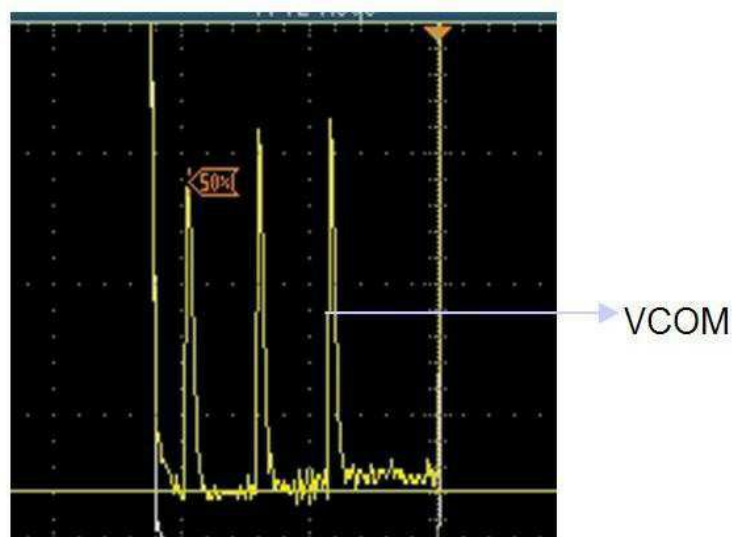
도면1



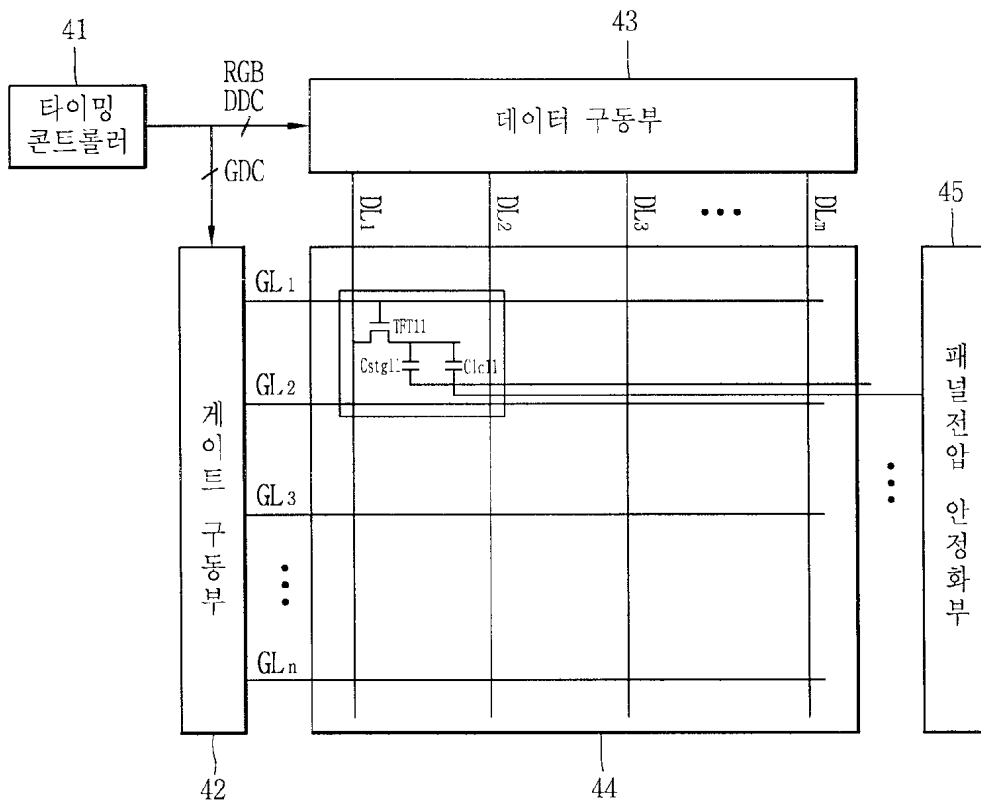
도면2



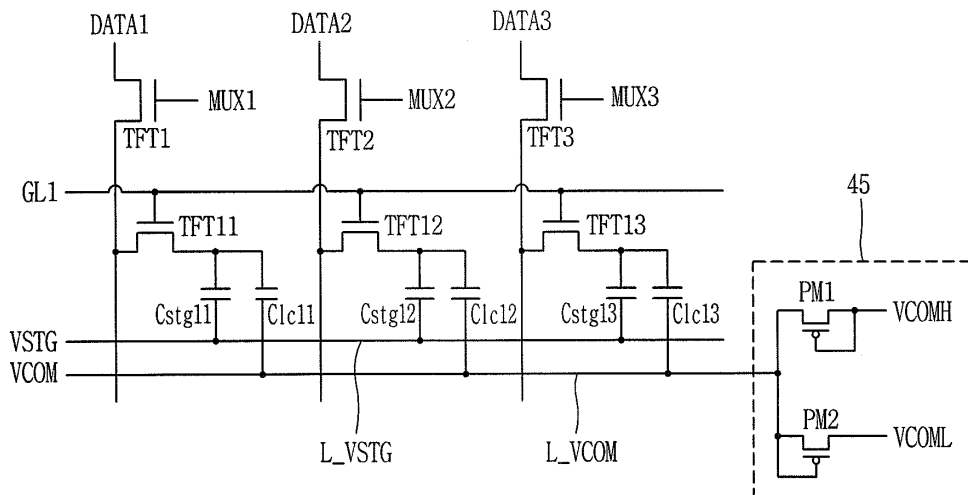
도면3



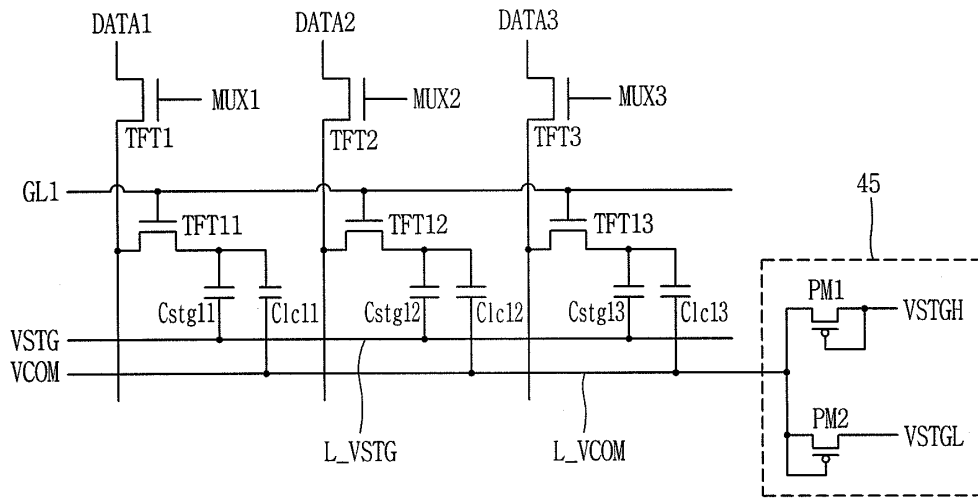
도면4



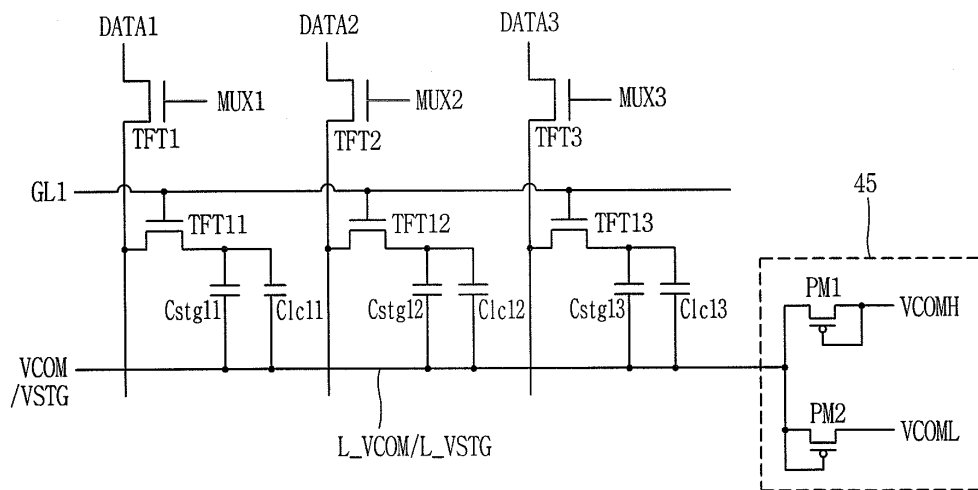
도면5



도면6



도면7



专利名称(译)	一种液晶显示器的面板电压稳定电路		
公开(公告)号	KR1020090072721A	公开(公告)日	2009-07-02
申请号	KR1020070140918	申请日	2007-12-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JANG CHANG JAE		
发明人	JANG, CHANG JAE		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
代理人(译)	PARK , JANG WON		
外部链接	Espacenet		

摘要(译)

本发明涉及在数据电压耦合的液晶显示器中防止液晶面板的公共电压不稳定地改变的技术。当用于向本发明提供扫描脉冲的栅极驱动单元驱动的液晶单元是响应于栅极控制信号的液晶面板的每条栅极线，以及用于响应于每条数据线向每条数据线提供数据电压的数据驱动器。数据控制信号：扫描脉冲和数据电压包括在矩阵的形式和液晶面板上的公共电压，指示图像和液晶面板或存储电压随着数据电压的耦合而上升到超过规律率或通过下降，可以通过反向电流流过并且更上升或下降的面板电压稳定部分来实现。液晶面板，数据电压耦合和公共电压线。

