



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0054852
(43) 공개일자 2009년06월01일

(51) Int. Cl.

G02F 1/133 (2006.01) G09G 3/36 (2006.01)

(21) 출원번호 10-2007-0121747

(22) 출원일자 2007년11월27일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

임재형

서울 송파구 가락동 103-1 23/2

이중희

서울 강남구 개포1동 660-1 주공아파트 10동 102호

(74) 대리인

박장원

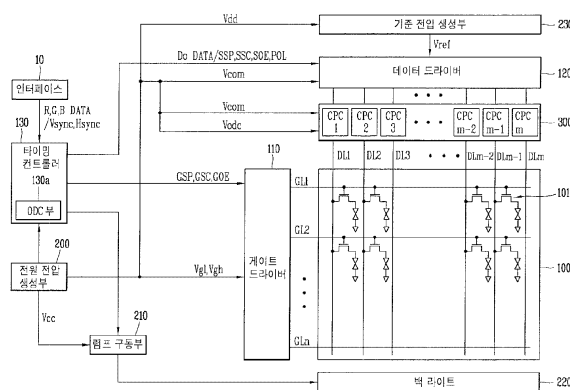
전체 청구항 수 : 총 6 항

(54) 액정표시장치

(57) 요약

본 발명은 동영상 구현을 위한 오버 드라이빙 수행시 데이터 드라이브 IC의 낮은 구동전압 범위에서도 최상위 계조에 대한 오버 드라이빙(혹은 펌핑-업)이 가능할 수 있도록 한 차지펌핑회로부가 구비된 액정표시장치에 관한 것으로서, 오버 드라이빙 수행시, 최상위 계조 이외의 계조전압으로 설정된 데이터는 정상값보다 오버 드라이빙시킨 값을 선택·출력하고, 최상위 계조로 설정된 데이터는 정상값을 그대로 선택하여 출력하며, 상기 출력되는 최상위 계조 데이터와 나머지 계조 데이터를 구분하여 각각 제어하는 타이밍 컨트롤러와; 상기 타이밍 컨트롤러로부터의 데이터를 저장하고 그 데이터 정보에 따라 해당 계조전압을 선택하여 출력하는 데이터 드라이버와; 상기 타이밍 컨트롤러로부터의 제어신호에 따라 게이트 로우 전압(V_{gl}) 및 게이트 하이 전압(V_{gh})을 출력하는 게이트 드라이버와; 상기 타이밍 컨트롤러의 오버 드라이빙 수행시, 데이터 드라이버로부터 출력되는 최상위 계조전압을 펌핑-업시켜 출력하고, 나머지 계조전압은 오버 드라이빙된 상태로 출력하는 차지펌핑회로부; 및 상기 차지펌핑회로부로부터 제공되는 계조전압에 의해 영상이 구현되는 액정패널을 포함하여 구성되는 것을 특징으로 한다.

대표도



특허청구의 범위

청구항 1

오버 드라이빙(overdriving) 수행시, 최상위 계조 이외의 계조전압으로 설정된 데이터는 정상값보다 오버 드라이빙시킨 값을 선택·출력하고, 최상위 계조로 설정된 데이터는 정상값을 그대로 선택하여 출력하며, 상기 출력되는 최상위 계조 데이터와 나머지 계조 데이터를 구분하여 각각 제어하는 타이밍 컨트롤러;

상기 타이밍 컨트롤러로부터의 데이터를 저장하고 그 데이터 정보에 따라 해당 계조전압을 선택하여 출력하는 데이터 드라이버;

상기 타이밍 컨트롤러로부터의 제어신호에 따라 게이트 로우 전압(Vgl) 및 게이트 하이 전압(Vgh)을 출력하는 게이트 드라이버;

상기 타이밍 컨트롤러의 오버 드라이빙 수행시, 데이터 드라이버로부터 출력되는 최상위 계조전압을 펌핑-업(pumping up)시켜 출력하고, 나머지 계조전압은 오버 드라이빙된 상태로 출력하는 차지펌핑회로부; 및

상기 차지펌핑회로부로부터 제공되는 계조전압에 의해 영상이 구현되는 액정패널을 포함하여 구성되는 액정표시장치.

청구항 2

제1항에 있어서, 상기 차지펌핑회로부는 상기 액정패널상의 게이트 라인(GL1~GLn)과 수평하게 형성되는 제1 내지 제4펌핑라인(PL1~PL4)과;

상기 제1 내지 제4펌핑라인(PL1~PL4)에 교차하여 각각 형성된 공통전압라인(Vcom line) 및 오버드라이빙전압라인(Vodc line)과;

상기 제1 내지 제3펌핑라인(PL1~PL3)과 공통전압라인(VcomL)이 교차하는 영역에 각각 형성된 제1 내지 제3TFT(Q1~Q4)와;

상기 제1, 제2 및 제4펌핑라인(PL1, PL2, PL4)과 상기 오버드라이빙전압라인(Vodc line)이 교차하는 영역에 각각 형성된 제4 내지 제6TFT(Q4~Q6)와;

상기 제1펌핑라인(PL1)과 공통전압라인(Vcom line)이 교차하는 영역에 형성된 제1TFT(Q1)의 소스전극과, 상기 제1펌핑라인(PL1)과 오버드라이빙전압라인(Vodc line)이 교차하는 영역에 형성된 제4TFT(Q4)의 소스전극 사이에 접속된 커패시터(C)와;

상기 제2펌핑라인(PL2)과 오버드라이빙전압라인(Vodc line)의 교차영역에 형성된 제5TFT(Q5)의 소스전극을 데이터 드라이버의 출력부에 각각 접속시켜 데이터가 입력되는 데이터전압입력라인(Vdata-in line)과;

상기 제3펌핑라인(PL3)과 공통전압라인(Vcom line)의 교차영역에 형성된 제3TFT(Q3)의 소스전극을 제4펌핑라인(PL4)과 오버드라이빙전압라인(Vodc line)의 교차영역에 형성된 제6TFT(Q6)의 소스전극과 공통으로 접속시켜 액정패널의 데이터 라인(DL1~DLm)에 각각 접속시키고, 데이터가 출력되는 데이터전압출력라인(Vdata-out line)을 포함하여 구성되는 것을 특징으로 하는 액정표시장치.

청구항 3

제1항에 있어서, 상기 타이밍 컨트롤러는 오버 드라이빙 수행시 차지펌핑회로부에 인가되는 최상위 계조전압을 펌핑-업시키는 제1 내지 제5TFT(Q1~Q5)를 제어하고, 나머지 계조에 해당되는 오버드라이빙된 계조전압은 액정패널로 그대로 출력될 수 있도록 제6TFT(Q6)를 제어하는 제어신호생성부를 추가적으로 포함할 수 있는 것을 특징으로 하는 액정표시장치.

청구항 4

제1항에 있어서, 상기 차지펌핑회로부는 액정패널의 데이터 패드부가 위치하는 더미 영역에 형성될 수 있는 것을 특징으로 하는 액정표시장치.

청구항 5

제1항에 있어서, 상기 차지펌핑회로는 데이터 드라이브 IC의 내부에 집적화되어 형성될 수 있는 것을 특징으로 하는 액정표시장치.

청구항 6

제1항에 있어서, 상기 차지펌핑회로는 별도의 기판상에 형성될 수 있는 것을 특징으로 하는 액정표시장치.

명세서

발명의 상세한 설명

기술 분야

- <1> 본 발명은 액정표시장치에 관한 것으로서, 더 자세하게는 계조전압을 설정하는 적색(R), 녹색(G), 청색(B)의 데이터를 프레임 단위로 하여 정상값보다 높은 값으로 오버 드라이빙(overdriving)시켜 동영상을 구현할 때, 데이터 드라이브 IC의 낮은 구동 전압 범위에서도 최상위 계조에 대한 오버 드라이빙(혹은 펌핑-업)이 가능할 수 있도록 한 차지펌핑회로(charge pumping circuit)가 구비된 액정표시장치에 관련된다.

배경 기술

- <2> 일반적으로 액정표시장치는 화소 전압에 따라 액정셀별로 광 투과율을 조절하여 화상을 표시하는 것으로서, 최근에는 경량, 박형, 저소비 전력구동 등의 특징으로 그 응용범위가 사무자동화기기, 오디오 및 비디오기기 등으로 그 적용범위가 점차적으로 넓어지는 추세에 있다.
- <3> 이러한 액정표시장치는 액정셀들이 매트릭스 형태로 배열되고, 데이터 신호와 게이트 온 신호에 의해 구동되어 화상이 구현되는 액정패널과, 상기 액정패널의 각 게이트 라인에 게이트 온 신호를 공급하는 게이트 드라이버, 상기 액정패널의 각 데이터 라인에 데이터 신호를 공급하는 데이터 드라이버를 포함하여 구성된다.
- <4> 또한, 상기 액정셀 각각에는 스토리지 커패시터가 형성되는데 이는 그 액정셀의 화소전극과 이전 게이트 라인 사이에 형성되거나, 액정셀의 화소전극과 공통전극 사이에 형성되어 액정셀의 전압을 일정하게 유지시키는 역할을 수행한다
- <5> 액정패널의 게이트 라인에 순차적으로 턴-온 신호를 인가하면 그때마다 해당 라인의 화소전극에 데이터 신호가 인가되어 영상이 구현된다.
- <6> 물론 이와 같은 영상은 액정패널에 구현되어 보이는 상태에 따라 하나의 프레임으로 이루어지는 정지영상과, 다수개의 프레임으로 이루어진 정지영상들이 순차적으로 인가되어 영상이 움직여 보이는 동영상으로 구분될 것이다.
- <7> 그 중에서도 액정패널상에 동영상이 구현될 때, 액정패널상의 액정은 각 프레임에 해당하는 데이터 신호의 크기만큼 연속적으로 변화하게 된다. 예를 들어, 5개의 연속적인 프레임으로 이루어지는 동영상이 액정패널상에 표현되기 위하여는 각 프레임의 데이터 신호가 각각 다른 크기를 가지게 되므로 각 액정이 각각의 프레임에 해당하는 데이터 신호의 크기만큼 연속적으로 변화하게 된다.
- <8> 이때, 각각의 프레임에 해당되는 데이터 신호의 크기는 액정층에서 계조전압의 크기로 표현되어 액정층을 형성하는 액정분자의 방향을 변화시키게 되므로 액정층을 이루는 액정분자의 응답속도는 곧 계조전압의 변화에 따라 현저하게 달라진다.
- <9> 도 1은 일반적인 액정표시장치의 동영상 구현시 프레임의 구동 상태를 나타내는 파형도이다.
- <10> 도 1에 도시된 바와 같이, 일반적인 액정표시장치는 액정에 인가되는 계조전압이 낮은 계조전압에서 높은 계조전압으로(혹은 높은 계조전압에서 낮은 계조전압으로) 변화될 때 현재 프레임에 해당하는 데이터 신호의 계조전압은 이전 프레임에 해당하는 데이터 신호의 계조전압의 영향을 받게 되므로 원하는 계조전압에 그 즉시 도달하지 못하고 수 개의 프레임이 경과된 후에야 비로소 정상적인 계조전압에 도달하게 된다.
- <11> 예컨대, 두 개의 연속되는 프레임으로 이루어진 하나의 동영상이 구현될 때, 액정은 첫 번째 프레임의 영상에 해당하는 계조전압의 크기로 변화된 상태를 유지하고 있다가, 두 번째 프레임의 영상에 해당하는 계조전압의 크

기로 곧바로 변화되어야 하는데, 실질적으로 액정분자의 응답속도가 느리기 때문에 액정은 두 번째 프레임의 영상에 해당하는 계조전압의 크기를 한 프레임 시간 안에 충분히 표현하지 못하게 된다.

- <12> 이로 인해 동영상 구현시 액정패널에는 두 개의 영상이 서로 흐릿하게 겹쳐지는 잔상의 문제가 발생하게 된다.
- <13> 최근에는 이와 같은 문제점을 개선하기 위하여 계조전압을 설정하는 데이터 신호를 정상값보다 더 높은 값으로 오버 드라이빙시켜 그 변환된 데이터 신호에 따라 선택된 계조전압을 통해 액정분자의 응답속도를 개선시킨 오버 드라이빙회로(over driving circuit: ODC)가 구비된 액정표시장치가 제안된 바 있다.
- <14> 이하, 도면을 참고하여 종래의 ODC가 구비된 액정표시장치에 대하여 간략하게 살펴보고자 한다.
- <15> 도 2는 종래기술의 ODC가 구비된 액정표시장치의 블록 다이어그램이다.
- <16> 도 2에 도시된 바와 같이, 종래의 액정표시장치는 다수개의 게이트 라인(GL1~GLn)과 데이터 라인(DL1~DLm)이 서로 교차하여 다수개의 매트릭스 형태의 화소영역이 정의되는 액정패널(40)과, 상기 액정패널(40)에 영상을 구현하기 위한 구동회로부(미표기)로 구분된다.
- <17> 여기서, 구동회로부는 오버 드라이빙 구동을 위한 룩-업 테이블(Look Up Table) 형태의 정보가 저장되는 EEPROM(Electrically Erasable and Programmable Read Only Memory)의 외부 기억부(36)와, 커넥터(20)를 통해 시스템으로 전압을 인가받아 승압 또는 강압하여 각각의 서브 구동부에 필요한 구동 전압(Vcc, Vdd)을 출력하고 타이밍 컨트롤러(30)의 동작 신호에 따라 게이트 저전압 신호(Vgl) 및 게이트 고전압 신호(Vgh)를 출력하는 직류-직류 변환기(25)와, 전원이 인가되면 외부 기억부(36)의 룩-업 테이블 형태로 저장되어 있던 데이터 정보를 읽어들이 내장된 ODC(31)에 저장하고, 상기 시스템으로부터 입력되는 비디오 신호를 룩-업 테이블 형태의 데이터에 근거하여 오버 드라이빙을 위한 보정된 비디오 신호(Do DATA) 및 직류-직류 변환기(25)의 동작을 위한 동작 신호를 출력하는 타이밍 컨트롤러(30)와, 상기 타이밍 컨트롤러(30)의 동작 신호에 의해 직류-직류 변환기(25)로부터 출력되는 게이트 고전압 신호(Vgh) 및 게이트 저전압 신호(Vgl)를 입력받아 스캔 펄스를 생성하며 상기 스캔 펄스를 액정패널(40)의 각 게이트 라인(GL1~GLn)에 순차적으로 공급하는 게이트 드라이버(41)와, 상기 타이밍 컨트롤러(30)로부터 출력되는 보정된 비디오 신호(Do DATA)를 입력받아 디지털인 상기 보정된 비디오 신호를 아날로그인 보정된 데이터 신호로 변환하고, 상기 보정된 데이터 신호를 상기 액정패널(40)의 각 데이터 라인(DL1~DLm)에 공급하는 데이터 드라이버(43)를 포함하여 구성되어 있다.
- <18> 한편, 상기 타이밍 컨트롤러(30)는 구동 전압을 입력받아 동작 신호를 출력하는 파워 컨트롤 제너레이팅 로직부(32)와, 외부 기억부(36)에 저장된 룩-업 테이블 형태의 데이터에 대한 체크 지점을 I2C 프로토콜 방식으로 통신하여 그 데이터를 읽어올 때, 그 통신 프로토콜(I2C)을 제공하는 프로토콜부(33)를 더 포함한다.
- <19> 또한, 상기 프로토콜부(33)와 외부 기억부(36)간에는 서로 통신을 하기 위한 두 개의 액티브 와이어(SCL, SDA)가 연결되어 있다.
- <20> 여기서, 시스템으로부터 출력되는 R, G, B 비디오 신호는 프레임별로 순차적으로 타이밍 컨트롤러(30)에 입력되며, ODC(31)에서 현재 프레임 비디오 신호와 이전 프레임 비디오 신호를 룩-업 테이블 형태로 저장되어 있는 데이터와 비교하여 현재 프레임 비디오 신호보다 더 높은 보정된 비디오 신호(Do DATA)를 출력하게 된다.
- <21> 즉, 룩-업 테이블에는 이전 프레임의 비디오 신호와 현재 프레임의 비디오 신호에 해당하는 값이 x축 및 y축으로 배열되어 있고, 상기 보정된 비디오 신호(Do DATA)에 해당하는 값이 x축 및 y축이 교차하는 부분에 각각 형성되어 있어서, 타이밍 컨트롤러(30)는 입력된 이전 프레임의 비디오 신호와 현재 프레임의 비디오 신호의 값이 교차하는 부분의 값을 룩-업 테이블상에서 읽어와 보정된 비디오 신호(Do DATA)를 출력하게 된다.
- <22> 따라서, 상기 보정된 비디오 신호(Do DATA)에 의해 데이터 드라이버(43)로부터 출력되는 보정된 데이터 신호를 인가받은 화소전극은 액정을 더 높은 계조전압으로 오버 드라이빙시키게 된다.
- <23> 도 3은 도 2의 액정표시장치를 적용하여 동영상 구현시 프레임의 구동상태를 나타낸 파형도이다.
- <24> 도 3에 도시된 바와 같이, ODC를 구비한 액정표시장치는 액정에 인가되는 계조전압이 낮은 계조전압에서 높은 계조전압으로 변화될 때 현재 프레임에 해당하는 데이터 신호의 계조전압은 이전 프레임에 해당하는 데이터 신호의 계조전압에 물론 영향을 받게 되지만, 원하는 계조전압에 비교적 빠르게 도달하게 되고, 그 결과 한 프레임이 경과 되자마자 정상적인 계조전압에 도달하게 된다.
- <25> 그런데, 보통 이와 같은 ODC 회로가 구비된 액정표시장치에 있어서 64 혹은 256 계조에 해당하는 계조전압을 사용하여 동영상을 구현할 때, 각각의 최상위 레벨에 해당되는 계조전압, 즉 노멀리 화이트(normally white)의 경

우 블랙 데이터에 해당되는 계조전압이 데이터 드라이버를 구동하기 위한 구동전압의 최대 구간에서 설정되기 때문에 록 업 테이블 형태의 데이터에서는 최상위 계조에 대한 오버 드라이빙된 계조 정보 데이터가 실질적으로 존재하지 않게 되고, 그 결과 최상위 계조에 대한 오버드라이빙된 계조전압은 액정패널에 인가될 수 없게 된다.

<26> 이와 같이, 64 계조 혹은 256 계조의 최상위 계조에 대한 오버 드라이빙이 이루어지지 않게 되면, 동영상 구현 시 특정 영상에서 이전 영상과 현재의 영상이 서로 중첩되어 나타나는 잔상이 그대로 유지되어 화질이 저하될 수 있다.

<27> 가령, 데이터 드라이버를 구성하는 데이터 드라이브 IC의 구조를 개선하여 위의 문제를 개선할 수 있겠지만, 이때는 데이터 드라이브 IC의 구동전압을 높여 설계하게 되므로 액정표시장치의 전력소모를 증가시키는 하나의 원인이 될 수도 있다.

<28> 또한, 계조전압 설정을 위한 R, G, B 데이터의 비트 수를 증가하는 방식으로 위 문제를 해결할 수 있겠지만, 이를 위해서는 모든 R, G, B 데이터에 대한 프로그램의 재설정이 필요할 수 있어 많은 시간과 비용이 초래될 수 있다.

발명의 내용

해결 하고자하는 과제

<29> 본 발명은 상기의 문제점을 개선하기 위하여 안출된 것으로서, 그 목적은 데이터 드라이버 IC의 낮은 구동전압을 이용하여 동영상 구현을 위한 오버 드라이빙 수행시 최상위 레벨의 계조전압에 대하여도 나머지 레벨의 계조전압에 대한 오버 드라이빙과 같은 효과를 얻을 수 있도록 액정패널의 데이터 라인에 접속하여 차지펌핑회로를 구성한 액정표시장치를 제공함에 있다.

과제 해결수단

<30> 상기의 목적을 달성하기 위한 본 발명에 따른 액정표시장치는 오버 드라이빙(overdriving) 수행시, 최상위 계조 이외의 계조전압으로 설정된 데이터는 정상값보다 오버 드라이빙시킨 값을 선택·출력하고, 최상위 계조로 설정된 데이터는 정상값을 그대로 선택하여 출력하며, 상기 출력되는 최상위 계조 데이터와 나머지 계조 데이터를 구분하여 각각 제어하는 타이밍 컨트롤러와; 상기 타이밍 컨트롤러로부터의 데이터를 저장하고 그 데이터 정보에 따라 해당 계조전압을 선택하여 출력하는 데이터 드라이버와; 상기 타이밍 컨트롤러로부터의 제어신호에 따라 게이트 로우 전압(Vgl) 및 게이트 하이 전압(Vgh)을 출력하는 게이트 드라이버와; 상기 타이밍 컨트롤러의 오버 드라이빙 수행시, 데이터 드라이버로부터 출력되는 최상위 계조전압을 펌핑-업(pumping up)시켜 출력하고, 나머지 계조전압은 오버 드라이빙된 상태로 출력하는 차지펌핑회로부; 및 상기 차지펌핑회로부로부터 제공되는 계조전압에 의해 영상이 구현되는 액정패널을 포함하여 구성되는 것을 특징으로 한다.

효 과

<31> 상기의 구성 결과, 본 발명에 따른 액정표시장치는 데이터 드라이브 IC의 낮은 구동전압의 범위 내에서도 최상위 레벨에 해당되는 계조전압에 대하여 오버 드라이빙된 계조전압과 동일한 효과의 펌핑-업된 계조전압을 출력할 수 있게 되어 동영상 구현시 연속적인 수개의 특정 프레임에서 나타나는 잔상에 의한 화질저하 문제를 개선할 수 있을 것이다.

발명의 실시를 위한 구체적인 내용

<32> 이하, 도면을 참조하여 상기 구성과 관련해 좀더 구체적으로 살펴보고자 한다.

<33> 도 4는 본 발명에 따른 액정표시장치의 구동회로부를 나타내는 블록 다이어그램이다.

<34> 도 4에 도시된 바와 같이, 본 발명에 따른 액정표시장치는 외부의 인터페이스(10)로부터 R, G, B 데이터를 인가받아 계조전압을 설정하는 데이터를 제정렬하고, 수직/수평동기신호를 인가받아 제어신호를 생성하며, 오버 드라이빙(overdriving) 수행시, 최상위 계조 이외의 계조전압으로 설정된 데이터는 정상값보다 오버 드라이빙시킨 값을 선택·출력하고, 최상위 계조로 설정된 데이터는 정상값을 그대로 선택하여 출력하며, 상기 출력되는 최상위 계조 데이터와 나머지 계조 데이터를 구분하여 각각 제어하는 타이밍 컨트롤러(130)와, 상기 타이밍 컨트롤러(130)로부터의 보정 데이터(Do DATA)를 저장하고 그 데이터 정보에 따라 해당 계조전압을 선택하여 출력하는 데이터 드라이버(120)와, 상기 타이밍 컨트롤러(130)로부터의 제어신호에 따라 게이트 로우 전압(Vgl) 및 게이트

트 하이 전압(Vgh)을 출력하는 게이트 드라이버(110)와, 상기 타이밍 컨트롤러(130)의 오버 드라이빙 수행시 데이터 드라이버(120)로부터 출력되는 최상위 레벨의 게조전압은 펌핑-업(pumping up)시키고, 나머지 레벨의 게조전압은 오버 드라이빙된 상태로 출력하는 차지펌핑회로부(300) 및 상기 차지펌핑회로부(300)로부터 제공되는 게조전압에 의해 영상이 구현되는 액정패널(100)로 구성되어 있다.

<35> 또한, 본 발명에 따른 액정표시장치는 구동 전압을 생성하는 전원전압생성부(200)와, 상기 액정패널(100)에 광을 제공하는 백라이트(220)와, 상기 백라이트(220)의 구동을 위한 구동전압을 생성하고 상기 타이밍 컨트롤러(130)로부터의 제어신호에 따라 백라이트(220)를 구동하는 램프 구동부(210)와, 상기 전원전압생성부(200)로부터 전원전압(Vdd)을 인가받아 기준전압(Vref)을 생성하여 데이터 드라이버(120)에 제공하는 기준전압생성부(230)를 포함하여 구성되어 있다.

<36> 먼저, 액정패널(100)은 다수의 게이트 라인(GL1 내지 GLn)과 그 게이트 라인(GL1 내지 GLn)에 서로 절연되어 교차하는 다수의 데이터 라인(DL1 내지 DLm+1)이 구비되고, 또 그 게이트 라인(GL1 내지 GLn)과 데이터 라인(DL1 내지 DLm+1)이 교차하여 정의되는 단위화소마다 액정셀들이 매트릭스 형태로 배열되어 있다. 이때 각각의 액정셀은 n개의 게이트 라인(GL1 내지 GLn)과 m개의 라인(DL1 내지 DLm)에 접속된 박막 트랜지스터(101)를 구비하고 있다.

<37> 또한, 백라이트(220)는 교류 고전압에 의해 점등되는 CCFL(Cold Cathode Fluorescent Lamp) 혹은 EEFL(External Electrode Fluorescent Lamp)과 같은 다수개의 램프들로 구성되며, 그 램프들로부터 제공된 빛을 전면(前面)에 위치하는 액정패널(100)에 제공하게 된다.

<38> 램프 구동부(210)는 전원전압생성부(200)로부터 대략 24V 가량의 DC전압을 인가받아 DC 교류 파형으로 변환하고 그 교류 파형을 다시 고전압의 AC 교류전압으로 변환하여 백라이트(220)에 인가한다.

<39> 전원전압생성부(200)는 외부로부터 상용전압을 인가받아 DC 12V 가량의 전압을 생성하는 AC-DC 정류부와, 그 DC 전압을 이용하여 다양한 종류의 DC 전압을 생성하는 DC-DC 컨버터(DC-DC convertor)를 포함하여 구성된다. 여기에서, DC-DC 컨버터는 실질적으로 PWM IC(Pulse Width Modulation Integrated Circuit)에 집적화되어 형성되며 PWM IC를 둘러싼 주변회로와의 결합을 통해 공통전압(Vcom), 전원전압(Vdd), 오버드라이빙전압(Vodc) 및 게이트 온/오프 전압(Vgl, Vgh) 등을 생성한다.

<40> 기준전압생성부(230)는 전원전압생성부(200)로부터 제공된 전원전압(Vdd)을 분압하여 다양한 레벨(level)에 해당하는 감마기준전압(Vref)을 생성하고, 그 감마기준전압(Vref)을 다시 데이터 드라이버(120)의 감마게조전압회로(미도시)에 제공한다. 이때 다양한 레벨을 갖는 다수의 감마기준전압(Vref)은 직렬로 연결되는 다수개의 저항을 통해 생성된다.

<41> 타이밍 컨트롤러(130)는 외부의 시스템(혹은 장치)과 상호 결합하는 인터페이스(10)로부터 수직/수평 동기신호(Vsync, Hsync)를 공급받아 게이트 드라이버(110)를 제어하는 게이트 제어신호 및 데이터 드라이버(120)의 데이터 제어신호를 생성하는 제어신호생성부와, 인터페이스(10)로부터의 R, G, B 데이터를 재정렬하여 데이터 드라이버(120)에 다시 공급하는 데이터 재정렬부 등으로 구성된다. 이때 재정렬되는 R, G, B 데이터는 전원전압생성부(200)로부터 생성되어 출력된 논리전압(Vlog)을 통해 해당 게조전압을 선택할 수 있도록 R, G, B 데이터의 게조 정보에 상응하여 설정된다.

<42> 또한, 타이밍 컨트롤러(130)는 오버 드라이빙 수행시 현재 프레임 데이터와 이전 프레임 데이터를 EEPROM과 같은 데이터 저장 장치로부터 읽어내어 저장한 룩-업 테이블 형태의 데이터와 비교해 현재 프레임 데이터에 해당하는 게조전압보다 더 높은 게조전압을 출력할 수 있도록 보정된 R, G, B 데이터(Do DATA)를 출력하는 ODC부(130a)를 포함하여 구성된다. 따라서, 타이밍 컨트롤러(130)는 ODC부(130a)를 통해 최상위 게조 이외의 게조전압으로 설정된 데이터는 정상값보다 오버 드라이빙시킨 값을 선택·출력하고, 최상위 게조로 설정된 데이터는 정상값을 그대로 선택하여 출력하게 된다.

<43> 이로 인해, 타이밍 컨트롤러(130)는 오버 드라이빙 수행시 ODC부(130a)를 통해 상기 출력되는 최상위 게조 데이터 및 나머지 게조 데이터를 각각 제어하기 위하여, 예를 들어 64 혹은 256 게조의 보정된 R, G, B 데이터(Do data) 중에서 최상위 게조전압에 해당하는 R, G, B 데이터가 출력될 때와 동시에 차지펌핑회로부(300)를 동작시켜 그 최상위 게조전압을 펌핑-업시키고, 혹은 최상위 게조 이외의 보정된 R, G, B 데이터(Do DATA)가 출력될 때 동시에 차지펌핑회로부(300)를 동작시켜 그 오버 드라이빙된 상태 그대로 출력시키는 제어신호생성부(미도시)를 추가적으로 포함할 수 있다.

<44> 상기 타이밍 컨트롤러(130)는 게이트 드라이버(110)를 제어하기 위한 게이트 제어신호로서 게이트시프트클럭

(Gate Shift Clock: GSC), 게이트출력인에이블(Gate Output Enable: GOE), 게이트시작펄스(Gate Start Pulse: GSP) 등을 발생시키는데, GSC는 박막트랜지스터의 게이트가 온/오프(On/Off)되는 시간을 결정하는 신호이고, GOE는 게이트 드라이버(110)의 출력을 제어하는 신호이며, GSP는 하나의 수직동기신호 중에서 화면의 첫 번째 구동라인을 알려주는 신호이다.

- <45> 또한 타이밍 컨트롤러(130)는 데이터 드라이버(120)를 제어하는 데이터 제어신호로서 소스샘플링클럭(Source Sampling Clock: SSC), 소스출력인에이블(Source Output Enable: SOE), 소스시작펄스(Source Start Pulse: SSP), 액정극성반전(Polarity Reverse: POL), 데이터 극성선택(Data Reverse: REV), 홀수/짝수 화소데이터(Odd/Even Data) 신호 등을 생성한다.
- <46> 여기에서 SSC는 데이터 드라이버(120)에서 데이터를 래치(latch)시키기 위한 샘플링 클럭으로 사용되며, 데이터 드라이버(120)를 실질적으로 구성하는 데이터 드라이브 IC의 구동주파수를 결정한다. SOE는 SSC에 의해 래치된 데이터들을 액정패널(100)로 전달하게 한다. SSP는 1수평동기기간중에서 데이터의 래치 또는 샘플링 시작을 알리는 신호이다. POL은 액정의 인버전(Inversion) 구동을 위해 액정을 정·부극성으로 구동하기 위해 극성을 알려주는 신호이다. REV는 전송되는 데이터의 극성을 선택하는 신호이고, 홀수/짝수 화소 데이터는 홀수 번째 화소의 기수 데이터, 짝수 번째 화소의 우수 데이터를 나타내는 신호이다.
- <47> 게이트 드라이버(110)는 전원전압생성부(200)에서 생성된 게이트 로우 전압(Vgl) 및 게이트 하이 전압(Vgh)을 인가받아 타이밍 컨트롤러(130)의 제어신호에 따라 게이트 라인(GL1 내지 GLn)에 순차적으로 게이트 전압(Vgl, Vgh)을 공급하여 해당 게이트 라인(GL1 내지 GLn)에 접속되어 있는 박막 트랜지스터(101)들을 구동시키게 된다.
- <48> 데이터 드라이버(120)는 입력되는 R, G, B 데이터, 혹은 오버 드라이빙 수행시 보정된 R, G, B 데이터(Do DATA)를 아날로그신호인 화소 전압으로 변환하여 각각의 게이트 라인(GL1 내지 GLn)에 게이트 전압이 공급되는 1수평기간 동안에 1수평라인분의 화소 전압을 데이터 라인(DL1 내지 DLm+1)에 공급한다. 이때, 데이터 드라이버(120)는 감마전압계조회로(미도시)로부터 공급되는 감마전압을 이용해 R, G, B 데이터 혹은 보정된 R, G, B 데이터(Do DATA)를 화소 전압으로 변환하여 예컨대 1수평라인마다 수평 1도트 인버전 방식으로 화소 전압을 공급하고, 화면 전체적으로는 라인 인버전 및 프레임 인버전을 주어 수평 1도트 및 수직 1도트 방식으로 화상을 구현한다.
- <49> 좀더 구체적으로 동영상 구현을 위한 오버 드라이빙 수행시 보정된 R, G, B 데이터(Do DATA)의 관점에서 보면, 데이터 드라이버(120)는 타이밍 컨트롤러(130)로부터의 보정된 데이터(Do DATA)가 입력되는 데이터 레지스터와, 샘플링 클럭을 발생시키는 시프트 레지스터와, 그 시프트 레지스터 및 데이터 라인들(DL1~DLm) 사이에 접속된 제1래치 및 제2래치, 그리고 감마기준전압(Vref)들을 분압하여 디지털/아날로그 컨버터(Digital to Analog Convertor: DAC)에 공급하는 감마계조전압회로, 디지털/아날로그 컨버터 및 출력부를 포함한다.
- <50> 여기에서 데이터 레지스터는 ODC부(130a)로부터의 보정된 데이터(Do DATA)를 일시 저장한 후에 그 저장된 보정 데이터(Do DATA)를 제1래치에 공급한다.
- <51> 시프트 레지스터는 타이밍 컨트롤러(130)로부터의 소스시작펄스(SSP)를 소스샘플링클럭(SSC)에 따라 시프트시커 샘플링신호를 발생하게 된다. 또한, 시프트 레지스터는 소스시작펄스(SSP)를 시프트시커 다음 단의 시프트 레지스터에 캐리신호(CAR)를 전달하게 된다.
- <52> 제1래치는 시프트 레지스터로부터 순차적으로 입력되는 샘플링신호에 응답하여 데이터 레지스터로부터의 보정된 디지털 비디오 데이터(Do DATA)를 샘플링하고, 그 보정된 디지털 비디오 데이터(Do DATA)를 1라인씩 래치한다.
- <53> 제2래치는 제1래치로부터 입력되는 보정된 디지털 데이터(Do DATA)를 래치한 후, 래치된 디지털 비디오 데이터(Do DATA)를 타이밍 컨트롤러(130)로부터의 SOE 신호에 응답하여 동시에 데이터가 출력될 수 있도록 한다.
- <54> 감마계조전압회로는 기준전압생성부(230)에서 생성되어 보내온 다양한 레벨의 감마기준전압(Vref)들을 분압하여 64 혹은 256 계조에 대응하는 감마계조전압들을 발생하게 된다.
- <55> DAC는 제2래치로부터의 보정된 데이터(Do DATA)에 대응하여 감마계조전압회로에서 공급되는 해당 레벨의 계조전압이 선택·출력되도록 한다. 물론 여기에서의 계조전압은 타이밍 컨트롤러(130)로부터의 극성제어신호(POL)에 따라 정극성(+)과 부극성(-) 중 어느 하나의 전압으로 선택·출력된다.
- <56> 출력회로는 DAC에서 선택하여 출력된 아날로그 형태의 R, G, B 계조전압을 내부의 버퍼(Buffer)에 일시 저장하였다가 차지평핑회로부(300)로 출력하게 된다.

- <57> 그리고, 차지펌핑회로부(300)는 동영상 구현을 위한 오버 드라이빙 수행시 입력된 최상위 계조에 해당되는 전압에 대하여는 타이밍 컨트롤러(130)로부터의 제어신호에 따라 서브-차지펌핑회로(CPC1~CPCm)를 부분적으로 동작시켜 펌핑-업된 최상위 계조전압을 출력하고, 반면 그 최상위 계조를 제외한 나머지 계조에 해당되는 전압에 대하여는 타이밍 컨트롤러(130)로부터 보정된 데이터(Do DATA) 정보에 따라 오버 드라이빙된 상태 그대로의 계조전압을 액정패널(100)에 출력한다. 이때, 오버 드라이빙이 수행되지 않은 상태에서의 타이밍 컨트롤러(130)로부터 입력된 아날로그 형태의 재정렬된 R, G, B 데이터도 마찬가지로 펌핑-업이 되지 않은 채 그대로 액정패널(100)에 출력된다.
- <58> 이와 같은 과정을 통해 액정패널(100)상의 박막 트랜지스터(101)는 게이트 라인(GL1 내지 GLn)으로부터의 게이트 전압(Vgl, Vgh)에 응답하여 데이터 라인(DL1 내지 DLm+1)으로부터의 화소 전압(혹은 계조전압)을 액정셀에 공급하고, 액정셀은 화소 전압에 응답하여 공통전극과 화소전극 사이에 위치하는 액정을 구동함으로써 백라이트(220)로부터 제공되는 빛의 투과율을 조절하게 되는데, 이와 같이 액정패널(100)을 투과하는 빛의 투과율에 의해 잔상없는 동영상 구현된다.
- <59> 물론, 본 발명에 따른 차지펌핑회로부(300)는 액정패널(100)상에 데이터 패드부가 위치하는 가장자리영역에 형성되어 TFT 어레이기판의 형성시 동시에 형성되는 것이 바람직하지만, 데이터 드라이브 IC의 제조시 데이터 드라이브 IC 내에 동시에 집적화되어 형성되는 것도 얼마든지 가능하다. 뿐만 아니라, 별도의 기판상에 회로를 구성하여 부착하는 것도 얼마든지 가능할 수 있으므로 그것에 특별히 한정되지는 않는다.
- <60> 도 5는 도 4의 차지펌핑회로부를 구성하는 서브-차지펌핑회로(CPC1~CPCm)의 회로도이고, 도 6은 도 4의 동작 상태를 나타내는 파형도이다.
- <61> 도 5에 도시된 바와 같이, 본 발명의 차지펌핑회로부(300)를 구성하는 각각의 서브-차지펌핑회로(CPC1~CPCm)는 액정패널상의 게이트 라인(GL1~GLn)과 수평하게 형성되는 제1 내지 제4펌핑라인(PL1~PL4)과, 상기 제1 내지 제4펌핑라인(PL1~PL4)에 교차하여 각각 형성된 공통전압라인(Vcom line) 및 오버드라이빙전압라인(Vodc line), 상기 제1 내지 제3펌핑라인(PL1~PL3)과 공통전압라인(Vcom line)이 교차하는 영역에 각각 형성된 제1 내지 제3트랜지스터(Q1~Q4)와, 상기 제1, 제2 및 제4펌핑라인(PL1, PL2, PL4)과 오버드라이빙전압라인(Vodc line)이 교차하는 영역에 각각 형성된 제4 내지 제6트랜지스터(Q4~Q6), 그리고 제1펌핑라인(PL1)과 공통전압라인(Vcom line)이 교차하는 영역에 형성된 제1트랜지스터(Q1)의 소스전극과 제1펌핑라인(PL1)과 오버드라이빙전압라인(Vodc line)이 교차하는 영역에 형성된 제4트랜지스터(Q4)의 소스전극 사이에 접속된 커패시터(C)를 포함하여 구성되었다.
- <62> 이때, 서브-차지펌핑회로(CPC1~CPCm)마다의 제2펌핑라인(PL2)과 오버드라이빙전압라인(Vodc line)의 교차영역에 형성된 제5트랜지스터(Q5)의 소스전극은 데이터 드라이버의 출력부에 각각 접속되는 데이터전압입력라인(Vdata-in line)을 통해 데이터가 입력되고, 또 제3펌핑라인(PL3)과 공통전압라인(Vcom line)의 교차영역에 형성된 제3트랜지스터(Q3)의 소스전극은 제4펌핑라인(PL4)과 오버드라이빙전압라인(Vodc line)의 교차영역에 형성된 제6트랜지스터(Q6)의 소스전극이 공통으로 접속되어 액정패널의 데이터 라인(DL1~DLm)에 각각 접속되는 데이터전압출력라인(Vdata-out line)을 통해 데이터가 출력된다.
- <63> 또한, 상기 공통전압라인(Vcom-in line)에는 액정패널의 공통전극에 인가되는 공통전압(Vcom)이 인가될 수 있다. 그러나, 본 발명에서의 공통전압(Vcom)은 실질적으로 액정패널의 공통전극에 인가되는 그 공통전압(Vcom)보다 낮은 레벨의 전압일 수 있으므로 별도의 공통전압생성부를 통하여 별도로 생성된 전압이 인가될 수도 있을 것이다.
- <64> 그리고, 오버드라이빙전압라인(Vodc line)에는 액정표시장치의 초기 설계시 ODC부를 포함하는 타이밍 컨트롤러로부터의 제어신호에 따라 전원전압공급부로부터 전압이 제공될 수 있는데, 이때 그 오버드라이빙전압(Vodc)의 크기는 공통전압(Vcom)의 크기에 따라 얼마든지 달라질 수 있다.
- <65> 다시 말해, 본 발명에서의 공통전압(Vcom)과 오버드라이빙전압(Vodc)의 전압 차는 타이밍 컨트롤러의 오버 드라이빙 수행시 통상적인 록-업 테이블 형태의 보정된 데이터 정보를 이용하여 적용되는 최상위 계조전압 이외의 나머지 계조전압의 오버 드라이빙 폭과 동일할 수 있다. 예를 들어, 정상적인 254 레벨의 계조전압이 16.58V이고 타이밍 컨트롤러에서의 오버 드라이빙 수행시 254 레벨의 계조전압이 16.65V라면 오버 드라이빙 적용시와 미적용시의 254 레벨의 계조전압에 대한 전압 차는 0.7V가 된다.
- <66> 따라서, 서브-차지펌핑회로(CPC1~CPCm)에 구성되는 각각의 커패시터(C)에는 0.7V에 해당하는 전하가 차징(charging)될 때 최상의 계조전압에 대하여도 나머지 계조전압의 오버드라이빙 폭과 동일하게 펌핑-업될

것이고, 이를 통해 서브-차지펌핑회로(CPC1~CPCm)의 동작시 외부로부터 인가된 최상위 계조전압과 커패시터(C)의 전압이 합쳐져 전체적으로는 펌핑-업된 전하가 액정패널의 데이터 라인(DL1~DLm)으로 인가된다.

- <67> 이하, 도 6에 나타난 회로도의 동작상태는 도 4 및 도 5를 함께 참조하여 구체적으로 살펴보고자 한다.
- <68> 도 4에서 이미 언급된 바 있지만, 본 발명에 따른 액정표시장치의 타이밍 컨트롤러(130)는 오버 드라이빙을 수행하지 않는 경우 현재 입력되는 프레임 데이터를 그대로 출력하여 데이터 드라이버(120)로 보내게 된다.
- <69> 이어, 데이터 드라이버(120)는 저장되어 있던 R, G, B 데이터 정보에 따라 해당 계조전압을 선택하여 타이밍 컨트롤러(130)부터의 SOE 신호에 동기되어 출력하게 된다.
- <70> 이때, SOE 신호에 동기되어서는 서브-차지펌핑회로(CPC1~CPCm)의 제6트랜지스터(Q6)가 턴-온(turn-on)되어 계조전압이 액정패널(100)의 각각의 데이터라인(DL1~DLm))으로 출력된다.
- <71> 반면, 타이밍 컨트롤러(130)가 오버 드라이빙을 수행하는 경우에는 현재 프레임 데이터를 별도의 메모리에 저장되어 있던 이전 프레임 데이터와 비교하여 그 비교 결과에 따라 최상위 계조 이외의 나머지 계조 레벨에 대하여는 오버 드라이빙된 데이터 보상 값을 룩-업 테이블 형태로 저장되어 있는 메모리로부터 출력하고, 또 최상위 계조에 대하여는 오버드라이빙이 되지 않는 정상값을 룩-업 테이블 형태로 저장된 메모리로부터 출력하여 데이터 드라이버(120)로 보내게 된다.
- <72> 이어, 데이터 드라이버(120)는 256 계조 중 0 내지 254 레벨의 계조전압(혹은 64 계조의 경우 0 내지 62 레벨의 계조전압)에 대한 오버 드라이빙된 계조전압에 대하여, 위의 오버 드라이빙을 수행하지 않는 경우에서와 마찬가지로, SOE 신호에 동기되어 서브-차지펌핑회로(CPC1~CPCm)부의 제6트랜지스터(Q6)를 턴-온시켜 액정패널(100)의 해당 데이터 라인(DL1~DLm)으로 각각 출력한다.
- <73> 반면, 데이터 드라이버(120)는 256 계조 중 최상위 255 레벨에 해당되는 계조전압(혹은 64 계조 중 최상위 63 레벨의 계조전압)에 대한 펌핑-업된 계조전압을 생성하기 위하여 서브-차지펌핑회로(CPC1~CPCm)의 제1 내지 제5 트랜지스터(Q1~Q5)를 제어하여 액정패널(100)의 해당 데이터 라인((DL1~DLm)으로 출력한다.
- <74> 이때, 서브-차지펌핑회로(CPC1~CPCm)의 제1 내지 제5트랜지스터(Q1~Q5)의 제어는 타이밍 컨트롤러(130)로부터 제공되는 제어신호에 의하여 이루어지게 되는데, 예컨대 타이밍 컨트롤러(130)는 노멀리 화이트의 경우 256 계조의 최상위 레벨에 해당되는 255 레벨(혹은 64 계조의 최상위 레벨에 해당되는 63 레벨)의 블랙 데이터의 출력 시점에 동기되는 제어신호를 생성하게 된다.
- <75> 가령, 데이터 드라이버(120)로부터 256 계조에 해당하는 5V의 블랙 전압이 출력되고, 공통전압라인(Vcom line)과 오버드라이빙전압라인(Vodc line)에 각각 0V의 공통전압(Vcom)과 0.7V의 오버드라이빙전압(Vodc)이 인가된다고 가정하자. 이때, 타이밍 컨트롤러(130)는 5V 블랙 전압의 출력시점과 동시에 도 6에서와 같이 해당 서브-차지펌핑회로(CPC1~CPCm)의 제1트랜지스터(Q1) 및 제4트랜지스터(Q4)를 턴-온시켜 커패시터(C)에 0.7V에 해당하는 전하를 충전시키게 된다. 이후, 그 제1트랜지스터(Q1) 및 제4트랜지스터(Q4)를 턴-오프시키고 동시에 서브-차지펌핑회로(CPC1~CPCm)의 제2트랜지스터(Q2) 및 제5트랜지스터(Q5)를 턴-온시키게 되면 최상위 계조에 해당하는 255 레벨의 5V 계조전압이 커패시터(C)에 충전된 0.7V와 합쳐져 5.7V로 펌핑-업된 계조전압을 출력하게 된다. 그리고, 그 5.7V의 펌핑-업된 최상위 레벨의 계조전압은 제3트랜지스터(Q3)가 턴-온될 때 액정패널(100)의 해당 데이터 라인(DL1~DLm)으로 각각 출력된다.
- <76> 상기와 같이, 타이밍 컨트롤러(130)로부터의 오버 드라이빙 수행시 최상위 레벨의 블랙 데이터에 해당하는 계조전압의 경우에도 차지펌핑회로부(300)를 통해 최상위 레벨의 계조전압을 제외한 나머지 레벨에 해당하는 오버 드라이빙된 계조전압과 동일한 효과의 펌핑-업된 계조전압이 액정패널(100)로 출력될 수 있도록 함으로써 동영상 구현시 연속적인 수개의 특정 프레임에서 발생하던 잔상이 제거되어 화질이 개선될 것이다.

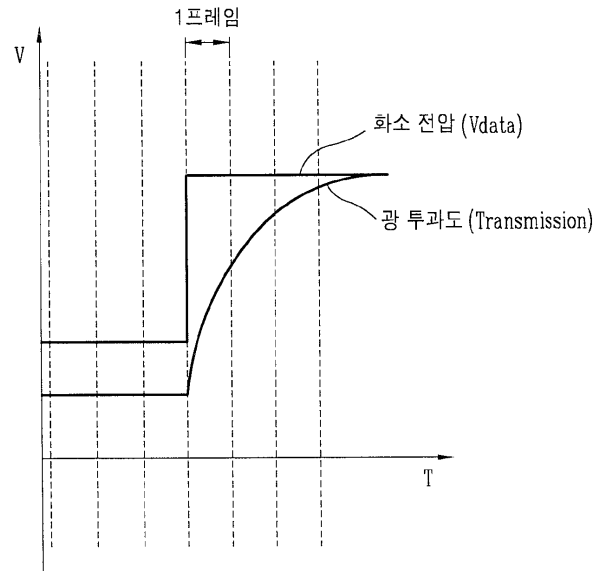
도면의 간단한 설명

- <77> 도 1은 일반적인 액정표시장치의 동영상 구현시 프레임의 구동 상태를 나타내는 파형도
- <78> 도 2는 종래기술의 ODC가 구비된 액정표시장치의 블록 다이어그램
- <79> 도 3은 도 2의 액정표시장치를 적용하여 동영상 구현시 프레임의 구동상태를 나타낸 파형도
- <80> 도 4는 본 발명에 따른 액정표시장치의 구동회로부를 나타내는 블록 다이어그램

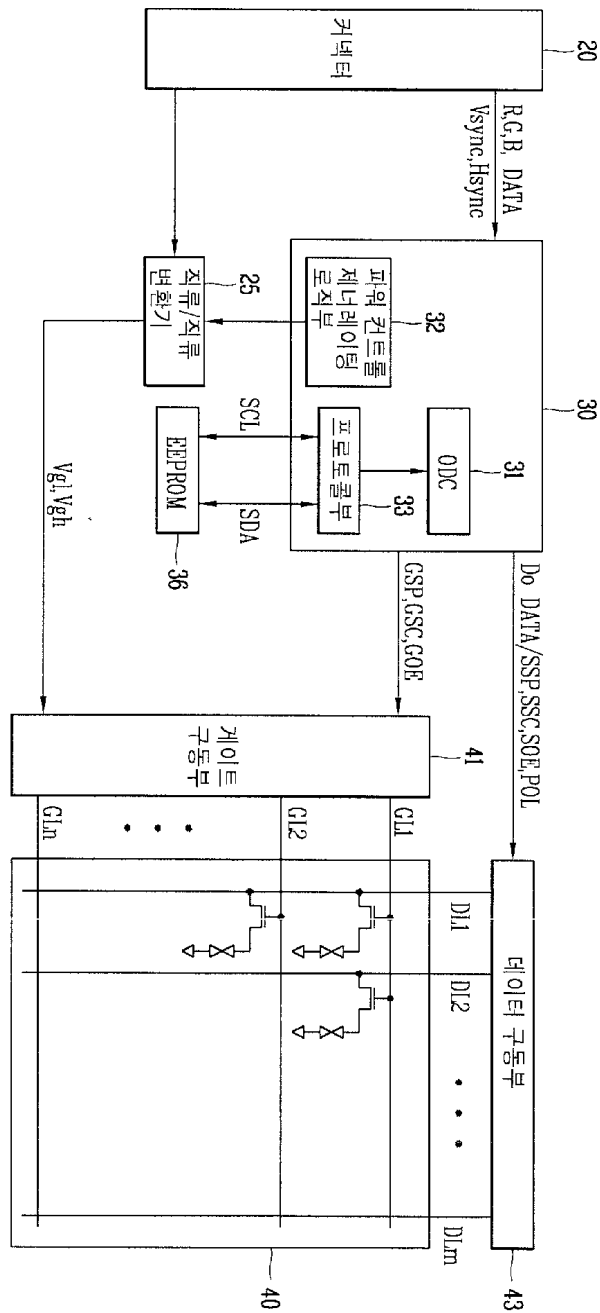
- <81> 도 5는 도 4의 차지펌핑회로부를 구성하는 서브-차지펌핑회로의 회로도
- <82> 도 6은 도 4의 동작 상태를 나타내는 파형도

도면

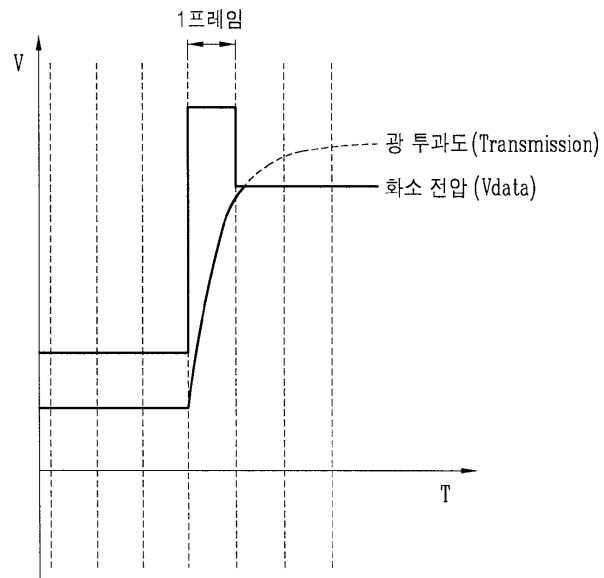
도면1



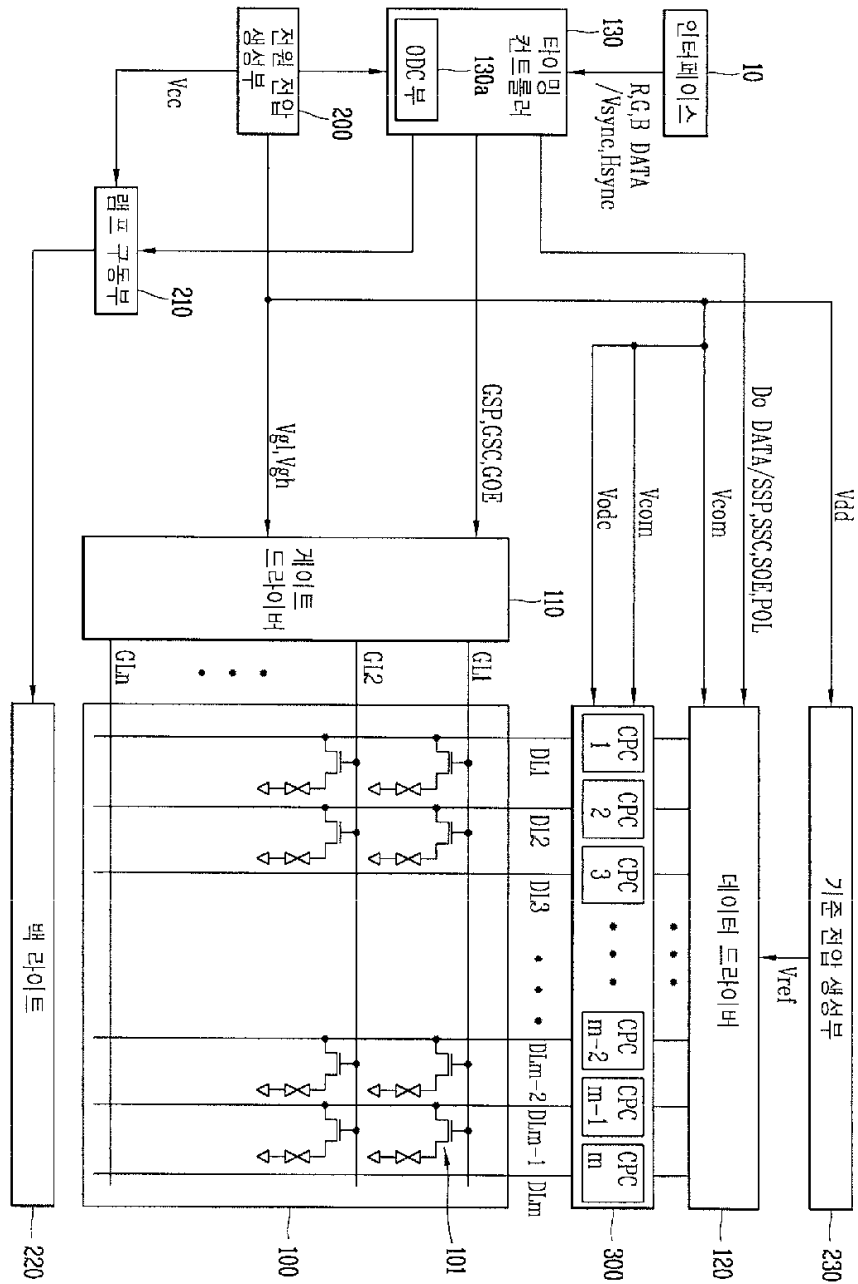
도면2



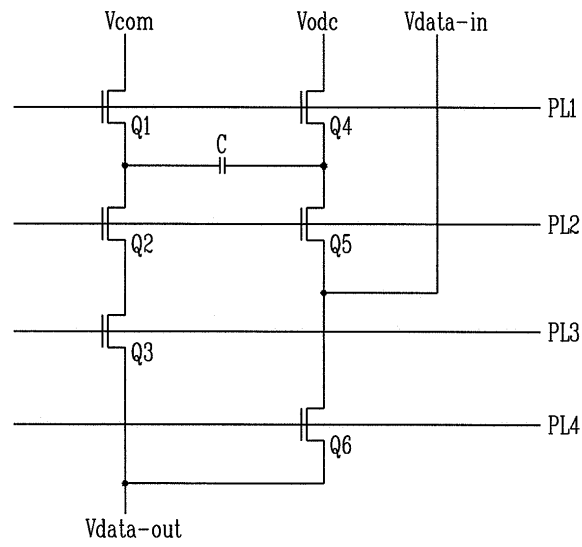
도면3



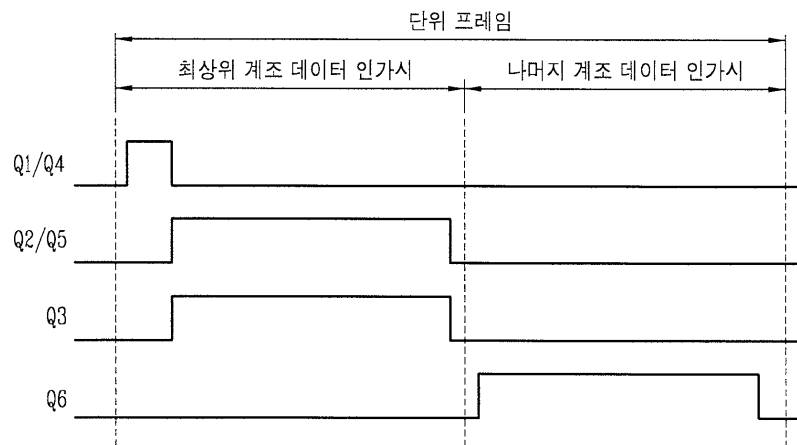
도면4



도면5



도면6



涉及设置有一个电荷泵电路的液晶显示装置成为可能，- 本发明的过驱动（向上或泵送）到顶部级灰度处的低驱动电压范围内的过驱动数据驱动器IC，用于视频执行期间执行的进行过驱动时，数据设定为比顶层灰度级是选择和输出通过过驱动比通常值所获得的值以外的灰度级电压，数据设置为最高灰度级并将其输出，选择正常值，最高灰度数据到输出和用于分割和控制剩余灰度数据的定时控制器；一种数据驱动器，用于存储来自时序控制器的数据，并根据数据信息选择和输出相应的灰度电压；栅极驱动器，用于根据来自时序控制器的控制信号输出栅极低电压（Vgl）和栅极高电压（Vgh）；电荷泵电路，用于至输出端，并且剩余的灰度电压输出到过驱动状态 - 在执行过驱动定时控制器的，与泵从数据驱动器输出的灰度水平最高电压；以及液晶面板，其中通过从电荷泵浦电路单元提供的灰度电压实现图像。

