

특허청구의 범위

청구항 1

절연 기관,
상기 절연 기관 위에 형성되어 있는 게이트선,
상기 절연 기관 위에 형성되어 이웃하는 상기 게이트선 사이에 위치하는 유지 전극 배선,
상기 게이트선 및 상기 유지 전극 배선과 절연되어 교차하는 데이터선,
상기 게이트선 및 상기 데이터선과 연결되어 있는 박막 트랜지스터, 그리고
상기 박막 트랜지스터와 전기적으로 연결되어 있는 화소 전극
을 포함하고,
상기 유지 전극 배선과 상기 데이터선의 교차점은 한 곳 이하인 박막 트랜지스터 표시판.

청구항 2

제1항에서,
상기 유지 전극 배선은
상기 게이트선과 나란한 줄기선,
상기 줄기선의 양끝으로부터 각각 뺨어 나오며 상기 데이터선을 중심으로 반대편에 위치하는 제1 유지 전극 및 제2 유지 전극,
상기 데이터선과 교차하여 상기 제1 유지 전극과 상기 제2 유 전극을 연결하는 연결부
를 포함하는 박막 트랜지스터 표시판.

청구항 3

제2항에서,
상기 연결부는 이웃하는 상기 게이트선 사이의 중심선에 위치하는 박막 트랜지스터 표시판.

청구항 4

제2항에서,
상기 유지 전극 배선은
상기 제1 유지 전극의 중심으로부터 상기 제2 유지 전극의 상부 방향으로 비스듬하게 뺨은 제3 유지 전극과 상기 제1 유지 전극의 중심으로부터 상기 제2 유지 전극의 하부 방향으로 비스듬하게 뺨은 제4 유지 전극을 포함하는 박막 트랜지스터 표시판.

청구항 5

제4항에서,
상기 화소 전극은 상기 제3 유지 전극 및 상기 제4 유지 전극과 중첩하는 절개부를 포함하는 박막 트랜지스터 표시판.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <24> 본 발명은 박막 트랜지스터 표시판에 관한 것으로 특히, 액정 표시 장치용 박막 트랜지스터 표시판에 관한 것이다.
- <25> 일반적으로 박막 트랜지스터(thin film transistor, TFT)는 액정 표시 장치나 유기 발광 표시 장치(organic light emitting display) 등의 평판 표시 장치에서 각 화소를 독립적으로 구동하기 위한 스위칭 소자로 사용된다. 박막 트랜지스터를 포함하는 박막 트랜지스터 표시판은 박막 트랜지스터와 이에 연결되어 있는 화소 전극 외에도, 박막 트랜지스터에 주사 신호를 전달하는 주사 신호선(또는 게이트선)과 데이터 신호를 전달하는 데이터선 등을 포함한다.
- <26> 박막 트랜지스터는 게이트선에 연결되어 있는 게이트 전극과 데이터선에 연결되어 있는 소스 전극과 화소 전극에 연결되어 있는 드레인 전극 및 소스 전극과 드레인 전극 사이 게이트 전극 위에 위치하는 반도체 등으로 이루어지며, 게이트선으로부터의 주사 신호에 따라 데이터선으로부터의 데이터 신호를 화소 전극에 전달한다.
- <27> 한편, 박막 트랜지스터 표시판에서 각 화소는 일정 기간 동안 일정한 전압을 유지해야 한다. 그래서 각 화소에 전하를 축적할 수 있는 축전기(capacitor)를 형성하여 비선택 기간에도 일정 기간 동안 표시할 수 있도록 하고 있다.
- <28> 이러한 축전기를 형성하기 위해서는 유지 전극선(제1 전극)/절연막(유전체)/화소 전극(제2 전극)을 적층하여 형성할 수 있다.

발명이 이루고자 하는 기술적 과제

- <29> 그러나 유지 전극선은 별도의 배선으로 게이트선과 동일한 층에 형성되며 복수의 데이터선과 교차한다. 데이터선과 교차하는 부분에 금속 잔류물이 존재하면 데이터선과 단락(short)이 발생할 수 있다.
- <30> 따라서 본 발명이 이루고자 하는 기술적 과제는 유지 전극선과 데이터선과의 단락을 최소화하는 것이다.

발명의 구성 및 작용

- <31> 이러한 과제를 해결하기 위한 본 발명에 따른 박막 트랜지스터 표시판은 절연 기판 위에 형성되어 있는 게이트선, 절연 기판 위에 형성되어 이웃하는 게이트선 사이에 위치하는 유지 전극 배선, 게이트선 및 유지 전극 배선과 절연되어 교차하는 데이터선, 게이트선 및 데이터선과 연결되어 있는 박막 트랜지스터, 그리고 박막 트랜지스터와 전기적으로 연결되어 있는 화소 전극을 포함하고, 유지 전극 배선과 데이터선의 교차점은 한 곳 이하이다.
- <32> 유지 전극 배선은 게이트선과 나란한 줄기선, 줄기선의 양끝으로부터 각각 뺄어 나오며 데이터선을 중심으로 반대편에 위치하는 제1 유지 전극 및 제2 유지 전극, 데이터선과 교차하여 제1 유지 전극과 제2 유지 전극을 연결하는 연결부를 포함할 수 있다.
- <33> 연결부는 이웃하는 게이트선 사이의 중심선에 위치할 수 있다.
- <34> 유지 전극 배선은 제1 유지 전극의 중심으로부터 제2 유지 전극의 상부 방향으로 비스듬하게 뺄은 제3 유지 전극과 제1 유지 전극의 중심으로부터 제2 유지 전극의 하부 방향으로 비스듬하게 뺄은 제4 유지 전극을 포함할 수 있다.
- <35> 화소 전극은 제3 유지 전극 및 제4 유지 전극과 중첩하는 절개부를 포함할 수 있다.
- <36> 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- <37> 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- <38> 그러면 도면을 참고로 하여 본 발명의 실시예에 따른 액정 표시 장치에 대하여 설명한다.

- <39> 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이고, 도 2는 도 1의 액정 표시 장치용 박막 트랜지스터 표시판의 구조를 도시한 배치도이고, 도 3은 도 1의 액정 표시 장치용 공통 전극 표시판의 배치도이고, 도 4는 도 1의 액정 표시 장치를 IV-IV선을 따라 잘라 도시한 단면도이고, 도 5는 도 1의 액정 표시 장치를 V-V선을 따라 잘라 도시한 단면도이다.
- <40> 본 실시예에 따른 액정 표시 장치는 서로 마주 보는 박막 트랜지스터 표시판(100) 및 공통 전극 표시판(200)과 이들 두 표시판(100, 200) 사이에 들어 있는 액정층(3)을 포함한다.
- <41> 먼저, 도 1, 도 2, 도 4 및 도 5를 참고로 하여 박막 트랜지스터 표시판(100)에 대하여 상세하게 설명한다.
- <42> 투명한 유리 또는 플라스틱 따위로 만들어진 절연 기판(110) 위에 복수의 게이트선(gate line)(121) 및 복수의 유지 전극 배선(storage electrodes wires)(131, 133a, 133b, 133c, 133d, 133e)이 형성되어 있다.
- <43> 게이트선(121)은 게이트 신호를 전달하며 주로 가로 방향으로 뻗어 있다. 각 게이트선(121)은 아래 위로 돌출한 복수의 게이트 전극(gate electrode)(124)과 다른 층 또는 외부 구동 회로와의 접속을 위하여 면적이 넓은 끝 부분(129)을 포함한다. 게이트 신호를 생성하는 게이트 구동 회로(도시하지 않음)는 기판(110) 위에 부착되는 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되거나, 기판(110) 위에 직접 장착되거나, 기판(110)에 집적될 수 있다. 게이트 구동 회로가 기판(110) 위에 집적되어 있는 경우 게이트선(121)이 연장되어 이와 직접 연결될 수 있다.
- <44> 유지 전극 배선은 소정의 전압을 인가 받으며, 게이트선(121)과 거의 나란하게 뻗은 줄기선(131)과 이로부터 갈라진 복수의 유지 전극 집합(133a, 133b, 133c, 133d) 및 연결부(133e)를 포함한다. 유지 전극 배선 각각은 인접한 두 게이트선(121) 사이에 위치하며 줄기선(131)은 두 게이트선(121) 중 위쪽 게이트선(121)에 가깝다.
- <45> 각각의 유지 전극 집합(133a-133d)은 줄기선(131)의 양끝으로부터 각각 세로 방향으로 뻗어 있는 제1 및 제2 유지 전극(133a, 133b)과 사선 방향으로 뻗으며 제1 유지 전극(133a)과 제2 유지 전극(133b)을 연결하는 제3 및 제4 유지 전극(133c, 133d)을 포함한다.
- <46> 제1 유지 전극(133a)은 줄기선(131)의 한쪽 끝에 연결되어 있는 고정단과 그 반대쪽에 위치하며 돌출부를 가지는 자유단을 가지고 있다. 제2 유지 전극(133b)은 줄기선(131)의 다른쪽 끝에 연결되어 있다.
- <47> 제3 유지 전극(133c)은 각각 제1 유지 전극(133a)의 중앙 부근에서 제2 유지 전극(133b)의 줄기선(131)과 연결되지 않는 반대 쪽과 연결되며, 제4 유지 전극(133d)은 제2 유지 전극(133b)의 상부와 연결된다. 제3 및 제4 유지 전극(133c, 133d)은 인접한 두 게이트선(121) 사이의 중앙선에 대하여 반전 대칭을 이룬다. 연결부(133e)는 인접한 유지 전극 집합(133a-133d)의 인접한 제1 유지 전극(133a)과 제2 유지 전극(133b)을 연결한다. 게이트선(121) 및 유지 전극 배선(131, 133a-133e)은 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등 은 계열 금속, 구리(Cu)나 구리 합금 등 구리 계열 금속, 몰리브덴(Mo)이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬(Cr), 탄탈륨(Ta) 및 티타늄(Ti) 따위로 만들어질 수 있다. 그러나 이들은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수도 있다. 이 중 한 도전막은 신호 지연이나 전압 강하를 줄일 수 있도록 비저항(resistivity)이 낮은 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 만들어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 물리적, 화학적, 전기적 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 탄탈륨, 티타늄 등으로 만들어진다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄(합금) 상부막 및 알루미늄(합금) 하부막과 몰리브덴(합금) 상부막을 들 수 있다. 그러나 게이트선(121) 및 유지 전극 배선(131, 133a-133e)은 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.
- <48> 게이트선(121) 및 유지 전극 배선(131, 133a-133e)의 측면은 기판(110) 면에 대하여 경사져 있으며 그 경사각은 약 30 내지 80° 인 것이 바람직하다.
- <49> 게이트선(121) 및 유지 전극 배선(131, 133a-133e) 위에는 질화규소(SiN_x) 또는 산화 규소(SiO_x) 따위로 만들어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.
- <50> 게이트 절연막(140) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 또는 다결정 규소 등으로 만들어진 복수의 선형 반도체(151)가 형성되어 있다. 선형 반도체(151)는 주로 세로 방향으로 뻗어 있으며, 게이트 전극(124)을 향하여 뻗어 나온 복수의 돌출부(154)를 포함한다.
- <51> 선형 반도체(151)는 게이트선(121) 및 연결부(133e) 부근에서 너비가 넓어져 이들을 폭넓게 덮고 있다.

- <52> 반도체(151) 위에는 복수의 선형 및 섬형 저항성 접촉 부재(ohmic contact)(161, 165)가 형성되어 있다. 저항성 접촉 부재(161, 165)는 인 따위의 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어질 수 있다. 선형 저항성 접촉 부재(161)는 복수의 돌출부(163)를 가지고 있으며, 이 돌출부(163)와 섬형 저항성 접촉 부재(165)는 쌍을 이루어 반도체(151)의 돌출부(154) 위에 배치되어 있다.
- <53> 반도체(151)와 저항성 접촉 부재(161, 165)의 측면 역시 기판(110) 면에 대하여 경사져 있으며 그 경사각은 30 내지 80° 정도이다.
- <54> 저항 접촉 부재(161, 165) 및 게이트 절연막(140) 위에는 복수의 데이터선(data line)(171)과 복수의 드레인 전극(drain electrode)(175) 및 복수의 고립 금속편(isolated metal piece)(178)이 형성되어 있다.
- <55> 데이터선(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121)과 교차한다. 각 데이터선(171)은 또한 유지 전극 배선의 연결부(133e)와 교차한다. 각 데이터선(171)은 게이트 전극(124)을 향하여 C자형으로 뻗은 복수의 소스 전극(source electrode)(173)과 다른 층 또는 외부 구동 회로와의 접촉을 위하여 면적이 넓은 끝 부분(179)을 포함한다. 데이터 신호를 생성하는 데이터 구동 회로(도시하지 않음)는 기판(110) 위에 부착되는 가요성 인쇄 회로막(도시하지 않음) 위에 장착되거나, 기판(110) 위에 직접 장착되거나, 기판(110)에 집적될 수 있다. 데이터 구동 회로가 기판(110) 위에 집적되어 있는 경우, 데이터선(171)이 연장되어 이와 직접 연결될 수 있다.
- <56> 본 발명에서는 유지 전극 배선 중 연결부(133e)만이 데이터선(171)과 교차하므로 데이터선(171)과 유지 전극 배선의 교차점을 최소화할 수 있다. 즉, 유지 전극 배선과 데이터선(171) 사이의 교차점이 한 곳 이하이므로 데이터선(171)과 유지 전극 배선 사이의 단락이 최소화된다. 드레인 전극(175)은 데이터선(171)과 분리되어 있고 게이트 전극(124)을 중심으로 소스 전극(173)과 마주 본다. 드레인 전극(175)의 한쪽 끝 부분(175a)은 소스 전극(173)쪽으로 굽어 있으며 C자형으로 돌출한 소스 전극(173)으로 일부 둘러싸여 있다. 그리고 소스 전극(173)과 마주하지 않는 다른 쪽 끝 부분(175c)은 다른 층과의 접촉을 위해서 확장되어 있다. 드레인 전극(175)의 양 끝 부분(175a, 175c)은 직선부(175b)에 의해서 연결된다.
- <57> 하나의 게이트 전극(124), 하나의 소스 전극(173) 및 하나의 드레인 전극(175)은 반도체(151)의 돌출부(154)와 함께 하나의 박막 트랜지스터(thin film transistor, TFT)를 이루며, 박막 트랜지스터의 채널(channel)은 소스 전극(173)과 드레인 전극(175) 사이의 돌출부(154)에 형성된다.
- <58> 금속편(178)은 유지 전극(133a)의 자유단 부근의 게이트선(121) 위에 위치한다.
- <59> 데이터선(171), 드레인 전극(175) 및 금속편(178)은 몰리브덴, 크롬, 탄탈륨 및 티타늄 등 내화성 금속(refractory metal) 또는 이들의 합금으로 만들어지는 것이 바람직하며, 내화성 금속막(도시하지 않음)과 저저항 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수 있다. 다중막 구조의 예로는 크롬 또는 몰리브덴(합금) 하부막과 알루미늄(합금) 상부막의 이중막, 몰리브덴(합금) 하부막과 알루미늄(합금) 중간막과 몰리브덴(합금) 상부막의 삼중막을 들 수 있다. 그러나 데이터선(171), 드레인 전극(175) 및 금속편(178) 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.
- <60> 데이터선(171), 드레인 전극(175) 및 금속편(178) 또한 그 측면이 기판(110) 면에 대하여 30 내지 80° 정도의 경사각으로 기울어진 것이 바람직하다.
- <61> 저항성 접촉 부재(161, 165)는 그 하부의 반도체(151)와 그 위의 데이터선(171) 및 드레인 전극(175) 사이에만 존재하며 접촉 저항을 낮추어 준다. 대부분의 곳에서는 선형 반도체(151)의 너비가 데이터선(171)의 너비보다 작지만, 앞서 설명하였듯이 게이트선(121)과 만나는 부분에서 너비가 넓어져 표면의 프로파일을 부드럽게 함으로써 데이터선(171)이 단선되는 것을 방지한다.
- <62> 데이터선(171), 드레인 전극(175), 금속편(178) 및 노출된 반도체(151) 부분 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 무기 절연물 또는 유기 절연물 따위로 만들어지며 표면이 평탄할 수 있다. 무기 절연물의 예로는 질화규소와 산화규소를 들 수 있다. 유기 절연물은 감광성(photosensitivity)을 가질 수 있으며 그 유전 상수(dielectric constant)는 약 4.0 이하인 것이 바람직하다. 그러나 보호막(180)은 유기막의 우수한 절연 특성을 살리면서도 노출된 반도체(151) 부분에 해가 가지 않도록 하부 무기막과 상부 유기막의 이중막 구조를 가질 수 있다.
- <63> 보호막(180)에는 데이터선(171)의 끝 부분(179)과 드레인 전극(175)을 각각 드러내는 복수의 접촉 구멍(contact

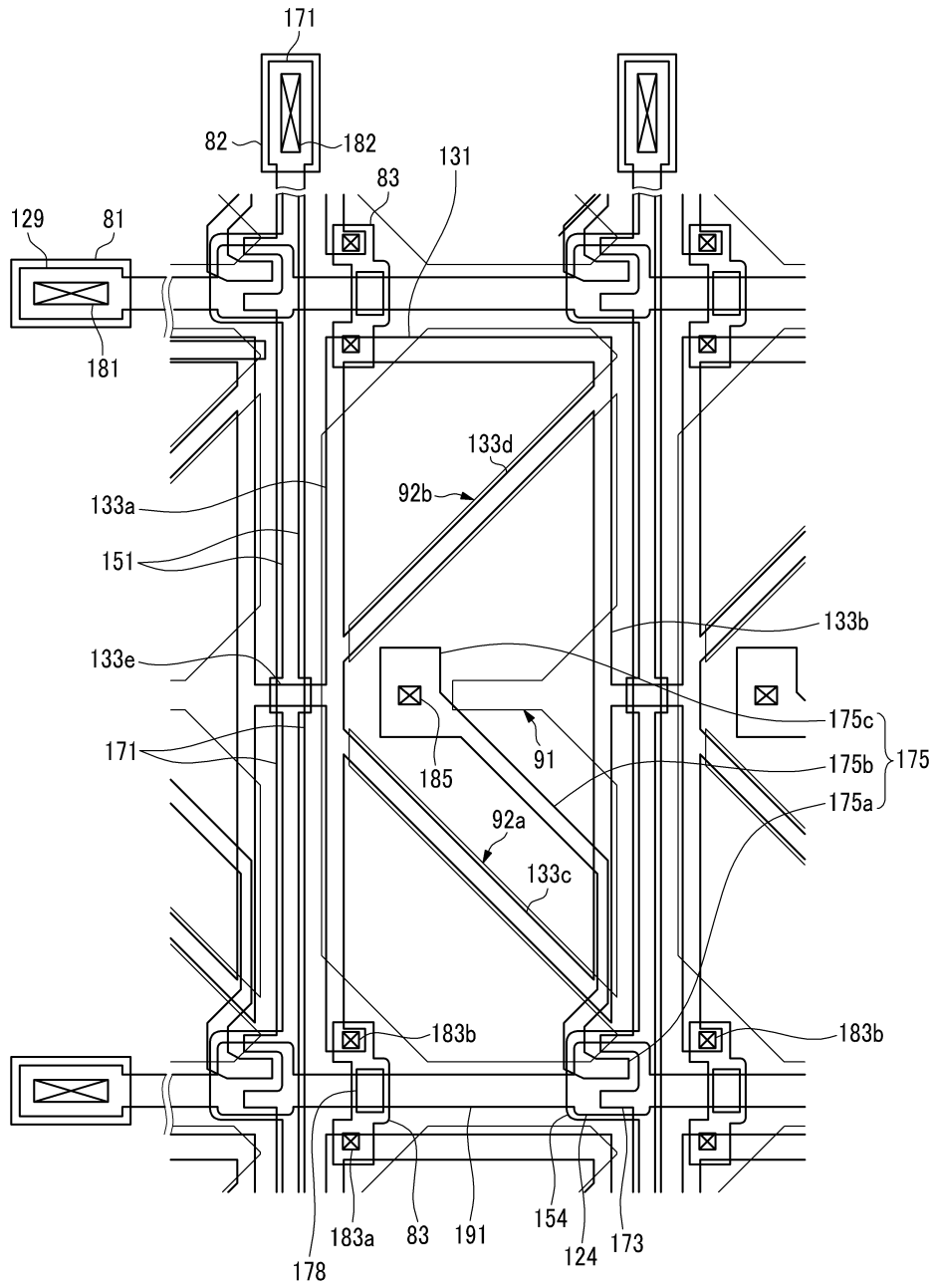
hole)(182, 185)이 형성되어 있으며, 보호막(180)과 게이트 절연막(140)에는 게이트선(121)의 끝 부분(129)을 드러내는 복수의 접촉 구멍(181), 제1 유지 전극(133a) 고정단 부근의 유지 전극선(131) 일부를 드러내는 복수의 접촉 구멍(183a), 그리고 제1 유지 전극(133a) 자유단의 돌출부를 드러내는 복수의 접촉 구멍(183b)이 형성되어 있다.

- <64> 보호막(180) 위에는 복수의 화소 전극(pixel electrode)(191), 복수의 연결 다리(overpass)(83) 및 복수의 접촉 보조 부재(contact assistant)(81, 82)가 형성되어 있다. 이들은 ITO 또는 IZO 등의 투명한 도전 물질이나 알루미늄 또는 은 합금 등의 반사성 금속으로 만들어질 수 있다.
- <65> 화소 전극(191)은 접촉 구멍(185)을 통하여 드레인 전극(175)과 물리적·전기적으로 연결되어 있으며, 드레인 전극(175)으로부터 데이터 전압을 인가 받는다. 데이터 전압이 인가된 화소 전극(191)은 공통 전압(common voltage)을 인가 받는 다른 표시판(200)의 공통 전극(common electrode)(270)과 함께 전기장을 생성함으로써 두 전극(191, 270) 사이의 액정층(3)의 액정 분자(31)의 방향을 결정한다. 이와 같이 결정된 액정 분자(31)의 방향에 따라 액정층(3)을 통과하는 빛의 편광이 달라진다. 화소 전극(191)과 공통 전극(270)은 축전기[이하 “액정 축전기(liquid crystal capacitor)”라 함]를 이루어 박막 트랜지스터가 턴 오프된 후에도 인가된 전압을 유지한다.
- <66> 화소 전극(191)은 유지 전극(133a~133d)을 비롯한 줄기선(131)과 중첩하며, 화소 전극(191)의 왼쪽 및 오른쪽 변은 유지 전극(133a, 133b)보다 데이터선(171)에 인접한다. 화소 전극(191) 및 이와 전기적으로 연결된 드레인 전극(175)이 유지 전극선(131)과 중첩하여 이루는 축전기를 유지 축전기(storage capacitor)라 하며, 유지 축전기는 액정 축전기의 전압 유지 능력을 강화한다.
- <67> 각 화소 전극(191)은 네 모퉁이가 모따기되어 있는(chamfered) 대략 사각형 모양이며, 모따기된 빗변은 게이트선(121)에 대하여 약 45°의 각도를 이룬다.
- <68> 화소 전극(191)에는 중앙 절개부(91), 하부 절개부(92a) 및 상부 절개부(92b)가 형성되어 있으며, 화소 전극(191)은 이들 절개부(91, 92a, 92b)에 의하여 복수의 영역(partition)으로 분할된다. 절개부(91, 92a, 92b)는 화소 전극(191)을 이등분하는 가상의 가로 중심선에 대하여 거의 반전 대칭을 이룬다. 하부 및 상부 절개부(92a, 92b)는 대략 화소 전극(191)의 오른쪽 변에서부터 왼쪽 변으로 비스듬하게 뺀어 있으며, 제3 및 제4 유지 전극(133c, 133d)과 중첩한다. 하부 및 상부 절개부(92a, 92b)는 화소 전극(191)의 가로 중심선에 대하여 하반부와 상반부에 각각 위치하고 있다. 하부 및 상부 절개부(92a, 92b)는 게이트선(121)에 대하여 약 45°의 각도를 이루며 서로 수직하게 뺀어 있다.
- <69> 중앙 절개부(91)는 화소 전극(191)의 가로 중심선을 따라 뺀으며 오른쪽 변 쪽에 입구를 가지고 있다. 중앙 절개부(91)의 입구는 하부 절개부(92a)와 상부 절개부(92b)에 각각 거의 평행한 한 쌍의 빗변을 가지고 있다.
- <70> 따라서, 화소 전극의 하반부는 하부 절개부(92a)에 의하여 두 개의 영역(partition)으로 나누어지고, 상반부 또한 상부 절개부(92b)에 의하여 두 개의 영역으로 분할된다. 이 때, 영역의 수효 또는 절개부의 수효는 화소의 크기, 화소 전극의 가로변과 세로 변의 길이 비, 액정층(3)의 종류나 특성 등 설계 요소에 따라서 달라질 수 있다.
- <71> 접촉 보조 부재(81, 82)는 접촉 구멍(181, 182)을 통하여 각각 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 연결된다. 접촉 보조 부재(81, 82)는 데이터선(171) 및 게이트선(121)의 끝 부분(179, 129)과 외부 장치와의 접촉성을 보완하고 이들을 보호한다.
- <72> 연결 다리(83)는 게이트선(121)을 가로지르며, 게이트선(121)을 사이에 두고 반대 쪽에 위치하는 접촉 구멍(183a, 183b)을 통하여 제1 유지 전극(133a) 자유단의 노출된 끝 부분과 유지 전극선(131)의 노출된 부분에 연결되어 있다. 연결 다리(83)는 금속편(178)과 중첩하며 금속편(178)과 전기적으로 연결될 수도 있다. 유지 전극(133a~133d)을 비롯한 유지 전극선(131)은 연결 다리(83) 및 금속편(178)과 함께 게이트선(121)이나 데이터선(171) 또는 박막 트랜지스터의 결함을 수리하는 데 사용할 수 있다. 게이트선(121)을 수리할 때에는 게이트선(121)과 연결 다리(83)의 교차점을 레이저 조사하여 게이트선(121)과 연결 다리(83)를 연결함으로써 게이트선(121)과 유지 전극선(131)을 전기적으로 연결한다. 이 때 금속편(178)은 게이트선(121)과 연결 다리(83)의 전기적 연결을 강화한다.
- <73> 다음, 도 1, 도 3 내지 도 5를 참고로 하여, 공통 전극 표시판(200)에 대하여 설명한다.
- <74> 투명한 유리 등으로 만들어진 절연 기판(210) 위에 블랙 매트릭스(black matrix)라고 하는 차광 부재(light

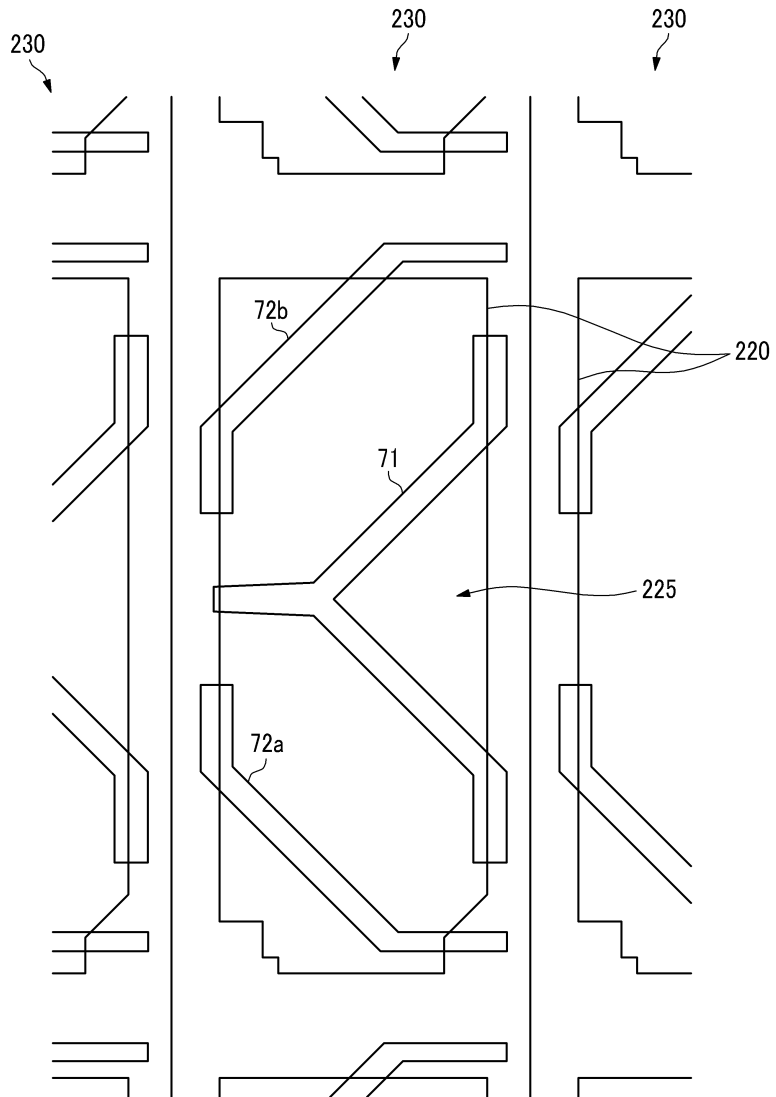
blocking member)(220)가 형성되어 있다. 차광 부재(220)는 화소 전극(191)과 마주보며 화소 전극(191)과 거의 동일한 모양을 가지는 복수의 개구부(opening)(225)를 가진다. 그러나 차광 부재(220)는 데이터선(171)을 따라서 뺀 선형 부분만을 포함할 수 있으며, 여기에 더하여 박막 트랜지스터와 마주보는 부분을 더 포함할 수 있다. 차광 부재(220)는 크롬 단일막 또는 크롬과 산화 크롬의 이중막으로 이루어지거나 흑색 안료(pigment)를 포함하는 유기막으로 이루어질 수 있다.

- <75> 기판(210) 위에는 또한 복수의 색필터(color filter)(230)가 형성되어 있으며 이들은 차광 부재(230)의 개구부(225) 내에 대부분 위치한다. 그러나 색필터(230)는 화소 전극(191)을 따라서 세로 방향으로 길게 뺄 수 있다. 색필터(230)는 기본색(primary color) 중 하나를 표시할 수 있으며, 기본색의 예로는 적색, 녹색, 청색 등의 삼원색을 들 수 있다. 이웃하는 색필터(230)의 가장자리는 중첩될 수 있다.
- <76> 색필터(230) 위에는 색필터(230)가 노출되는 것을 방지하고 평탄면을 제공하기 위한 덮개막(overcoat)(250)이 형성되어 있다.
- <77> 덮개막(250) 위에는 ITO 또는 IZO 등의 투명한 도전체 따위로 만들어진 공통 전극(270)이 형성되어 있다.
- <78> 공통 전극(270)에는 복수의 절개부(71, 72a, 72b) 집합이 형성되어 있다.
- <79> 하나의 절개부(71, 72a, 72b) 집합은 하나의 화소 전극(191)과 마주 보며 중앙 절개부(71), 하부 절개부(72a) 및 상부 절개부(72b)를 포함한다. 절개부(71, 72a, 72b) 각각은 화소 전극(191)의 인접 절개부(91, 92a, 92b) 사이 또는 절개부(91, 92a, 92b)와 화소 전극(191)의 모따기된 빗변 사이에 배치되어 있다. 또한, 각 절개부(71, 72a, 72b)는 화소 전극(191)의 하부 절개부(92a) 또는 상부 절개부(92b)와 평행하게 뺀 적어도 하나의 사선부를 포함한다.
- <80> 하부 및 상부 절개부(72a, 72b) 각각은 사선부와 가로부 및 세로부를 포함한다. 사선부는 대략 화소 전극(191)의 위쪽 또는 아래쪽 변에서 왼쪽 변으로 화소 전극(191)의 하부 또는 상부 절개부(92a, 92b)와 거의 나란하게 뺀다. 가로부 및 세로부는 사선부의 각 끝에서부터 화소 전극(191)의 변을 따라 중첩하면서 뺀으며 사선부와 둔각을 이룬다.
- <81> 중앙 절개부(71)는 중앙 가로부, 한 쌍의 사선부 및 한 쌍의 종단 세로부를 포함한다. 중앙 가로부는 대략 화소 전극(191)의 왼쪽 변에서부터 화소 전극(191)의 가로 중심선을 따라 오른쪽으로 뺀으며, 한 쌍의 사선부는 중앙 가로부의 끝에서 화소 전극(191)의 오른쪽 변을 향하여 각각 하부 및 상부 절개부(72a, 72b)와 거의 나란하게 뺀다. 종단 세로부는 사선부의 각 끝에서부터 화소 전극(191)의 오른쪽 변을 따라 중첩하면서 뺀으며 사선부와 둔각을 이룬다.
- <82> 드레인 전극(175)의 직선부(175b)는 중앙 절개부(71)의 하부 사선부 및 하부 사선부의 종단 세로부와 중첩한다. 절개부(71, 72a, 72b)의 수효 및 방향 또한 설계 요소에 따라 달라질 수 있으며, 차광 부재(220)가 절개부(71~75b)와 중첩하여 절개부(71, 72a, 72b) 부근의 빛샘을 차단할 수 있다.
- <83> 표시판(100, 200)의 안쪽 면에는 배향막(alignment layer)(11, 21)이 도포되어 있으며 이들은 수직 배향막일 수 있다. 표시판(100, 200)의 바깥쪽 면에는 편광자(polarizer)(12, 22)가 구비되어 있는데, 두 편광자(12, 22)의 투과축은 직교하며 이중 한 투과축은 게이트선(121)에 대하여 나란한 것이 바람직하다. 반사형 액정 표시 장치의 경우에는 두 개의 편광자(12, 22) 중 하나가 생략될 수 있다.
- <84> 액정 표시 장치는 편광자(12, 22), 표시판(100, 200) 및 액정층(3)에 빛을 공급하는 조명부(backlight unit)(도시하지 않음)를 포함할 수 있다.
- <85> 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있다. 따라서 입사광은 직교 편광자(12, 22)를 통과하지 못하고 차단된다.
- <86> 공통 전극(270)에 공통 전압을 인가하고 화소 전극(191)에 데이터 전압을 인가하면 표시판(100, 200)의 표면에 거의 수직인 전기장(전계)이 생성된다. 액정 분자들은 전기장에 응답하여 그 장축이 전기장의 방향에 수직을 이루도록 방향을 바꾸고자 한다. 앞으로는 화소 전극(191)과 공통 전극(271)을 통틀어 전기장 생성 전극이라 한다.
- <87> 한편, 전기장 생성 전극(191, 270)의 절개부(71, 72a, 72b, 91, 92a, 92b)와 이들과 평행한 화소 전극(191)의 빗변은 전기장을 왜곡하여 액정 분자들의 경사 방향을 결정하는 수평 성분을 만들어낸다. 전기장의 수평 성분

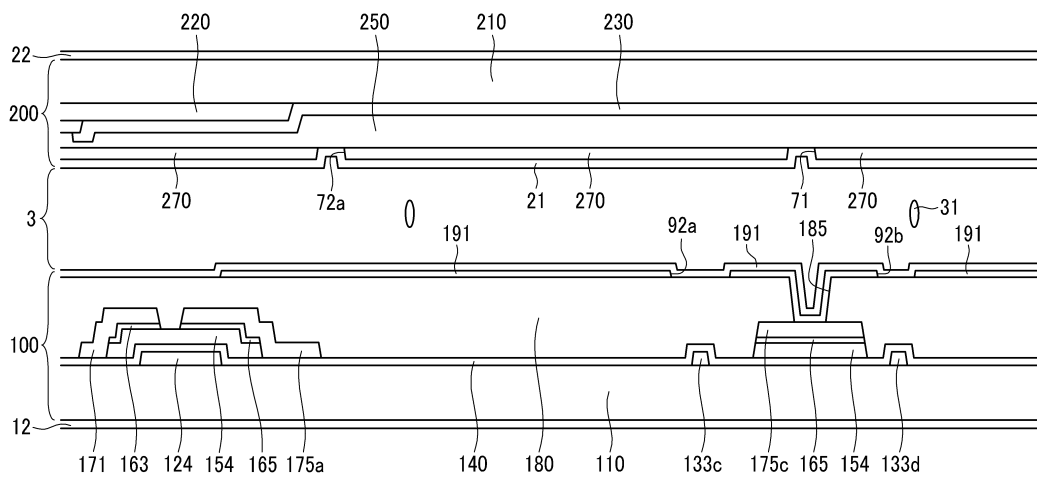
도면2



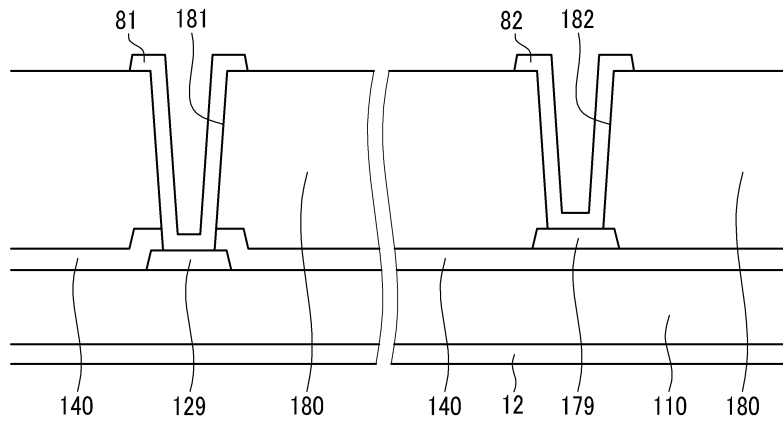
도면3



도면4



도면5



专利名称(译)	薄膜晶体管标志		
公开(公告)号	KR1020080035809A	公开(公告)日	2008-04-24
申请号	KR1020060102326	申请日	2006-10-20
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	KIM SEOK WOO		
发明人	KIM,SEOK WOO		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/134309 G02F1/136286 G02F1/1368 G02F2201/12		
外部链接	Espacenet		

摘要(译)

根据本发明的薄膜晶体管面板包括形成在绝缘基板上的栅极线，形成在绝缘基板上并位于相邻栅极线之间的维持电极线，与栅极线和维持电极线绝缘的数据线，连接到数据线的薄膜晶体管和电连接到薄膜晶体管的像素电极，以及维持电极线和数据线的交叉点是一个或更多。

