



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.

G02F 1/1339 (2006.01)
G02F 1/161 (2006.01)

(11) 공개번호 10-2007-0013722
(43) 공개일자 2007년01월31일

(21) 출원번호 10-2005-0068288
(22) 출원일자 2005년07월27일
심사청구일자 없음

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 변호연
경기도 화성시 동탄면 중리 674-1 성원상떼빌APT 103-301

(74) 대리인 유미특허법인

전체 청구항 수 : 총 19 항

(54) 밀봉재 및 이를 포함하는 액정 표시 장치

(57) 요약

본 발명은, 고분자 수지, 실리케이트형 점토를 포함하는 액정 표시 장치용 밀봉재, 및 적어도 하나 위에 형성되어 있는 한 쌍의 전기장 생성 전극을 포함하며 서로 마주하는 제1 표시판과 제2 표시판, 상기 제1 표시판과 상기 제2 표시판을 접착하여 고정하며 고분자-점토 복합체를 함유하는 밀봉재, 상기 제1 표시판과 상기 제2 표시판 사이에서 상기 밀봉재에 의해 정의되는 영역에 개재되어 있는 액정을 포함하는 액정 표시 장치를 제공한다.

대표도

도 2

특허청구의 범위

청구항 1.

고분자 수지,

실리케이트(silicate)형 점토를 포함하는

액정 표시 장치용 밀봉재.

청구항 2.

제1항에서,

상기 점토는 몬모릴로나이트(montmorillonite), 헥토라이트(hectorite), 사포나이트(saponite), 플루오로헥토라이트(fluorohectorite) 및 라포나이트(laponite)에서 선택된 적어도 1종을 포함하는

액정 표시 장치용 밀봉재.

청구항 3.

제1항에서,

상기 점토는 판상 구조인

액정 표시 장치용 밀봉재.

청구항 4.

제3항에서,

상기 점토는 길이가 약 100 내지 1000nm이고 두께가 약 1nm의 판상인

액정 표시 장치용 밀봉재.

청구항 5.

제1항에서,

상기 점토는 소정 간격으로 분리되어 있는 복수의 실리케이트 층이고,

상기 실리케이트 층 사이에는 고분자 수지가 삽입되어 있고,

상기 복수의 실리케이트 층과 상기 고분자 수지는 하나의 입자(particle)를 이루는

액정 표시 장치용 밀봉재.

청구항 6.

제1항에서,

상기 점토는 무질서하게 배열되어 있는 복수의 실리케이트 층이고,

상기 실리케이트 층은 상기 고분자 수지와 혼합되어 있으며,

상기 복수의 실리케이트 층과 상기 고분자 수지는 하나의 입자(particle)를 이루는

액정 표시 장치용 밀봉재.

청구항 7.

제5항 또는 제6항에서,

상기 입자는 두께가 7 내지 12Å인

액정 표시 장치용 밀봉재.

청구항 8.

제1항에서,

상기 점토는 5중량% 이하로 함유되어 있는

액정 표시 장치용 밀봉재.

청구항 9.

제1항에서,

상기 점토는 표면 전하를 띠는

액정 표시 장치용 밀봉재.

청구항 10.

제1항에서,

상기 점토는 고온 진공 하에 표면 전하가 제거된 상태인

액정 표시 장치용 밀봉재.

청구항 11.

제1항에서,

상기 고분자 수지는 아크릴계 수지, 에폭시계 수지, 아크릴-에폭시계 수지 및 폐놀 수지에서 선택된 어느 하나인

액정 표시 장치용 밀봉재.

청구항 12.

적어도 하나 위에 형성되어 있는 한 쌍의 전기장 생성 전극을 포함하며 서로 마주하는 제1 표시판과 제2 표시판,

상기 제1 표시판과 상기 제2 표시판을 접착하여 고정하며 고분자-점토 복합체를 함유하는 밀봉재,

상기 제1 표시판과 상기 제2 표시판 사이에서 상기 밀봉재에 의해 정의되는 영역에 개재되어 있는 액정

을 포함하는 액정 표시 장치.

청구항 13.

제12항에서,

상기 고분자-점토 복합체는 복수의 실리케이트 층 사이에 고분자가 삽입되어 있는 형태인
액정 표시 장치.

청구항 14.

제12항에서,

상기 고분자-점토 복합체는 복수의 실리케이트 층과 고분자 수지가 혼합되어 있는 형태인
액정 표시 장치.

청구항 15.

제13항 또는 제14항에서,

상기 실리케이트 층은 몬모릴로나이트(montmorillonite), 헥토라이트(hectorite), 사포나이트(saponite), 플루오로헥토라이트(fluorohectorite) 및 라포나이트(laponite)에서 선택된 적어도 1종을 포함하는

액정 표시 장치.

청구항 16.

제12항에서,

상기 고분자-점토 복합체는 점토가 5중량% 이하로 함유되어 있는
액정 표시 장치.

청구항 17.

제12항에서,

상기 고분자-점토 복합체는 아크릴계 수지, 에폭시계 수지, 아크릴-에폭시계 수지 및 페놀 수지에서 선택된 어느 하나의
고분자 수지를 포함하는

액정 표시 장치.

청구항 18.

제17항에서,

상기 폐놀 수지는 레졸형 수지 또는 노볼락형 수지인

액정 표시 장치.

청구항 19.

제12항에서,

상기 제1 표시판 또는 상기 제2 표시판은 게이트선, 상기 게이트선과 교차하는 데이터선, 상기 게이트선, 상기 데이터선 및 상기 전기장 생성 전극과 연결되어 있는 박막 트랜지스터를 포함하는

액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치용 밀봉재 및 이를 포함하는 액정 표시 장치에 대한 것이다.

액정 표시 장치(liquid crystal display, LCD)는 현재 가장 널리 사용되고 있는 평판 표시 장치(flat panel display) 중 하나이다. 액정 표시 장치는 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층을 포함하며, 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성함으로써 액정층의 액정 분자들의 방향을 결정하고 액정층을 통과하는 빛의 투과율을 조절한다.

액정 표시 장치 중에서도 현재 주로 사용되는 것은 전기장 생성 전극이 두 표시판에 각각 구비되어 있는 구조이다. 이 중에서도, 하나의 표시판에는 복수의 화소 전극이 행렬의 형태로 배열되어 있고, 다른 표시판에는 하나의 공통 전극이 표시판 전면을 덮고 있는 구조가 주류이다.

이러한 액정 표시 장치에서의 영상의 표시는 각 화소 전극에 별도의 전압을 인가함으로써 이루어진다. 이를 위해서 화소 전극에 인가되는 전압을 스위칭하기 위한 삼단자소자인 박막 트랜지스터(thin film transistor, TFT)를 각 화소 전극에 연결하고 이 박막 트랜지스터를 제어하기 위한 신호를 전달하는 게이트선(gate line)과 화소 전극에 인가될 전압을 전달하는 데이터선(data line)을 형성한다. 박막 트랜지스터는 게이트선을 통하여 전달되는 주사 신호에 따라 데이터선을 통하여 전달되는 데이터 신호를 화소 전극에 전달 또는 차단하는 스위칭 소자로서의 역할을 한다.

한편, 양 표시판 사이에는 양 표시판을 접착 고정하며 액정을 가두기 위한 밀봉재(sealant)가 형성되어 있다.

이러한 밀봉재는 아크릴 수지(acrylic resin), 에폭시 수지(epoxy resin) 또는 이들이 혼합된 아크릴-에폭시 수지와 같은 유기 화합물로 만들어지며, 자외선 또는 열에 의해 경화된다.

발명이 이루고자 하는 기술적 과제

그런데, 이러한 경화 반응 중에 미경화된 밀봉재 일부가 액정층 내로 확산되거나, 액정 구동 중 백라이트에 의한 온도 상승 등에 의해 밀봉재 일부가 액정층 내로 확산될 수 있다. 이는 외부에서 열룩 또는 잔상으로 시인되어 표시 특성에 영향을 미칠 수 있다.

따라서, 본 발명이 이루고자 하는 기술적 과제는 이러한 문제점을 해결하기 위한 것으로서, 우수한 물리적 특성을 가진 밀봉재를 제공하여 표시 특성을 개선하는 것이다.

발명의 구성

본 발명의 한 실시예에 따른 액정 표시 장치용 밀봉재는 고분자 수지 및 실리케이트(silicate)형 점토를 포함한다.

또한, 상기 점토는 몬모릴로나이트(montmorillonite), 헥토라이트(hectorite), 사포나이트(saponite), 플루오로헥토라이트(fluorohectorite) 및 라포나이트(laponite)에서 선택된 적어도 1종을 포함할 수 있다.

또한, 상기 점토는 판상 구조일 수 있다.

또한, 상기 점토는 길이가 약 100 내지 1000nm이고 두께가 약 1nm의 판상일 수 있다.

또한, 상기 점토는 소정 간격으로 분리되어 있는 복수의 실리케이트 층이고, 상기 실리케이트 층 사이에는 고분자 수지가 삽입되어 있고, 상기 복수의 실리케이트 층과 상기 고분자 수지는 하나의 입자를 형성할 수 있다.

또한, 상기 점토는 무질서하게 배열되어 있는 복수의 실리케이트 층이고, 상기 실리케이트 층은 상기 고분자 수지와 혼합되어 있으며, 상기 복수의 실리케이트 층과 상기 고분자 수지는 하나의 입자를 형성할 수 있다.

또한, 상기 입자는 두께가 7 내지 12Å일 수 있다.

또한, 상기 점토는 5중량% 이하로 함유될 수 있다.

또한, 상기 점토는 표면 전하를 떨 수 있다.

또한, 상기 점토는 고온 진공 하에 표면 전하가 제거된 상태일 수 있다.

또한, 상기 고분자 수지는 아크릴계 수지, 에폭시계 수지, 아크릴-에폭시계 수지 및 폐놀 수지에서 선택된 어느 하나일 수 있다.

또한, 본 발명의 한 실시예에 따른 액정 표시 장치는 적어도 하나 위에 형성되어 있는 한 쌍의 전기장 생성 전극을 포함하며 서로 마주하는 제1 표시판과 제2 표시판, 상기 제1 표시판과 상기 제2 표시판을 접착하여 고정하며 고분자-점토 복합체를 함유하는 밀봉재, 상기 제1 표시판과 상기 제2 표시판 사이에서 상기 밀봉재에 의해 정의되는 영역에 개재되어 있는 액정을 포함한다.

또한, 상기 고분자-점토 복합체는 복수의 실리케이트 층 사이에 고분자가 삽입되어 있는 형태일 수 있다.

또한, 상기 고분자-점토 복합체는 복수의 실리케이트 층과 고분자 수지가 혼합되어 있는 형태일 수 있다.

또한, 상기 실리케이트 층은 몬모릴로나이트(montmorillonite), 헥토라이트(hectorite), 사포나이트(saponite), 플루오로헥토라이트(fluorohectorite) 및 라포나이트(laponite)에서 선택된 적어도 1종을 포함할 수 있다.

또한, 상기 고분자-점토 복합체는 점토가 5중량% 이하로 함유될 수 있다.

또한, 상기 고분자-점토 복합체는 아크릴계 수지, 에폭시계 수지, 아크릴-에폭시계 수지 및 폐놀 수지에서 선택된 어느 하나의 고분자 수지를 포함할 수 있다.

또한, 상기 폐놀 수지는 레졸형 수지 또는 노볼락형 수지일 수 있다.

또한, 상기 제1 표시판 또는 상기 제2 표시판은 게이트선, 상기 게이트선과 교차하는 데이터선, 상기 게이트선, 상기 데이터선 및 상기 전기장 생성 전극과 연결되어 있는 박막 트랜지스터를 포함할 수 있다.

이하, 첨부한 도면을 참조하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우 뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

이하, 본 발명의 한 실시예에 따른 액정 표시 장치를 설명한다.

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이고, 도 2는 도 1의 액정 표시 장치를 II-II'선을 따라 잘라 도시한 단면도이다.

도 1 및 도 2를 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 서로 마주하는 박막 트랜지스터 표시판(100)과 공통 전극 표시판(200) 및 이들 두 표시판(100, 200) 사이에 들어 있는 액정층(3)을 포함한다.

먼저, 박막 트랜지스터 표시판(100)에 대하여 설명한다.

투명한 유리 또는 플라스틱 따위로 만들어진 절연 기판(110) 위에 복수의 게이트선(gate line)(121) 및 복수의 유지 전극선(storage electrode line)(131)이 형성되어 있다.

게이트선(121)은 게이트 신호를 전달하며 주로 가로 방향으로 뻗어 있다. 각 게이트선(121)은 아래로 돌출한 복수의 게이트 전극(gate electrode)(124)과 다른 층 또는 외부 구동 회로와의 접속을 위하여 면적이 넓은 끝 부분(129)을 포함한다. 게이트 신호를 생성하는 게이트 구동 회로(도시하지 않음)는 기판(110) 위에 부착되는 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되거나, 기판(110) 위에 직접 장착되거나, 기판(110)에 접적될 수 있다. 게이트 구동 회로가 기판(110) 위에 접적되어 있는 경우 게이트선(121)이 연장되어 이와 직접 연결될 수 있다.

유지 전극선(131)은 소정의 전압을 인가 받으며, 게이트선(121)과 거의 나란하게 뻗은 줄기선과 이로부터 갈라진 복수 쌍의 제1 및 제2 유지 전극(133a, 133b)을 포함한다. 유지 전극선(131) 각각은 인접한 두 게이트선(121) 사이에 위치하며 줄기선은 두 게이트선(121) 중 아래쪽에 가깝다. 유지 전극(133a, 133b)은 줄기선과 연결된 고정단과 그 반대 쪽의 자유단을 가지고 있다. 제1 유지 전극(133a)의 고정단은 면적이 넓으며, 그 자유단은 직선 부분과 굽은 부분의 두 갈래로 갈라진다. 그러나 유지 전극선(131)의 모양 및 배치는 여러 가지로 변형될 수 있다.

게이트선(121) 및 유지 전극선(131)은 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등 은 계열 금속, 구리(Cu)나 구리 합금 등 구리 계열 금속, 몰리브덴(Mo)이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬(Cr), 탄탈륨(Ta) 및 티타늄(Ti) 따위로 만들어질 수 있다. 그러나 이들은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수도 있다. 이 중 한 도전막은 신호 지연이나 전압 강하를 줄일 수 있도록 비저항(resistivity)이 낮은 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 만들어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 물리적, 화학적, 전기적 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 탄탈륨, 티타늄 등으로 만들어진다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄(합금) 상부막 및 알루미늄(합금) 하부막과 몰리브덴(합금) 상부막을 들 수 있다. 그러나 게이트선(121) 및 유지 전극선(131)은 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.

게이트선(121) 및 유지 전극선(131)의 측면은 기판(110) 면에 대하여 경사져 있으며 그 경사각은 약 30°내지 약 80°인 것이 바람직하다.

게이트선(121) 및 유지 전극선(131) 위에는 질화규소(SiNx) 또는 산화규소(SiOx) 따위로 만들어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.

게이트 절연막(140) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 또는 다결정 규소(polsilicon) 등으로 만들어진 복수의 선형 반도체(151)가 형성되어 있다. 선형 반도체(151)는 주로 세로 방향으로 뻗어 있으며, 게이트 전극(124)을 향하여 뻗어 나온 복수의 돌출부(projection)(154)를 포함한다.

반도체(151) 위에는 복수의 선형 및 섬형 저항성 접촉 부재(ohmic contact)(161, 165)가 형성되어 있다. 저항성 접촉 부재(161, 165)는 인(P) 따위의 n형 불순물이 고농도로 도핑되어 있는 n⁺ 수소화 비정질 규소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어질 수 있다. 선형 저항성 접촉 부재(161)는 복수의 돌출부(163)를 가지고 있으며, 이 돌출부(163)와 섬형 저항성 접촉 부재(165)는 쌍을 이루어 반도체(151)의 돌출부(154) 위에 배치되어 있다.

반도체(151)와 저항성 접촉 부재(161, 165)의 측면 역시 기판(110) 면에 대하여 경사져 있으며 경사각은 30° 내지 80° 정도이다.

저항성 접촉 부재(161, 165) 및 게이트 절연막(140) 위에는 복수의 데이터선(data line)(171)과 복수의 드레인 전극(drain electrode)(175)이 형성되어 있다.

데이터선(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121)과 교차한다. 각 데이터선(171)은 또한 유지 전극선(131)과 교차하며 인접한 유지 전극(133a, 133b) 집합 사이를 달린다. 각 데이터선(171)은 게이트 전극(124)을 향하여 뻗은 복수의 소스 전극(source electrode)(173)과 다른 층 또는 외부 구동 회로와의 접속을 위하여 면적이 넓은 끝 부분(179)을 포함한다. 데이터 신호를 생성하는 데이터 구동 회로(도시하지 않음)는 기판(110) 위에 부착되는 가요성 인쇄 회로막(도시하지 않음) 위에 장착되거나, 기판(110) 위에 직접 장착되거나, 기판(110)에 접적될 수 있다. 데이터 구동 회로가 기판(110) 위에 접적되어 있는 경우, 데이터선(171)이 연장되어 이와 직접 연결될 수 있다.

드레인 전극(175)은 데이터선(171)과 분리되어 있으며 게이트 전극(124)을 중심으로 소스 전극(173)과 마주한다.

하나의 게이트 전극(124), 하나의 소스 전극(173) 및 하나의 드레인 전극(175)은 반도체(151)의 돌출부(154)와 함께 하나의 박막 트랜지스터(thin film transistor, TFT)를 이루며, 박막 트랜지스터의 채널(channel)은 소스 전극(173)과 드레인 전극(175) 사이의 돌출부(154)에 형성된다.

데이터선(171) 및 드레인 전극(175)은 몰리브덴, 크롬, 탄탈륨 및 티타늄 등 내화성 금속(refractory metal) 또는 이들의 합금으로 만들어지는 것이 바람직하며, 내화성 금속막(도시하지 않음)과 저저항 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수 있다. 다중막 구조의 예로는 크롬 또는 몰리브덴(합금) 하부막과 알루미늄(합금) 상부막의 이중막, 몰리브덴(합금) 하부막과 알루미늄(합금) 중간막과 몰리브덴(합금) 상부막의 삼중막을 들 수 있다. 그러나 데이터선(171) 및 드레인 전극(175)은 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.

데이터선(171) 및 드레인 전극(175) 또한 그 측면이 기판(110) 면에 대하여 30° 내지 80° 정도의 경사각으로 기울어진 것이 바람직하다.

데이터선(171), 드레인 전극(175) 및 노출된 반도체(151) 부분 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 무기 절연물 또는 유기 절연물 따위로 만들어지며 표면이 평탄할 수 있다. 무기 절연물의 예로는 질화규소(SiNx)와 산화규소(SiOx)를 들 수 있다. 유기 절연물은 감광성(photosensitivity)을 가질 수 있으며 그 유전 상수(dielectric constant)는 약 4.0 이하인 것이 바람직하다. 그러나, 보호막(180)은 유기막의 우수한 절연 특성을 살리면서도 노출된 반도체(154) 부분에 해가 가지 않도록 하부 무기막과 상부 무기막의 이중막 구조를 가질 수 있다.

보호막(180)에는 데이터선(171)의 끝 부분(179)과 드레인 전극(175)을 각각 드러내는 복수의 접촉 구멍(182, 185)이 형성되어 있으며, 보호막(180)과 게이트 절연막(140)에는 게이트선(121)의 끝 부분(129)을 드러내는 복수의 접촉 구멍(181), 제1 유지 전극(133a) 고정단 부근의 유지 전극선(131) 일부를 드러내는 복수의 접촉 구멍(183a), 그리고 제1 유지 전극(133a) 자유단의 돌출부를 드러내는 복수의 접촉 구멍(183b)이 형성되어 있다.

보호막(180) 위에는 복수의 화소 전극(pixel electrode)(191), 복수의 연결 다리(overpass)(83) 및 복수의 접촉 보조 부재(contact assistant)(81, 82)가 형성되어 있다. 이들은 ITO 또는 IZO 등의 투명한 도전 물질이나 알루미늄, 은, 크롬 또는 그 합금 등의 반사성 금속으로 만들어질 수 있다.

화소 전극(191)은 접촉 구멍(185)을 통하여 드레인 전극(175)과 물리적, 전기적으로 연결되어 있으며, 드레인 전극(175) 으로부터 데이터 전압을 인가받는다. 데이터 전압이 인가된 화소 전극(191)은 공통 전압(common voltage)을 인가 받는 다른 표시판(200)의 공통 전극(common electrode)(270)과 함께 전기장을 생성함으로써 두 전극(191, 270) 사이의 액정

층(3)의 액정 분자의 방향을 결정한다. 이와 같이 결정된 액정 분자의 방향에 따라 액정층(3)을 통과하는 빛의 편광이 달라진다. 화소 전극(191)과 공통 전극(270)은 축전기(capacitor)(이하, '액정 축전기(liquid crystal capacitor)라 함)를 이루어 박막 트랜지스터가 턴 오프된 후에도 인가된 전압을 유지한다.

화소 전극(191)은 유지 전극(133a, 133b)을 비롯한 유지 전극선(131)과 중첩하며, 화소 전극(191) 및 이와 전기적으로 연결된 드레인 전극(175)이 유지 전극선(131)과 중첩하여 이루는 축전기를 유지 축전기(storage capacitor)라 하며, 유지 축전기는 액정 축전기의 전압 유지 능력을 강화한다.

접촉 보조 부재(81, 82)는 각각 접촉 구멍(181, 182)을 통하여 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 연결된다. 접촉 보조 부재(81, 82)는 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 외부 장치와의 접착성을 보완하고 이들을 보호한다.

연결 다리(83)는 게이트선(121)을 가로지르며, 게이트선(121)을 사이에 두고 반대쪽에 위치하는 접촉 구멍(183a, 183b)을 통하여 유지 전극선(131)의 노출된 부분과 유지 전극(133b) 자유단의 노출된 끝 부분에 연결되어 있다. 유지 전극(133a, 133b)을 비롯한 유지 전극선(131)은 연결 다리(83)와 함께 게이트선(121)이나 데이터선(171) 또는 박막 트랜지스터의 결함을 수리하는데 사용할 수 있다.

그 다음, 박막 트랜지스터 표시판(100)과 대향하는 공통 전극 표시판(200)에 대하여 설명한다.

투명 유리 또는 플라스틱 따위로 만들어진 절연 기판(210) 위에 블랙 매트릭스(black matrix)라고도 하는 차광 부재(light blocking member)(220)가 형성되어 있다. 차광 부재(220)는 화소 전극(191)과 마주하고 화소 전극(191)과 거의 동일한 모양을 가지는 복수의 개구부를 가지고 있으며, 화소 전극(191) 사이의 빛샘을 막는다. 차광 부재(220)는 게이트선(121) 및 데이터선(171)에 대응하는 부분과 박막 트랜지스터에 대응하는 부분으로 이루어질 수 있다.

기판(210) 위에는 또한 복수의 색 필터(230)가 형성되어 있다. 색 필터(230)는 차광 부재(220)로 둘러싸인 영역 내에 대부분 존재하며, 어느 한 방향으로 길게 뻗을 수 있다. 각 색 필터(230)는 적색, 녹색 및 청색 등 기본색(primary color) 중 하나를 표시할 수 있다.

색 필터(230) 위에는 ITO 또는 IZO 따위로 이루어진 공통 전극(270)이 형성되어 있다.

표시판(100, 200)의 안쪽 면에는 폴리이미드(poly imide) 따위의 절연 물질로 만들어진 배향막(11, 21)이 도포되어 있으며 이들은 수평 배향막일 수 있다.

표시판(100, 200)의 바깥쪽 면에는 편광자(polarizer)(도시하지 않음)가 구비되어 있는데, 두 편광자의 편광축은 평행 또는 직교한다. 반사형 액정 표시 장치의 경우에는 두 개의 편광자 중 하나가 생략될 수 있다.

표시판(100, 200)은 밀봉재(310)에 의해 접착 고정되어 있으며, 밀봉재(310)에 의해 정의되는 영역 내에는 복수의 액정 분자를 포함하는 액정층(3)이 형성되어 있다.

액정층(3)은 양의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 거의 평행을 이루도록 배향되어 있다.

이하 밀봉재(310)에 대하여 상세하게 설명한다.

본 발명의 한 실시예에 따른 밀봉재(310)는 고분자 수지와 실리케이트(silicate)형 점토를 포함한다.

여기서 고분자 수지는 아크릴계 수지(acrylic resin), 에폭시계 수지(epoxy resin), 아크릴-에폭시계 수지(acryl-epoxy resin) 및 레졸형 또는 노볼락형 폐놀 수지(phenol resin) 따위의 열가소성, 열경화성, 광경화성 또는 열경화-광경화 혼합성 수지를 포함한다.

점토는 층상 실리케이트(layered silicate) 구조이며, 몬모릴로나이트(montmorillonite), 헥토라이트(hectorite), 사포나이트(saponite), 플루오로헥토라이트(fluorohectorite) 및 라포나이트(laponite)에서 선택된 1종 또는 2종 이상의 혼합물을 포함하며, 층상 단위 입자들은 나노(nano) 크기의 물질이다. 점토는 밀봉재 내에서 충진재(filler)로서 사용된다.

점토는 길이가 약 100 내지 1000nm이고 두께가 약 1nm 정도의 종횡비(aspect ratio)가 큰 박리 판상을 기본 단위로 하며, 이러한 박리 판상 5 내지 10개 정도가 약한 반 데르 발스(van der waals) 힘에 의해 쌓을 이루어 하나의 입자(particle)를 이룬다. 이러한 입자는 고분자 수지에 분산된 형태로 존재하며, 점토의 크기와 분산 정도에 따라 구조가 다른 고분자-실리케이트 복합체를 이룬다.

도 15는 본 발명의 한 실시예에 따른 고분자-실리케이트 복합체의 구조를 보여주는 모식도이다.

도 15의 (a)에는 박리 판상인 복수의 실리케이트 층(1)이 소정 간격으로 분리되어 있으며 각 실리케이트 층(1) 사이에는 고분자 수지가 삽입되어 있다. 이러한 복수의 실리케이트 층(1)은 전술한 바와 같이 반 데르 발스 힘에 의해 약한 결합을 이루고 있으며 고분자 수지와 함께 하나의 입자(4)를 이룬다.

도 15의 (b)에는 박리 판상인 복수의 실리케이트 층(1)이 무질서하게 배열되어 있으며 각 실리케이트 층(1)이 고분자 수지(2)에 의해 둘러싸이거나 혼합되어 있다. 이는 상기와 마찬가지로 복수의 실리케이트 층(1)과 고분자 수지(2)는 하나의 입자(4)를 이룬다.

이러한 입자(4)는 두께가 약 7 내지 12Å 정도이다.

이러한 실리케이트형 점토는 종횡비가 매우 큰 판상이기 때문에 고분자 수지와 상호 작용할 수 있는 면적이 매우 넓다. 따라서, 약 5중량% 이하의 소량만을 첨가하여도 높은 기계적 물성 및 내열성, 낮은 열팽창율, 우수한 내압성, 높은 수분 및 기체 차단 특성, 낮은 아웃개싱(outgassing) 및 높은 흡착성 등의 우수한 물리적 성질을 나타낼 수 있다.

또한 실리케이트형 점토는 표면에 수화된 형태의 양이온 또는 음이온을 포함하기 때문에 별도의 표면 개질 없이도 고분자 수지인 아크릴 수지 또는 에폭시 수지와 같은 친수성 수지와의 흡착성이 우수하다.

또한 실리케이트형 점토는 상술한 바와 같이 표면에 친수성을 띠기 때문에 밀봉재의 경화 과정 또는 액정 구동 중 백라이트에 의한 온도 상승 등에 의해 발생하는 수분 또는 이온성 물질을 쉽게 흡착할 수 있다.

또한, 실리케이트형 점토가 소수성(hydrophobic)을 띠는 것이 유리한 경우에는 표면에 존재하는 수화된 형태의 양이온 또는 음이온을 고온 진공 하에 완전히 제거함으로써 쉽게 표면 개질하여 사용할 수 있다.

그러면, 도 1 및 도 2에 도시한 액정 표시 장치를 제조하는 방법에 대하여 설명한다.

먼저, 박막 트랜지스터 표시판(100)의 제조 방법에 대하여 도 3 내지 도 12를 참조하여 상세하게 설명한다.

도 3, 도 5, 도 7, 도 9 및 도 11은 본 발명의 한 실시예에 따른 박막 트랜지스터 표시판의 제조 방법을 차례로 도시한 배치 도이고, 도 4는 도 3의 박막 트랜지스터 표시판을 IV-IV 선을 따라 잘라 도시한 단면도이고, 도 6은 도 5의 박막 트랜지스터 표시판을 VI-VI 선을 따라 잘라 도시한 단면도이고, 도 8은 도 7의 박막 트랜지스터 표시판을 VIII-VIII 선을 따라 잘라 도시한 단면도이고, 도 10은 도 9의 박막 트랜지스터 표시판을 X-X 선을 따라 잘라 도시한 단면도이고, 도 12는 도 11의 박막 트랜지스터 표시판을 XII-XII 선을 따라 잘라 도시한 단면도이다.

먼저, 투명 유리 또는 플라스틱 따위로 만들어진 절연 기판(110) 위에 알루미늄 따위의 금속막을 적층한다.

그 다음, 도 3 및 도 4에 도시한 바와 같이, 금속막을 습식 식각(wet etching)하여 게이트 전극(124) 및 끝 부분(129)을 포함하는 복수의 게이트선(121)과 유지 전극(133a, 133b)을 포함하는 복수의 유지 전극선(131)을 형성한다.

이어서, 게이트선(121) 및 유지 전극선(131) 위에 질화규소(SiNx) 따위로 만들어진 게이트 절연막(140), 불순물이 도핑되지 않은 진성 비정질 규소(a-Si)층 및 불순물이 도핑된 비정질 규소(n+ a-Si)층을 화학 기상 증착(plasma enhanced chemical vapor deposition, PECVD) 방법으로 형성한다.

이어서, 도 5 및 도 6에 도시한 바와 같이, 불순물이 도핑된 비정질 규소 및 진성 비정질 규소를 사진 식각하여, 게이트 절연막(140), 복수의 돌출부(154)를 포함하는 선형 진성 반도체층(151) 및 복수의 불순물 반도체 패턴(164)을 포함하는 불순물이 도핑된 비정질 규소층(161)을 형성한다.

그 다음, 도 7 및 도 8에 도시한 바와 같이, 불순물이 도핑된 비정질 규소층(161) 위에 알루미늄 따위의 금속층을 스퍼터링으로 적층한 후 식각하여, 소스 전극(173) 및 끝 부분(179)을 포함하는 데이터선(171) 및 드레인 전극(175)을 형성한다.

이어서, 소스 전극(173) 및 드레인 전극(175)으로 덮이지 않고 노출된 불순물 반도체층(164)을 제거하여 복수의 돌출부(163)를 포함하는 복수의 선형 저항성 접촉층(161)과 복수의 섬형 저항성 접촉층(165)을 완성하는 한편, 그 아래의 진성 반도체(154) 부분을 노출시킨다. 이 경우, 노출된 진성 반도체(154) 부분의 표면을 안정화시키기 위하여 산소(O_2) 플라스마를 실시한다.

그 다음, 도 9 및 도 10에 도시한 바와 같이, 평탄화 특성이 우수하며 감광성을 가지는 유기 물질, 예컨대 질화규소(SiN_x) 따위를 플라스마 화학 기상 증착(plasma enhanced chemical vapor deposition, PECVD)으로 보호막(180)을 형성한다.

이어서, 보호막(180) 위에 감광막을 코팅한 후 광마스크를 통하여 감광막에 빛을 조사한 후 현상하여 복수의 접촉 구멍(181, 182, 183a, 183b, 185)을 형성한다.

그 다음, 도 11 및 도 12에 도시한 바와 같이, 보호막(180) 위에 ITO 또는 IZO 따위의 투명 도전층을 스퍼터링으로 적층한 후 패터닝하여, 화소 전극(191), 접촉 보조 부재(81, 82) 및 연결 다리(83)를 형성한다.

이어서, 화소 전극(191)을 포함한 전면을 덮는 배향막(11)을 도포한다.

그 다음, 박막 트랜지스터 표시판(100)에 대향하는 공통 전극 표시판(200)의 제조 방법에 대하여 간단하게 설명한다.

먼저, 투명 유리 또는 플라스틱 따위로 만들어진 절연 기판(210) 위에 불투명 금속으로 만들어진 차광 부재(220)를 형성한다.

이어서, 색 필터(230)를 형성한다. 색 필터(230)는 적색, 녹색 및 청색 따위의 안료를 포함하는 감광성 유기 물질을 스펀 코팅 또는 잉크젯 인쇄 따위로 형성하며, 노광 및 현상하여 소정 패턴을 형성한다.

이어서, 색 필터(230)와 차광 부재(220) 전면에 ITO 또는 IZO 따위의 투명 도전막을 스퍼터링하여 공통 전극(270)을 형성한다.

상기와 같은 방법으로, 박막 트랜지스터 표시판(100) 및 공통 전극 표시판(200)을 준비한다.

그 다음, 도 13 및 도 14를 참조하여 밀봉재 및 액정 형성에 대하여 설명한다.

도 13은 도 11 및 도 12의 박막 트랜지스터 표시판에 밀봉재 및 액정을 형성한 평면도이고, 도 14는 박막 트랜지스터 표시판과 공통 전극 표시판이 합착된 단면도이다.

도 13에 도시한 바와 같이, 박막 트랜지스터 표시판(100) 위의 표시 영역(A)과 구동 회로를 연결하기 위한 패드 영역(B)의 경계에 밀봉재(310)를 형성한다. 밀봉재(310)는 아크릴 수지, 에폭시 수지, 광 개시제, 실리케이트형 점토인 충진재를 포함한다.

이어서, 밀봉재(310)에 의해 경계지어진 표시 영역(A)에 액정 방울(300)을 적하한다. 액정 방울(300)을 형성하기 위한 액정의 1회 적하량은 약 1 내지 15mg인 것이 바람직하다.

그 다음, 도 14에 도시한 바와 같이, 액정(300)이 적하된 박막 트랜지스터 표시판(100)과 공통 전극 표시판(200)을 부착한다. 그리고 부착된 박막 트랜지스터 표시판(100)과 공통 전극 표시판(200) 사이의 밀봉재(310)를 UV로 경화시킨다. UV 경화에 의해 밀봉재 내에 함유되어 있는 광 개시제가 반응하면서 아크릴 수지를 경화한다.

이어서 밀봉재(310)를 열 경화하는 공정을 더 포함할 수도 있다. 열 경화는 120°C 정도의 온도에서 약 60분간 가열하여 남아있는 에폭시 수지를 경화시킨다.

이상에서 본 발명의 바람직한 실시예들에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

발명의 효과

상기와 같이, 고분자-실리케이트형 점토를 포함하는 밀봉재는 높은 기계적 물성 및 내열성, 낮은 열팽창율, 우수한 내압 성, 높은 수분 및 기체 차단 특성, 낮은 아웃개성 및 높은 흡착성 등의 우수한 물리적 성질을 나타내므로, 경화 반응 중 미경화된 밀봉재 일부가 액정층 내로 확산되거나 액정 구동 중 백라이트에 의한 온도 상승 등에 의해 밀봉재 일부가 액정층 내로 확산되는 것을 예방하여 열룩 또는 잔상 발생을 방지할 수 있다.

도면의 간단한 설명

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이고,

도 2는 도 1의 액정 표시 장치를 II-II'선을 따라 잘라 도시한 단면도이고,

도 3, 도 5, 도 7, 도 9 및 도 11은 본 발명의 한 실시예에 따른 박막 트랜지스터 표시판의 제조 방법을 차례로 도시한 배치도이고,

도 4는 도 3의 박막 트랜지스터 표시판을 IV-IV'선을 따라 잘라 도시한 단면도이고,

도 6은 도 5의 박막 트랜지스터 표시판을 VI-VI'선을 따라 잘라 도시한 단면도이고,

도 8은 도 7의 박막 트랜지스터 표시판을 VIII-VIII'선을 따라 잘라 도시한 단면도이고,

도 10은 도 9의 박막 트랜지스터 표시판을 X-X'선을 따라 잘라 도시한 단면도이고,

도 12는 도 11의 박막 트랜지스터 표시판을 XII-XII'선을 따라 잘라 도시한 단면도이고,

도 13은 도 11 및 도 12에 이어서 밀봉재 및 액정을 형성한 평면도이고,

도 14는 박막 트랜지스터 표시판과 공통 전극 표시판을 합착한 단면도이고,

도 15는 본 발명의 한 실시예에 따른 고분자-실리케이트 복합체의 구조를 보여주는 모식도이다.

<도면의 주요 부분에 대한 부호의 설명>

1: 실리케이트 층 2: 고분자 수지

3: 액정층 4: 입자(particle)

11,21: 배향막 110, 210: 절연 기판

121: 게이트선 124: 게이트 전극

131: 유지 전극선 133a, 133b: 유지 전극

140: 게이트 절연막 151: 반도체

161: 불순물 비정질 규소층 171: 데이터선

173: 소스 전극 175: 드레인 전극

180: 보호막 81, 82: 접촉 보조 부재

181, 182, 184, 185: 접촉구 191: 화소 전극

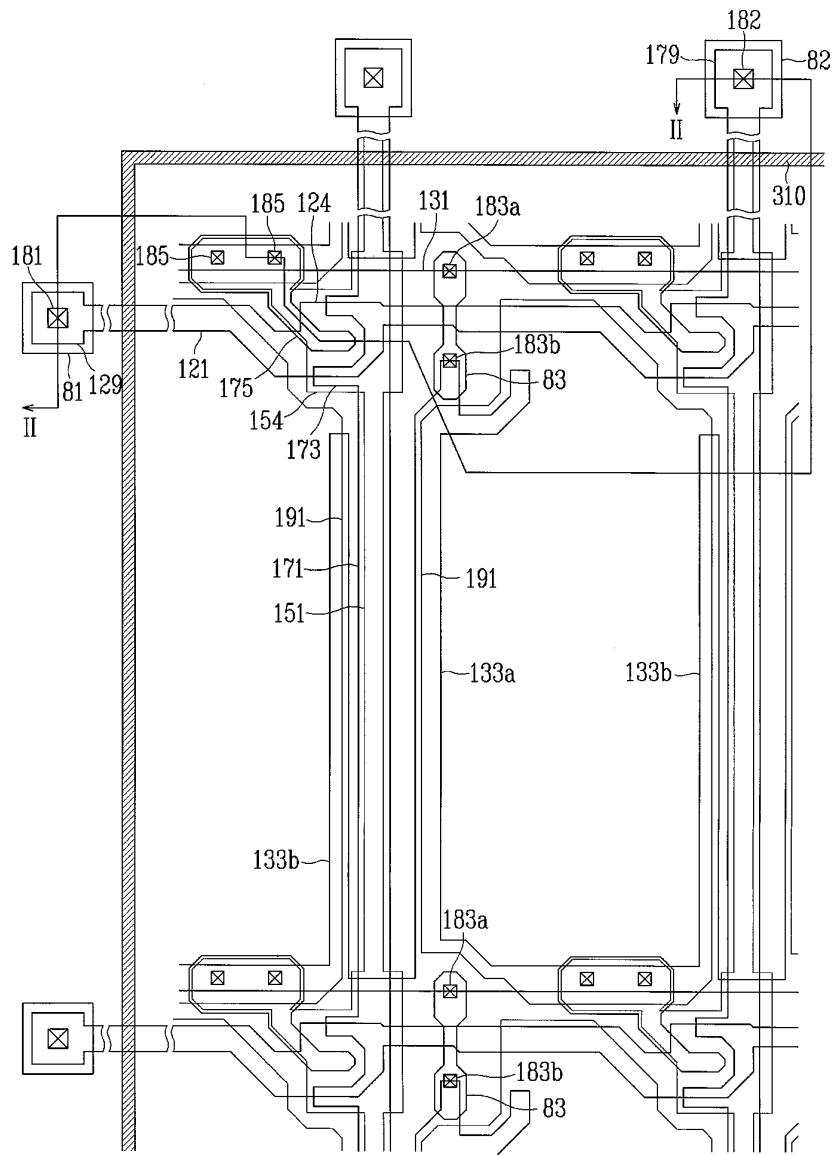
220: 차광 부재 230: 색 필터

270: 공통 전극 300: 액정

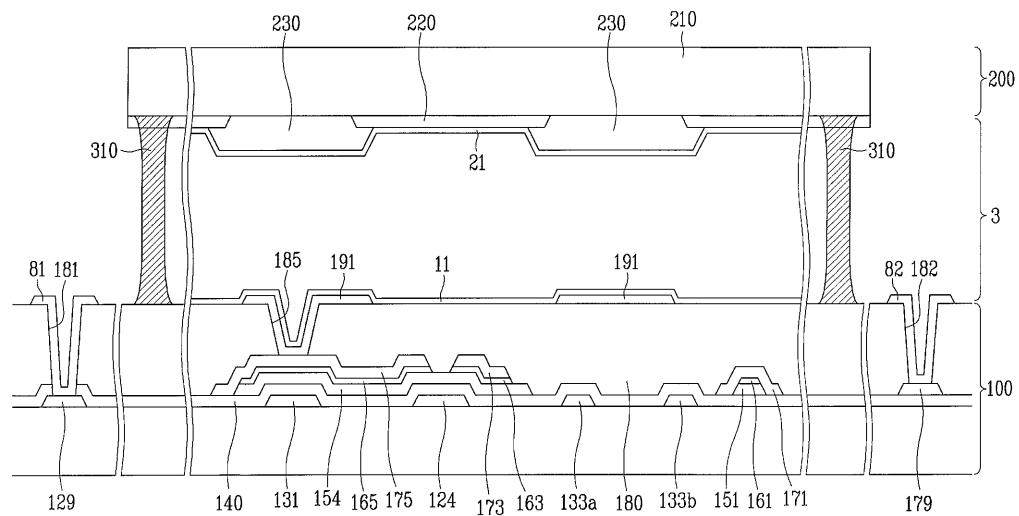
310: 밀봉재 A: 표시 영역

B: 패드 영역

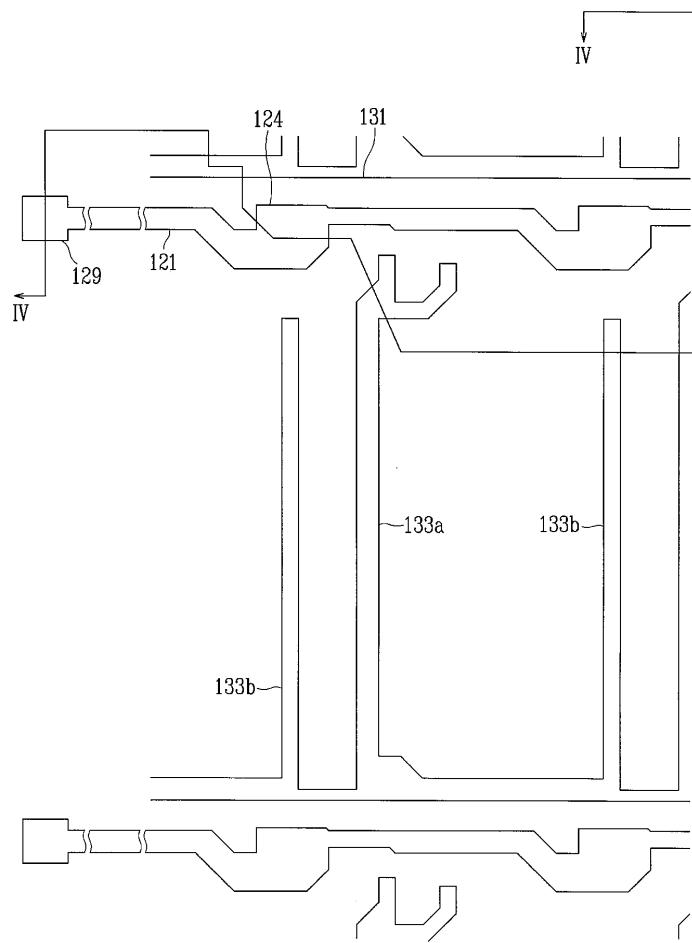
도면1



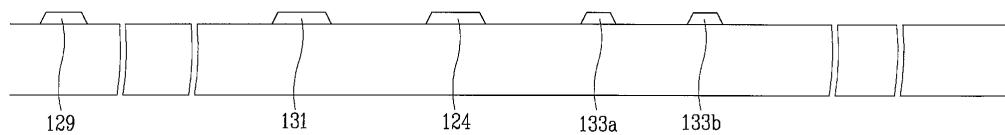
도면2



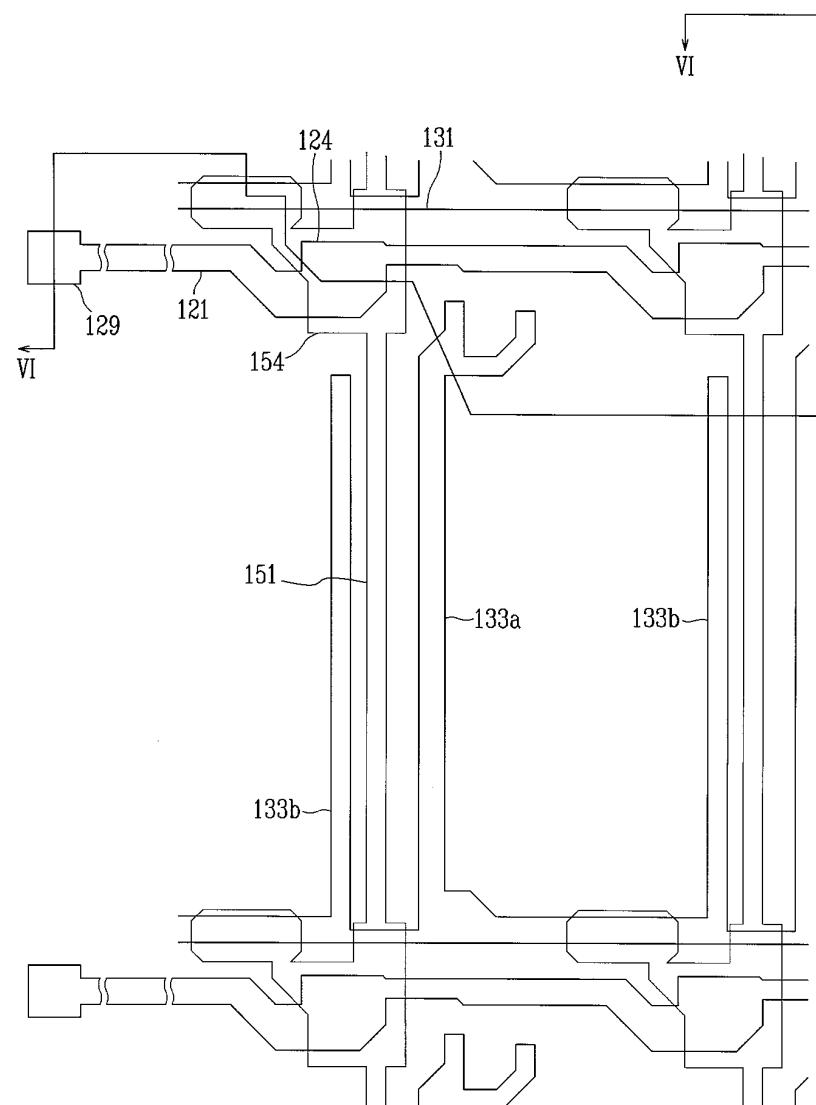
도면3



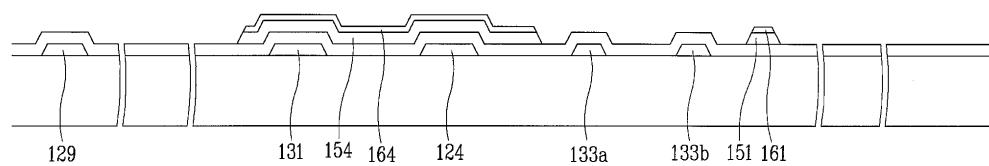
도면4



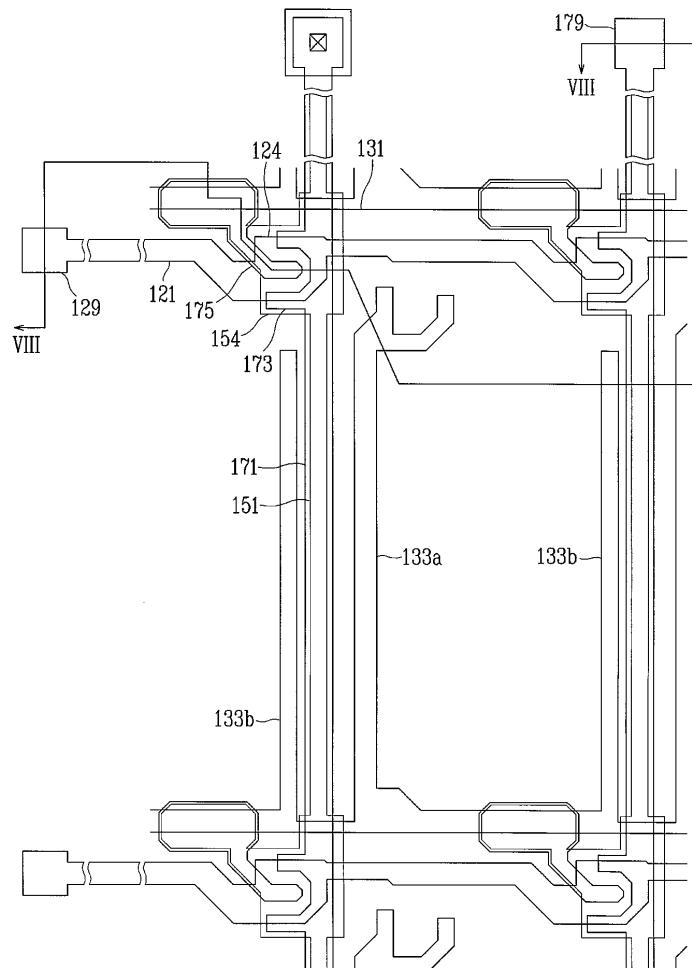
도면5



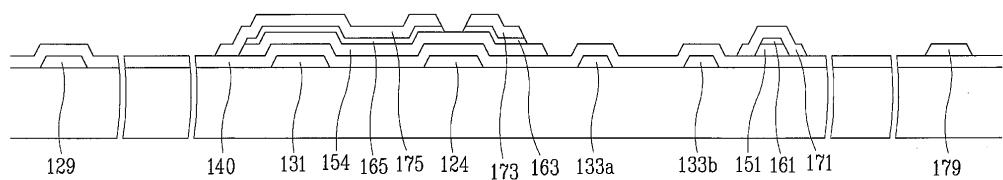
도면6



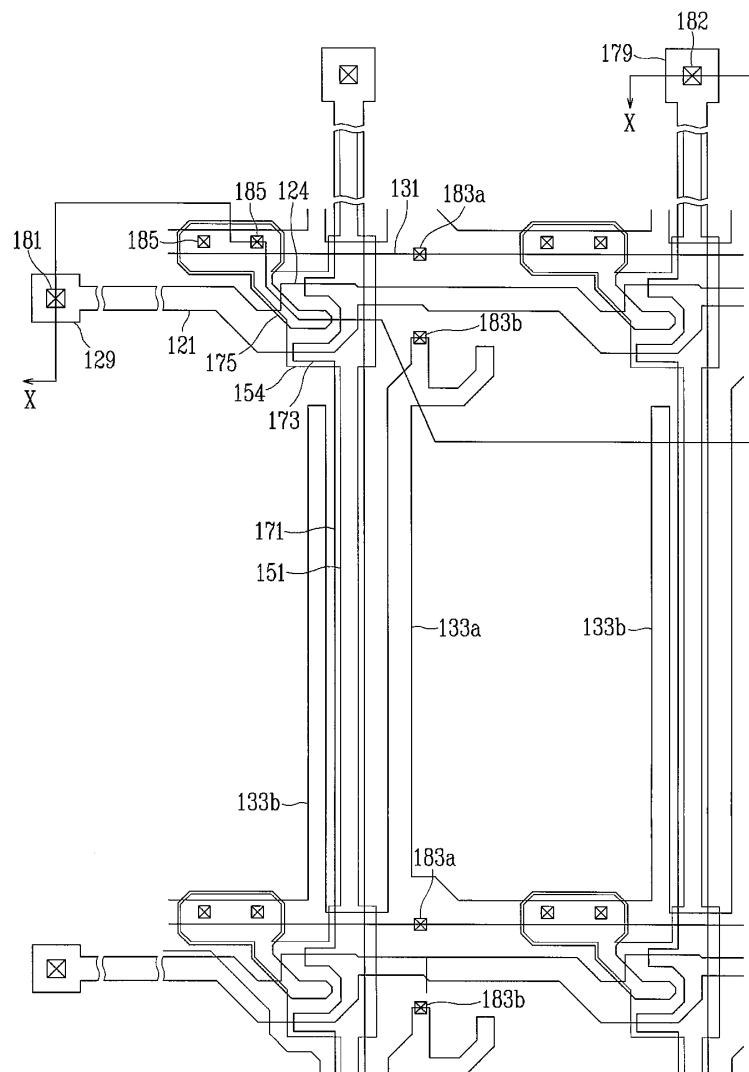
도면7



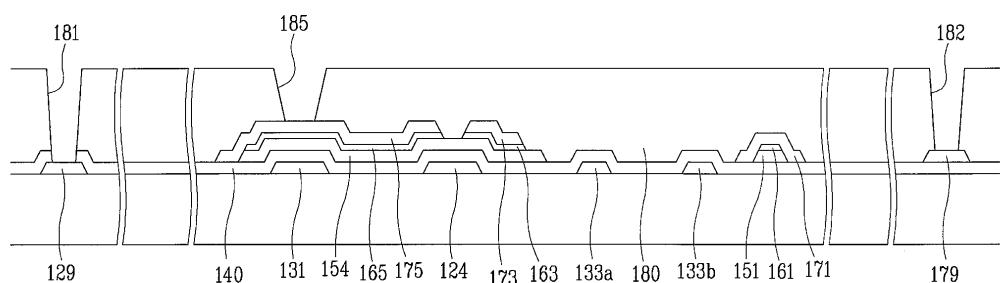
도면8



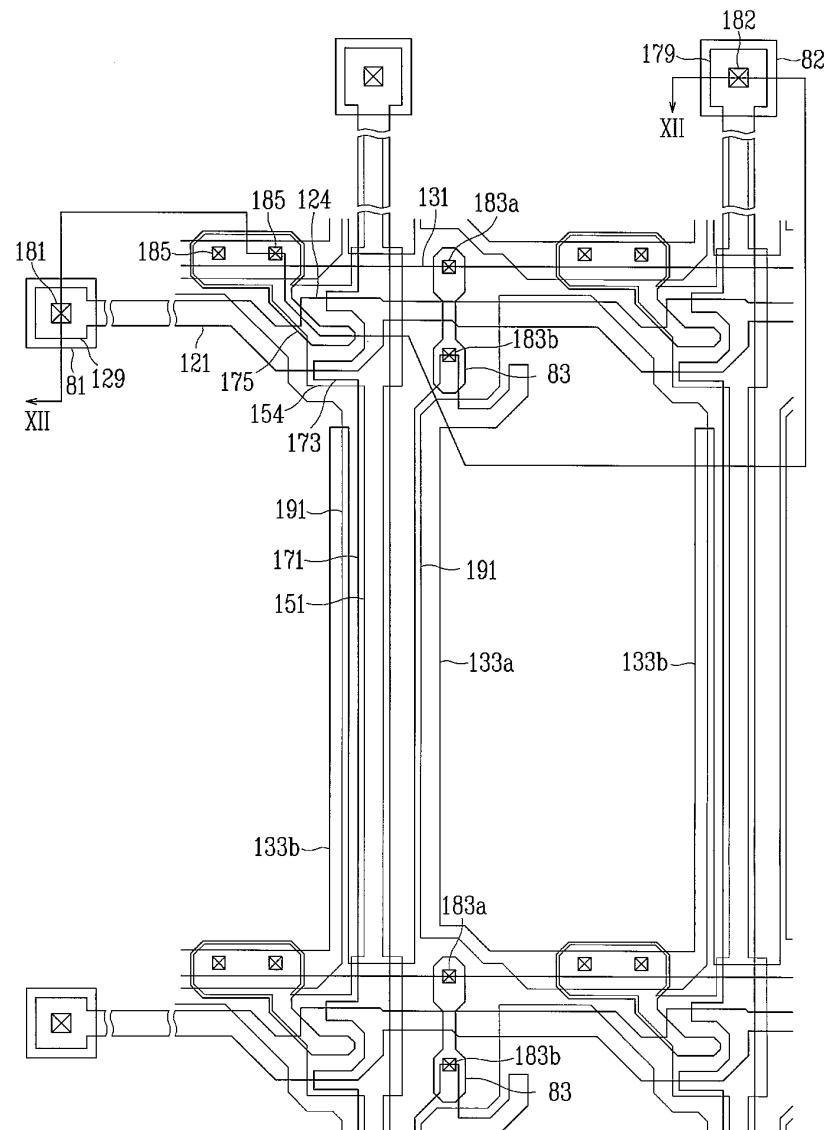
도면9



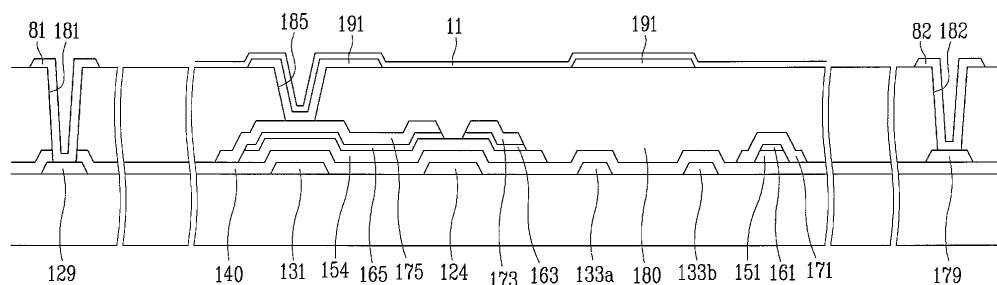
도면10



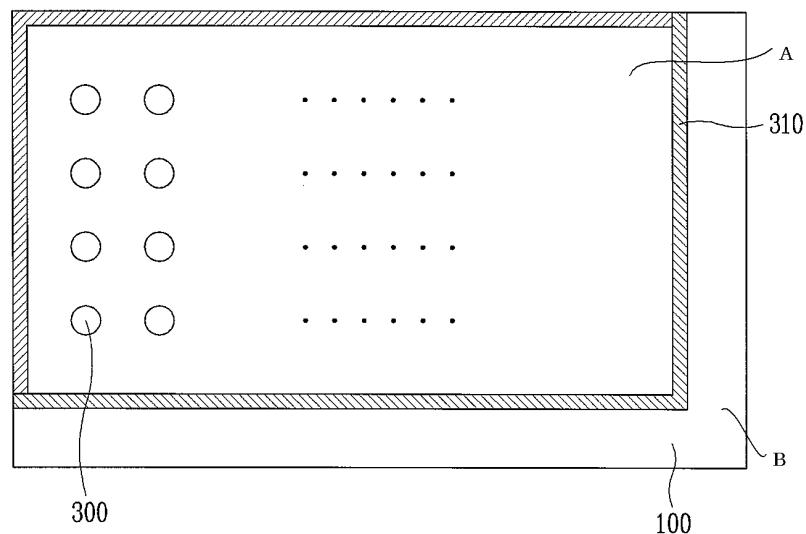
도면11



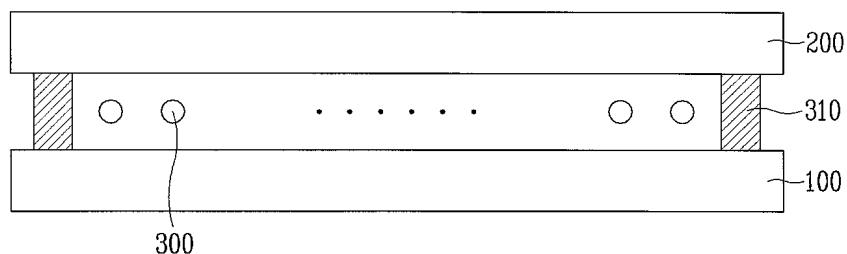
도면12



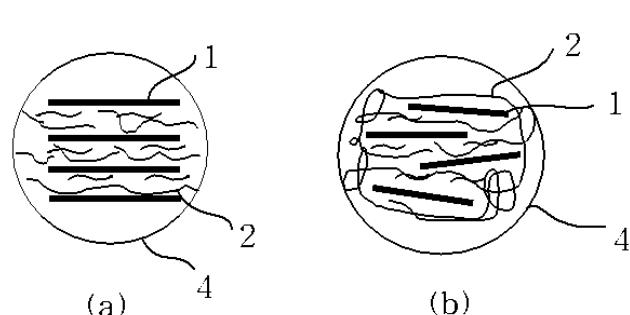
도면13



도면14



도면15



专利名称(译)	密封材料和包括其的液晶显示装置		
公开(公告)号	KR1020070013722A	公开(公告)日	2007-01-31
申请号	KR1020050068288	申请日	2005-07-27
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	BYUN HO YUN		
发明人	BYUN, HO YUN		
IPC分类号	G02F1/1339 G02F1/161		
CPC分类号	G02F1/1339 G02F1/136286 G02F2001/13398		
外部链接	Espacenet		

摘要(译)

本发明提供一种液晶显示器，用于包括彼此面对的第一显示面板和第二显示面板，包含第一显示面板的密封材料和粘贴有第二显示面板的聚合物 - 粘土复合物，并固定液晶允许在第一显示面板和第二显示面板之间限定的区域中使用密封材料，而至少一个包括成对的场产生电极，只要它形成在用于液晶显示器的密封材料上并且至少一个包括聚合物树脂和硅酸盐型粘土。密封材料，聚合物树脂，粘土，硅酸盐。

