

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. (11) 공개번호 10-2006-0093829
G02F 1/133 (2006.01) (43) 공개일자 2006년08월28일

(21) 출원번호 10-2005-0014592
(22) 출원일자 2005년02월22일

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416
(72) 발명자 구영동
경기 용인시 성북동 LG3차빌리지 305동 604호
(74) 대리인 정상빈
김동진

심사청구 : 없음

(54) 액정 표시 장치

요약

전기적 특성이 개선된 액정 표시 장치가 제공된다. 액정 표시 장치는 다수의 게이트 라인, 다수의 데이터 라인, 다수의 게이트 라인에 연결되는 다수의 게이트 전극과 다수의 데이터 라인에 연결되는 다수의 소스 전극을 가지는 다수의 박막 트랜지스터를 구비한 액정 패널, 다수의 박막 트랜지스터를 온(on)시키기 위해 다수의 게이트 라인에 게이트 온 전압을 제공하는 구동 전압 발생부, 다수의 게이트 라인에 인가된 게이트 온 전압의 지연이 보상되도록 게이트 클럭 신호를 생성하는 타이밍 제어부 및 게이트 클럭 신호 및 게이트 온 신호를 수신하고 게이트 클럭 신호에 동기시켜 게이트 온 신호를 게이트 라인에 순차적으로 인가하는 게이트 구동부를 포함한다.

대표도

도 4

색인어

액정 표시 장치, 게이트 클럭 신호, 충전률

명세서

도면의 간단한 설명

도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 사시도이다.

도 2는 도 1의 액정 표시 장치의 블록도이다.

도 3은 도 1의 액정 표시 장치를 구성하는 단위 화소의 등가 회로도이다.

도 4는 도 1의 액정 표시 장치의 타이밍 제어부에서 출력되는 신호들 중 일부의 타이밍도이다.

도 5는 도 1의 액정 표시 장치의 게이트 라인에 인가된 게이트 IC 출력 신호의 타이밍도이다.

<도면의 주요부분에 대한 부호의 설명>

100: 액정 패널 200: 게이트 구동부

300: 데이터 구동부 400: 구동 전압 발생부

500: 타이밍 제어부 600: 계조 전압 발생부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것으로서, 보다 구체적으로 전기적 특성이 개선된 액정 표시 장치에 관한 것이다.

일반적으로, 액정 표시 장치는 공통 전극과 컬러 필터(color filter) 등이 형성되어 있는 컬러 필터 기판과 박막 트랜지스터(TFT)와 화소 전극 등이 형성되어 있는 박막 트랜지스터 기판 사이에 액정 물질을 주입해 놓고 화소 전극과 공통 전극에 서로 다른 전위를 인가함으로써 전계를 형성하여 액정 분자들의 배열을 변경시키고, 이를 통해 빛의 투과율을 조절함으로써 화상을 표현하는 장치이다.

이와 같은 액정 표시 장치는 상기와 같이 화상을 표현하기 위해 외부로부터 제공되는 수직 동기 신호, 수평 동기 신호, 게이트 클럭 신호 및 메인 클럭 신호 등을 소정의 디지털 신호화하고 이를 이용하여 액정 패널을 구동한다.

특히, 상기 디지털화된 신호 중 하나인 게이트 클럭 신호는 소정의 주기를 가지고 게이트 구동부에 제공되어 게이트 온 전압에 대해 클럭 신호로 사용된다. 그리고 게이트 온 전압이 다수의 게이트 라인에 순차적으로 인가되어 각각의 게이트 라인에 연결된 다수의 박막 트랜지스터가 라인별로 순차적으로 온(on)된다. 한편, 게이트 온 전압이 라인별로 순차적으로 출력됨에 따라 다수의 데이터 라인에 계조 전압이 인가되며 그 결과 화상 데이터가 출력된다.

그런데, 게이트 라인에 인가된 게이트 온 신호는 액정 패널의 게이트 라인을 따라 흐르면서 지연되는 문제가 있다. 따라서 게이트 구동부가 패널의 좌측에 있고 데이터 구동부가 패널의 상측에 있을 경우, 패널의 우측에 위치한 게이트는 게이트 온 신호의 지연으로 인해 그 지연 시간만큼 늦게 도달할 것이다. 게다가 데이터 구동부로부터 인가되는 신호의 지연을 고려한다면, 패널의 우측 하단 부분에서는 계조 전압이 제대로 전달되지 못할 것이다. 이는 우측 하단의 패널의 충전률의 저하를 초래하며 결과적으로 액정 패널에 표시되는 이미지의 왜곡을 초래한다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 게이트 온 신호의 지연을 방지하여 충전률이 향상된 액정 표시 장치를 제공하는 것이다.

본 발명이 이루고자 하는 기술적 과제는 이상에서 언급한 기술적 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

발명의 구성 및 작용

상기 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 액정 표시 장치는 다수의 게이트 라인, 다수의 데이터 라인, 다수의 게이트 라인에 연결되는 다수의 게이트 전극과 다수의 데이터 라인에 연결되는 다수의 소스 전극을 가지는 다수의 박막 트랜지스터를 구비한 액정 패널, 다수의 박막 트랜지스터를 온(on)시키기 위해 다수의 게이트 라인에 게이트 온

전압을 제공하는 구동 전압 발생부, 다수의 게이트 라인에 인가된 게이트 온 전압의 지연이 보상되도록 게이트 클럭 신호를 생성하는 타이밍 제어부 및 게이트 클럭 신호 및 게이트 온 신호를 수신하고 게이트 클럭 신호에 동기시켜 게이트 온 신호를 게이트 라인에 순차적으로 인가하는 게이트 구동부를 포함한다.

기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

이하, 도 1 내지 도 3을 참조하여 본 발명의 일 실시예에 따른 충전률이 향상된 액정 표시 장치에 대해 설명하기로 한다. 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 사시도이고, 도 2는 도 1의 액정 표시 장치의 블록도이며, 도 3은 도 1의 단위 화소의 등가 회로도이다.

먼저, 액정 표시 장치는 액정 패널(100), 다수의 게이트 IC(210)를 구비한 게이트 구동부(200), 다수의 데이터 IC(310)를 구비한 데이터 구동부(300), 구동 전압 발생부(400), 타이밍 제어부(500), 및 계조 전압 발생부(600)를 포함한다.

액정 패널(100)은 다수의 데이터 라인(D0~Dm)과 다수의 게이트 라인(G0~Gn)이 서로 교차되어 형성되며, 하나의 게이트 라인과 하나의 데이터 라인이 교차하는 각각의 영역에 화소가 행렬 형태로 형성되어 있는 제1 기관과, 화소 전극에 대항하는 공통 전극이 형성되어 있는 제2 기관을 포함한다. 각 화소는 데이터 라인에 연결되는 소스 전극, 화소 전극에 연결되는 데이터 전극 및 게이트 라인에 연결되는 게이트 전극을 가지는 스위칭 소자인 TFT를 포함한다.

각 화소에서 TFT(10)의 게이트 전극(g), 소스 전극(s), 드레인 전극(d)은 각각 게이트 라인, 데이터 라인, 화소 전극(P)에 연결된다. 화소 전극(P)과 공통 전극(Com) 사이에는 액정 물질이 형성되는데 이를 등가적으로 액정 용량(Cp)으로 나타내었으며, 화소 전극과 공통 전극 사이에는 유지 용량(Cst)이 형성된다.

게이트 라인에 게이트 온 신호가 인가되어 TFT(10)가 턴온되면, 데이터 라인에 공급된 데이터 전압(Vd)이 TFT(10)를 통해 화소 전극에 인가된다. 그러면, 화소 전극에 인가되는 화소 전압(Vp)과 공통 전압(Vcom)의 차이에 해당하는 전계가 액정(도 1에서는 등가적으로 액정 용량(Cp)으로 나타내었음)에 인가되어 이 전계의 세기에 대응하는 투과율이 빛이 투과되도록 한다. 이때, 유지 용량(Cst)은 화소 전극에 인가된 화소 전압(Vp)을 1 프레임(frame) 동안 유지하기 위해 보조적으로 사용된다.

타이밍 제어부(500)는 LCD 모듈 외부의 그래픽 제어부(도시하지 않음)로부터 R(red), G(green), B(blue) 데이터 신호, 프레임 구별 신호인 수직 동기 신호(Vsync), 행 구별 신호인 수평 동기 신호(Hsync) 및 메인 클럭 신호(MCLK)를 제공받아 게이트 구동부(200) 및 데이터 구동부(300)를 구동하기 위한 디지털 신호를 출력한다.

타이밍 제어부(500)에서 게이트 구동부(200)로 출력하는 타이밍 신호에는, 게이트 라인(G1~Gn)에 게이트 온 전압(Von)이 인가되도록 하기 위해 게이트 온 전압(Von)의 인가 시작을 명령하는 수직 시작 신호(Vstart), 상기 게이트 온 전압의 출력 시기를 제어하는 게이트 클럭 신호(CPV) 및 게이트 구동부(200)의 출력을 인에이블(enable)시키는 게이트 온 인에이블 신호(OE)가 있다.

여기서, 게이트 클럭 신호(CPV)는 게이트 IC(210)의 신호 출력 시점에 영향을 미치기 때문에 본 발명의 일 실시예에서는 게이트 IC(210)의 출력 신호의 지연을 고려하여 게이트 클럭 신호(CPV)를 제어한 후 출력한다. 이와 같은 게이트 클럭 신호(CPV)의 제어에 따라 각 게이트 라인(G1~Gn)별로 인가되는 게이트 온 전압(Von)은 지연을 고려한 시간만큼 빨리 인가된다. 이에 대한 보다 구체적인 내용은 나중에 다시 설명하기로 한다.

타이밍 제어부(500)에서 데이터 구동부(300)로 출력하는 타이밍 신호에는, 그래픽 제어부로부터 넘어오는 디지털 데이터 신호[R'(0:N), G'(0:N), B'(0:N)]를 데이터 구동부(300)로 입력하라고 명령하는 수평 동기 시작 신호(STH), 데이터 구동부(300) 내에서 아날로그로 변환된 데이터 신호를 패널에 인가할 것을 명령하는 로드 신호(LOAD) 및 데이터 구동부(300) 내 데이터 시프트(shift)를 하기 위한 수평 클럭 신호(HCLK)가 있다.

데이터 구동부(300)는 소스 구동부라고도 불리우며, 액정 패널(100)내의 각 화소에 전달되는 전압값을 한 라인씩 제공하는 역할을 한다. 좀 더 구체적으로, 데이터 구동부(300)는 타이밍 제어부(500)로부터 넘어오는 디지털 데이터를 데이터 구동부 내의 시프트 레지스터 내에 저장하였다가 데이터를 액정 패널(100)에 내릴 것을 명령하는 신호(LOAD 신호)가 오면 각각의 데이터에 해당하는 전압을 선택하여 액정 패널(100) 내로 이 전압을 전달하는 역할을 한다.

게이트 구동부(200)는 스캔 구동부라고도 불리우며, 데이터 구동부(300)로부터의 데이터가 화소에 전달될 수 있도록 길을 열어주는 역할을 한다. 액정 패널(100)의 각 화소는 스위치 역할을 하는 박막 트랜지스터(TFT)에 의해 온(on)이나 오프(off)로 되는데, 이 TFT(10)의 온(on) 또는 오프(off)는 게이트에 일정 전압(Von, Voff)이 인가됨으로써 행해진다.

게이트 구동부(200)는 타이밍 제어부(500)에서 출력하는 게이트 클럭 신호(CPV)와 게이트 온 인에이블 신호(OE)를 입력받아 두 신호(CPV, OE)에 동기하는 게이트 온 전압(Von)을 게이트 라인(G1~Gn)에 순차적으로 인가한다. 또한, 박막 트랜지스터(TFT)를 오프 시키도록하는 타이밍에 맞추어 게이트 오프 전압(Voff) 또한 인가한다.

계조 전압 발생부(600)는 그래픽 제어부로부터 제공되는 RGB 데이터의 비트 수에 따라 등분된 계조 전압을 발생시켜 데이터 구동부(300)에 제공한다. 데이터 구동부(300)는 타이밍 제어부(500)에서 출력하는 신호에 의해 구동되어 게이트 구동부(200)의 구동에 맞추어 데이터 전압을 모든 데이터 라인에 인가한다.

한편, 박막 트랜지스터(TFT)의 게이트를 온으로 하는 게이트 온 전압(Von)과 게이트를 오프로 하는 게이트 오프 전압(Voff)은 구동 전압 발생부(400)에서 생성된다. 구동 전압 발생부(400)는 상기 온 전압(Von), 오프 전압(Voff)뿐만 아니라 TFT내의 데이터 전압차의 기준이 되는 공통 전압(Vcom)도 생성하며, 공통 전압(Vcom)은 각 화소의 공통 전극으로 제공된다.

이하, 도 4를 참조하여 본 발명의 일 실시예에 따른 액정 표시 장치의 타이밍 제어부에서 출력된 게이트 클럭 신호에 대해 살펴보기로 한다. 도 4는 도 1의 액정 표시 장치의 타이밍 제어부에서 출력되는 신호들 중 일부의 타이밍도이다.

도 4를 참조하면, 타이밍 제어부(500)에서 출력된 게이트 클럭 신호(CPV)가 도시되어 있다. 앞서 언급한 바와 같이, 게이트 클럭 신호(CPV)는 게이트 라인(G1~Gn)에 인가되어 박막 트랜지스터(TFT)를 온(on)시키는 게이트 온 전압(Von)을 제어하기 위해 사용된다.

이와 같은 게이트 클럭 신호(CPV)는 수평 동기 신호(Hsync)가 생성되고 소정 시간 후에 토글링되어 게이트 구동부(200)에 인가된다. 이때, 게이트 클럭 신호(CPV)는 종래의 게이트 클럭 신호(점선 표시)에 비해 조금 빠른 시점에서 토글링이 시작된다. 즉, 종래에는 t1'의 시점에서 토글링이 시작되었다면, 본 발명에서는 그 보다 조금 이른 시점인 t1의 시점부터 토글링이 시작되도록 하여 게이트 클럭 신호(CPV)를 제공한다. 이와 같이 제공되는 게이트 클럭 신호(CPV)는 게이트 라인(G1~Gn)에 인가되는 게이트 온 전압(Von)의 지연을 고려하여 앞당겨져야 한다. 이에 따라 게이트 라인(G1~Gn)에 인가되는 게이트 온 전압(Von)은 게이트 클럭 신호(CPV)에 동기되어 순차적으로 인가되기 때문에, 이에 따라 게이트 온 전압(Von)이 게이트 라인(G1~Gn)에 인가되는 시점도 앞당겨지게 된다. 이처럼 게이트 클럭 신호(CPV)를 종래에 비해 조금 빠른 시점에서 토글링하여 게이트 구동부(200)에 제공하면, 게이트 라인(G1~Gn)에 인가되는 게이트 온 전압(Von)의 지연이 보상될 수 있다.

이하 도 5를 참조하여 액정 패널의 우측에서 측정된 액정 표시 장치의 파형에 대해 살펴보기로 한다. 도 5는 도 1의 액정 표시 장치의 게이트 라인에 인가된 게이트 IC 출력 신호의 타이밍도이다.

도 5를 참조하면, 도 4에서와 같이 수평 동기 신호(Hsync) 및 게이트 클럭 신호(CPV)가 도시되어 있고, 상기 게이트 클럭 신호(CPV)에 동기하여 각 게이트 라인(C1~Gn)에 순차적으로 인가된 게이트 온 전압(Von)을 액정 패널의 우측에서 측정한 파형의 타이밍도가 나타나 있다.

앞서 언급한 바와 같이, 게이트 클럭 신호(CPV)는 종래의 경우보다 조금 이른 시점에 게이트 클럭 신호(CPV)를 제공하며, 이에 따라 게이트 라인(G1~Gn)에 순차적으로 인가된 게이트 온 전압(Von)은 데이터 구동부(300)에서 출력된 데이터 신호(D1, D2, D3 ..)가 제공되는 시점과 일치된다. 즉, t1'~t2', t2'~t3, t3'~t4, .. 의 구간에서 게이트 라인(G1, G2, G3, ..)에 게이트 온 전압(Von)이 각각 인가되어 박막 트랜지스터(TFT)가 온 상태가 되었을 때, 상기 t1'~t2', t2'~t3, t3'~t4, .. 의 시점에 맞도록 데이터 신호(D1, D2, D3, ..)가 제공된다.

이하 도 1 내지 도 5를 참조하여 본 발명의 일 실시예에 따른 액정 표시 장치의 동작을 게이트 선택 신호(CPV) 및 게이트 IC 출력 신호(Von)를 중심으로 살펴보기로 한다. 먼저, 타이밍 제어부(500)는 외부로부터 제공되는 수직 동기 신호(Vsync), 수평 동기 신호(Hsync) 및 메인 클럭 신호(CLK)에 따라 상기 게이트 구동부(200) 및 데이터 구동부(300)를 구동하기 위한 디지털 신호를 생성한다.

이에 따라 구동 전압 발생부(400)는 상기 액정 패널(100)에 형성된 상기 박막 트랜지스터(TFT)를 온 시키기 위한 게이트 온 전압(Von)과 상기 박막 트랜지스터(TFT)를 오프 시키기 게이트 오프 전압(Voff)을 생성한다.

게이트 구동부(200)는 상기 타이밍 제어부(500)에서 출력하는 게이트 선택 신호(CPV)와 게이트 온 인에이블 신호(OE)를 입력받아 두 신호(CPV, OE)에 동기하는 게이트 온 전압(Von)을 다수의 게이트 라인(G0~Gn)에 순차적으로 인가하여 각각의 게이트 라인에 연결된 다수의 박막 트랜지스터(TFT)를 라인별로 순차적으로 온 시킨다. 여기서, 게이트 선택 신호(CPV)와 게이트 온 전압(Von)은 앞에서 언급한 바와 같이 종래에 비해 조금 이른 시점에 제공되는데, 이에 대해서는 이미 설명하였으므로 여기서는 생략하기로 한다.

한편, 상기 박막 트랜지스터(TFT)를 오프 시키는 소정의 타이밍에 맞추어 상기 게이트 오프 전압(Voff)을 공급한다. 구체적으로, 상기 게이트 오프 전압(Voff)은 상기 게이트 온 인에이블 신호(OE)가 하이 레벨이 되는 구간에 인가될 수 있다.

이에 따라, 다수의 데이터 라인(D1~Dm)에 인가되는 데이터 전압은 박막 트랜지스터(TFT)의 드레인단에 연결되는 화소 전극 상에 화소 전압(Vp)으로 인가되어 나타난다. 한편, 게이트 구동 전압이 게이트 온 전압(Von)에서 게이트 오프 전압(Voff) 레벨로 떨어지는 동안에도 상술한 유지 용량(Cst)에 의해 화소 전압(Vp)은 다음 게이트 온 전압(Von)이 인가될때 까지 계속 유지된다.

계속하여, 상기 데이터 구동부(300)는 상기 게이트 온 전압(Von)이 순차적으로 출력됨에 따라 계조 전압 발생부(600)에서는 데이터 구동부(300)에 계조 전압을 인가하고, 이에 따라 데이터 구동부(300) 내의 데이터 IC에서는 다수의 상기 데이터 라인(D1~Dm)에 화상 데이터를 출력하도록 소정의 신호를 인가한다.

이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명은 상기 실시예에 한정되지 않고 본 발명의 기술적 요지를 벗어나지 않는 범위 내에서 당업자에 의해 다양하게 변형 실시될 수 있다.

발명의 효과

상술한 바와 같이 본 발명에 따른 액정 표시 장치를 사용하면, 패널 위치에 따른 충전률의 차이가 감소되기 때문에 액정 패널의 균일성(uniformity)을 확보할 수 있다.

(57) 청구의 범위

청구항 1.

다수의 게이트 라인, 다수의 데이터 라인, 상기 다수의 게이트 라인에 연결되는 다수의 게이트 전극과 상기 다수의 데이터 라인에 연결되는 다수의 소스 전극을 가지는 다수의 박막 트랜지스터를 구비한 액정 패널;

상기 다수의 박막 트랜지스터를 온(on)시키기 위해 상기 다수의 게이트 라인에 게이트 온 전압을 제공하는 구동 전압 발생부;

상기 다수의 게이트 라인에 인가된 상기 게이트 온 전압의 지연이 보상되도록 게이트 클럭 신호를 생성하는 타이밍 제어부; 및

상기 게이트 클럭 신호 및 상기 게이트 온 신호를 수신하고 상기 게이트 클럭 신호에 동기시켜 상기 게이트 온 신호를 상기 게이트 라인에 순차적으로 인가하는 게이트 구동부를 포함하는 액정 표시 장치.

청구항 2.

제1 항에 있어서,

상기 게이트 온 전압이 상기 다수의 게이트 라인에 순차적으로 인가됨에 따라 상기 다수의 상기 데이터 라인에 계조 전압을 인가하여 화상 데이터를 출력하는 데이터 구동부를 포함하는 액정 표시 장치.

청구항 3.

제1 항에 있어서,

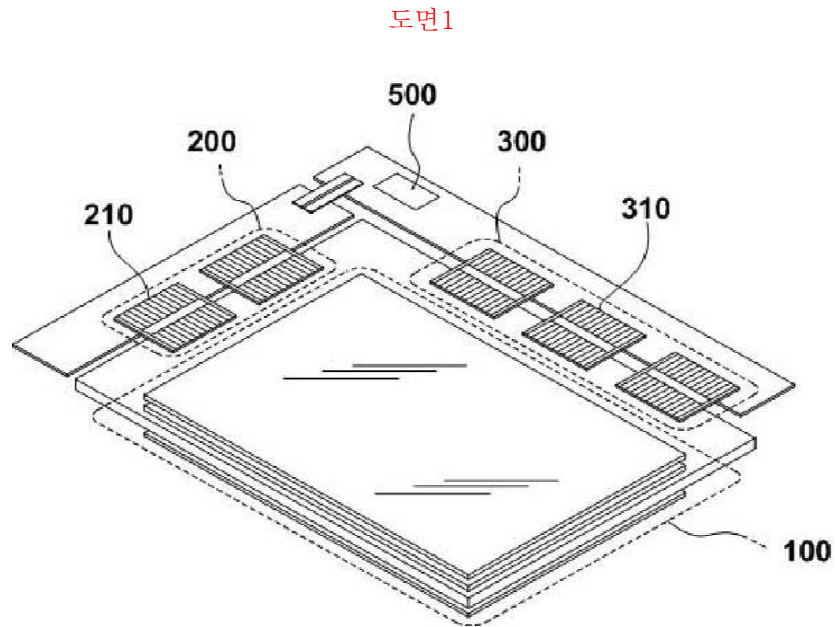
상기 구동 전압 발생부는 상기 다수의 게이트 라인을 오프시키기 위한 게이트 오프 전압을 생성하는 액정 표시 장치.

청구항 4.

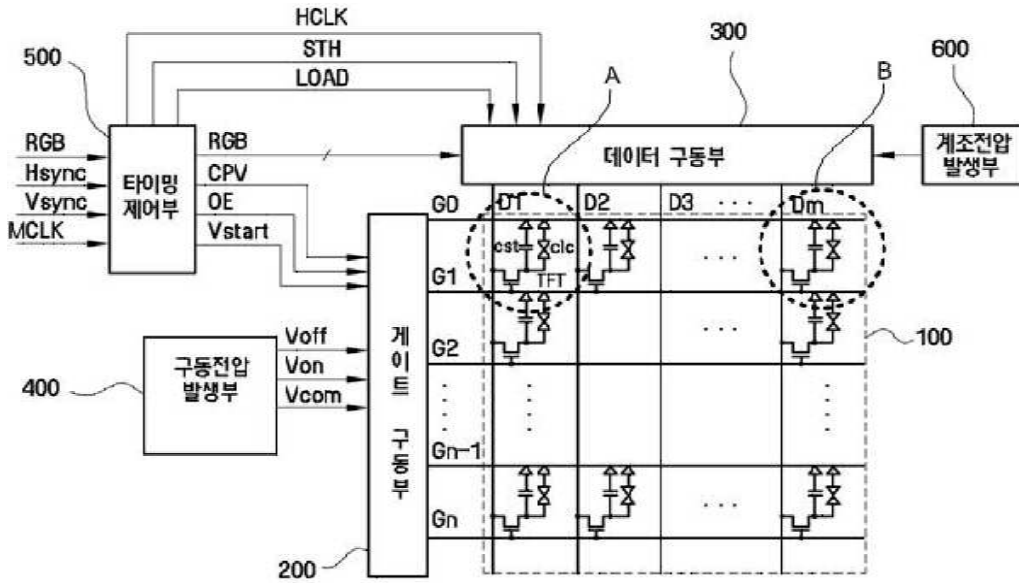
제3 항에 있어서,

상기 게이트 구동부는 상기 게이트 오프 전압을 수신하고 상기 다수의 게이트 라인에 상기 게이트 온 전압이 인가된 시간 외에는 상기 게이트 오프 전압을 인가하여 상기 박막 트랜지스터를 오프시키는 액정 표시 장치.

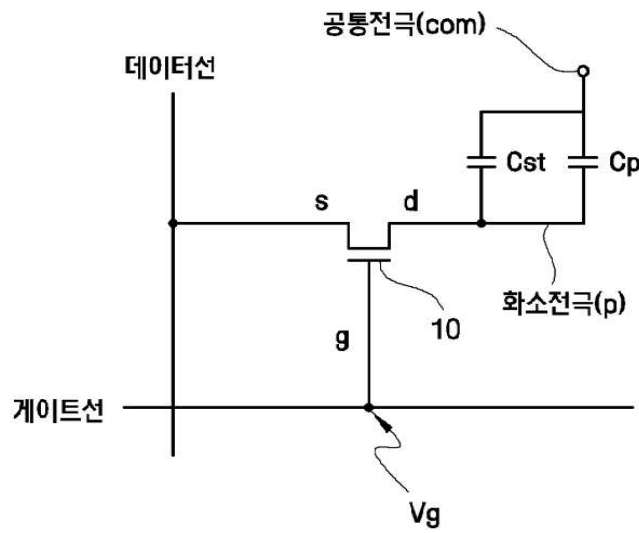
도면



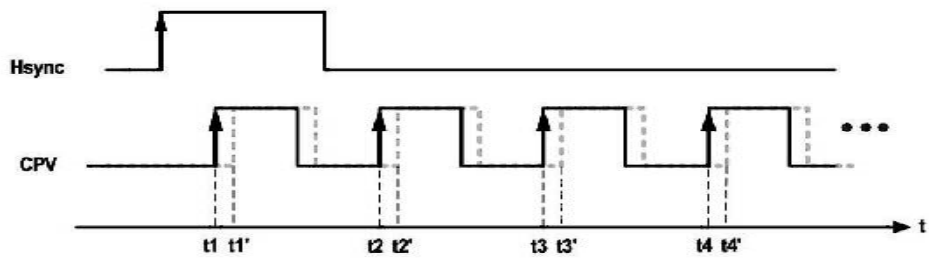
도면2



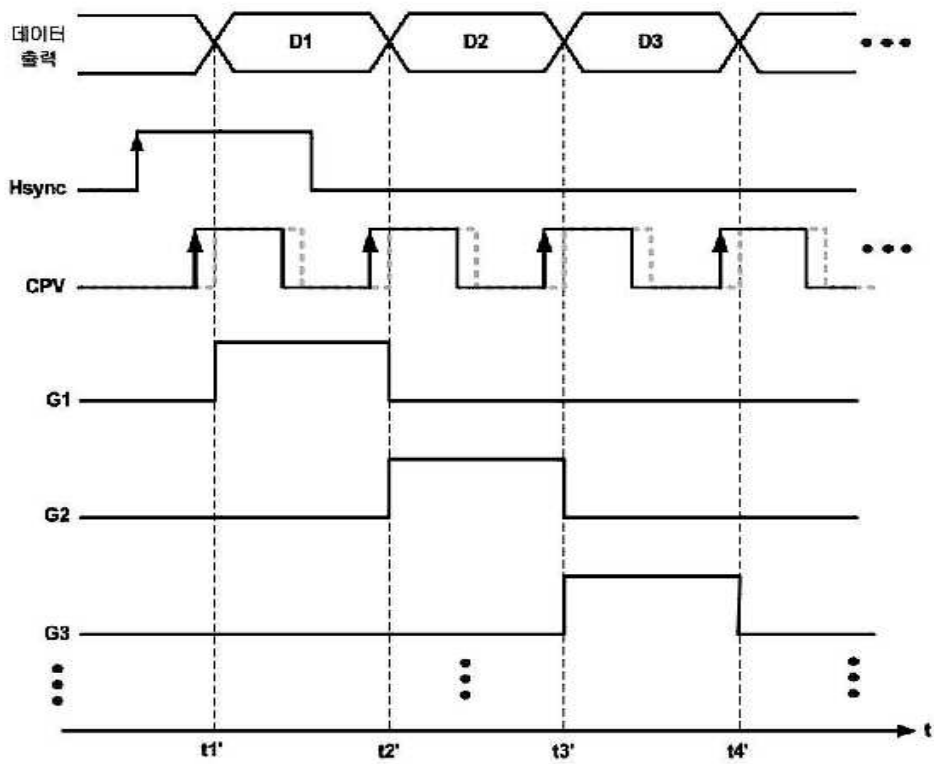
도면3



도면4



도면5



专利名称(译)	液晶显示器		
公开(公告)号	KR1020060093829A	公开(公告)日	2006-08-28
申请号	KR1020050014592	申请日	2005-02-22
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	KOO YOUNG DONG		
发明人	KOO,YOUNG DONG		
IPC分类号	G02F1/133		
CPC分类号	A47C1/02 A47C17/02 A47C31/126		
代理人(译)	JEONG , SANG BIN		
外部链接	Espacenet		

摘要(译)

提供具有改善的电特性的液晶显示器。液晶显示器包括连接到多条栅极线，多条数据线和多条栅极线的多个栅极电极，该时序控制单元产生栅极时钟信号，使得液晶面板配备有多个薄膜晶体管具有连接到多条数据线的多个源电极，驱动电压产生单元到达多个薄膜晶体管 (on)，以向多条栅极线提供栅极导通电压，以及在多个栅极处施加的栅极导通电压的延迟线路被补偿，并且栅极驱动单元接收栅极时钟信号和栅极导通信号并在栅极时钟信号中同步并且连续地授权栅极线上的栅极导通信号。液晶显示器，栅极时钟信号和填充率。

