

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.

G09G 3/36 (2006.01)

G02F 1/133 (2006.01)

(11) 공개번호

10-2006-0046106

(43) 공개일자

2006년05월17일

(21) 출원번호 10-2005-0042329

(22) 출원일자 2005년05월20일

(30) 우선권주장	JP-P-2004-00152485	2004년05월21일	일본(JP)
	JP-P-2004-00152489	2004년05월21일	일본(JP)
	JP-P-2004-00152493	2004년05월21일	일본(JP)
	JP-P-2004-00152497	2004년05월21일	일본(JP)

(71) 출원인 산요덴키가부시키키가이샤
일본 오사카후 모리구치시 게이한 혼도오리 2쵸메 5반 5고

(72) 발명자 센다 미찌루
일본 기후쵸 기후시 기따지마 1-6-15 아메니티 모어 202
히로사와 고지
일본 아이찌쵸 이찌노미야시 야하따 2-3-4
요코야마 료이찌
일본 기후쵸 오가끼시 아야노 5-125-176

(74) 대리인 장수길
이중희
구영창

심사청구 : 있음

(54) 표시 장치

요약

축적 용량 라인의 레벨을 H 레벨 및 L 레벨의 2 종류로 변경한다. 이 변경에 의해, 액정에의 인가 전압을 시프트하고, 액정에 충분한 전압을 인가하여 표시를 행한다. 그리고, 이 제1 레벨과 제2 레벨의 차의 전압값을 변경함으로써, 콘트라스트나 화면 휘도를 조정한다. 또한, 2개의 축적 용량 라인과, 데이터 라인이 교차되는 부분에 발생하는 용량값을 거의 동일하게 설정한다.

대표도

도 1

색인어

화소 회로, 화소 TFT, 액정 소자, 축적 용량, 데이터 메모리

명세서

도면의 간단한 설명

- 도 1은 실시예의 구성을 도시하는 도면.
 도 2는 용량 라인 SC-A, SC-B의 신호 파형을 나타내는 도면.
 도 3은 노멀 블랙인 경우의 전압이 시프트된 상태를 나타내는 도면.
 도 4는 노멀 화이트인 경우의 전압이 시프트된 상태를 나타내는 도면.
 도 5는 화소 회로의 평면 구성을 도시하는 도면.
 도 6은 화소 회로의 단면 구성을 도시하는 도면.
 도 7은 TN 액정과, VA 액정의 투과율 변화를 나타내는 도면.
 도 8은 SC 드라이버의 구성을 도시하는 도면.
 도 9a 내지 도 9c는 VA 모드의 화소의 구조 및 동작을 나타내는 도면.

<도면의 주요 부분에 대한 부호의 설명>

- 1 : 화소 회로
 10 : 화소 TFT
 12 : 액정 소자
 14 : 축적 용량
 18 : 게이트 용량
 20 : 수직 드라이버
 22 : SC 드라이버
 26 : 데이터 메모리

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 화소 회로가 매트릭스 형태로 배치된 표시 장치에 관한 것이다.

종래부터, 박형화 및 소형화가 가능하며 저소비 전력의 표시 장치로서, 액정 표시 장치가 알려져 있으며, 여러가지 기기의 표시기로서 채용되고 있다. 이 액정 표시 장치(이하, LCD라 함)는, 각각의 대향면측에 전극이 형성된 2개의 기관을, 액정을 사이에 봉입하여 접합한 구성을 구비한다. 그리고, 전극 간에 전압 신호를 인가하고, 배향 상태에 따라 광학 특성이 변화되는 액정의 배향을 제어하여 광원으로부터의 광의 투과율을 제어함으로써 표시를 행한다.

여기서, 기관의 대향면측에 형성되어 있는 전극 간에 직류 전압을 계속 인가하면, 액정 분자의 배향 상태가 고정되는, 소위 소부의 문제가 발생하는 것이 알려져 있다. 이 때문에, 종래부터, 액정을 구동하는 전압 신호로서는, 기준 전압에 대한 극성이 주기적으로 반전되는 교류 전압 신호가 채용되고 있다.

이 액정 구동 전압 신호의 극성 반전의 방식으로서, 매트릭스 형태로 복수의 화소가 배열되어 있는 액정 표시 장치에서, 1 프레임마다의 반전, 1 수직 주사(1V) 단위(또는 1 필드 단위)마다의 반전, 1 수평 주사(1H) 단위마다의 반전, 1 화소(1도트) 단위마다의 반전이 알려져 있다. 또한, 1 프레임 단위는, 예를 들면, NTSC 신호라고 하는 1 프레임 단위이며, 1 필드 단위는, 1 프레임을 구성하는 복수의 필드의 각 단위(예를 들면, 홀수 필드와 짝수 필드)에 상당한다.

발명이 이루고자 하는 기술적 과제

일본 특개 제2003-150127호 공보에는, 1 화소(도트) 단위이며, 극성을 반전하는 도트 반전 방식은, 전술한 방식 중 가장, 반전이 표시 품질에 영향을 미치기 어려운 방식이어서 바람직하다. 그러나, 그 구동 방식이 복잡해지기 쉽다는 문제가 있었다.

또한, 일본 특개 제2003-150127호 공보에는, 도트 반전 방식에서, 축적 용량의 베이스로 되는 라인인 SC 라인의 전압을 변경하는 것에 대해서도 제안되어 있다.

발명의 구성 및 작용

본 발명에 따르면, 상기 축적 용량 라인에서의 제1 레벨과 제2 레벨의 차의 전압값을 변경함으로써, 콘트라스트나 화면 휘도를 조정할 수 있다.

따라서, 휘도나 콘트라스트 등의 조정을, 전원 전압의 변경이나, 데이터 신호의 변환 등에 의해 행하지 않고 행할 수 있다.

또한, 상기 2개의 축적 용량 라인과, 상기 데이터 라인이 교차되는 부분에 발생하는 용량값이 거의 동일하게 설정되어 있다. 이 때문에, 2개의 축적 용량 라인의 전압 반전 시에, 데이터 라인의 전위가 변동되는 것을 작게 할 수 있어서, 표시에의 악영향을 감소시킬 수 있다.

<실시예>

이하, 본 발명의 실시예에 대하여, 도면에 기초하여 설명한다.

도 1에, 본 실시예의 개략적 구성을 도시한다. 화소 회로(1)는 표시 영역 전체에 매트릭스 형태로 배치되어 있다. 매트릭스 형태의 배치는, 완전한 격자 형상이 아니고, 지그재그 형상이어도 된다. 또한, 표시는, 모노크롬이어도 되며 풀 컬러이어도 되고, 풀 컬러인 경우 통상 화소는 RGB의 3색이지만, 필요에 따라 백을 포함하는 특정한 색의 화소를 추가하는 것도 바람직하다.

1개의 화소 회로(1)는, 도면에 도시한 바와 같이, 데이터 라인 DL에 드레인이 접속된 n채널의 화소 TFT(10)와, 이 화소 TFT(10)의 소스에 접속된 액정 소자(12) 및 축적 용량(14)을 갖고 있다. 화소 TFT(10)의 게이트에는, 각 수평 주사 라인마다 배치되는 게이트 라인 GL이 접속되어 있다. 여기서, 화소 TFT(10)의 게이트 소스 사이에는 게이트 용량(18)이 필연적으로 발생하고 있다.

액정 소자(12)는, 화소 TFT(10)의 소스에 그 화소마다 개별적으로 설치되는 화소 전극이 접속되며, 이 화소 전극에 대하여, 액정을 사이에 두고 전체 화소 공통인 공통 전극이 대향 배치되어 구성되어 있다. 또한, 공통 전극은, 공통 전극 전원 Vcom에 접속되어 있다.

또한, 축적 용량(14)은, 화소 TFT(10)의 소스를 구성하는 반도체층을 연장한 부분이 그대로 한쪽 전극으로 되며, 산화막을 개재하여 대향 형성된 용량 라인 SC의 일부가 대향 전극으로 되어 있다. 또한, 축적 용량(14)의 전극으로 되는 부분을 화소 TFT(10)의 부분과 분리하여 별도의 반도체층으로 하고, 양자를 메탈 배선으로 접속하여도 된다.

여기서, 용량 라인 SC는, 1 행(수평 주사 라인)에 대하여, SC-A, SC-B의 2개가 있으며, 수평 주사 방향에서, 각 화소 회로의 축적 용량이 SC-A, SC-B에 교대로 접속되어 있다. 이 도면의 좌측에 도시한 화소 회로에서는, 축적 용량(14)은, 용량 라인 SC-A에 접속되어 있으며, 인접 화소의 축적 용량(14)이 용량 라인 SC-B에 접속되어 있다.

또한, 이 화소에서, 용량 라인 SC-B는 접속되어 있지 않지만 화소 영역 내를 통과한다. 따라서, 액정 소자(12)의 화소 전극과 용량 라인 SC-B 사이에 기생 용량(16)이 발생한다.

게이트 라인 GL에는, 수직 드라이버(20)가 접속되어 있으며, 이 수직 드라이버(20)가, 게이트 라인 GL을 1 수평 기간마다 순차적으로 1개씩 선택하여 H 레벨로 한다. 수직 드라이버(20)는, 시프트 레지스터를 갖고 있으며, 1 수직 주사 기간의 개시를 나타내는 신호 STV를 받아, 시프트 레지스터의 1단계를 H 레벨로 하고, 그 후 예를 들면 클럭 신호에 의해 H 레벨을 1개씩 시프트함으로써, 각 수평 주사 라인의 게이트 라인 GL을 순차적으로 1개씩 선택하여 H 레벨로 한다. 여기서, 예를 들면 게이트 라인 GL의 H 레벨은 VDD 전위이며, L 레벨은 VSS 전위이고, 이들 전원 전압 VDD, VSS가 수직 드라이버(20)에 공급되며, 이것에 의해 수직 드라이버의 출력인 게이트 라인 GL의 H 레벨, L 레벨이 설정된다.

SC 드라이버(22)는, 2개의 전압 레벨을 2개의 축적 용량 라인 SC-A, SC-B에 출력한다.

즉, 본 실시예에서, SC 드라이버(22)는, 전압 발생 회로(24)로부터 2개의 전압 레벨 $V_{sc}(H)$, $V_{sc}(L)$ 의 공급을 받고, 이것을 이용하여, 2개의 축적 용량 라인 SC-A, SC-B의 전압을 제어한다. 또한, 전압 발생 회로(24)는, 데이터 메모리(26)에 기억되어 있는 설정 데이터에 기초하여, $V_{sc}(H)$, $V_{sc}(L)$ 을 발생한다.

데이터 메모리(26) 내의 설정 데이터는, 외부로부터 공급되는 설정 신호에 의해, 재가입 가능하며, 설정 신호에 따른 설정 데이터가 데이터 메모리(26)에 기억된다. 전압 발생 회로(24)는, 데이터 메모리(26)에 기억되어 있는 설정 데이터에 기초하여, $V_{sc}(H)$, $V_{sc}(L)$ 을 발생한다. 따라서, 설정 신호에 의해, $V_{sc}(H)$, $V_{sc}(L)$ 가 설정 가능하게 되어 있다. 또한, 전압 발생 회로는, VDD 및 VSS로부터 $V_{sc}(H)$, $V_{sc}(L)$ 을 이용하여, 정전압 발생 회로를 이용하여, $V_{sc}(H)$, $V_{sc}(L)$ 을 발생한다. 간단한 구성으로서는, 저항 분할 등을 이용할 수 있다.

또한, 설정 신호는, 외부의 마이크로컴퓨터로부터 시리얼 전송 등에 의해, 데이터 메모리(26)에 기억하면 된다.

표시 장치에는, 통상 콘트라스트나 밝기의 조정 버튼 등이 설치되어 있으며, 그 설정값에 따라 설정 신호가 결정되며, 이것이 데이터 메모리(26)에 기억된다.

또한, 도시는 생략하고 있지만, 표시 장치에는, 예를 들면 수평 드라이버도 설치되어 있으며, 입력되어 오는 비디오 신호의 데이터 라인 DL에의 선 순차 공급을 제어한다. 즉, 이 예에서는, 화소마다의 비디오 신호의 클럭에 따라, 화소마다의 샘플링 클럭을 수평 드라이버가 출력하고, 이 샘플링 클럭에 의해, 스위치를 온/오프하여 1 수평 주사 라인분의 비디오 신호(데이터 신호)를 래치한다. 그리고, 래치한 1 수평 주사 라인의 각 화소에 대한 데이터 신호를 1 수평 주사 기간에 걸쳐, 데이터 라인 DL에 출력한다.

또한, 실제로는 비디오 신호는, RGB의 3 종류가 있으며, 수직 방향의 각 화소는, R, G, B 중 어느 하나의 동일한 색의 화소로 되어 있다. 따라서, 데이터 라인 DL에는, RGB 중 어느 하나의 색의 데이터 신호가 설정된다.

그리고, 본 실시예의 장치에서는, 도트 반전 방식의 AC 인가 방식을 채용하고 있다. 즉, 수평 주사 방향의 각 화소(도트)에서는, 액정 소자(12)의 화소 전극에 인가하는 전압이, 공통 전극의 전압 V_{com} 에 대하여 극성이 반대인 데이터 신호로서 인가된다.

도 3의 좌측에 나타낸 것은, 제1 극성에 의한 데이터 신호이며, V_{video} 로 된 삼각형의 경사변이, 휘도에 따른 데이터 신호(가입 전압)를 나타내고 있다. 데이터 신호는, 흑 레벨로부터 백 레벨까지 V_b 의 전위차(다이내믹 레인지)이며, 시프트 후의 화소 전극에 인가되는 전압은, V_{com} 을 중심으로 하여 전압이 V_{com} 에 가까운 쪽이 백으로 되어 있으며, 먼 쪽이 흑으로 되어 있다. 따라서, 이 예에서는, 백 레벨이 $V_{com}-V_b/2$, 흑 레벨이 $V_{com}+V_b/2$ 로 되어 있다. 또한, 인접 화소에서는, 도 3의 우측에 나타낸 바와 같이, 제1 극성과는 반대인 제2 극성으로 되어 있어서, 백 레벨이 $V_{com}+V_b/2$, 흑 레벨이 $V_{com}-V_b/2$ 로 되어 있다.

그리고, 도 2에 도시한 바와 같이, 화소 TFT(10)를 온하여 데이터의 기입이 종료된 후, 용량 라인 SC-A, SC-B가 소정 전압 ΔV_{sc} 만큼 시프트된다. 이 예에서는, 액정으로서 노멀 화이트의 TN 타입인 것이 사용되어 있다. 도 3의 좌측의 화소에 대해서는, 용량 라인 SC-A가 접속되어 있으며, V_{sc} 는 ΔV_{sc} 만큼 전압을 높은 방향으로 시프트한다. 또한, 도 3의 우측의 화소에 대해서는, 용량 라인 SC-B가 접속되어 있으며, V_{sc} 는 ΔV_{sc} 만큼 전압을 낮은 방향으로 시프트한다.

이것에 의해, 도 3에 도시한 바와 같이, 화소 전극에 인가된 데이터 신호는, ΔV_{sc} 에 따른 전압만큼 시프트되고, 이것이 V_{com} 사이에 인가되게 된다. 여기서, ΔV_{sc} 는, 액정의 인가 전압에 따른 투과율의 변화가 개시되는 임계값 전압 V_{ath} 에 대응한 전압으로 설정되어 있으며, 시프트 후의 전압에 의해, 액정 소자(12)에 의한 표시가 가능하게 된다. 또한, 데이터 신호의 다이내믹 레인지는, 시프트 후의 다이내믹 레인지가 표시에서의 흑 레벨에서부터 백 레벨의 전위차로 되도록 설정된다.

또한, 도 3에서, $V_a(W)$ 는, 백 레벨의 데이터 신호의 시프트량, $V_a(B)$ 는 흑 레벨의 데이터 신호의 시프트량이다. 따라서, 이들 시프트량은, ΔV_{sc} 에 의해 결정된다. 또한, V_b 는 데이터 신호의 흑 레벨과 백 레벨의 전위차(다이내믹 레인지)이며, V_b' 는 시프트 후의 다이내믹 레인지이다.

여기서, 노멀 블랙의 수직 배향(VA) 타입을 이용한 경우에 대하여, 도 4에 나타낸다. 이와 같이, 데이터 신호는, 흑 레벨로부터 백 레벨까지 V_b 의 전위차(다이내믹 레인지)이며, 시프트 후의 화소 전극에 인가되는 전압은, V_{com} 을 중심으로 하여 전압이 V_{com} 에 가까운 쪽이 흑, 먼 쪽이 백으로 되어 있다. 따라서, 이 예에서는, 흑 레벨이 $V_{com}-V_b/2$, 백 레벨이 $V_{com}+V_b/2$ 로 되어 있다. 또한, 인접 화소에서는, 도 4의 우측에 나타낸 바와 같이, 제1 극성과는 반대인 제2 극성으로 되어 있어서, 흑 레벨이 $V_{com}+V_b/2$, 백 레벨이 $V_{com}-V_b/2$ 로 되어 있다.

여기서, 시프트 후의 액정 소자(12)의 화소 전극의 전압값 V_{pixel} 은, 다음의 식으로 표시된다.

$$V_{pixel} = V_{video} \pm \{ (C_{sc} - C_{pa}) / (C_{gs} + C_{lc} + C_{sc} + C_{pa}) \} \cdot \Delta V_{sc}$$

본 실시예의 경우, TN 타입의 노멀 화이트의 액정을 이용하고 있다. 따라서, 전압의 인가에 의해 흑 표시가 행해진다. 시프트 후의 V_{com} 에 대한 흑 레벨 전압을 V_B 로 하고, 기입 시의 다이내믹 레인지 V_b 로 하면, 흑 표시를 행하기 위해서는 다음 식을 만족할 필요가 있다.

$$\{ (C_{sc} - C_{pa}) / (C_{gs} + C_{lc} + C_{sc} + C_{pa}) \} \cdot \Delta V_{sc} = V_B - V_b/2$$

즉, $V_b/2$ 가 기입 시의 V_{com} 에 대한 흑 레벨 전압에 해당하며, V_B 는 시프트 후의 흑 레벨 전압이기 때문에, $V_B - V_b/2$ 가 시프트 전압으로 된다.

또한, 화소 회로는, 전원 전압 V_{DD} 에 기초하여 동작하고 있다. 따라서, 시프트 전압 ΔV_{sc} 는, V_{DD} 보다 낮은 것이 동작 조건으로 된다.

$$\Delta V_{sc} < V_{DD}$$

따라서, 이들 수학적 2, 3을 만족하도록, 화소 회로를 형성할 필요가 있다.

한편, 액정 소자(12)의 용량값 C_{lc} 는 패널 사이즈, 화소 수, 이용하는 액정이 결정되면, 결정된다. 또한, 화소 TFT(10)의 게이트 용량 C_{gs} 는, 화소 TFT(10)의 사이즈가 결정되면, 결정되게 된다. 따라서, 표시 패널을 설계하는 단계에서, 큰 변형은 발생하지 않는다.

따라서, 본 실시예에서는, 축적 용량(14)의 용량값 C_{sc} 및 기생 용량(16)의 용량값 C_{pa} 를 변경한다. 즉, 축적 용량(14)의 용량값 C_{sc} 을 기생 용량(16)의 용량값 C_{pa} 에 비해 어느 비율 이상 크게 하면, ΔV_{sc} 를 작게 설정하여도 수학적 2를 만족할 수 있으며, 따라서 수학적 3도 만족할 수 있다. 그리고, ΔV_{sc} 를 작게 함으로써, 저소비 전력화를 도모할 수 있다.

또한, ΔV_{sc} 가 V_{DD} 를 초과하지 않도록 C_{pa} 를 결정함으로써, V_{sc} 전압 발생 회로로서 특별한 전원을 설치할 필요가 없어진다. 또한, 저소비 전력화를 도모할 수 있으며, 화소 개구율을 향상할 수 있는 등의 장점이 얻어진다.

또한, 기생 용량(16)은, 게이트 전극과 동일한 레벨로 형성되며, 화소 전극과의 사이에는, 층간 절연막, 평탄화막이 존재한다. 이 평탄화막을 두껍게 함으로써, 기생 용량(16)을 작게 할 수 있다. 한편, 축적 용량(14)을 크게 하기 위해서는, 게이트 산화막을 얇게 하면 된다. 또한, 축적 용량(14)의 용량값은, 그 면적을 변경함으로써도 용이하게 변경할 수 있다. 이러한 방법에 의해, 축적 용량(14), 기생 용량(16)의 용량값을 조정할 수 있다.

[구체예]

$C_{sc}=320\text{fF}$, $C_{pa}=10\text{fF}$, $C_{lc}=430\text{fF}$, $C_{gs}=3\text{fF}$, $\Delta V_{sc}=5.58$, $V_b=3.5\text{V}$, $V_b=2.5\text{V}$, $V_{DD}=8.5\text{V}$ 정도로 구성하면, $\{(320-C_{pa})/(3+430+320+C_{pa})\} \cdot \Delta V_{sc}=3.5-2.5/2$ 로 된다. 또한, $\Delta V_{sc}<8.5$ 이다.

따라서, 이 경우에는, 기생 용량(16)의 용량값에 대하여, $C_{pa}<95\text{fF}$ 가 유도된다.

예를 들면, 이 조건이 만족되지 않아서, C_{pa} 가 95fF 이상으로 되면, 시프트 전압이 충분하게 되어, 흑 레벨 표시를 충분히 행할 수 없게 된다.

또한, 시프트 후의 액정 소자(12)의 화소 전극의 전압값 V_{pixel} 은, 다음 식(전술한 수학적 식 1과 동일함)으로 표시된다.

$$V_{\text{pixel}}=V_{\text{video}} \pm \{(C_{sc}-C_{pa})/(C_{gs}+C_{lc}+C_{sc}+C_{pa})\} \cdot \Delta V_{sc}$$

여기서, C_{gs} , $C_{pa} \ll C_{sc}$, C_{lc} 일 때, V_{pixel} 은, 다음과 같이 표시된다.

$$V_{\text{pixel}} \approx V_{\text{video}} \pm C_{sc}/(C_{lc}+C_{sc}) \cdot \Delta V_{sc}$$

또한, TN 액정은, 전압을 인가하지 않은 상태에서 분자가 전극에 대하여, 평행한 방향을 향하고, 그 때의 유전률 $\epsilon_{//}$ 은, 전압을 인가한 상태에서 분자가 전극에 대하여 수직인 방향을 향하고 있을 때의 유전률 $\epsilon_{\perp}$ 에 비해 작다. 즉, $\epsilon_{\perp} > \epsilon_{//}$ 이다. 또한, 액정 소자의 용량값인 C_{lc} 는, 액정 재료의 유전률에 따라 결정되며, 따라서, $C_{lc\perp} > C_{lc//}$ 로 된다.

본 실시예의 경우, TN 타입의 노멀 화이트의 액정을 이용하고 있다. 따라서, 전압의 인가에 의해 흑 표시가 행해진다. 시프트 후의 V_{com} 에 대한 흑 레벨 전압을 V_B , 기입 시의 다이내믹 레인지 V_b , 흑 레벨의 전압 시프트량을 $V_a(B)$, 백 레벨의 전압 시프트량을 $V_a(W)$ 로 하면, $V_a(B)$, $V_a(W)$ 는 다음과 같이 표시된다.

$$V_a(B)=C_{sc}/(C_{lc\perp}+C_{sc}) \cdot \Delta V_{sc}$$

$$V_a(W)=C_{sc}/(C_{lc//}+C_{sc}) \cdot \Delta V_{sc}$$

따라서, $V_a(W) > V_a(B)$ 로 된다.

또한, 시프트 후의 다이내믹 레인지 V_b' 는, 다음과 같이 표시된다.

$$V_b'=V_b-\{V_a(W)-V_a(B)\}$$

따라서, $V_b' < V_b$ 이다.

이들 관계로부터, ΔV_{sc} 의 크기를 변경함으로써, $V_a(B)$, $V_a(W)$ 및 V_b' 를 변경할 수 있음을 알 수 있다.

본 실시예에서는, 전술된 바와 같이, 설정 신호에 의해, $V_{sc}(H)$, $V_{sc}(L)$ 을 변경하여 양자의 차인 ΔV_{sc} 를 변경한다. 그리고, 이 ΔV_{sc} 의 변경에 의해, 휘도 및 콘트라스트의 조정을 행한다. 즉, $V_a(B)$, $V_a(W)$ 이 변화됨으로써 휘도가 변화되고, V_b' 가 변화됨으로써 콘트라스트가 변화되며, ΔV_{sc} 의 조정에 의해 휘도 및 콘트라스트의 조정을 행할 수 있다.

또한, 화소 회로는, 전원 전압 V_{DD} 에 기초하여 동작하고 있다. 따라서, 시프트 전압 ΔV_{sc} 는, V_{DD} 보다 낮은 것이 바람직하며, $\Delta V_{sc} < V_{DD}$ 를 만족하는 것이 바람직하다.

도 5에는, 표시 패널의 개략적 평면 구성을 도시하고 있다. 이와 같이, 열(수직 주사) 방향으로, 데이터 라인 DL이 각 열에 대하여 배치되며, 행(수평 주사) 방향으로 2개의 축적 용량 라인 SC-A, SC-B가 각 행에 배치되어 있다.

도면에서는, 데이터 라인 DL에 대하여, 동일한 폭의 직선 형상으로 하고 있지만, 그렇게 할 필요는 없다. 화소 간의 차광을 위해, 데이터 라인 DL을 이용하는 경우에는, 그 부분에 대하여 선 폭을 넓게 하는 것이 바람직하다. 또한, 델타형 배열인 경우에는, 데이터 라인 DL은, 필연적으로 절곡된다.

또한, 용량 라인 SC-A, SC-B는, 축적 용량(14)을 형성하는 부분이 넓어져서, 용량을 확보하고 있다. 또한, 이 예에서는, 인접 화소의 부분도 축적 용량(14)으로서 이용하고 있다. 즉, 도면에서의 좌측의 화소에서의 축적 용량(14)을 형성하는 반도체층(축적 용량 라인 SC-A의 반대측의 전극)을 인접 화소까지 신장시킴으로써, 화소 간 및 인접 화소의 일부도 자화소의 축적 용량(14)으로서 이용하고 있다. 또한, 후술하는 바와 같이, 데이터 라인의 하측 부분도 축적 용량(14)의 일부로서 이용되고 있다.

또한, 데이터 라인 DL과, 축적 용량 라인 SC-A, SC-B의 교차 부분의 면적이 작아지도록, 이 부분만 선 폭을 작게 하는 것도 바람직하다.

그리고, 이 2개의 축적 용량 라인 SC-A 및 SC-B의 데이터 라인 DL과 교차하는 면적이 동일해지도록 하고 있다. 이것에 의해, 축적 용량 라인 SC-A, SC-B가 데이터 라인 DL과 구성하는 기생 용량의 용량값이 동일해져서, 축적 용량 라인 SC-A, SC-B의 반전 시에, 데이터 라인 DL의 전위가 변동되는 것을 작게 할 수 있어서, 표시에의 악영향을 감소시킬 수 있다.

도 6에는, 1개의 축적 용량 라인 SC이 배치되는 부분의 단면도를 나타낸다. 이와 같이, 글래스 기판(100) 상에는, 버퍼층(102)이 형성되고, 그 위에 반도체층 SCL이 형성된다. 이 반도체층 SCL은, 화소 TFT(10) 등을 형성하지만, 도시한 부분은, 축적 용량(14)을 형성하는 부분이다. 반도체층 SCL 상에는, 산화막(104)이 형성되어 있다. 이 산화막(104)은, 화소 TFT(10)의 게이트 산화막과 동일한 프로세스로 형성된다. 그리고, 이 게이트 산화막(104) 위에 축적 용량 라인 SC이 형성된다. 이 축적 용량 라인 SC는, 화소 TFT(10)의 게이트 전극과 동일한 프로세스로 형성된다.

축적 용량 라인 SC의 위에는, 층간 절연막(106)이 형성되고, 그 위에 데이터 라인 DL이 형성된다.

또한, 데이터 라인 DL을 피복하여 평탄화층(108)이 형성되고, 그 위에 화소 전극(30)이 형성된다. 또한, 도시하는 생략하였지만 이 화소 전극(30) 상에는, 배향막을 개재하여 액정층이 형성되고, 그 위에 공통 전극이 형성된 대향 기판이 배치되어, 액정층이 협지되어 있다.

이와 같이, 축적 용량 라인 SC와, 데이터 라인 DL은, 교차 부분에서, 층간 절연막(106)을 개재하여 대향한다. 따라서, 이 부분에 용량이 발생한다. 또한, 이 예에서는, 반도체층 SCL이 교차 부분의 아래에까지 신장되어 있으며, 이 부분도 축적 용량(14)의 일부로서 이용되고 있다.

또한, 도 7에는, TN 액정과 VA 액정의 인가 전압에 대한 투과율을 나타내고 있다. TN 액정인 경우에는, 액정에 인가하는 전압을 상승해가면, 당초 투과율이 일정한 하이 레벨(백 레벨)이며, 액정에 인가하는 전압이 임계값 전압을 초과하면 투과율이 감소되기 시작하고, 그 후 투과율이 일정한 비율로 감소하여, 일정한 로우 레벨(흑 레벨)로 된다. 한편, VA 액정인 경우에는, 액정에 인가하는 전압을 상승해가면, 당초 투과율이 일정한 로우 레벨(흑 레벨)이며, 액정에 인가하는 전압이 임계값 전압을 초과하면 투과율이 증가하기 시작하고, 그 후 투과율이 일정한 비율로 증가하여, 일정한 하이 레벨(백 레벨)로 된다.

또한, 도 7에 도시한 바와 같이, TN 액정과, VA 액정에서는, 표시에 필요한 전압 범위(다이내믹 레인지)는 상이하지만, 본 실시예에서는 ΔV_{sc} 의 변경에 따라 전압 범위를 조정할 수 있다.

그리고, 본 실시예에서는, SC 드라이버(22)에서, 수직 드라이버(20)에서 사용하는 전원 전압 VDD, VSS 또는 패널에 입력되어 있는 전압을 용량 라인 SC(SC-A 또는 SC-B)에서의 H 레벨 전압($V_{sc}(H)$) 및/또는 L 레벨 전압($V_{sc}(L)$)으로 이용한다. 또한, 수직 드라이버(20)에는, VDD, VSS 외에, GND 전위도 공급되어 있다. 즉, 수직 드라이버(20)는, 게이트 라인 GL을 구동하기 위한 시프트 레지스터를 갖고 있는데, 이 시프트 레지스터에서 GND 전위를 이용하고 있다. 따라서, 이 GND 전위를 H 레벨 전압($V_{sc}(H)$) 또는 L 레벨 전압($V_{sc}(L)$) 중 어느 한쪽으로 이용할 수도 있다. 또한, 패널에 입력되어 오는 전위이면, 다른 전위이어도 이용 가능하다. 따라서, SC 드라이버(22)에서는, H 레벨 전압($V_{sc}(H)$) 및 L 레벨 전압($V_{sc}(L)$)

)의 양쪽에, 수직 드라이버(20)에서 이용하는 전위를 이용하는 것도 바람직하다. 또한, 이하의 설명에서는, 기본적으로, SC 드라이버(22)의 H 레벨 전압($V_{sc}(H)$) 또는 L 레벨 전압($V_{sc}(L)$) 중 한쪽에서 VDD 또는 VSS를 이용하는 것을 예로 들어 설명한다.

즉, 도 8에 도시한 바와 같이, 용량 라인 SC에 H 레벨을 공급하는 기간에 대하여 H 레벨로 되는 표시 제어 신호가 스위치 SW1, SW2의 제어단에 공급된다. 스위치 SW1, SW2는, 각각 n채널 TFT과, p채널 TFT가 병렬 접속된 구성으로 되어 있으며, 스위치 SW1의 p채널 TFT의 게이트와, 스위치 SW2의 n채널 TFT의 게이트가 접속되고, 여기에 표시 제어 신호를 인버터로 반전한 신호가 공급되며, 스위치 SW1의 n채널 TFT의 게이트와, 스위치 SW2의 p채널 TFT의 게이트에 표시 제어 신호가 공급되어 있다. 또한, 스위치 SW1의 입력에는, 예를 들면 VDD 또는 $V_{sc}(H)$ 가 입력되며, 스위치 SW2의 입력에는, $V_{sc}(L)$ 또는 VSS가 입력된다. 그리고, 스위치 SW1, SW2의 출력은, 용량 라인 SC-A 또는 SC-B에 접속되어 있다.

즉, SC 드라이버(22)에는, 용량 라인 SC-A, SC-B를 구동하기 위해, 2개의 전압이 필요한데, 본 실시예에서는 그 중 1개 혹은 2개 모두를 수직 드라이버(20)에서 이용하는 VDD 또는 VSS로 하고 있다. 예를 들면, L 레벨로 $V_{sc}(L)$ 을 이용하는 경우에는, H 레벨을 VDD로 하며, H 레벨에 $V_{sc}(H)$ 를 이용하는 경우에는, L 레벨을 VSS 또는 패널에 입력되어 있는 전압으로 한다. 따라서, 표시 장치에서는, $V_{sc}(H)$ 또는 $V_{sc}(L)$ 중 어느 한쪽을 발생하면 되거나, 혹은 양쪽 모두 필요없기 때문에, 전원 회로를 간략화할 수 있다. 또한, SC 드라이버(22)는 수직 드라이버(20)에 근접하여 설치되기 때문에, 수직 드라이버(20)에 입력되는 VDD 또는 VSS를 SC 드라이버(22)에 입력하는 배선은 짧아도 된다.

또한, 도 8에 도시하는 회로는, 1개의 용량 라인 SC(SC-A 또는 SC-B)에 대하여, 1개 설치되며, 예를 들면 H 레벨과, L 레벨의 차가 ΔV_{sc} 로 되도록, $V_{sc}(L)$ 이 VDD에 대하여 결정되거나, 또는 $V_{sc}(H)$ 가 VSS에 대하여 결정된다.

그리고, 이 도 8의 회로에 의해, 표시 제어 신호가 H 레벨일 때에는, 스위치 SW1이 온으로 되어, 예를 들면 $V_{sc}(H)$ 가 출력되며, 표시 제어 신호가 L 레벨일 때에는, 스위치 SW2가 온으로 되어, 예를 들면 Vss가 출력된다.

여기서, VA 액정을 이용한 VA 모드의 표시 장치에서의 화소의 구조 및 동작에 대하여, 도 9a~도 9c에 기초하여 설명한다.

도 9a, 도 9b는, VA 액정을 이용한 VA 모드 액정 표시 장치(LCD)의 개략적 단면이며, 일례로서 도 9c에 도시한 바와 같은 개략적 평면 구조를 갖는 LCD의 A-A선을 따른 단면 구조를 나타내고 있다. 이 LCD에서는, 통상 배향막은 러빙 처리를 실시하지 않은 러빙리스 타입이 채용된다. 이 때문에, 액정의 초기 배향은 프리틸트가 없으며, 전압 비인가 상태에서는, 액정 분자의 장축 방향이 기판의 법선 방향을 향해 배향되어 있다. 수직 방향으로 초기 배향된 액정 분자(60)는, 도 9a 및 도 9b에 도시한 바와 같이, LCD의 공통 전극(40)과 화소 전극(30) 사이에 전압을 인가하기 시작하면, 최초의 전압이 낮은 상태에서 발생하는 약전계(도면 중, 점선으로 나타내는 전기력선 참조)가, 화소 전극(30)의 단부 등에 의해 비스듬히 경사져서, 이 경사 전계에 의해, 전압 상승에 추종하여 액정 분자가 기울어져가는 방향이 규정된다.

또한, 예를 들면 1 화소 영역 내에서 각각, 도시한 바와 같이, 배향 분할부(50)를 설치해둠으로써, 1 화소 영역 내의 복수 영역에서 각각 상이한 방향으로 분할할 수 있다. 도 9a 내지 도 9c의 예에서는, 이 배향 분할부(50)는, 전극 부재 영역(창)이나 전극 상에 돌기부를 설치함으로써 구성할 수 있으며, 공통 전극(40)과 화소 전극(30)의 양쪽에 각각 화면의 수직 방향으로 절선 형상으로 연장되는 패턴으로 형성되어 있다. 또한, 이러한 패턴에 한정되는 것은 아니며, 예를 들면 1 화소 영역 내에서, 길이 방향의 상단 및 하단이 2개로 분리된 패턴에서, 전극 부재 영역(창)이나 돌기부를 설치함으로써 구성하여도 된다. 이러한 배향 분할부(50)에 의해, 도 9a, 도 9b에 도시한 바와 같이, 1 화소 내에서의 액정 배향 방향의 경계를 이 분할부(50)에 고정할 수 있으며, 액정 분자가 기울어져가는 방향의 화소 내에서의 경계 위치가, 화소마다나, 각 구동 타이밍마다 상이하여, 표시가 부드럽지 못하는 등의 표시 품질에의 악영향을 방지하고 있다.

또한, 본 실시예에서는, 패널 배후 등에 배치된 광원으로부터의 광만으로 표시를 행하며, 화소 전극 및 공통 전극의 양쪽에 ITO 등의 투명 도전성 전극을 채용한 투과형 LCD, 화소 전극으로서 반사 금속 전극을 이용하여 외광으로부터의 광을 반사하여 표시를 행하는 반사형 LCD, 또한 광원 사용 시에는 투과 모드로서, 광원을 소등하였을 때에는 반사 모드로서 기능하는 반투과형 LCD의 모든 타입에도 채용 가능하다. 반사형 LCD나 반투과형 LCD 등에서는, 콘트라스트의 한층 더 나은 향상 등이 요구되고 있는데 본 실시예와 같이 극성 반전을 행함으로써, 예를 들면 ECB 모드의 반사형이나 반투과형 LCD 이어도 충분히 높은 콘트라스트로 표시를 행하는 것이 가능하게 된다.

발명의 효과

본 발명에 따르면, 축적 용량 라인에서의 제1 레벨과 제2 레벨의 차의 전압값을 변경함으로써, 콘트라스트나 화면 휘도를 조절할 수 있다.

(57) 청구의 범위

청구항 1.

매트릭스 형태로 배치된 화소 회로를 갖는 표시 장치로서,

각 화소 회로는,

일단이 데이터 신호가 공급되는 데이터 라인에 접속되고, 게이트가 선택 라인에 접속되어 선택 라인의 선택 신호를 H 레벨 또는 L 레벨로 설정함으로써 온/오프되는 화소 TFT와,

일단이 화소 TFT의 타단에 접속되며, 타단이 축적 용량 라인에 접속되어, 데이터 라인으로부터 공급된 데이터 신호의 전압을 보유하는 축적 용량과,

한쪽 전극이 화소 TFT의 상기 타단에 접속되며, 다른쪽 전극이 공통 전극 전위로 유지되고, 양 전극 간의 액정에 전압을 인가하는 액정 소자

를 구비하며,

상기 축적 용량 라인은, 상기 화소 TFT를 온하여, 데이터 라인 상의 데이터 신호를 축적 용량에 기입한 후, 제1 레벨로부터 제2 레벨로 변화시키며, 이것에 의해 액정 소자에 인가하는 전압을 시프트시키고,

상기 축적 용량 라인은, 각 화소 회로의 행에 대응하여 2개가 설치되고, 행 방향으로 배치되어 있는 복수의 화소 회로는, 2개의 축적 용량 라인 중 어느 한쪽에 접속되어 있음과 함께, 2개의 축적 용량 라인은, 2 종류의 전위로 제어되며,

또한,

상기 축적 용량 라인에서의 제1 레벨과 제2 레벨의 차의 전압값이 변경 가능한 표시 장치.

청구항 2.

제1항에 있어서,

상기 축적 용량 라인의 제1 레벨과, 제2 레벨의 전압을 발생하는 전압 발생 회로와,

발생하는 전압에 대하여 값을 기억하는 데이터 메모리

를 가지며,

상기 전압 발생 회로는, 데이터 메모리로부터 출력되는 데이터에 기초하여, 발생하는 제1 레벨과, 제2 레벨의 전압의 값을 결정하는 표시 장치.

청구항 3.

제2항에 있어서,

상기 데이터 메모리는, 입력되는 설정 신호에 따라, 데이터를 출력하는 표시 장치.

청구항 4.

제3항에 있어서,

상기 설정 신호는, 표시 장치의 표시 휘도 또는 콘트라스트에 따라 결정되는 표시 장치.

청구항 5.

제1항에 있어서,

상기 2 종류의 전위는, 한쪽 전위가 플러스로부터 마이너스의 방향, 또는 마이너스로부터 플러스의 방향으로 변화되었을 때에, 다른쪽 전위는, 그 반대 방향으로 시프트되는 표시 장치

청구항 6.

제1항에 있어서,

상기 2개의 축적 용량 라인과, 상기 데이터 라인이 교차되는 부분에 발생하는 용량값이 거의 동일하게 설정되어 있는 것을 특징으로 하는 표시 장치.

청구항 7.

화소 회로가 매트릭스 형태로 배치된 표시 장치로서,

각 화소 회로는,

일단이 데이터 신호가 공급되는 데이터 라인에 접속되고, 게이트가 선택 라인에 접속되어 선택 라인의 선택 신호를 H 레벨 또는 L 레벨로 설정함으로써 온/오프되는 화소 TFT와,

일단이 화소 TFT의 타단에 접속되며, 타단이 축적 용량 라인에 접속되어, 데이터 라인으로부터 공급된 데이터 신호의 전압을 보유하는 축적 용량과,

한쪽 전극이 화소 TFT의 상기 타단에 접속되며, 다른쪽 전극이 공통 전극 전위로 유지되고, 양 전극 간의 액정에 전압을 인가하는 액정 소자

를 구비하며,

상기 축적 용량 라인은, 상기 화소 TFT를 온하여, 데이터 라인 상의 데이터 신호를 축적 용량에 기입한 후, 제1 레벨로부터 제2 레벨로 변화시키며, 이것에 의해 액정 소자에 인가하는 전압을 시프트시키고,

상기 축적 용량 라인은, 각 화소 회로의 행에 대응하여 2개가 설치되고, 행 방향으로 배치되어 있는 복수의 화소 회로는, 2개의 축적 용량 라인 중 어느 한쪽에 접속되어 있음과 함께, 2개의 축적 용량 라인은, 2 종류의 전위로 제어되며,

또한, 상기 2개의 축적 용량 라인과, 상기 데이터 라인이 교차되는 부분에 발생하는 용량값이 거의 동일하게 설정되어 있는 표시 장치.

청구항 8.

제7항에 있어서,

상기 2개의 축적 용량 라인과, 상기 데이터 라인이 교차되는 부분의 면적이 거의 동일한 표시 장치.

청구항 9.

제7항에 있어서,

상기 2개의 축적 용량 라인은, 화소 회로가 접속되는 화소의 내부에서, 그 면적이 넓어져 있는 표시 장치.

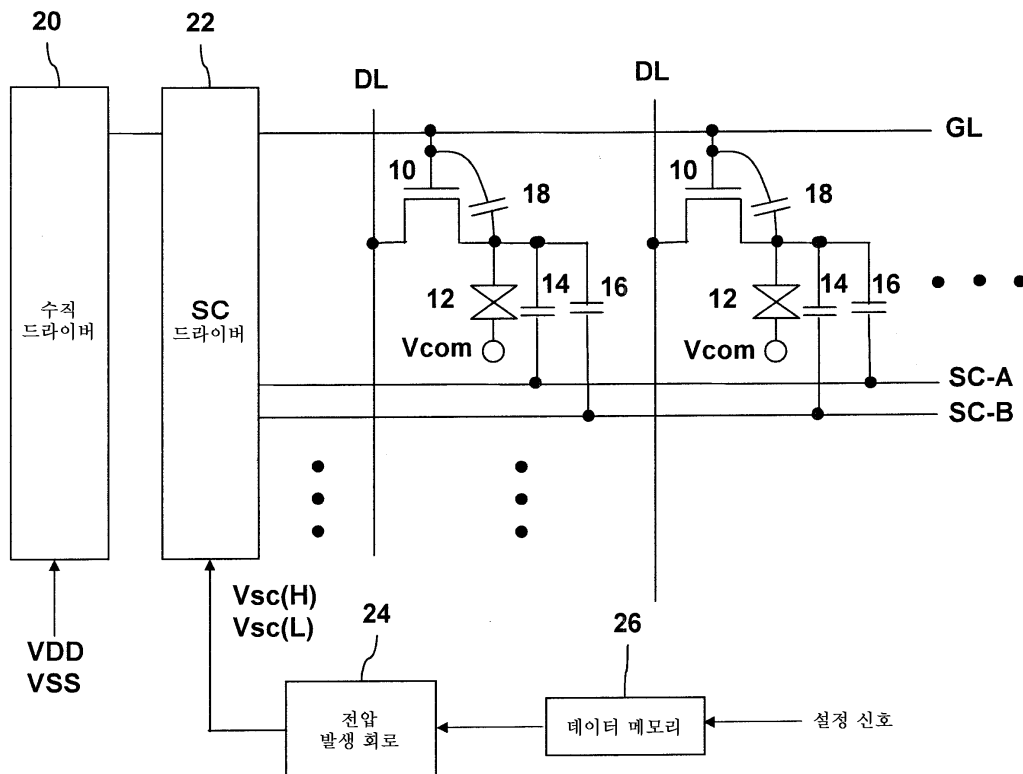
청구항 10.

제7항에 있어서,

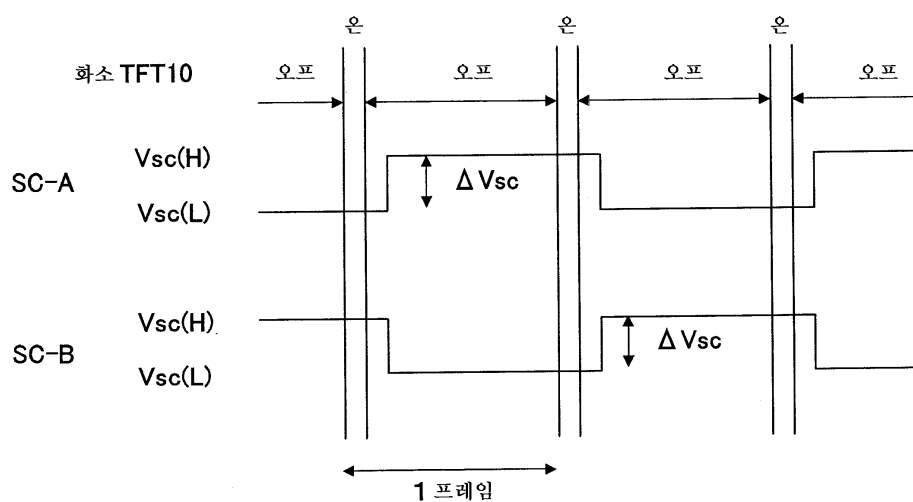
상기 2 종류의 전위는, 한쪽 전위가 플러스로부터 마이너스의 방향, 또는 마이너스로부터 플러스의 방향으로 변화되었을 때에, 다른쪽 전위는, 그 반대 방향으로 시프트되는 표시 장치.

도면

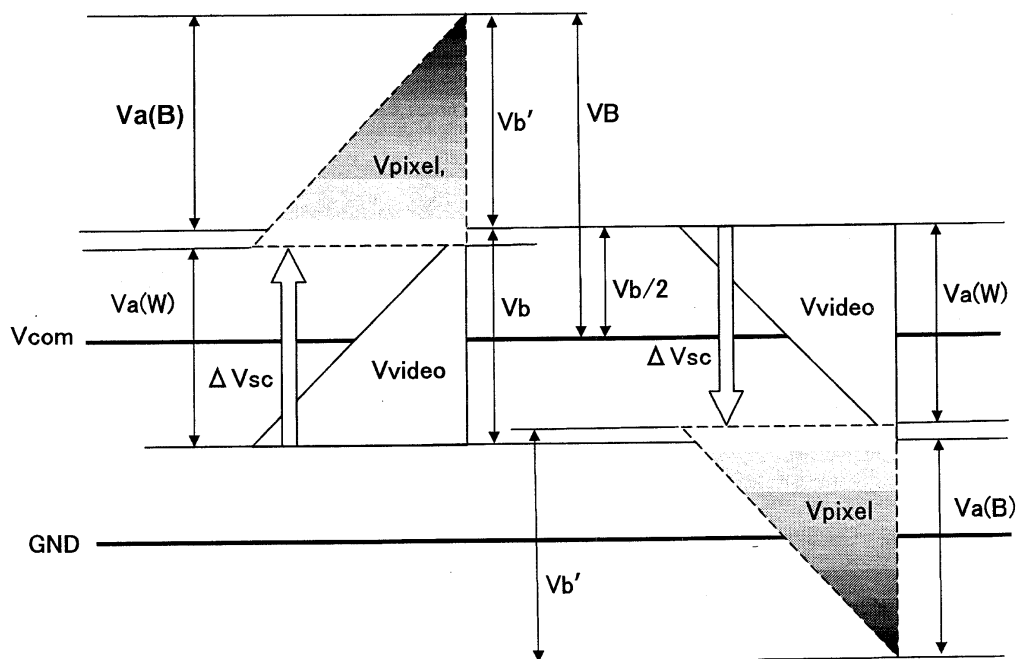
도면1



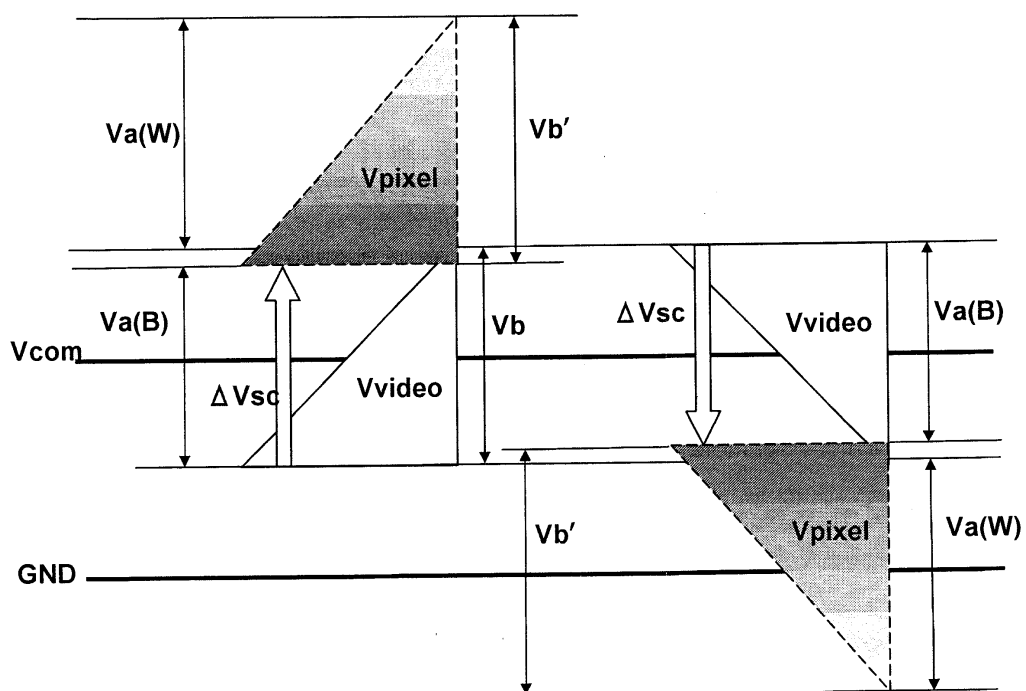
도면2



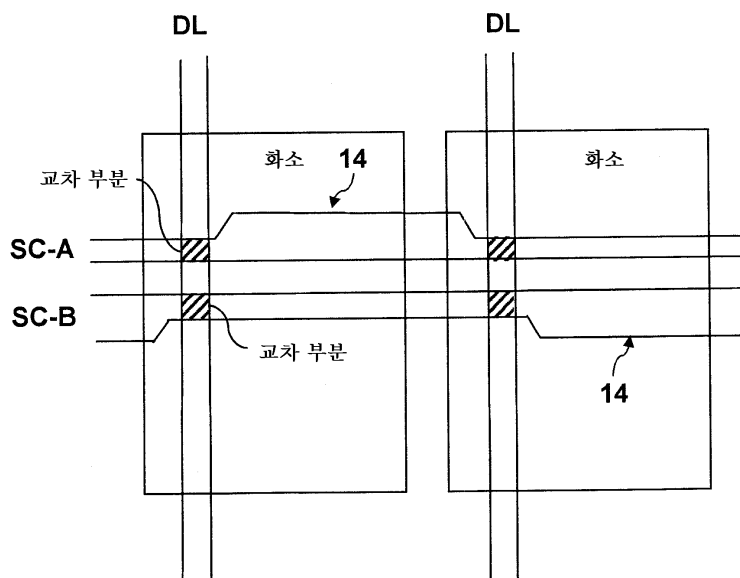
도면3



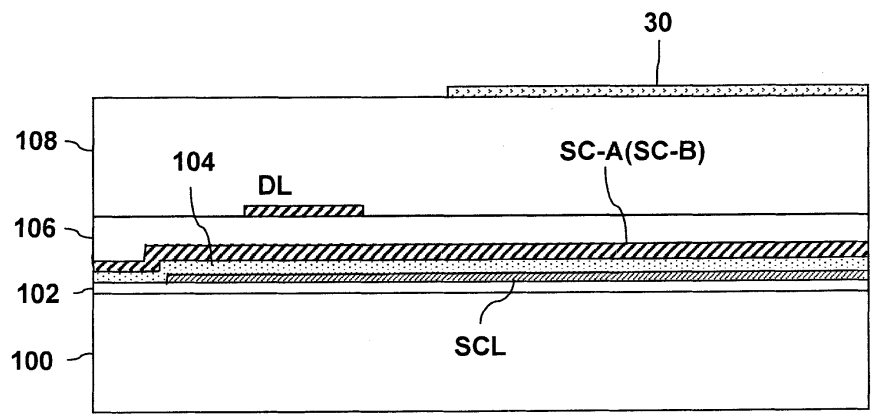
도면4



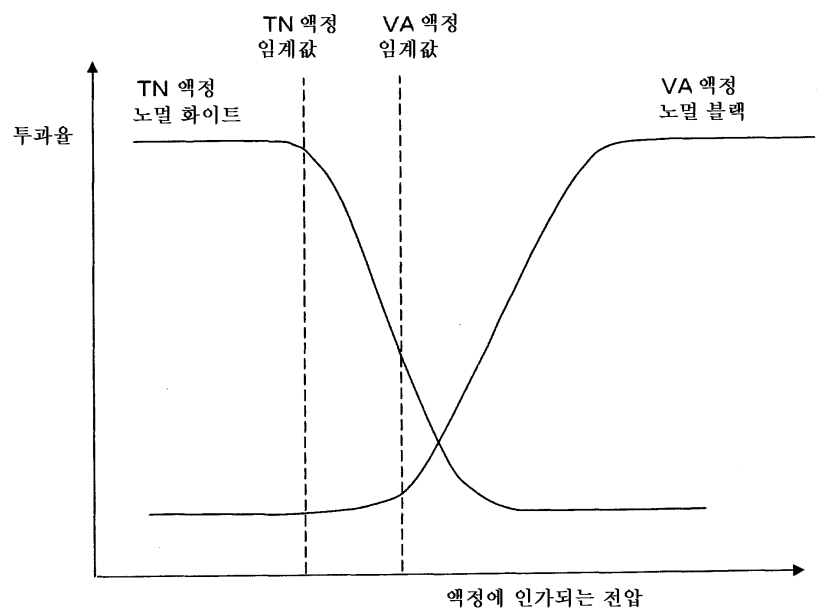
도면5



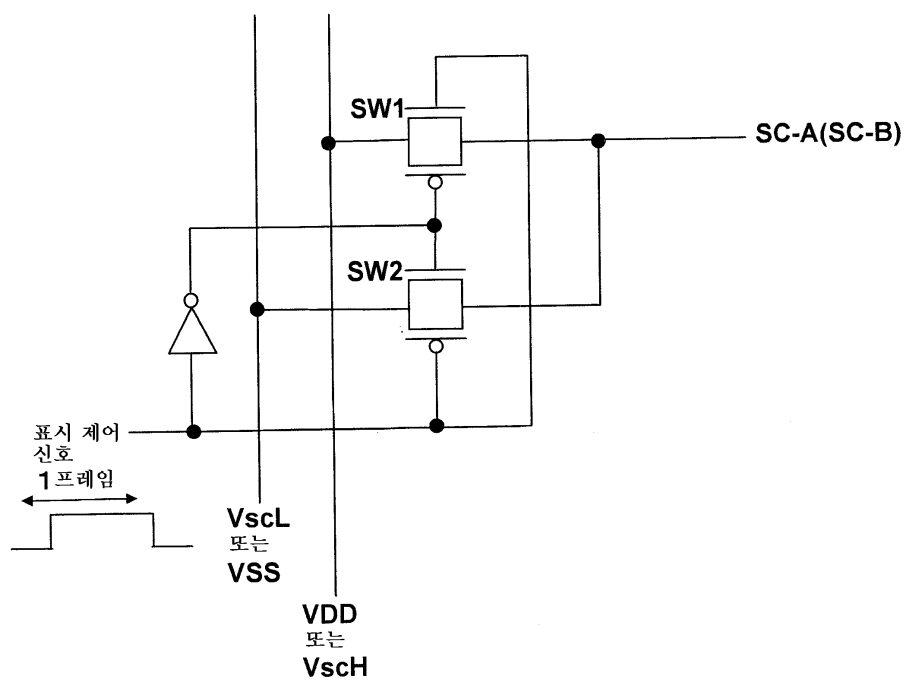
도면6



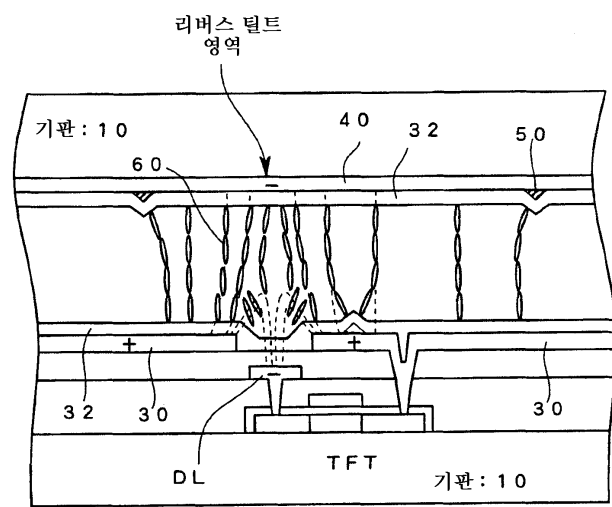
도면7



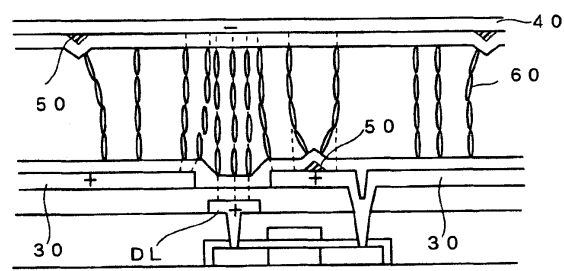
도면8



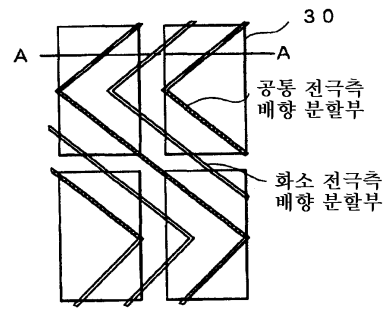
도면9a



도면9b



도면9c



存储电容器线的电平变为H电平和L电平两种。通过这种改变,施加到液晶的电压被移位,并且足够的电压被施加到液晶以进行显示。然后,通过改变第一级和第二级之间的差的电压值,调整对比度和屏幕亮度。此外,在两个存储电容器线 and 数据线交叉的部分处产生的电容值被设置为基本相等。1 指数方面 像素电路,像素TFT,液晶元件,存储电容器,

