

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.⁷
G02F 1/136

(11) 공개번호
(43) 공개일자

특2003-0056531
2003년07월04일

(21) 출원번호 10-2001-0086758
(22) 출원일자 2001년12월28일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 박대림
경상북도칠곡군약목면북성리1008-1세정빌라가동302호

황성수
경상북도구미시형곡동146풍림아파트104동703호

문수환
경상북도구미시임은동대동아파트1510호

김영식
경상북도칠곡군석적면중리224-1엘지엘시디중리기숙사204동726호

(74) 대리인 김용인
심창섭

심사청구 : 있음

(54) 액정표시장치의 제조방법

요약

본 발명은 회절 마스크를 이용하여 스토리지 전극 및 드레인 전극의 전기적 접속을 안정되게 형성할 수 있는 액정표시장치의 제조방법에 관한 것으로, 절연막 상부에 금속막을 형성하는 단계; 상기 금속막 상에 보호막을 형성하는 단계; 상기 보호막 일정 부분을 노출시키는 개구부를 가지며, 두께가 다른 영역을 가지는 포토레지스트 패턴을 형성하는 단계; 상기 포토레지스트 패턴을 식각 마스크로 상기 보호막을 식각하여 상기 금속막 일정부분을 노출시키는 콘택홀을 형성하는 단계; 잔류하는 포토레지스트 패턴을 제거하는 단계; 및 상기 콘택홀을 통하여 노출된 금속막과 연결되는 투명성 도전 물질을 형성하는 단계를 포함하는 것을 특징으로 한다.

대표도

도 5

명세서

도면의 간단한 설명

도 1은 종래의 액정표시장치를 설명하기 위한 레이아웃도.

도 2는 도 1의 단면도.

도 3은 종래의 액정표시장치의 문제점을 설명하기 위한 단면도.

도 4 내지 도 6은 본 발명의 실시예에 따른 액정표시장치의 스토리지 전극을 제조하기 위한 제조공정도.

도 7은 도 4 내지 도 6의 제조 공정을 이용한 본 발명의 액정표시장치의 단면도.

* 도면의 주요 부분에 대한 부호 설명 *

30, 50 : 기판 31 : 제 1 금속막

32, 53 : 절연막 33 : 제 2 금속막

34 : 보호막 35a : 포토레지스트 패턴

36 : 개구부 40 : 크롬막

42 : 슬릿 패턴 51 : 게이트 배선

52 : 게이트 전극 54 : 반도체층

60a : 불투명 금속막 61 : 소오스 전극

62 : 드레인 전극 64 : 보호막

65 : 제 1 콘택홀 67 : 제 2 콘택홀

70 : 화소전극 100 : 회절마스크

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치의 제조방법에 관한 것으로, 보다 구체적으로는 스토리지 온 게이트(storage on gate) 방식을 적용한 액정표시장치의 제조방법에 관한 것이다.

일반적으로 액정표시장치는 전계생성전극이 각각 형성되어 있는 두 기판을 두 전극이 형성되어 있는 면이 마주 대하도록 배치하고 두 기판 사이에 액정 물질을 주입한 다음, 두 전극에 전압을 인가하여 생성되는 전기장에 의해 액정 분자를 움직이게 함으로써, 이에 따라 달라지는 빛의 투과율에 의해 화상을 표현하는 장치이다.

액정표시장치는 다양한 형태로 이루어질 수 있는데, 현재 박막 트랜지스터와 박막 트랜지스터에 연결된 화소 전극이 행렬 방식으로 배열된 능동 행렬 액정표시장치(Active Matrix LCD : AM-LCD)가 해상도 및 동영상 구현 능력이 우수하여 가장 주목받고 있다.

이러한 액정표시장치는 하부 기판에 화소전극이 형성되어 있고, 상부 기판에 공통전극이 형성되어 있는 구조로, 두 전극 사이에 걸리는 기판에 수직한 방향의 전기장에 의해 액정 분자를 구동하는 방식이다.

이러한 종래의 액정표시장치에 대하여, 첨부한 도면을 참조하여 상세히 설명한다.

먼저, 도 1에 도시한 바와 같이, 종래의 액정표시장치용 어레이 기판에서는 가로 방향으로 다수 개의 게이트 라인(11)이 형성되어 있고, 게이트 라인(11)에서 이어진 게이트 전극(12)이 형성되어 있다. 이어, 세로 방향으로 다수 개의 데이터 라인(14)이 형성되어 게이트 라인(11)과 교차함으로써 각각의 화소 영역을 정의하며, 데이터 라인(14)에서 연장된 소오스 전극(15)과 소오스 전극(15) 맞은 편의 드레인 전극(16)이 게이트 전극(12)과 중첩하고 있다. 또한, 상기

소오스 및 드레인 전극(15)(16)은 게이트 전극(12)과 함께 박막 트랜지스터(T)를 이루는데, 이 박막 트랜지스터(T)는 비정질 실리콘으로 이루어진 액티브층(13)을 포함한다.

다음, 화소 영역에는 투명 도전 물질로 이루어진 화소전극(18)이 형성되어 있는데, 화소전극(18)은 드레인 전극(16)과 일부 중첩하며, 화소전극(18)과 드레인 전극(16)이 중첩하는 부분에는 콘택홀(17)이 형성되어 있다.

한편, 셀 전압을 유지하기 위한 목적으로 스토리지 전극(Cst)를 형성하는데, 데이터 라인(14) 형성시 전 단의 게이트 라인(12) 상에 일부 중첩되도록 데이터 라인(14)을 구성하는 불투명 금속막(14a)을 각각 형성한다. 그리고, 상기 콘택홀(17) 형성시 불투명 금속막(14a) 일정부분을 노출시키는 콘택홀(17a)을 더 포함하여, 화소전극(18)의 전압인가를 통해 게이트 전극(12) 및 불투명 금속막(14a)과 그 사이에 개재되는 절연막(도시되지 않음)을 통하여 스토리지 전극(Cst)을 형성한다. 즉, 본 도면에서는 스토리지 온 게이트(storage on gate) 방식을 나타낸 것으로서, 스토리지 전극이 전단 게이트 버스 라인과 일체로 되어 있는 구조이다.

이러한 어레이 기판의 단면도를 도 2에 도시하였는데, 도 2는 도 1의 V-V'선을 따라 자른 단면으로, 스토리지 전극부(A)와 박막 트랜지스터부(B)로 나누어 설명한다. 이때, 동일 구성은 동일 부호로 나타낸다.

도시된 바와 같이, 하부의 어레이 기판(10)상의 스토리지 전극부(A)에는 게이트 라인(11)이 형성되어 있으며, 게이트 라인(11)에서 연장된 게이트 전극(12)이 박막 트랜지스터부(B)에 형성되어 있다. 그리고, 스토리지 전극부(A) 및 박막 트랜지스터부(B) 전면에 게이트 절연막(22)이 형성되어 있다.

다음, 박막 트랜지스터부(B)의 게이트 절연막(22)상에 박막 트랜지스터(T)의 형성 예정 영역에 액티브층(13)을 형성한다. 액티브층(13)은 비정질 실리콘층(13a)과 오믹 콘택의 역할을 수행하는 도핑된 반도체층(13b)으로 이루어진다.

이어, 도핑된 반도체층(13b)의 양단부와 중첩되도록 소오스 전극(15)과 드레인 전극(16)이 배치된다. 여기서, 소오스 전극(15)은 데이터 라인(14)으로부터 연장된 전극이고, 소오스 전극(15) 맞은 편의 드레인 전극(16)이 게이트 전극(12)과 중첩하고 있다.

이때, 스토리지 전극부(A)에는 소오스 전극(15) 및 드레인 전극(16) 형성시 게이트 라인(11)과 일부 중첩되는 불투명 금속막(14a)이 동시에 형성되어 있다.

다음, 불투명 금속막(14a) 및 소오스, 드레인 전극(15)(16)이 형성된 기판 전면에 보호막(24)을 형성하고, 상기 보호막(24)에 드레인 전극(16) 및 불투명 금속막(14a)의 소정부분을 노출시키는 콘택홀(17)을 형성하여 드레인 전극(16) 및 불투명 금속막(14a)과 콘택하는 투명 물질로 된 화소 전극(18)을 형성한다.

발명이 이루고자 하는 기술적 과제

그러나, 종래의 액정표시장치의 제조방법에는 다음과 같은 문제점이 있었다.

최근, 소오스 전극(15) 및 드레인 전극(16)으로 사용하는 불투명 금속막은 몰리브덴(Mo)을 사용한다.

도 3은 몰리브덴(Mp)을 소오스 전극(15) 및 드레인 전극(16)으로 사용하여 스토리지 온 게이트(storage on gate) 방식을 적용하는 액정표시장치의 구조에 있어서, 보호막(24)을 식각하여 콘택홀(17, 17a)을 형성할 때, 몰리브덴(Mo)은 보호막 식각 개스에 선택비가 없어 불투명 금속막(14a)과 드레인 전극(16)이 식각되는 경우가 발생한다. 이에 따라, 화소전극(18) 형성시 불투명 금속막(14a) 또는 드레인 전극(16)과의 콘택 면적이 작아 저항이 증가되므로 PD(Point Defect) 불량률이 유발되었다.

따라서, 본 발명은 상기 문제점을 해결하기 위해 안출된 것으로, 회절 마스크를 이용하여 안정된 스토리지 전극을 형성할 수 있는 액정표시장치의 제조방법을 제공하는 것을 그 목적으로 한다.

발명의 구성 및 작용

상기 목적 달성을 위한 본 발명의 액정표시장치의 제조방법은, 절연막 상부에 금속막을 형성하는 단계; 상기 금속막 상에 보호막을 형성하는 단계; 상기 보호막 일정 부분을 노출시키는 개구부를 가지며, 두께가 다른 영역을 가지는 포토레지스트 패턴을 형성하는 단계; 상기 포토레지스트 패턴을 식각 마스크로 상기 보호막을 식각하여 상기 금속막 일정부분을 노출시키는 콘택홀을 형성하는 단계; 잔류하는 포토레지스트 패턴을 제거하는 단계; 및 상기 콘택홀을 통하여 노출된 금속막과 연결되는 투명성 도전 물질을 형성하는 단계를 포함하는 것을 특징으로 한다.

또한, 본 발명에 따르면, 기판을 제공하는 단계; 상기 기판에 가로 방향의 다수 개의 게이트 배선을 형성하는 단계; 상기 게이트 배선이 형성된 기판 상에 절연막을 형성하는 단계; 상기 절연막 상에 박막 트랜지스터 형성영역을 예정하는 반도체층을 형성하는 단계; 상기 반도체층 및 절연막 상에 상기 게이트 배선과 교차하는 다수 개의 데이터 배선과, 상기 데이터 배선과 일체로 된 소오스 전극 및, 상기 소오스 전극에 대향하여 형성된 드레인 전극을 형성하는 단계; 상기 데이터 배선, 소오스 전극 및 드레인 전극이 형성된 전체 상부에 보호막을 형성하는 단계; 상기 드레인 전극 상에 보호막의 일정 부분을 노출시키는 개구부를 가지며, 두께가 다른 영역을 가지는 포토레지스트 패턴을 형성하는 단계; 상기 포토레지스트 패턴을 식각 마스크로 상기 보호막을 식각하여 상기 드레인 전극 일정부분을 노출시키는 콘택홀을 형성하는 단계; 잔류하는 포토레지스트 패턴을 제거하는 단계; 및 상기 콘택홀을 통하여 노출된 상기 드레인 전극과 연결되는 투명성 도전 물질을 형성하는 단계를 포함하는 것을 특징으로 한다.

이때, 상기 두께가 다른 영역을 가지는 포토레지스트 패턴을 형성하는 단계는, 상기 보호막 상에 포토레지스트막을 도포하는 단계와, 일정 슬릿 패턴을 갖는 회절 마스크를 이용하여 자외선을 조사한 다음, 현상함으로써 상기 두께가 다른 영역을 가지는 포토레지스트 패턴을 형성할 수 있다.

이하, 본 발명의 바람직한 실시예를 첨부한 도면을 참조하여 상세히 설명하도록 한다. 본 발명에 따른 액정표시장치는 기존의 구성과 동일하여 그에 대한 레이아웃에 대한 설명은 생략기로 한다.

도 4 내지 도 6은 본 발명의 실시예에 따른 액정표시장치의 스토리지 전극 제조방법을 설명하기 위한 제조공정도이고, 도 7은 도 4 내지 도 6의 제조방법에 따른 액정표시장치의 단면도이다.

먼저, 도 4에 도시된 바와 같이, 기판(30)상에 불투명 금속막인 제 1 금속막(31)을 증착한다. 다음, 제 1 금속막(31) 상부에 절연막(32)을 형성한 다음, 그 상부에 제 2 금속막(33), 보호막(34) 및 포토레지스트막(35)을 차례로 형성한다.

그 다음, 도 5의 (a) 및 (b)에 도시된 바와 같이, 포토레지스트막(35)을 일정 슬릿 패턴을 갖는 회절 마스크(100)를 이용하여 자외선을 조사한 다음, 현상함으로써 제 2 금속막(33) 일정부분을 노출시키는 개구부(36)를 갖는, 두께가 상이한 포토레지스트 패턴(35a)을 형성한다. 도면에 도시된 회절 마스크(100)는 광차단막인 크롬(Cr)막(40)에 슬릿 패턴(42)을 형성하여 제작된 것으로, 자외선 조사시 슬릿간의 회절 현상으로 인하여 두께가 다른 영역을 가지는 포토레지스트 패턴(35a)을 형성할 수 있다. 여기서, 두께가 얇은 영역은 L로 표현하고, 상대적으로 두께가 두꺼운 영역을 H로 표현하기로 한다.

이어서, 도 5의 (b)에 도시된 바와 같이, 상기 포토레지스트 패턴(35a)을 식각 마스크로 보호막(34)을 식각한다. 이때, 제 2 금속막(33)은 몰리브덴으로 형성되는데, 상기 몰리브덴은 보호막(34) 식각가스와 식각선택비가 없다.

따라서, 포토레지스트 패턴(35a)의 개구부(36) 상에서의 제 2 금속막(33)은 식각되지만, 그 이외의 영역, 즉, 두께가 얇은(L) 포토레지스트 패턴(35a)은 보호막(34) 식각시 동시에 식각이 되면서 식각 방지막 역할을 수행하여 그 하부의 제 2 금속막(33)을 보호한다. 도면상에는 잔류하는 포토레지스트 패턴(35b)이 도시되어 있다. 이때, 식각 가스는 $\text{SF}_6 + \text{Cl}_2$ 가스에 O_2 가스로 일정량 첨가한 것을 사용한다.

그 다음, 도 6에 도시된 바와 같이, 잔류하는 포토레지스트 패턴을 제거한 다음, 보호막(34), 제 2 금속막(33) 및 절연막(32) 상에 투명 도전성 물질(38)을 형성한다. 상기 콘택홀에서 제 2 금속막(33)과 투명 도전성 물질(38)과의 콘택면적이 넓어짐으로써, 종래의 문제점으로 제기되었던 PD(Point Defect) 불량을 개선할 수 있다.

상기와 같은 액정표시장치의 제조방법을 이용한 본 발명의 실시예에 따른 액정표시장치의 단면도를 스토리지 전극부(A)와 박막 트랜지스터부(B)로 나누어 설명하면 다음과 같다.

도 7에 도시된 바와같이, 하부의 어레이 기판(50)상의 스토리지 전극부(A)에는 게이트 배선(51)이 형성되어 있으며, 게이트 배선(51)에서 연장된 게이트 전극(52)이 박막 트랜지스터부(B)에 형성되어 있다. 그리고, 스토리지 전극부(A) 및 박막 트랜지스터부(B) 전면에 절연막(53)이 형성되어 있다.

다음, 박막 트랜지스터부(B)의 절연막(53)상에 박막 트랜지스터(T)의 형성 영역에 반도체층(54)이 형성되어 있다. 상기 반도체층(54)은 비정질 실리콘막(54a)을 형성한 다음, 불순물이 도핑된 비정질 실리콘막(54b)을 증착하여 구성한다.

이어, 도핑된 비정질 실리콘막(54b)의 양단부와 중첩되도록 데이터 배선(도시되지 않음)에서 연장된 소오스 전극(61)과 드레인 전극(62)이 형성되어 있다. 여기서, 소오스 전극(61)은 상기 데이터 배선으로부터 연장된 전극이고, 소오스 전극(61) 맞은 편의 드레인 전극(62)이 게이트 전극(52)과 중첩하고 있다.

이때, 스토리지 전극부(A)에는 소오스 전극(61) 및 드레인 전극(62) 형성시 전 단의 게이트 배선(51)과 일부 중첩되는 불투명 금속막(60a)이 동시에 형성된다. 불투명 금속막(60a)은 데이터 배선과 동일 물질로 몰리브덴(Mo)을 사용함이 바람직하다.

다음, 불투명 금속막(60a) 및 소오스, 드레인 전극(61)(62)이 형성된 기판 전면에 보호막(64)을 형성한다.

이어, 전술한 바와 같이, 보호막(64) 상에 두께가 다른 영역을 갖는 포토레지스트 패턴(미도시)을 형성하고, 이것을 식각마스크로 하여 드레인 전극(62) 및 불투명 금속막(60a)의 소정부분을 노출시키는 제 1 및 제 2 콘택홀(65)(67)을 형성한다.

그 다음, 콘택홀(65)(67)이 형성된 보호막(64) 상에 투명 도전성 물질, 즉 ITO(Indium Tin Oxide) 물질인 화소전극(70)을 형성하여 스토리지 전극(Cst)을 형성할 수 있다.

상술한 본 발명의 실시예는 회절 마스크(100)를 이용하여 두께가 다른 영역을 가지는 포토레지스트 패턴(35a)을 형성한 다음, 이를 이용하여 보호막(34)(64)을 식각함으로써, 데이터 배선을 구성하는 몰리브덴(Mo)으로 형성되는 불투명 금속막(60a) 및 드레인 전극(62)과 화소전극(70)과의 콘택 면적을 넓혀 기존의 Mo/ITO 콘택 저항의 증가로 발생되었던 휘점, 약휘점 등의 PD(Point Defect) 불량을 개선할 수 있다.

이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

발명의 효과

상술한 본 발명의 액정표시장치의 제조방법에 의하면 다음과 같은 효과가 있다.

자외선 조사시 슬릿 패턴의 회절 현상을 이용한 회절 마스크(100)를 이용하여 두께가 다른 영역을 가지는 포토레지스트 패턴(35a)을 형성한 다음, 이를 이용하여 보호막(34)(64)을 식각함으로써, 데이터 배선을 구성하는 몰리브덴(Mo)으로 형성되는 불투명 금속막(60a) 및 드레인 전극(62)과 화소전극(70)과의 콘택 면적을 넓혀 기존의 Mo/ITO 콘택 저항의 증가로 발생되었던 휘점, 약휘점 등의 PD(Point Defect) 불량을 개선할 수 있다.

따라서, 안정된 스토리지 전극 및 드레인 전극의 전기적 접속을 형성함으로써 화면 품질을 개선할 수 있다.

(57) 청구의 범위

청구항 1.

절연막 상부에 금속막을 형성하는 단계;

상기 금속막 상에 보호막을 형성하는 단계;

상기 보호막 일정 부분을 노출시키는 개구부를 가지며, 두께가 다른 영역을 가지는 포토레지스트 패턴을 형성하는 단계;

상기 포토레지스트 패턴을 식각 마스크로 상기 보호막을 식각하여 상기 금속막 일정부분을 노출시키는 콘택홀을 형성하는 단계;

잔류하는 포토레지스트 패턴을 제거하는 단계; 및

상기 콘택홀을 통하여 노출된 금속막과 연결되는 투명성 도전 물질을 형성하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 2.

제 1항에 있어서,

상기 제 2 금속막은 몰리브덴으로 형성되는 것을 특징으로 하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 3.

제 2항에 있어서,

상기 두께가 다른 영역을 가지는 포토레지스트 패턴을 형성하는 단계는

상기 보호막 상에 포토레지스트막을 도포하는 단계와,

일정 슬릿 패턴을 갖는 회절 마스크를 이용하여 자외선을 조사한 다음, 현상 하여 상기 두께가 다른 영역을 가지는 포토레지스트 패턴을 형성하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 4.

기판을 제공하는 단계;

상기 기판에 가로 방향의 다수 개의 게이트 배선을 형성하는 단계;

상기 게이트 배선이 형성된 기판 상에 절연막을 형성하는 단계;

상기 절연막 상에 박막 트랜지스터 형성영역을 예정하는 반도체층을 형성하는 단계;

상기 반도체층 및 절연막 상에 상기 게이트 배선과 교차하는 다수 개의 데이터 배선과, 상기 데이터 배선과 일체로 된 소오스 전극 및, 상기 소오스 전극에 대하여 형성된 드레인 전극을 형성하는 단계;

상기 데이터 배선, 소오스 전극 및 드레인 전극이 형성된 전체 상부에 보호막을 형성하는 단계;

상기 드레인 전극 상에 보호막의 일정 부분을 노출시키는 개구부를 가지며, 두께가 다른 영역을 가지는 포토레지스트 패턴을 형성하는 단계;

상기 포토레지스트 패턴을 식각 마스크로 상기 보호막을 식각하여 상기 드레인 전극 일정부분을 노출시키는 콘택홀을 형성하는 단계;

잔류하는 포토레지스트 패턴을 제거하는 단계; 및

상기 콘택홀을 통하여 노출된 상기 드레인 전극과 연결되는 투명성 도전 물질을 형성하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 5.

제 4항에 있어서,

상기 제 2 금속막은 몰리브덴으로 형성되는 것을 특징으로 하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 6.

제 5항에 있어서,

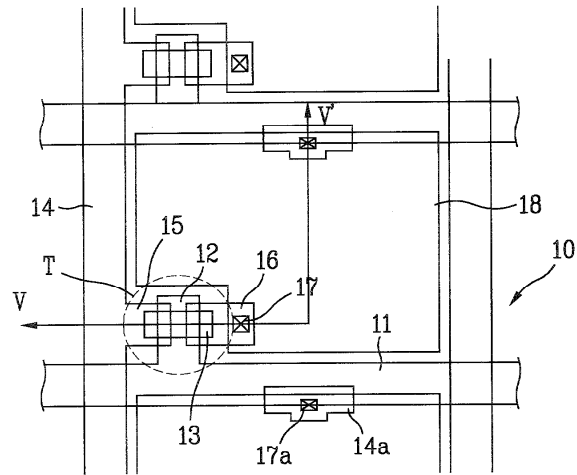
상기 두께가 다른 영역을 가지는 포토레지스트 패턴을 형성하는 단계는,

상기 보호막 상에 포토레지스트막을 도포하는 단계와,

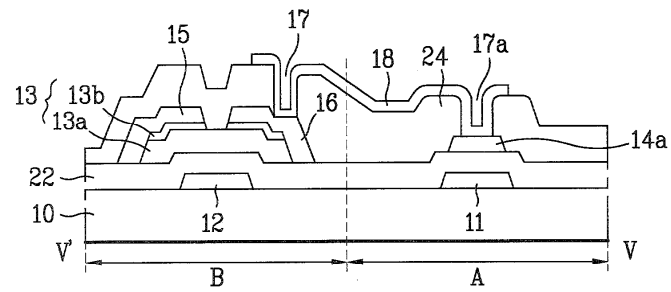
일정 슬릿 패턴을 갖는 회절 마스크를 이용하여 자외선을 조사한 다음, 현상하여 상기 두께가 다른 영역을 가지는 포토레지스트 패턴을 형성하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

도면

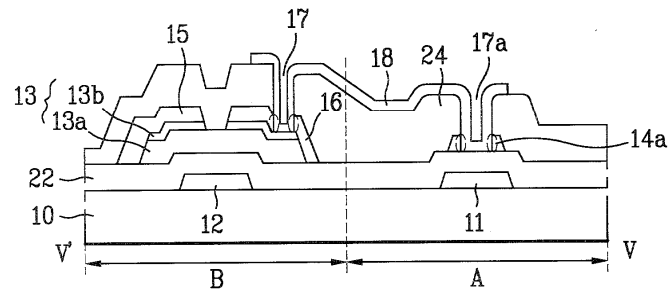
도면1



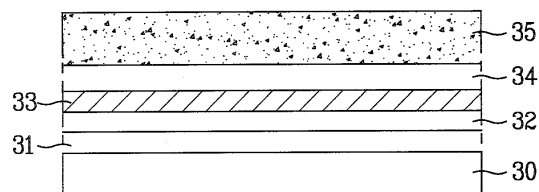
도면2



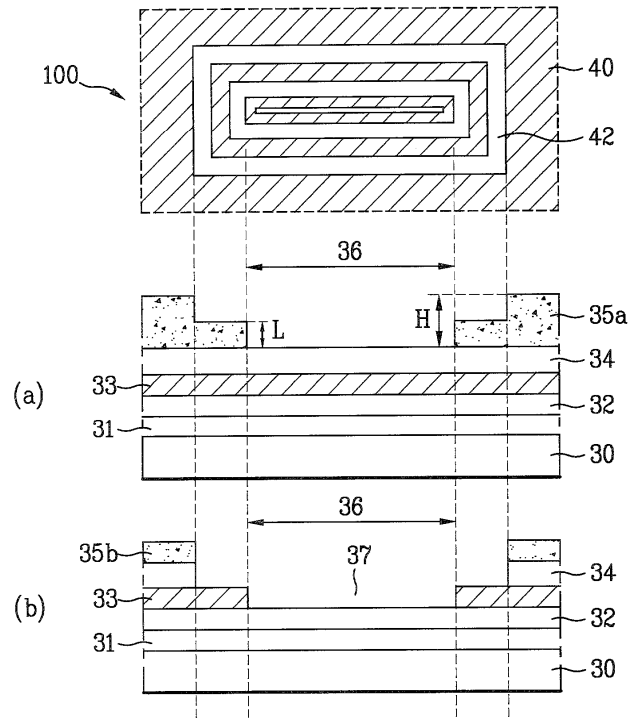
도면3



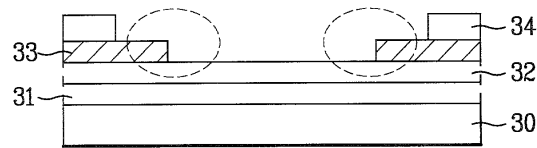
도면4



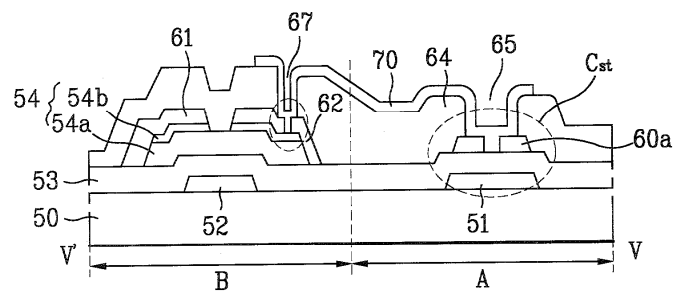
도면5



도면6



도면7



专利名称(译)	液晶显示装置的制造方法		
公开(公告)号	KR1020030056531A	公开(公告)日	2003-07-04
申请号	KR1020010086758	申请日	2001-12-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK DAELIM 박대림 HWANG SEONGSOO 황성수 MOON SOOHWAN 문수환 KIM YOUNGSIK 김영식		
发明人	박대림 황성수 문수환 김영식		
IPC分类号	G02F1/1362 G02F1/136		
CPC分类号	G02F2001/136236 G02F1/13458 G02F1/136227		
代理人(译)	金勇 新昌		
其他公开文献	KR100475111B1		
外部链接	Espacenet		

摘要(译)

目的：提供一种制造LCD（液晶显示器）的方法，通过使用衍射掩模形成稳定的存储电极，并改善图像的清晰度。组成：制造LCD的方法包括在绝缘膜（32）的上部形成金属膜（33），在金属膜上形成保护膜（34），形成光刻胶图案（35a）的步骤具有用于暴露保护膜的一部分和两个不同厚度区域的开口（36），通过使用光致抗蚀剂图案作为蚀刻掩模蚀刻保护膜形成用于暴露金属膜的一部分的接触孔，去除残留物光致抗蚀剂图案，并形成通过接触孔与暴露的金属膜连接的透明导电材料。

