(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl. [7]
G02F 1/133

(11) 공개번호 특2003-0022063
(43) 공개일자 2003년03월15일

(21) 출원번호 10-2002-0053732
(22) 출원일자 2002년09월06일

(30) 우선권주장 JP-P-2001-00270942 2001년09월06일 일본(JP)

(71) 출원인 엔이씨 일렉트로닉스 코포레이션
일본 211-8668 가나가와껭 가와사끼시 나까하라꾸 시모누마베 1753

(72) 발명자 오카다카요
일본국도쿄도미나토구시바5-7-1닛뽄덴끼가부시끼가이샤내

(74) 대리인 최달용

심사청구 : 있음

(54) 액정 디스플레이 장치와 그 신호 전송 방법

요약

LCD 장치에서 필요한 전송 라인의 수가 감소된다. 콘트롤러 회로에 마련된 제 1의 인터페이스 회로는 액티브 모드 기간이 서로 다른 극성 반전 신호와 수평 주사 신호를 병렬로 수신한다. 제 1의 인터페이스 회로는 극성 반전 신호와 수평 주사 신호로부터 직렬 신호를 생성하고, 직렬 신호를 전송 라인(들)을 통해 데이터 전극 구동 회로로 전송한다. 데이터 전극 구동 회로에 마련된 제 2의 인터페이스 회로는 직렬 신호로부터 극성 반전 신호와 수평 주사 신호를 병렬로 재생성한다.

대표도

도 7

색인어
LCD, 위상 회전, 그라데이션

명세서

도면의 간단한 설명

도 1은 종래 기술의 LCD 장치의 일 예의 구성을 도시하는 블록도.

도 2는 도 1의 종래 기술의 LCD 장치에서 사용되는 그레이 스케일 전원 회로의 구성을 도시하는 블록도.

도 3은 도 1의 종래 기술의 LCD 장치에서 사용되는 데이터 전극 구동 회로의 데이터 전극 구동부의 구성을 도시하는 블록도.

도 4는 도 1의 종래 기술의 LCD 장치의 데이터 전극 구동 회로의 데이터 전극 구동부의 장착 상태를 도시하는 개략도.

도 5는 도 1의 종래 기술의 LCD 장치의 데이터 전극 구동 회로의 데이터 전극 구동부, 백라이트 유닛, 및 LCD 패널의 장착 상태를 도시하는 개략도.

도 6은 도 1의 종래 기술의 LCD 장치의 동작을 도시하는 타이밍도로서, 수평 주사 신호(PH)와 극성 반전 신호(POL)만을 도시하는 도면.

도 7은 본 발명의 일 실시예에 따른 LCD 장치의 구성을 도시하는 블록도.

도 8은 도 7의 실시예에 따른 LCD 장치에서 사용되는 그레이 스케일 전원 회로의 구성을 도시하는 블록도.

도 9는 도 7의 실시예에 따른 LCD 장치에서 사용되는 데이터 전극 구동 회로의 데이터 전극 구동부의 구성을 도시하는 블록도.

도 10은 도 7의 실시예에 따른 LCD 장치에서 사용되는 데이터 전극 구동 회로에 마련된 수신기부(즉, 제 2의 인터페이스 회로)와 콘트롤러 회로에 마련된 송신기부(즉, 제 1의 인터페이스부)의 구성을 도시하는 개략적인 블록도.

도 11은 도 7의 실시예에 따른 LCD 장치의 동작을 도시하는 타이밍도로서, 수평 주사 신호(PH)와 극성 반전 신호(POL)에 부가하여, 직렬로 전송되는 전류-모드 신호(PH/POL)를 도시하는 도면.

도 12는 도 7에 따른 LCD 장치의 콘트롤러 회로에 마련되며, 전압 모드의 수직 주사 신호(PV)를 전류 모드로 변환하기 위해 사용되는 송신기부의 개략적인 회로도.

도 13은 도 7의 실시예에 따른 LCD 장치의 데이터 전극 구동 회로에 마련되며, 전류 모드의 레드, 그린, 및 블루 데이터를 전압 모드로 변환하기 위해 사용되는 수신기부의 개략적인 회로도.

♠도면의 주요 부분에 대한 부호의 설명♠

20 : LCD 패널30 : 콘트롤러 회로

31 : 송신기부40 : 그레이 스케일 전원 회로

41_1, 41_2, 및 41_3 : DAC 회로42_1 내지 42_{54} : 송신기 회로

50 : 데이터 전극 구동 회로50_1 내지 50_k : 데이터 전극 구동부

51_1 내지 51_3 : MPX 회로52_1 내지 52_3 : 8-비트 DAC 회로

53_1 내지 53_{384} : 전압 폴로워 회로60 : 주사 전극 구동 회로

75 : 수신기부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

발명의 배경

발명의 분야

본 발명은 액정 디스플레이(LCD) 장치에 관한 것이다. 특히, 본 발명은 내부 신호를 전송하기 위한 상대적으로 긴 전송 라인을 구비하는 LCD 장치 및 상기 장치에서의 신호 전송 방법에 관한 것이다.

관련 기술의 설명

LCD 장치에 있어서, 일반적으로, 콘트롤러 회로는 디스플레이될 이미지 입력 신호, 극성 반전 신호, 수평 주사 신호, 및 수직 주사 신호를 출력한다. 이미지 입력 신호는 수평 주사 신호와 동기하여 데이터 전극 구동 회로에 제공된다. 이렇게 제공된 이미지 입력 신호에 대응하는 픽셀 데이터 신호는 극성 반전 신호에 따라 극성 반전되어 데이터 전극 구동 회로로부터 LCD 패널의 각각의 데이터 전극으로 전송된다. 수직 주사 신호는 주사 전극 구동 회로로 제공된다. 주사 신호는 데이터 구동 회로에 의해 수직 주사 신호와 동기하여 주사 전극 구동 회로로 전송된다. 픽셀 데이터 신호는 주사 신호에 의해 선택된 패널 상의 소정의 픽셀 영역으로 제공되고, 상기 픽셀 데이터 신호에 따라 패널의 스크린 상에 이미지를 디스플레이하게 된다. 데이터 전극 구동 회로는 데이터 전극 구동부(들)를 포함한다. 주사 전극 구동 회로는 주사 전극 구동부(들)를 포함한다.

도 1은 상기 상술된 형태의 종래 기술의 LCD의 일 예의 회로 구성을 도시한다. 이 장치는 LCD 패널(1), 콘트롤러 회로(2), 그레이 스케일 전원 회로(3), 데이터 전극 구동 회로(4), 및 주사 전극 구동 회로(5)를 포함한다.

LCD 패널(1)은 각 픽셀을 레드(R), 그린(G), 및 블루(B)의 서브-픽셀로 분할함으로써 칼라 이미지를 생성하는 칼라 필터를 포함한다. 패널(1)은 대응하는 서브-픽셀 데이터 신호(D)가 인가되는 n 개의 데이터 전극(X1 내지 Xn)(여기서 n은 2보다 큰 양의 정수), 대응하는 주사 신호(V)가 인가되는 m 개의 주사 전극(Y1 내지 Ym)(여기서 m은 2보다 큰 양의 정수), 및 데이터 전극(X1 내지 Xn)과 주사 전극(Y1 내지 Ym)의 각 교차점에 형성된 서브-픽셀 영역(도시되지 않음)을 더 포함한다. 주사 신호(V)에 의해 선택된 소정의 서브-픽셀 영역에는 대응하는 서브-픽셀 데이터 신호(D)가 인가되고, 상기 신호(D)에 따라 패널(1)의 스크린(도시되지 않음) 상에 칼라 이미지를 디스플레이한다.

예를 들면, ASIC(Application Specific Integrated Circuit; 주문형 집적 회로)에 의해 형성된 콘트롤러 회로(2)는 8비트 레드 데이터(DR), 8비트 그린 데이터(DG), 및 8비트 블루 데이터(DB)를 데이터 전극 구동 회로(4)에 제공한다. 이들 데이터(DR, DG, 및 DB)는 LCD 장치의 외부로부터 상기 회로(2)로 제공된다. 상기 회로(2)는 LCD 장치의 외부로부터 제공되는 수평 동기 신호(SH) 및 수직 동기 신호(SV) 등에 기초하여 수평 주사 신호(PH), 수직 주사 신호(PV), 및 극성 반전 신호(POL)를 생성한다. 극성 반전 신호(POL)는 패널(1)을 교류 구동하기 위해 사용된다. 상기 회로(2)는 이렇게 생성된 수평 주사 신호(PH) 및 극성 반전 신호(POL)를 데이터 전극 구동 회로(4)에 전압 모드에서 동시에 제공하고, 이렇게 생성된 주사 신호(PV)를 전압 모드에서 주사 전극 구동 회로(5)에 제공한다. 또한, 상기 회로(2)는 레드 스케일 전압 데이터(DGR), 그린 스케일 전압 데이터(DGG), 및 블루 스케일 전압 데이터(DGB)를 그레이 스케일 전원 회로(3)에 공급한다. 상기 데이터(DGR, DGG, 및 DGB)는 감마(γ) 보정을 통해 상기 데이터(DR, DG, 및 DB)에 소정의 그라데이션을 각각 제공하기 위해 사용된다.

그레이 스케일 전원 회로(3)는 도 2에 도시된 바와 같이 세 개의 디지털-아날로그 변환기(DAC) 회로(11_1, 11_2, 및 11_3)와 54개의 전압 폴로워 회로(12_1 내지 12_{54})를 포함한다. DAC 회로(11_1)는 디지털 레드 스케일 전압 데이터(DGR)를 18개의 아날로그 레드 스케일 전압(V_{R0} 내지 V_{R17})으로 변환하고, 그 후, 상기 회로(11_1)는 상기 전압(V_{R0} 내지 V_{R17})을 전압 폴로워 회로(12_1 내지 12_{18})로 각각 제공한다. 유사하게, DAC 회로(11_2)는 디지털 그린 스케일 전압 데이터(DGG)를 18개의 아날로그 그린 스케일 전압(V_{G0} 내지 V_{G17})으로 변환하고, 그 후, 상기 회로(11_2)는 상기 전압(V_{G0} 내지 V_{G17})을 전압 폴로워 회로(12_{19} 내지 12_{36})로 각각 제공한다. DAC 회로(11_3)는 디지털 블루 스케일 전압 데이터(DGB)를 18개의 아날로그 블루 스케일 전압(V_{B0} 내지 V_{B17})으로 변환하고, 그 후, 상기 회로(11_3)는 상기 전압(V_{B0} 내지 V_{B17})을 전압 폴로워 회로(12_{37} 내지 12_{54})로 각각 제공한다. 아날로그 레드 스케일 전압(V_{R0} 내지 V_{R17}), 아날로그 그린 스케일 전압(V_{G0} 내지 V_{G17}), 및 아날로그 블루 스케일 전압(V_{B0} 내지 V_{B17}) 각각은 레드 데이터(DR), 그린 데이터(DG), 및 블루 데이터(DB) 각각에 대한 γ-보정을 위해 사용된다. 전압 폴로워 회로(12_1 내지 12_{54})는 아날로그 레드, 그린, 및 블루 스케일 전압(V_{R0} 내지 V_{R17}, V_{G0} 내지 V_{G17}, 또는 V_{B0} 내지 V_{B17})을 고입력 임피던스에서 각각 수신하고, 이들을 저출력 임피던스에서 데이터 전극 구동 회로(4)로 출력한다.

데이터 전극 구동 회로(4)는 k개의 데이터 전극 구동부(4_1 내지 4_k)(k는 자연수)를 포함한다. 상기 데이터 전극 구동부(4_1 내지 4_k) 각각은 레드, 그린, 블루 스케일 전압(V_{R0} 내지 V_{R17}, V_{G0} 내지 V_{G17}, 및/또는 V_{B0} 내지 V_{B17})에 기초하여 레드, 그린, 및 블루 데이터(DR, DG, 및/또는 DB)에 소정의 감마-보정을 적용하여 그라데이션을 제공한다. 그 다음, 상기 회로(4)는 이렇게 보정된 레드, 그린 및 블루 데이터(DR, DG, 및/또는 DB)를 384개의 서브-픽셀 데이터 신호(D)로 변환하고, 상기 신호(D)를 패널(1) 상의 데이터 전극(X1 내지 Xn)으로 출력한다.

예를 들면, 패널(1)이 SXGA(Super eXtended Graphic Array) 해상도 또는 모드용으로 설계된 경우, 패널(1)은 전체적으로 1280 픽셀(수평)×1024 픽셀(수직)을 갖는다. 이 경우, 서브-픽셀의 수는 3840 픽셀(수평)× 1024 픽셀(수직)인데, 그 이유는 각 픽셀이 세 개의 서브-픽셀, 즉 레드 서브-픽셀, 그린 서브-픽셀, 및 블루 서브-픽셀로 형성되기 때문이다. 여기서, (3840 픽셀)/(384 데이터 신호) = 10 (픽셀/데이터 신호)이다. 따라서, 데이터 전극 드라이버 회로의 전체 수는 10; 즉, k=10이다. 이것은 데이터 전극 구동 회로(4)가 10개의 데이터 전극 구동부(4_1 내지 4_{10})를 포함함을 의미한다. 하기의 설명은 상기 상술된 조건하에서 수행된다.

데이터 전극 구동부(4_1 내지 4_{10})는 각 소자 및 각 신호의 첨자를 제외하면 서로 동일한 회로 구성을 갖는다. 따라서, 이하 하나의 데이터 전극 구동부(4_1)에 대해서만 설명한다.

데이터 전극 구동 회로(4)의 데이터 전극 구동부(4_1)는, 도 3에 도시된 바와 같이, 세 개의 멀티플렉서(MPX) 회로(13_1 내지 13_3), 세 개의 8-비트 DAC(디지털-아날로그 변환기) 회로(14_1 내지 14_3), 및 384개의 전압 폴로워 회로(15_1 내지 15_{384})를 포함한다.

MPX 회로(13_1)는 그레이 스케일 전원 회로(3)로부터 레드 스케일 전압(V_{R0} 내지 V_{R17})을 수신하고, 콘트롤러 회로(2)로부터의 극성 반전 신호(POL)에 따라 레드 스케일 전압(V_{R0} 내지 V_{R8})의 세트 또는 레드 스케일 전압(V_{R9} 내지 V_{R17})의 세트를 DAC 회로(14_1)에 교대적으로 제공한다. 유사하게, MPX 회로(13_2)는 그레이 스케일 전원 회로(3)로부터 그린 스케일 전압(V_{G0} 내지 V_{G17})을 수신하고, 극성 반전 신호(POL)에 따라 그린 스케일 전압(V_{G0} 내지 V_{G8})의 세트 또는 그린 스케일 전압(V_{G9} 내지 V_{G17})의 세트를 DAC 회로(14_2)에 교대적으로 제공한다. MPX 회로(13_3)는 블루 스케일 전원 회로(3)로부터 블루 스케일 전압(V_{B0} 내지 V_{B17})을 수신하고, 극성 반전 신호(POL)에 따라 블루 스케일 전압(V_{B0} 내지 V_{B8})의 세트 또는 블루 스케일 전압(V_{B9} 내지 V_{B17})의 세트를 DAC 회로(14_2)에 교대적으로 제공한다.

DAC 회로(14_1)는 MPX 회로(13_1)로부터의 레드 스케일 전압(V_{R0} 내지 V_{R8})의 세트 또는 레드 스케일 전압(V_{R9} 내지 V_{R17})의 세트에 기초하여 콘트롤러 회로(2)로부터의 8-비트 레드 데이터(DR)에 소정의 감마-보정을 적용하여, 레드 데이터(DR)에 그라데이션을 제공한다. 또한, DAC 회로(14_1)는 이렇게 보정된 디지털 레드 데이터(DR)를 아날로그 레드 데이터 신호로 변환하여 대응하는 전압 폴로워 회로(15_1, 15_4, 15_7, ..., 및 15_{382})에 제공한다. 유사하게, DAC 회로(14_2)는 MPX 회로(13_2)로부터의 그린 스케일 전압(V_{G0} 내지 V_{G8})의 세트 또는 그린 스케일 전압(V_{G9} 내지 V_{G17})의 세트에 기초하여 콘트롤러 회로(2)로부터의 8-비트 그린 데이터(DG)에 소정의 감마-보정을 적용하여, 그린 데이터(DG)에 그라데이션을 제공한다. 또한, DAC 회로(14_2)는 이렇게 보정된 디지털 그린 데이터(DG)를 아날로그 그린 데이터 신호로 변환하여 대응하는 전압 폴로워 회로(15_2, 15_5, 15_8, ..., 및 15_{383})에 제공한다. DAC 회로(14_3)는 MPX 회로(13_3)로부터의 블루 스케일 전압(V_{B0} 내지 V_{B8})의 세트 또는 블루 스케일 전압(V_{B9} 내지 V_{B17})의 세트에 기초하여 콘트롤러 회로(2)로부터의 8-비트 블루 데이터(DG)에 소정의 감마-보정을 적용하여, 블루 데이터(DB)에 그라데이션을 제공한다. 또한, DAC 회로(14_3)는 이렇게 보정된 디지털 블루 데이터(DB)를 아날로그 블루 데이터 신호로 변환하여 대응하는 전압 폴로워 회로(15_3, 15_6, 15_9, ..., 및 15_{384})에 제공한다.

전압 폴로워 회로(15_1 내지 15_{384})는 하이 입력 임피던스에서 대응하는 레드, 그린, 및 블루 데이터 신호를 수신하고, 로우 출력 임피던스에서 대응하는 데이터 전극(X1 내지 Xn)에 서브-픽셀 데이터 신호(D)로서 전송한다.

주사 전극 구동 회로(5)는 콘트롤러 회로(2)로부터 전송된 수직 주사 신호(PV)와 동기하여 주사 신호(V)를 생성한다. 그 다음, 상기 회로(5)는 이렇게 생성된 주사 신호(V)를 대응하는 주사 전극(Y1 내지 Ym)에 제공한다.

제어기 회로(2)와 그레이 스케일 전원 회로(3)는 도 4에 도시된 바와 같이 인쇄 배선 기판(PWB; Printed Wiring Board; 16)에 장착된다. 10개의 데이터 전극 구동 회로(4_1 내지 4_{10})는 PWB(16)를 패널(1)에 전기적으로 연결하는 10개의 캐리어 테이프(carrier tapes)에 각각 장착되어, 10개의 테이프 캐리어 패키지(TCP)(17_1 내지 17_{10})를 형성한다. PWB(16)는 도 5에 도시된 바와 같이 백라이트 유닛(18)의 상부에 부착된다. 거의 쐐기 모양의 단면을 갖는 상기 백라이트 유닛(18)은 패널(1)의 이면측에 위치된다. 상기 백라이트 유닛(18)은 점광원(예를 들면, 백색 램프) 또는 선형 광원(예를 들면, 형광 램프), 및 광원으로부터의 광을 확산하여 평면 광원으로 형성하기 위한 광확산기(optical diffuser)를 포함한다. 패널(1)이 자체적으로 광을 방출하지 않기 때문에, 상기 유닛(18)은 패널(1)의 이면을 균일하게 조명하기 위해 사용된다.

도 1의 종래 기술의 LCD 장치에 있어서, 도 6에 도시된 바와 같이, 콘트롤러 회로(2)로부터 평행하게 출력되는 극성 반전 신호(POL)와 수평 주사 신호(PH)는 상이한 타이밍에서 그들의 액티브 모드 기간을 갖는다. 구체적으로는, 수평 주사 신호(PH)가 액티브 모드(즉, 논리 하이 레벨)에 있을 때, 극성 반전 신호(POL)는 액티브 모드에 있지 않고 비유효 상태에 있게 된다. 한편, 극성 반전 신호(POL)가 액티브 모드에 있을 때, 수평 주사 신호(PH)는 액티브 모드에 있지 않게 된다.

그레이 스케일 전원 회로(3)로부터 제공되는 레드 스케일 전압(V_{R0} 내지 V_{R17})은 수평 주사 신호(PH)와 동기하여 MPX 회로(13_1)에 입력된다. 그 후, 극성 반전 신호(POL)에 따라 레드 스케일 전압(V_{R0} 내지 V_{R8})의 세트 또는 레드 스케일 전압(V_{R9} 내지 V_{R17})의 세트가 DAC 회로(14_1)에 교대적으로 제공된다. 유사하게, 그레이 스케일 전원 회로(3)로부터 제공되는 그린 스케일 전압(V_{G0} 내지 V_{G17})은 수평 주사 신호(PH)와 동기하여 MPX 회로(13_2)에 입력된다. 그 후, 극성 반전 신호(POL)에 따라 그린 스케일 전압(V_{G0} 내지 V_{G8})의 세트 또는 그린 스케일 전압(V_{G9} 내지 V_{G17})의 세트가 DAC 회로(14_2)에 교대적으로 제공된다. 그레이 스케일 전원 회로(3)로부터 제공되는 블루 스케일 전압(V_{B0} 내지 V_{B17})은 수평 주사 신호(PH)와 동기하여 MPX 회로(13_3)에 입력된다. 그 후, 극성 반전 신호(POL)에 따라 블루 스케일 전압(V_{B0} 내지 V_{B8})의 세트 또는 블루 스케일 전압(V_{B9} 내지 V_{B17})의 세트가 DAC 회로(14_3)에 교대적으로 제공된다.

레드 스케일 전압(V_{R0} 내지 V_{R8})의 세트 또는 레드 스케일 전압(V_{R9} 내지 V_{R17})의 세트에 기초하여, 콘트롤러 회로(2)로부터 제공되며 DAC 회로(14_1)에 입력되는 8-비트 레드 데이터(DR)에 대해 DAC 회로(14_1)에서 감마-보정이 수행되어, 상기 데이터(DR)에 그라데이션을 제공한다. 이와 동시에, 레드 데이트(DR)는 아날로그 레드 데이터 신호로 변환된다. 이렇게 얻어진 아날로그 레드 데이터 신호는 대응하는 전압 폴로워 회로(15_1, 15_4, 15_7, ..., 및 15_{382})에 제공된다. 유사하게, 그린 스케일 전압(V_{G0} 내지 V_{G8})의 세트 또는 그린 스케일 전압(V_{G9} 내지 V_{G17})의 세트에 기초하여, 콘트롤러 회로(2)로부터 제공되며 DAC 회로(14_2)에 입력되는 8-비트 그린 데이터(DG)에 대해 DAC 회로(14_2)에서 감마-보정이 수행되어, 상기 데이터(DG)에 그라데이션을 제공한다. 이와 동시에, 그린 데이트(DG)는 아날로그 그린 데이터 신호로 변환된다. 이렇게 얻어진 아날로그 그린 데이터 신호는 대응하는 전압 폴로워 회로(15_2, 15_5, 15_8, ..., 및 15_{383})에 제공된다. 블루 스케일 전압(V_{B0} 내지 V_{B8})의 세트 또는 블루 스케일 전압(V_{B9} 내지 V_{B17})의 세트에 기초하여, 콘트롤러 회로(2)로부터 제공되며 DAC 회로(14_3)에 입력되는 8-비트 블루 데이터(DB)에 대해 DAC 회로(14_3)에서 감마-보정이 수행되어, 상기 데이터(DB)에 그라데이션을 제공한다. 이와 동시에, 블루 데이트(DB)는 아날로그 블루 데이터 신호로 변환된다. 이렇게 얻어진 아날로그 블루 데이터 신호는 대응하는 전압 폴로워 회로(15_3, 15_6, 15_8, ..., 및 15_{384})에 제공된다.

이렇게 얻어진 아날로그 레드, 그린, 및 블루 데이터 신호는 서브-데이터 신호(D)로서 대응하는 데이터 전극(X1 내지 Xn)에 전송된다.

수직 주사 신호(PV)는 콘트롤러 회로(2)로부터 주사 전극 구동 회로(5)로 제공된다. 주사 신호(V)는 상기 회로(5)에 의해 생성되고 상기 신호(PV)와 동기하여 주사 전극(Y1 내지 Ym)으로 출력된다. 패널(1)에 있어서, 서브-픽셀 데이터 신호(D)는 주사 신호(V)에 의해 선택된 소정의 서브-픽셀 영역으로 제공되고, 이렇게 제공된 서브-픽셀 데이터 신호(D)에 따라 패널(1)의 스크린(도시되지 않음) 상에 칼라 이미지를 디스플레이하게 된다.

상기 상술된 종래 기술의 LCD 장치에 있어서는, 다음과 같은 문제점이 있다.

수평 및 수직 주사 신호(PH 및 PV), 극성 반전 신호(POL), 레드, 그린, 및 블루 데이터(DR, DG, 및 DB), 레드 스케일 전압(V_{R0} 내지 V_{R17}), 그린 스케일 전압(V_{G0} 내지 V_{G17}), 및 블루 스케일 전압(V_{B0} 내지 V_{B17})은 모두 전압 모드에서 전송된다. 따라서, 종래 기술의 LCD 장치가 상대적으로 크게 설계되면, 이들 신호 또는 데이터용의 전송 라인은 상대적으로 길게 될 것이다. 이 경우, 신호 또는 데이터는 전송 라인의 분포 상수(distributed constant) 또는 파라미터(예를 들면, 분포 용량, 인덕턴스, 및 저항)에 의해 영향을 받게 되기 때문에, 이렇게 전송된 신호 및/또는 데이터는 고주파 영역에서 위상 회전이 발생하게 된다. 결과적으로, 이미지 품질이 저하하는 문제가 발생할 수도 있다다.

또한, 전송 라인의 분포 커패시터(distributed capacitors)가 각 신호의 전압 변화에 응답하여 충전 및 방전되기 때문에, 고주파 노이즈가 생성된다. 이들 노이즈는 다른 전자 장치에 EMI(Electro-Magnetic Interference)를 미치게 된다. 이것은 다른 문제점이다.

또한, 수평 및 수직 주사 신호(PH 및 PV) 각각은 하나의 전송 라인을 필요로 한다. 극성 반전 신호(POL)는 하나의 전송 라인을 필요로 한다. 8-비트의 레드 데이터(DR)는 8개의 전송 라인을 필요로 한다. 8-비트의 그린 데이터(DG)는 8개의 전송 라인을 필요로 한다. 8-비트의 블루 데이터(DB)는 8개의 전송 라인을 필요로 한다. 레드 스케일 전압(V_{R0} 내지 V_{R17})은 18개의 전송 라인을 필요로 한다. 그린 스케일 전압(V_{G0} 내지 V_{G17})은 18개의 전송 라인을 필요로 한다. 블루 스케일 전압(V_{B0} 내지 V_{B17})은 18개의 전송 라인을 필요로 한다. 따라서, PWB(16) 및/또는 TCP(17_1 내지 17_{10})의 크기가 작게 설계되면, 필요한 전송 라인이 필요한 만큼 형성되는 것이 어렵거나 불가능하다는 문제점이 발생할 것이다. 따라서, LCD 장치를 소형화하는 경우에는, 필요한 전송 라인의 수를 가능한 한 감소할 필요가 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 필요한 전송 라인의 수가 감소된 LCD 장치를 제공하고, 상기 장치 내에서 신호를 전송하는 방법을 제공하는 것이다.

본 발명의 다른 목적은 장치 내에서 전송되는 신호의 고주파 영역에서 위상 회전 및 노이즈를 방지 또는 억제하는 LCD 장치를 제공하고, 상기 장치 내에서 신호를 전송하는 방법을 제공하는 것이 본 발명의 목적이다.

본 발명의 또 다른 목적은 다른 전자 장치에 EMI를 방지하는 LCD 장치를 제공하고, 상기 장치 내에서 신호를 전송하는 방법을 제공하는 것이다.

상기 언급된 목적 및 언급되지 않은 다른 목적은 하기의 설명을 통해 당업자는 쉽게 이해할 수 있을 것이다.

본 발명의 제 1의 양상에 따르면, LCD 장치가 마련되는데, 상기 LCD 장치는:

픽셀 데이터 신호를 수신하기 위한 데이터 전극, 주사 신호를 수신하기 위한 주사 전극, 및 상기 데이터 전극과 상기 주사 전극의 교차점에 위치된 픽셀 영역을 구비하는 액정 디스플레이(LCD) 패널과;

수평 주사 신호와 동기하여 이미지 입력 신호를 수신하고, 극성 반전 신호에 기초하여 상기 이미지 입력 신호에 대응하는 상기 픽셀 데이터 신호를 극성 반전하며, 이렇게 극성 반전된 상기 픽셀 데이터 신호를 상기 패널의 상기 데이터 전극으로 전송하기 위한 데이터 전극 구동 회로와;

수직 주사 신호와 동기하여 주사 신호를 상기 패널의 상기 주사 전극으로 전송하기 위한 주사 전극 구동 회로; 및

상기 이미지 입력 신호, 상기 극성 반전 신호, 상기 수평 주사 신호 및 상기 수직 주사 신호를 출력하기 위한 콘트롤러 회로를 포함하며,

상기 픽셀 영역의 일부는 상기 주사 신호에 의해 선택되고,

상기 픽셀 데이터 신호는 상기 픽셀 영역의 상기 일부에 제공되고, 상기 인가된 픽셀 데이터 신호에 대응하는 이미지를 디스플레이하며,

상기 콘트롤러 회로는 액티브 모드 기간이 서로 상이한 상기 극성 반전 신호와 상기 수평 주사 신호를 병렬로 수신하고, 상기 극성 반전 신호와 상기 수평 주사 신호로부터 직렬 신호를 생성하며, 상기 직렬 신호를 전송 라인(들)을 통해 상기 데이터 전극 구동 회로로 전송하는 제 1의 인터페이스 회로를 포함하며;

상기 데이터 전극 구동 회로는 상기 직렬 신호로부터 상기 극성 반전 신호와 상기 수평 주사 신호를 병렬로 재생성하는 제 2의 인터페이스 회로를 포함한다.

본 발명의 제 1의 양상에 따른 LCD 장치에 있어서, 제 1의 인터페이스 회로는 콘트롤러 회로에 마련된다. 제 1의 인터페이스 회로는 액티브 모드 기간이 서로 상이한 극성 반전 신호와 수평 주사 신호를 병렬로 수신한다. 또한, 제 1의 인터페이스 회로는 상기 극성 반전 신호와 수평 주사 신호로부터 직렬 신호를 생성하고, 상기직렬 신호를 전송 라인(들)을 통해 데이터 전극 구동 회로로 전송한다.

또한, 제 2의 인터페이스 회로는 데이터 전극 구동 회로에 마련된다. 제 2의 인터페이스 회로는 상기 직렬 신호로부터 극성 반전 신호와 수평 주사 신호를 병렬로 재생성한다.

따라서, 필요한 전체 전송 라인의 수는 감소될 수 있고, 이에 의해 LCD 장치의 소형화에 대처할 수 있게 된다.

본 발명의 제 1의 양상에 따른 장치의 양호한 실시예에 있어서, 상기 장치는 상기 직렬 신호가 전류 모드에서 전송되는 구성을 갖는다. 본 실시예에 있어서, 직렬 신호는 전류 모드에서 전송되고, 따라서, 장치 내에서 전송되는 신호의 고주파 영역에서의 위상 회전은 방지될 수 있다. 이것은 이미지 품질이 향상되고 동시에 고주파 노이즈가 감소될 수 있으며, 다른 전자 장치에 대한 EMI가 방지될 수 있다는 것을 의미한다.

본 발명의 제 1의 양상에 따른 장치의 다른 양호한 실시예에 있어서, 상기 제 1의 인터페이스 회로는 병렬로 전송되는 상기 극성 반전 신호와 상기 수평 주사 신호를 제 1의 직렬 신호 전압으로 변환하는 병렬-직렬 변환기 회로; 및 상기 제 1의 직렬 신호 전압을 신호 전류로 변환하는 전압-전류 변환기 회로를 포함한다. 상기 신호 전류는 상기 전송 라인

(들)으로 출력된다. 상기 제 2의 인터페이스 회로는 상기 신호 전류를 제 2의 신호 전압으로 변환하는 전류-전압 변환기 회로; 및 상기 제 2의 신호 전압을 상기 극성 반전 신호와 상기 수평 주사 신호로 병렬로 변환하는 직렬-병렬 변환기 회로를 포함한다.

본 발명의 제 1의 양상에 따른 장치의 또 다른 양호한 실시예에 있어서, 상기 데이터 전극 구동 회로는 상기 데이터 전극의 수에 따라 적어도 하나의 데이터 전극 구동부를 포함한다.

본 발명의 제 2의 양상에 따르면, LCD 장치 내에서 신호를 전송하는 방법이 마련된다. 상기 장치는:

픽셀 데이터 신호를 수신하기 위한 데이터 전극, 주사 신호를 수신하기 위한 주사 전극, 및 상기 데이터 전극과 상기 주사 전극의 교차점에 위치된 픽셀 영역을 구비하는 액정 디스플레이(LCD) 패널과;

수평 주사 신호와 동기하여 이미지 입력 신호를 수신하고, 극성 반전 신호에 기초하여 상기 이미지 입력 신호에 대응하는 상기 픽셀 데이터 신호를 극성 반전하며, 이렇게 극성 반전된 상기 픽셀 데이터 신호를 상기 패널의 상기 데이터 전극으로 전송하기 위한 데이터 전극 구동 회로와;

수직 주사 신호와 동기하여 주사 신호를 상기 패널의 상기 주사 전극으로 전송하기 위한 주사 전극 구동 회로; 및

상기 이미지 입력 신호, 상기 극성 반전 신호, 상기 수평 주사 신호 및 상기 수직 주사 신호를 출력하기 위한 콘트롤러 회로를 포함하며,

상기 픽셀 영역의 일부는 상기 주사 신호에 의해 선택되고,

상기 픽셀 데이터 신호는 상기 픽셀 영역의 상기 일부에 제공되고, 상기 인가된 픽셀 데이터 신호에 대응하는 이미지를 디스플레이한다.

상기 콘트롤러 회로는 액티브 모드 기간이 서로 상이한 상기 극성 반전 신호와 상기 수평 주사 신호를 병렬로 수신하고, 상기 극성 반전 신호와 상기 수평 주사 신호로부터 직렬 신호를 생성하며, 상기 직렬 신호를 전송 라인(들)을 통해 상기 데이터 전극 구동 회로로 전송한다.

상기 데이터 전극 구동 회로는 상기 극성 반전 신호와 상기 수평 주사 신호를 상기 직렬 신호로부터 병렬로 재생성한다.

본 발명의 제 2의 양상에 따른 LCD 장치에서 신호를 전송하는 방법에 있어서, 콘트롤러 회로 및 데이터 전극 구동 회로는 본 발명의 제 1의 양상에 따른 LCD 장치의 콘트롤러 회로 및 데이터 전극 구동 회로와 동일한 동작을 수행한다. 따라서, 제 1의 실시예의 장치에서와 동일한 효과가 달성될 수 있다.

본 발명의 제 2의 양상에 따른 방법의 양호한 실시예에 있어서, 상기 직렬 신호는 전류 모드로 전송된다. 본 실시예에 있어서, 상기 장치 내에서 전송되는 신호의 고주파 영역에서의 위상 회전은 방지될 수 있다. 이것은 이미지 품질이 향상되고, 동시에, 고주파 노이즈가 감소될 수 있으며 다른 전자 장치에 대한 EMI가 방지될 수 있음을 의미한다.

본 발명의 제 2의 양상에 따른 방법의 다른 양호한 실시예에 있어서, 상기 콘트롤러 회로는 병렬로 전송된 상기 극성 반전 신호와 상기 수평 주사 신호를 제 1의 직렬 신호 전압으로 변환하는 병렬-직렬 변환 단계; 및 상기 제 1의 직렬 신호 전압을 신호 전류로 변환하는 전압-전류 변환 단계를 수행한다. 상기 신호 전류는 상기 전송 라인(들)으로 출력된다. 상기 데이터 전극 구동 회로는 상기 신호 전류를 제 2의 신호 전압으로 변환하는 전류-전압 변환 단계; 및 상기 제 2의 신호 전압을 상기 극성 반전 신호와 상기 수평 주사 신호로 병렬로 변환하는 직렬-병렬 변환 단계를 수행한다.

본 발명을 쉽게 달성하기 위해서, 첨부된 도면과 연계하여 설명될 것이다.

발명의 구성 및 작용

하기에 본 발명의 양호한 실시예가 첨부된 도면과 연계하여 상세히 설명될 것이다.

도 7은 본 발명의 일 실시예에 따른 LCD 장치의 회로 구성을 도시한다. 이 장치는 LCD 패널(20), 콘트롤러 회로(30), 그레이 스케일 전원 회로(40), 데이터 전극 구동 회로(50), 및 주사 전극 구동 회로(60)를 포함한다.

LCD 패널(20)은 각 픽셀을 레드(R) 서브-픽셀, 그린(G) 서브-픽셀, 및 블루(B) 서브-픽셀로 분할함으로써 칼라 이미지를 생성하는 칼라 필터를 포함한다. 패널(20)은 대응하는 서브-픽셀 데이터 신호(D)가 인가되는 n개의 데이터 전극(X1 내지 Xn)(여기서 n은 2보다 큰 양의 정수), 대응하는 주사 신호(V)가 인가되는 m개의 주사 전극(Y1 내지 Ym)(여기서, m은 2보다 큰 양의 정수), 및 상기 데이터 전극(X1 내지 Xn)과 상기 주사 전극(Y1 내지 Ym) 사이의 각 교차점에 형성된 서브-픽셀 영역(도시되지 않음)을 더 포함한다. 주사 신호(V)에 의해 선택된 특정 서브-픽셀 영역에는 대응하는 서브-픽셀 데이터 신호(D)가 인가되고, 이 신호(D)에 따라 패널(20)의 스크린(도시되지 않음) 상에 칼라 이미지를 디스플레이하게 된다.

예를 들면, ASIC으로 형성된 콘트롤러 회로(30)는 전류 모드에서 8비트 레드 데이터(DR), 8비트 그린 데이터(DG), 및 8비트 블루 데이터(DB)를 데이터 전극 구동 회로(50)에 제공한다. 이들 데이터(DR, DG, 및 DB)는 LCD 장치의 외부로부터 상기 회로(30)에 제공된다. 상기 회로(30)는, LCD 장치의 외부로부터 제공되는 수평 동기 신호(SH), 수직 동기 신호(SV) 등에 기초하여, 수평 주사 신호(PH), 수직 주사 신호(PV), 및 극성 반전 신호(POL)를 생성한다. 극성 반전 신호(POL)는 소정 주기(예를 들면, R, G, 및 B 서브-픽셀의 주기)에서 패널(20)을 AC 구동하기 위해 사용된다. 상기 회로(30)는 이렇게 생성된 수평 주사 신호(PH)와 극성 반전 신호(POL)를 직렬 신호(PH/POL)의 형태로 전류 모드에서 데이터 전극 구동 회로(50)로 제공한다. 동시에, 상기 회로(30)는 이렇게 생성된 수직 주사 신호(PV)를 전류 모드에서 주사 전극 구동 회로(60)로 제공한다. 또한, 상기 회로(30)는 레드 스케일 전압 데이터(DGR), 그린 스케일 전압 데이터(DGG), 및 블루 스케일 전압 데이터(DGB)을 그레이 스케일 전원 회로(40)로 제공하는데, 이들은 감마-보정을 통해 DR, DG, 및 DB에 그라데이션을 각각 제공하기 위해 사용된다.

그레이 스케일 전원 회로(40)는 도 8에 도시된 바와 같이 세 개의 DAC 회로(41_1, 41_2, 및 41_3)와 54개의 송신기 회로(42_1 내지 42_{54})를 포함한다.

DAC 회로(41_1)는 디지털 레드 스케일 전압 데이터(DGR)를 아날로그 레드 스케일 전압(V_{R0} 내지 V_{R17})으로 변환하고, 그 후, 상기 회로(41_1)는 아날로그 전압(V_{R0} 내지 V_{R17})을 송신기 회로(42_1 내지 42_{18})로 각각 전송한다. 유사하게, DAC 회로(41_2)는 디지털 그린 스케일 전압 데이터(DGG)를 아날로그 그린 스케일 전압(V_{G0} 내지 V_{G17})으로 변환하고, 그 후, 상기 회로(41_2)는 아날로그 전압(V_{G0} 내지 V_{G17})을 송신기 회로(42_{19} 내지 42_{36})로 각각 전송한다. DAC 회로(41_3)는 디지털 블루 스케일 전압 데이터(DGB)를 아날로그 블루 스케일 전압(V_{B0} 내지 V_{B17})으로 변환하고, 그 후, 상기 회로(41_3)는 아날로그 전압(V_{B0} 내지 V_{B17})을 송신기 회로(42_{37} 내지 42_{54})로 각각 전송한다. 아날로그 레드 스케일 전압(V_{R0} 내지 V_{R17}), 아날로그 그린 스케일 전압(V_{G0} 내지 V_{G17}), 및 아날로그 블루 스케일 전압(V_{B0} 내지 V_{B17})은 레드 데이터(DR), 그린 데이터(DG), 및 블루 데이터(DB) 각각에 대한 감마-보정을 위해 사용된다.

송신기 회로(42_1 내지 42_{18})는 고입력 임피던스에서 아날로그 레드 스케일 전압(V_{R0} 내지 V_{R17})을 각각 수신하여, 아날로그 레드 스케일 전류(I_{R0} 내지 I_{R17})로 각각 변환한다. 그 다음, 상기 회로(42_1 내지 42_{18})는 이렇게 얻어진 아날로그 레드 스케일 전류(I_{R0} 내지 I_{R17})를 데이터 전극 구동 회로(50)에 저출력 임피던스에서 출력한다. 유사하게, 송신기 회로(42_{19} 내지 42_{36})는 고입력 임피던스에서 아날로그 그린 스케일 전압(V_{G0} 내지 V_{G17})을 각각 수신하여, 아날로그 그린 스케일 전류(I_{G0} 내지 I_{G17})로 각각 변환한다. 그 다음, 상기 송신기 회로(42_1 내지 42_{18})는 이렇게 얻어진 아날로그 그린 스케일 전류(I_{G0} 내지 I_{G17})를 데이터 전극 구동 회로(50)에 저출력 임피던스에서 출력한다. 송신기 회로(42_{37} 내지 42_{54})는 고입력 임피던스에서 아날로그 블루 스케일 전압(V_{G0} 내지 V_{G17})을 각각 수신하여, 아날로그 블루 스케일 전류(I_{B0} 내지 I_{B17})로 각각 변환한다. 그 다음, 상기 회로(42_{37} 내지 42_{54})는 이렇게 얻어진 아날로그 블루 스케일 전류(I_{B0} 내지 I_{B17})를 데이터 전극 구동 회로(50)에 저출력 임피던스에서 출력한다.

데이터 전극 구동 회로(50)는 k개의 데이터 전극 구동부(50_1 내지 50_k)(여기서, k는 자연수)를 포함한다. 상기 데이터 전극 구동부(50_1 내지 50_k) 각각은 전류 모드에서 콘트롤러 회로(30)로부터 제공된 레드, 그린, 또는 블루 데이터(DR, DG, 또는 DB)를 전압 모드로 변환하고, 그 후, 상기 회로(50)는 레드, 그린, 및 블루 스케일 전류(I_{R0} 내지 I_{R17}, I_{G0} 내지 I_{G17}, I_{B0} 내지 I_{B17})에 기초하여 이렇게 변환된 레드, 그린, 또는 블루 데이터(DR, DG, 또는 DB)에 소정의 감마-보정을 각각 수행하여, 그라데이션을 제공한다. 그 후, 상기 회로(50)는 이렇게 변환되고 보정된 레드, 그린, 및 블루 데이터(DR, DG, 및/또는 DB)를 384개의 서브-픽셀 데이터 신호(D)로 변환한 후, 상기 신호(D)를 패널(20) 상의 데이터 전극(X1 내지 Xn)으로 출력한다.

예를 들면, 패널(20)이 SXGA 해상도 또는 모드로 설계되고 전체적으로 1280 픽셀(수평) ×1024 픽셀(수직)을 갖는 경우, 서브-픽셀의 수는 3840 픽셀(수평) ×1024 픽셀(수직)인데, 각 픽셀이 레드 서브-픽셀, 그린 서브-픽셀, 및 블루 서브-픽셀로 형성되기 때문이다. 여기서, (3840 픽셀)/(384 데이터 신호) = 10 (픽셀/데이터 신호)가 된다. 따라서, 전체 데이터 전극 구동부(10)의 수는 10, 즉, k=10이다. 이것은 데이터 전극 구동 회로(50)가 10개의 데이터 전극 구동부(50_1 내지 50_{10})를 포함하는 것을 의미한다. 하기에 있어서는, 상기 상술된 조건을 기초하여 설명할 것이다.

데이터 전극 구동부(50_1 내지 50_{10})는 각 소자 및 각 신호의 첨자를 제외하면 서로 동일한 회로 구성을 갖는다. 따라서, 데이터 전극 구동부(50_1)에 대해서만 설명한다.

데이터 전극 구동 회로(50)의 데이터 전극 구동부(50_1)는, 도 9에 도시된 바와 같이, 수신기(즉, I-V 변환기)부(75), 세 개의 MPX 회로(51_1 내지 51_3), 세 개의 8-비트 DAC 회로(52_1 내지 52_3), 및 384개의 전압 폴로워 회로(53_1 내지 53_{384})를 포함한다.

수신기부(75)는 그레이 스케일 전원 회로(40)로부터 레드, 그린, 및 블루 스케일 전류(I_{R0} 내지 I_{R17}, I_{G0} 내지 I_{G17}, I_{B0} 내지 I_{B17})를 수신하고, 이들을 레드 스케일 전압(V_{R0} 내지 V_{R17}), 그린 스케일 전압(V_{G0} 내지 V_{G17}), 및 블루 스케일 전압(V_{B0} 내지 V_{B17})으로 변환한다.

MPX 회로(51_1)는 레드 스케일 전압(V_{R0} 내지 V_{R17})을 수신하고, 그 다음, 콘트롤러 회로(30)로부터의 극성 반전 신호(POL)에 따라 레드 스케일 전압(V_{R0} 내지 V_{R8})의 세트 또는 레드 스케일 전압(V_{R9} 내지 V_{R17})의 세트를 DAC 회로(52_1)에 교대적으로 제공한다. 유사하게, MPX 회로(51_2)는 그린 스케일 전압(V_{G0} 내지 V_{G17})을 수신하고, 그 다음, 극성 반전 신호(POL)에 따라 그린 스케일 전압(V_{G0} 내지 V_{G8})의 세트 또는 그린 스케일 전압(V_{G9} 내지 V_{G17})의 세트를 DAC 회로(52_2)에 교대적으로 제공한다. MPX 회로(51_3)는 블루 스케일 전압(V_{B0} 내지 V_{B17})을 수신하고, 그 다음, 극성 반전 신호(POL)에 따라 블루 스케일 전압(V_{B0} 내지 V_{B8})의 세트 또는 블루 스케일 전압(V_{B9} 내지 V_{B17})의 세트를 DAC 회로(52_3)에 교대적으로 제공한다.

DAC 회로(52_1)는 MPX 회로(51_1)로부터의 레드 스케일 전압(V_{R0} 내지 V_{R8})의 세트 또는 레드 스케일 전압(V_{R9} 내지 V_{R17})의 세트에 기초하여 콘트롤러 회로(30)로부터의 8-비트 레드 데이터(DR)에 소정의 감마-보정을 수행하여, 레드 데이터(DR)에 그라데이션을 제공한다. 또한, 상기 회로(51_1)는 이렇게 보정된 디지털 레드 데이터(DR)를 아날로그 레드 데이터 신호로 변환한 후, 대응하는 전압 폴로워 회로(53_1, 53_4, 53_7,..., 53_{382})로 제공한다. 유사하게, DAC 회로(52_2)는 MPX 회로(51_2)로부터의 그린 스케일 전압(V_{G0} 내지 V_{G8})의 세트 또는 그린 스케일 전압(V_{G9} 내지 V_{G17})의 세트에 기초하여 콘트롤러 회로(30)로부터의 8-비트 그린 데이터(DG)에 소정의 감마-보정을 수행하여, 그린 데이터(DG)에 그라데이션을 제공한다. 또한, 상기 회로(51_2)는 이렇게 보정된 디지털 그린 데이터(DG)를 아날로그 그린 데이터 신호로 변환한 후, 대응하는 전압 폴로워 회로(53_2, 53_5, 53_8,..., 53_{383})로 제공한다. DAC 회로(52_3)는 MPX 회로(51_3)로부터의 블루 스케일 전압(V_{B0} 내지 V_{B8})의 세트 또는 블루 스케일 전압(V_{B9} 내지 V_{B17})의 세트에 기초하여 콘트롤러 회로(30)로부터의 8-비트 블루 데이터(DR)에 소정의 감마-보정을 수행하여, 블루 데이터(DB)에 그라데이션을 제공한다. 또한, 상기 회로(51_3)는 이렇게 보정된 디지털 블루 데이터(DB)를 아날로그 블루 데이터 신호로 변환한 후, 대응하는 전압 폴로워 회로(53_3, 53_6, 53_9,..., 53_{384})로 제공한다.

전압 폴로워 회로(53_1 내지 53_{384})는 고입력 임피던스에서 DAC 회로(52_1, 52_2, 및 52_3)로부터 제공되는 대응하는 레드, 그린, 및 블루 데이터 신호를 수신한 후, 저출력 임피던스에서 패널 상의 대응하는 데이터 전극(X1 내지 Xn)에 서브-픽셀 데이터 신호(D)로서 전송한다.

주사 전극 구동 회로(60)는 콘트롤러 회로(2)로부터 전송된 수직 주사 신호(PV)와 동기하여 주사 신호(V)를 생성한다. 그 다음, 상기 회로(60)는 이렇게 생성된 주사 신호(V)를 패널 상의 대응하는 주사 전극(Y1 내지 Ym)으로 제공한다.

도 10은 콘트롤러 회로(30)에 마련된 송신기부(31)와 데이터 전극 구동 회로(50)에 마련된 수신기부(71)의 회로 구성의 일 예를 도시한다. 송신기부(31)는 " 제 1의 인터페이스 회로" 로서 기능하고 수신기부(71)는 " 제 2의 인터페이스 회로" 로서 기능하는데, 이들은 콘트롤러 회로(30)를 데이터 전극 구동 회로(50)와 전기적으로 연결하기 위해 사용된다.

도 10에 도시된 바와 같이, 송신기부(31)는 2-입력 OR 회로(32), 두 개의 인버터 회로(33 및 34), 및 두 개의 n-채널 MOSFET(Metal-Oxide-Semiconductor Field-Effect Transistors)(35 및 36)를 포함한다. 병렬-직렬(P-S) 변환기로서 기능하는 OR 회로(32)는 수평 주사 신호(PH)와 극성 반전 신호(POL)를 수신하고 제 1의 신호 전압($(PH/POL)_{VOL}$)을 출력한다. 상기 제 1의 신호 전압($(PH/POL)_{VOL}$)은 신호(PH 및 POL)의 직렬로 정렬된 펄스를 포함한다. 전압-전류(V-I) 변환기로서 기능하는, 인버터 회로(33 및 34) 및 MOSFET(35 및 36)의 세트는 제 1의 신호 전압($(PH/POL)_{VOL}$)을 신호 전류($(PH/POL)_{CUR1}$) 및 신호 전류($(PH/POL)_{CUR2}$)로 변환한다. 이들 두 신호 전류($(PH/POL)_{CUR1}$ 및 $(PH/POL)_{CUR2}$)는 서로 상보적으로 변한다. 송신기부(31)는 전송 라인(80)을 통해 수신기부(71)에 전기적으로 연결된다. 상기 신호 전류($(PH/POL)_{CUR1}$ 및 $(PH/POL)_{CUR2}$)는 대응하는 라인(81)을 통해 송신기부(31)에서 수신기부(71)로 또는 그 역으로 상보적으로 흐른다.

제 1의 신호 전압($(PH/POL)_{VOL}$)의 극성은 인버터(33)에 의해 반전되어 신호(U)를 출력한다. 그 후, 상기 신호(U)는 인버터(34)에 의해 반전되어 신호(W)를 출력한다. 상기 신호(U 및 W)는 MOSFET(35 및 36)의 게이트로 각각 제공되어, MOSFET(35 및 36)를 상보적으로 온 또는 오프시킨다. 결과적으로, 상보 신호 전류($(PH/POL)_{CUR1}$ 및 $(PH/POL)_{CUR2}$)가 생성된다.

수신기부(71)는, 도 10에 도시된 바와 같이, 전류-전압(I-V) 변환기 회로(72)와 직렬-병렬(S-P) 변환기 회로(73)를 포함한다. I-V 변환기 회로(72)는 라인(80)을 통해 전송된 상보 신호 전류($(PH/POL)_{CUR1}$ 및 $(PH/POL)_{CUR2}$)를 제 2의 신호 전압($(PH/POL)'_{VOL}$)으로 변환한다. S-P 변환기 회로(73)는 제 2의 신호 전압($(PH/POL)'_{VOL}$)을 수평 주사 신호(PH) 및 극성 반전 신호(POL)로 변환하는데, 이들은 상기 회로(73)로부터 병렬로 출력된다.

도 7에 도시된 바와 같이, 콘트롤러 회로(30)는 수평 주사 신호(PV)용 송신기부(37) 및 레드, 그린, 및 블루 데이터(DR, DG, 및 DB)용 송신기부(38)를 포함한다. 송신기부(37)는 전압 모드의 수평 주사 신호(PV)(즉, $(PV)_{VOL}$)를 전류 모드(즉, $(PV)_{CUR1}$ 및 $(PV)_{CUR2}$)로 변환하고, 그 다음, 이들을 주사 전극 구동 회로(60)로 전송한다. 송신기부(37)는 도 12에 도시된 회로 구성을 갖는데, 도 10에 도시된 상기 신호(PH 및 POL)용 송신기부(31)에서 OR 회로(32)를 제거하여 얻어지는 구성과 동일하다. 한편, 송신기부(38)는 전압 모드의 레드, 그린, 및 블루 데이터(DR, DG, 및 DB)를 전류 모드로 변환한 다음, 이들을 데이터 전극 구동 회로(50)로 전송한다. 전송기부(38)는 데이터(DR, DG, 및 DB) 각각에 대해서 도 12에 도시된 것과 동일한 회로 구성을 갖는다.

데이터 전극 구동 회로(50)는 레드, 그린, 블루 데이터(DR, DG, 및 DB)용의 수신기부(74)와 레드, 그린, 및 블루용의 스케일 전류(I_{R0} 내지 I_{R17}, I_{G0} 내지 I_{G17}, I_{B0} 내지 I_{B17})용의 수신기부(75)를 포함한다. 수신기부(74)는 전류 모드의 레드, 그린, 및 블루 데이터(DR, DG, 및 DB)(즉, $(DR)_{CUR}$, $(DG)_{CUR}$, 및 $(DB)_{CUR}$)를 전압 모드(즉, $(DR)_{VOL}$, $(DG)_{VOL}$, 및 $(DB)_{VOL}$)로 각각 변환하고, 그 다음, 이들을 패널(20) 상의 데이터 전극(X1 내지 Xn)으로 전송한다. 수신기부(74)는 도 13에 도시된 회로 구성을 갖는데, 이것은 신호(PH 및 POL)용 수신기부(71)에서 S-P 변환기(73)를 제거하여 얻어지는 구성과 동일하다(도 10 참조). 한편, 수신기부(75)는 레드, 그린, 블루 스케일 전류(I_{R0} 내지 I_{R17}, I_{G0} 내지 I_{G17}, I_{B0} 내지 I_{B17})를 전압 모드로 변환한다. 수신기부(75)는 실질적으로 도 13에 도시된 것과 동일한 회로 구성을 갖는다.

도 11은 도 7의 실시예에 따른 LCD 장치의 동작을 설명하기 위한 타이밍도이다. 이 실시예에서의 신호 전송 방법이 도 10 및 도 11을 참조하여 하기에 설명될 것이다.

도 7의 실시예의 LCD 장치에 있어서, 도 11에 도시된 바와 같이, 극성 반전 신호(POL)와 수평 주사 신호(PH)는 상이한 타이밍에서 그들의 액티브 모드 기간을 갖는다. 구체적으로는, 수평 주사 신호(PH)가 액티브 모드(즉, 논리 하이 레벨)에 있을 때, 극성 반전 신호(POL)는 액티브 모드에 있지 않고 비유효 상태에 있게 된다. 한편, 극성 반전 신호(POL)가 액티브 모드에 있을 때, 수평 주사 신호(PH)는 액티브 모드에 있지 않다.

콘트롤러 회로(30)에서 병렬로 생성되는 극성 반전 신호(POL)와 수평 주사 신호(PH)는 직렬로 정렬된 신호(POL 및 PH)의 펄스를 포함하는 송신기부(31)의 OR 회로(32)에 의해 제 1의 전압 신호($(PH/POL)_{VOL}$)로 변환된다. 이것은 병렬-직렬 변환 처리이다. 그 후, 제 1의 전압 신호($(PH/POL)_{VOL}$)는 송신기부(31)의 V-I 변환기(인버터(33 및 34)와 MOSFET(35 및 36)에 의해 형성됨)에 의해 전류 신호($(PH/POL)_{CUR1}$ 및 $(PH/POL)_{CUR2}$)로 변환된다. 이것은 전압-전류 변환 처리이다. 그 후, 이렇게 얻어진 상보 전류 신호($(PH/POL)_{CUR1}$ 및 $(PH/POL)_{CUR2}$)는 전송 라인(80)을 통해 데이터 전극 구동 회로(50)의 수신기부(71)로 전송된다.

수신기부(71)에 있어서, 전류 신호($(PH/POL)_{CUR1}$ 및 $(PH/POL)_{CUR2}$)는 I-V 변환기(72)에 의해 제 2의 전압 신호($(PH/POL)'_{VOL}$)로 변환된다. 이것은 전류-전압 변환 처리이다. 그 후, 제 2의 전압 신호($(PH/POL)'_{VOL}$)는 S-P 변환기(73)에 의해 극성 반전 신호(POL)와 수평 주사 신호(PH)로 병렬로 변환된다. 이것은 직렬-병렬 변환 처리이다.

도 9에 도시된 바와 같이, 그레이 스케일 전원 회로(40)로부터 제공되는 레드 스케일 전류(I_{R0} 내지 I_{R17})는 데이터 전극 구동 회로(50)의 수신기부(75)에 의해 전압 모드(즉, V_{R0} 내지 V_{R17})로 변환된다. 그 다음, 이들은 수평 주사 신호(PH)와 동기하여 MPX 회로(51_1)로 입력된다. 그 다음, 극성 반전 신호(POL)에 따라 레드 스케일 전압(V_{R0} 내지 V_{R8})의 세트 또는 레드 스케일 전압(V_{R9} 내지 V_{R17})의 세트가 DAC 회로(51_1)에 교대로 제공된다. 유사하게, 그레이 스케일 전원 회로(40)로부터 제공되는 그린 스케일 전류(I_{G0} 내지 I_{G17})는 데이터 전극 구동 회로(50)의 수신기부(75)에 의해 전압 모드(즉, V_{G0} 내지 V_{G17})로 변환된다. 그 다음, 이들은 수평 주사 신호(PH)와 동기하여 MPX 회로(51_2)로 입력된다. 그 다음, 극성 반전 신호(POL)에 따라 그린 스케일 전압(V_{G0} 내지 V_{G8})의 세트 또는 그린 스케일 전압(V_{G9} 내지 V_{G17})의 세트가 DAC 회로(51_2)에 교대로 제공된다. 그레이 스케일 전원 회로(40)로부터 제공되는 블루 스케일 전류(I_{B0} 내지 I_{B17})는 데이터 전극 구동 회로(50)의 수신기부(75)에 의해 전압 모드(즉, V_{B0} 내지 V_{B17})로 변환된다. 그 다음, 이들은 수평 주사 신호(PH)와 동기하여 MPX 회로(51_3)로 입력된다. 그 다음, 극성 반전 신호(POL)에 따라 블루 스케일 전압(V_{B0} 내지 V_{B8})의 세트 또는 블루 스케일 전압(V_{B9} 내지 V_{B17})의 세트가 DAC 회로(51_3)에 교대로 제공된다.

레드 스케일 전압(V_{R0} 내지 V_{R8})의 세트 또는 레드 스케일 전압(V_{R9} 내지 V_{R17})의 세트에 기초하여 콘트롤러 회로(30)로부터 제공되고 DAC 회로(52_1)에 입력되는 8-비트 레드 데이터(DR)에 감마-보정이 수행되어, 데이터(DR)에 그라데이션을 제공한다. 이와 동시에, 레드 데이터(DR)는 아날로그 레드 데이터 신호로 변환된다. 이렇게 얻어진 아날로그 레드 데이터는 대응하는 전압 폴로워 회로(53_1, 53_4, 53_7,...., 및 53_{382})에 제공된다. 유사하게, 그린 스케일 전압(V_{G0} 내지 V_{G8})의 세트 또는 그린 스케일 전압(V_{G9} 내지 V_{G17})의 세트에 기초하여 콘트롤러 회로(30)로부터 제공되고 DAC 회로(52_2)에 입력되는 8-비트 그린 데이터(DG)에 감마-보정이 수행되어, 데이터(DG)에 그라데이션을 제공한다. 이와 동시에, 그린 데이터(DG)는 아날로그 그린 데이터 신호로 변환된다. 이렇게 얻어진 아날로그 그린 데이터는 대응하는 전압 폴로워 회로(53_2, 53_5, 53_8,...., 및 53_{383})에 제공된다. 블루 스케일 전압(V_{B0} 내지 V_{B8})의 세트 또는 블루 스케일 전압(V_{B9} 내지 V_{B17})의 세트에 기초하여 콘트롤러 회로(30)로부터 제공되고 DAC 회로(52_3)에 입력되는 8-비트 블루 데이터(DB)에 감마-보정이 수행되어, 데이터(DB)에 그라데이션을 제공한다. 이와 동시에, 블루 데이터(DB)는 아날로그 블루 데이터 신호로 변환된다. 이렇게 얻어진 아날로그 블루 데이터는 대응하는 전압 폴로워 회로(53_3, 53_6, 53_9,...., 및 53_{384})에 제공된다.

이렇게 얻어진 아날로그 레드, 그린, 및 블루 데이터 신호는 서브-데이터 신호(D)로서 대응하는 데이터 전극(X1 내지 Xn)에 전송된다.

수직 주사 신호(PV)는 콘트롤러 회로(30)로부터 주사 전극 구동 회로(60)에 제공된다. 주사 신호(V)는 상기 회로(60)에 의해 생성되고 상기 신호(PV)와 동기하여 주사 전극(Y1 내지 Ym)으로 출력된다. 패널(20)에 있어서, 서브-픽셀 데이터 신호(D)는 주사 신호(V)에 의해 선택된 소정의 서브-픽셀 영역으로 각각 제공되고, 이렇게 제공된 서브-픽셀 데이터 신호(D)에 따라 패널(20)의 스크린(도시되지 않음) 상에 소정의 칼라 이미지를 디스플레이하게 된다.

발명의 효과

상기 상술된 본 발명의 실시예에 따른 LCD 장치에 있어서, 수평 및 수직 주사 신호(PH 및 PV), 극성 반전 신호(POL), 레드, 그린, 및 블루 데이터(DR, DG, 및 DB), 및 레드, 그린, 및 블루 스케일 전압(V_{R0} 내지 V_{R17} , V_{G0} 내지 V_{G17} , V_{B0} 내지 V_{B17})은 모두 전류 모드로 변환되고, 그 다음 이들은 전송 라인(80)을 통해 전송된다. 따라서, 장치 내에서 전송되는 신호의 고주파 영역에서의 위상 회전이 효과적으로 방지되거나 억제되어, 패널(20)의 스크린 상에서의 이미지의 품질을 향상시키게 된다. 또한, 고주파 노이즈가 억제되기 때문에, 다른 전자 장치에 대한 EMI가 방지될 수 있다.

또한, 수평 주사 신호(PH) 및 극성 반전 신호(POL)는 공통의 전송 라인을 통해 전류 모드에서 직렬로 데이터 전극 구동 회로(50)로 전송된다. 따라서, 필요되어지는 전체 전송 라인의 수는 감소된다. 이것은 본 실시예의 장치가 소형화의 경향에 대처할 수 있음을 의미한다.

상기 실시예는 본 발명의 양호한 실시예이며, 본 발명은 상기 실시예에 제한되지 않는다. 본 발명의 취지 내에서 상기 실시예에 수정 및 변형이 가해질 수 있다.

예를 들면, LCD(20) 패널을 구동하는 주기는 소정의 수평 라인의 주기 또는 한 프레임 주기와 동일하게 설정될 수도 있다. 콘트롤러 회로(30)의 송신기부(31)의 회로 구성은 신호 전압(PH/POL)을 전류 모드로 변환하는 기능만 있으면 임의적으로 변경될 수 있따.

본 발명의 양호한 실시예가 설명되었지만, 본 발명의 취지를 벗어나지 않는 변형예가 당업자에게는 자명할 것이다. 따라서, 본 발명의 영역은 하기의 특허청구범위에 의해서만 결정된다.

(57) 청구의 범위

청구항 1.

픽셀 데이터 신호를 수신하기 위한 데이터 전극, 주사 신호를 수신하기 위한 주사 전극, 및 상기 데이터 전극과 상기 주사 전극의 교차점에 위치된 픽셀 영역을 구비하는 액정 디스플레이(LCD) 패널과;

수평 주사 신호와 동기하여 이미지 입력 신호를 수신하고, 극성 반전 신호에 기초하여 상기 이미지 입력 신호에 대응하는 상기 픽셀 데이터 신호를 극성 반전하며, 이렇게 극성 반전된 상기 픽셀 데이터 신호를 상기 패널의 상기 데이터 전극으로 전송하기 위한 데이터 전극 구동 회로와;

수직 주사 신호와 동기하여 주사 신호를 상기 패널의 상기 주사 전극으로 전송하기 위한 주사 전극 구동 회로; 및

상기 이미지 입력 신호, 상기 극성 반전 신호, 상기 수평 주사 신호 및 상기 수직 주사 신호를 출력하기 위한 콘트롤러 회로를 포함하며,

상기 픽셀 영역의 일부는 상기 주사 신호에 의해 선택되고,

상기 픽셀 데이터 신호는 상기 픽셀 영역의 상기 일부에 제공되고, 상기 인가된 픽셀 데이터 신호에 대응하는 이미지를 디스플레이하는 LCD 장치에 있어서,

상기 콘트롤러 회로는 액티브 모드 기간이 서로 상이한 상기 극성 반전 신호와 상기 수평 주사 신호를 병렬로 수신하고, 상기 극성 반전 신호와 상기 수평 주사 신호로부터 직렬 신호를 생성하며, 상기 직렬 신호를 전송 라인(들)을 통해 상기 데이터 전극 구동 회로로 전송하는 제 1의 인터페이스 회로를 포함하며;

상기 데이터 전극 구동 회로는 상기 직렬 신호로부터 상기 극성 반전 신호와 상기 수평 주사 신호를 병렬로 재생성하는 제 2의 인터페이스 회로를 포함하는 것을 특징으로 하는 LCD 장치.

청구항 2.

제 1항에 있어서,

상기 장치는 상기 직렬 신호가 전류 모드에서 전송되는 구성을 갖는 것을 특징으로 하는 LCD 장치.

청구항 3.

제 1항에 있어서,

상기 제 1의 인터페이스 회로는 병렬로 전송되는 상기 극성 반전 신호와 상기 수평 주사 신호를 제 1의 직렬 신호 전압으로 변환하는 병렬-직렬 변환기 회로; 및 상기 제 1의 직렬 신호 전압을 신호 전류로 변환하는 전압-전류 변환기 회로를 포함하며;

상기 신호 전류는 상기 전송 라인(들)으로 출력되며;

상기 제 2의 인터페이스 회로는 상기 신호 전류를 제 2의 신호 전압으로 변환하는 전류-전압 변환기 회로; 및 상기 제 2의 신호 전압을 상기 극성 반전 신호와 상기 수평 주사 신호로 병렬로 변환하는 직렬-병렬 변환기 회로를 포함하는 것을 특징으로 하는 LCD 장치.

청구항 4.

제 1항에 있어서,

상기 데이터 전극 구동 회로는 상기 데이터 전극의 수에 따라 적어도 하나의 데이터 전극 구동부를 포함하는 것을 특징으로 하는 LCD 장치.

청구항 5.

픽셀 데이터 신호를 수신하기 위한 데이터 전극, 주사 신호를 수신하기 위한 주사 전극, 및 상기 데이터 전극과 상기 주사 전극의 교차점에 위치된 픽셀 영역을 구비하는 액정 디스플레이(LCD) 패널과;

수평 주사 신호와 동기하여 이미지 입력 신호를 수신하고, 극성 반전 신호에 기초하여 상기 이미지 입력 신호에 대응하는 상기 픽셀 데이터 신호를 극성 반전하며, 이렇게 극성 반전된 상기 픽셀 데이터 신호를 상기 패널의 상기 데이터 전극으로 전송하기 위한 데이터 전극 구동 회로와;

수직 주사 신호와 동기하여 주사 신호를 상기 패널의 상기 주사 전극으로 전송하기 위한 주사 전극 구동 회로; 및

상기 이미지 입력 신호, 상기 극성 반전 신호, 상기 수평 주사 신호 및 상기 수직 주사 신호를 출력하기 위한 콘트롤러 회로를 포함하며,

상기 픽셀 영역의 일부는 상기 주사 신호에 의해 선택되고,

상기 픽셀 데이터 신호는 상기 픽셀 영역의 상기 일부에 제공되고, 상기 인가된 픽셀 데이터 신호에 대응하는 이미지를 디스플레이하는 LCD 장치에서의 신호 전송 방법에 있어서,

상기 콘트롤러 회로에서, 액티브 모드 기간이 서로 상이한 상기 극성 반전 신호와 상기 수평 주사 신호를 병렬로 수신하는 단계와; 상기 극성 반전 신호와 상기 수평 주사 신호로부터 직렬 신호를 생성하는 단계; 및 상기 직렬 신호를 전송 라인(들)을 통해 상기 데이터 전극 구동 회로로 전송하는 단계를 포함하며,

상기 데이터 전극 구동 회로에서, 상기 극성 반전 신호와 상기 수평 주사 신호를 상기 직렬 신호로부터 병렬로 재생성하는 단계를 포함하는 것을 특징으로 하는 신호 전송 방법.

청구항 6.

제 5항에 있어서,

상기 직렬 신호는 전류 모드로 전송되는 것을 특징으로 하는 신호 전송 방법.

청구항 7.

제 5항에 있어서,

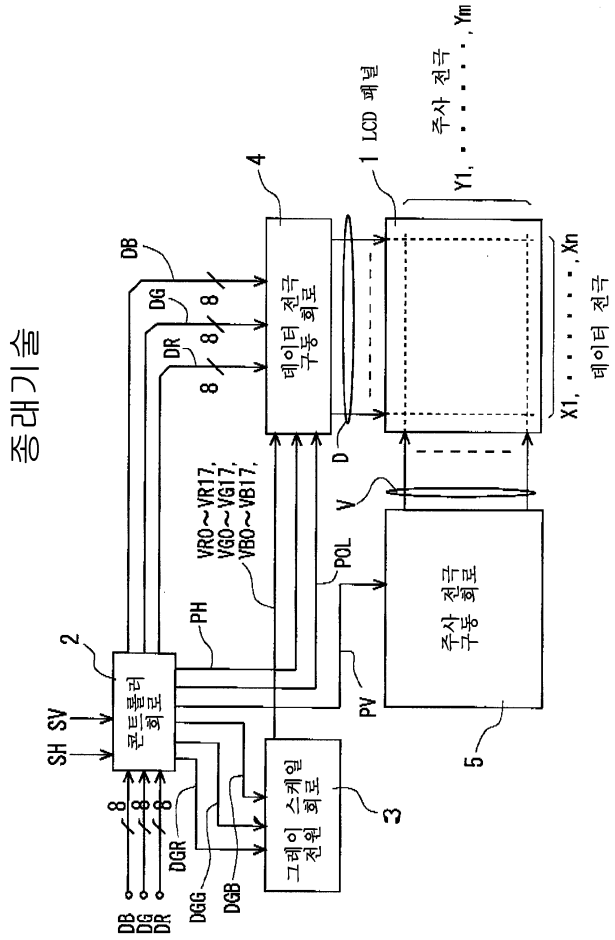
상기 콘트롤러 회로는 병렬로 전송된 상기 극성 반전 신호와 상기 수평 주사 신호를 제 1의 직렬 신호 전압으로 변환하는 병렬-직렬 변환 단계; 및 상기 제 1의 직렬 신호 전압을 신호 전류로 변환하는 전압-전류 변환 단계를 수행하며;

상기 신호 전류는 상기 전송 라인(들)으로 출력되고;

상기 데이터 전극 구동 회로는 상기 신호 전류를 제 2의 신호 전압으로 변환하는 전류-전압 변환 단계; 및 상기 제 2의 신호 전압을 상기 극성 반전 신호와 상기 수평 주사 신호로 병렬로 변환하는 직렬-병렬 변환 단계를 수행하는 것을 특징으로 하는 신호 전송 방법.

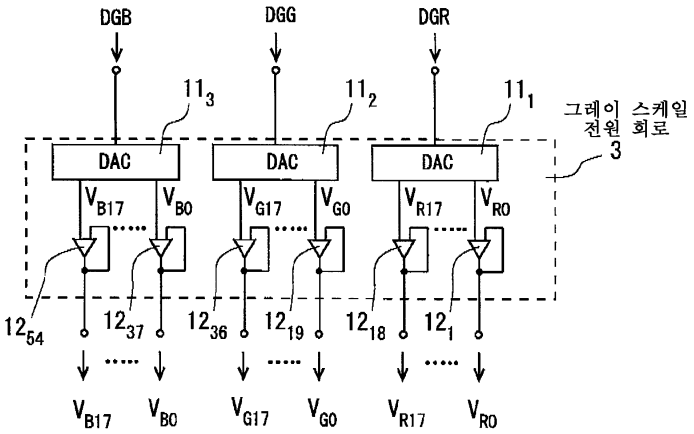
도면

도면 1


종래기술
1 LCD 패널
주사 전극
Y1, ... , Ym
데이터 전극
X1, ... , Xn
2
콘트롤러 회로
3
그레이 스케일 전원 회로
4
데이터 전극 구동 회로
5
주사 전극 구동 회로
SH
SV
DB
DG
DR
8
DGR
DGG
DGB
PH
VR0~VR17,
VG0~VG17,
VB0~VB17,
D
V
POL
PV

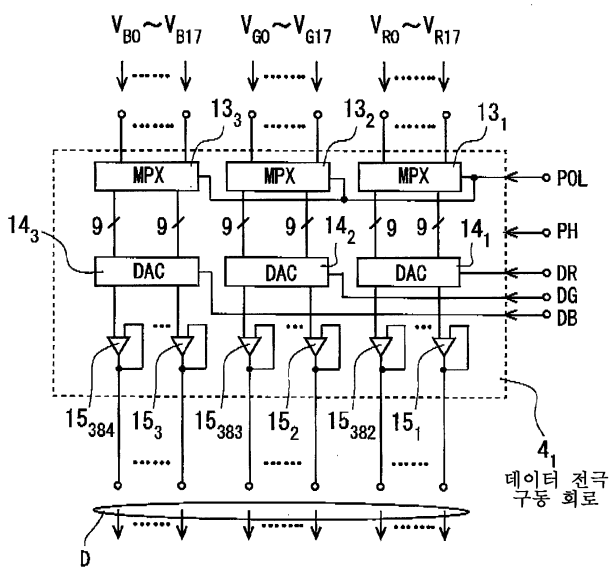
도면 2

종래기술



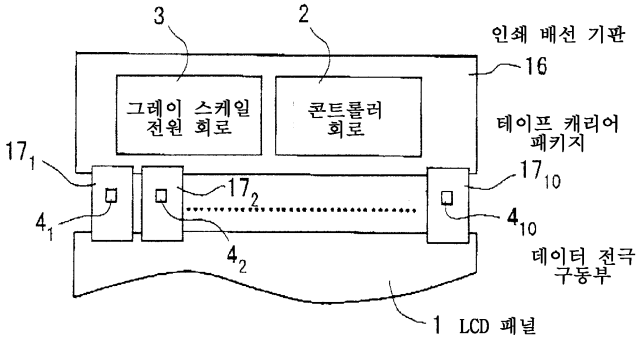
도면 3

종래기술



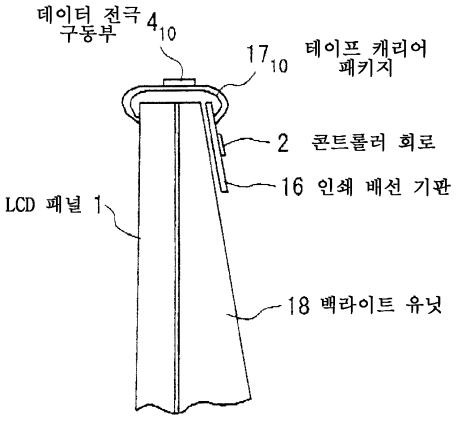
도면 4

종래기술



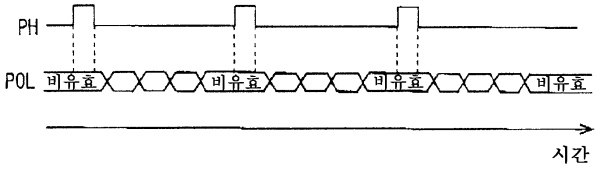
도면 5

종래기술

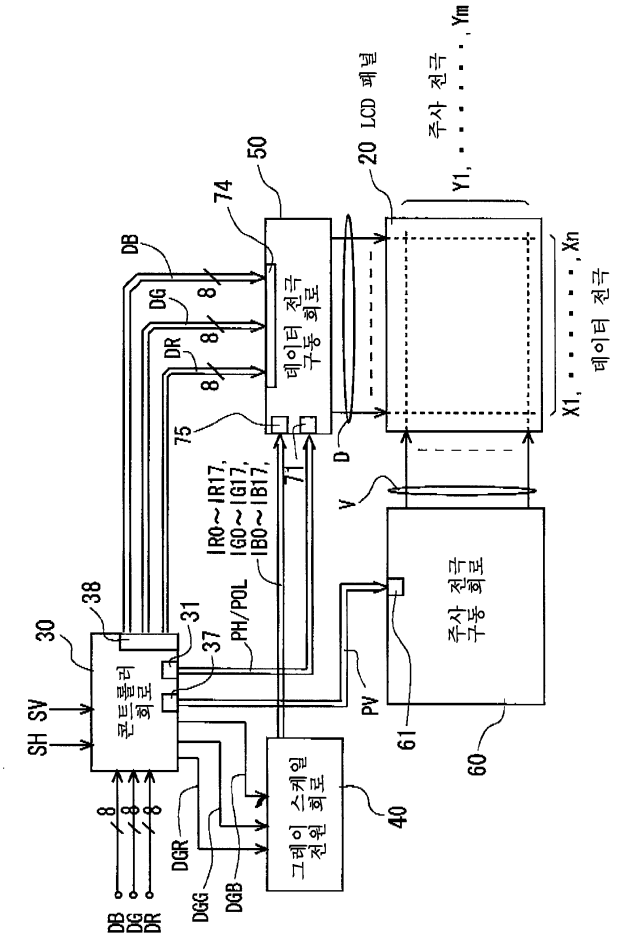


도면 6

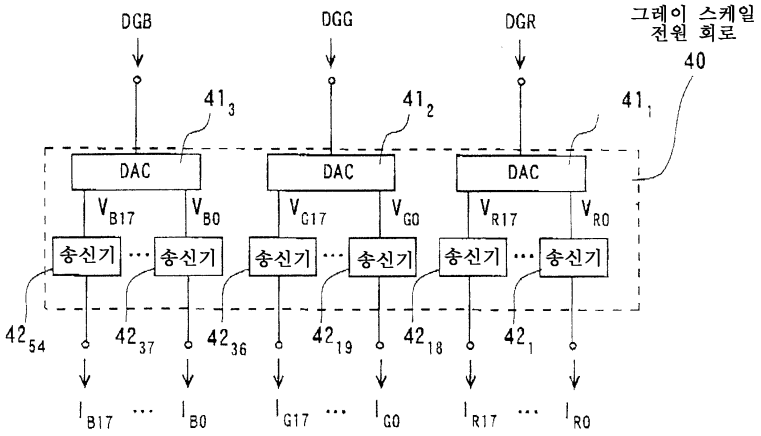
종래기술


PH
POL
비유효
비유효
비유효
비유효
시간

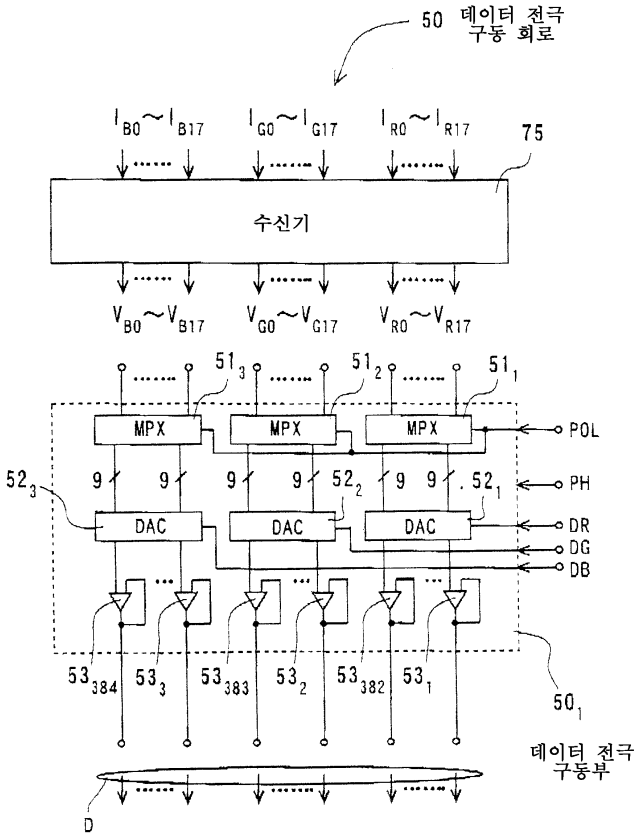
도면 7


LCD 패널
주사 전극
Y1, ... , Ym
데이터 전극
X1, ... , Xn
데이터 전극 구동 회로
콘트롤러 회로
주사 전극 구동 회로
그레이 스케일 전원 회로
SH
SV
DB
DG
DR
DGR
DGG
DGB
IR0~IR17,
IG0~IG17,
IB0~IB17,
PH/POL
D
V
PV
20
30
31
37
38
40
50
60
61
71
74
75

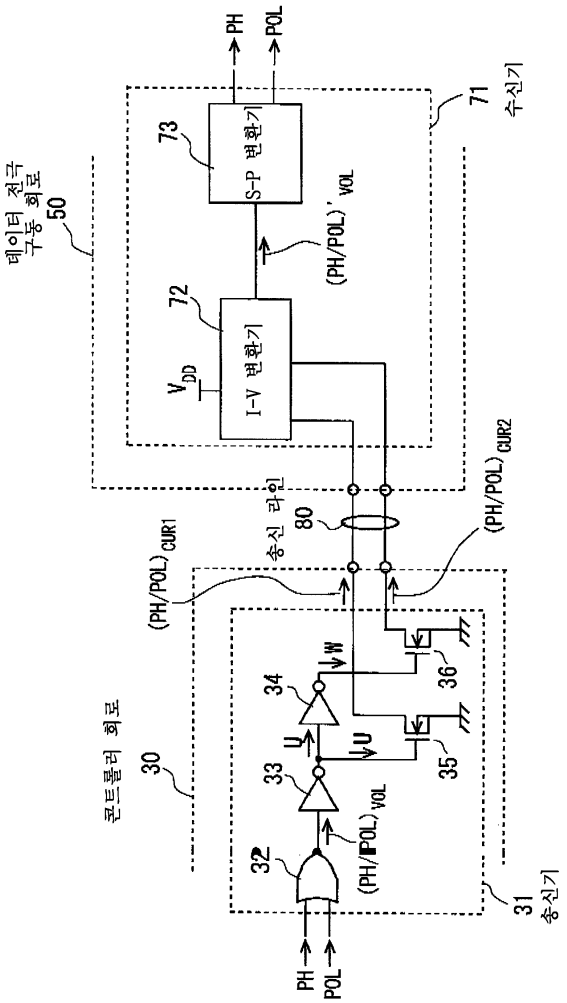
도면 8


DGB
DGG
DGR
그레이 스케일 전원 회로
40
41_3
41_2
41_1
DAC
DAC
DAC
V_{B17}
V_{B0}
V_{G17}
V_{G0}
V_{R17}
V_{R0}
송신기
송신기
송신기
송신기
송신기
송신기
42_{54}
42_{37}
42_{36}
42_{19}
42_{18}
42_1
I_{B17}
I_{B0}
I_{G17}
I_{G0}
I_{R17}
I_{R0}

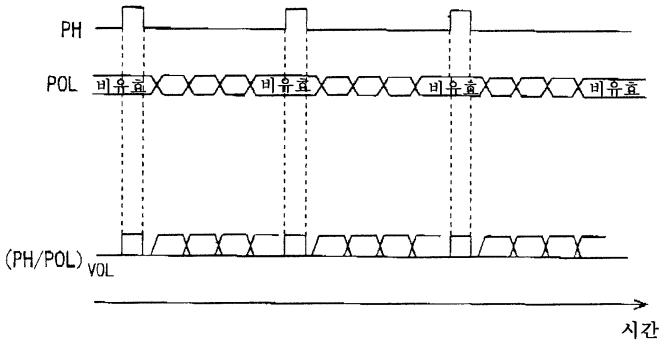
도면 9


50 데이터 전극 구동 회로
$I_{B0}\sim I_{B17}$
$I_{G0}\sim I_{G17}$
$I_{R0}\sim I_{R17}$
75
수신기
$V_{B0}\sim V_{B17}$
$V_{G0}\sim V_{G17}$
$V_{R0}\sim V_{R17}$
51_3
51_2
51_1
MPX
MPX
MPX
POL
PH
DR
DG
DB
52_3
9
9
9
9
52_2
9
9
52_1
DAC
DAC
DAC
53_{384}
53_3
53_{383}
53_2
53_{382}
53_1
50_1
데이터 전극 구동부
D

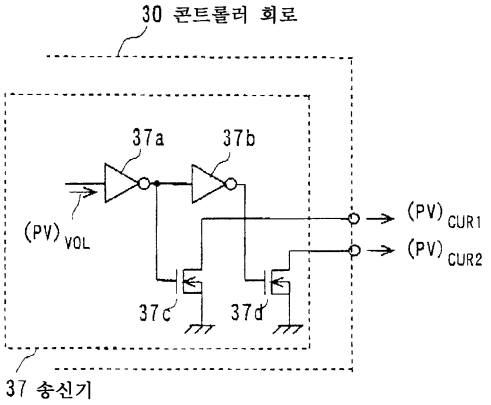
도면 10


PH
POL
71
수신기
73
S-P 변환기
(PH/POL)' VOL
72
I-V 변환기
VDD
데이터 전류 구동 회로
50
송신 라인
80
(PH/POL)CUR1
(PH/POL)CUR2
콘트롤러 회로
30
34
36
35
33
32
(PH/POL) VOL
31
송신기
PH
POL

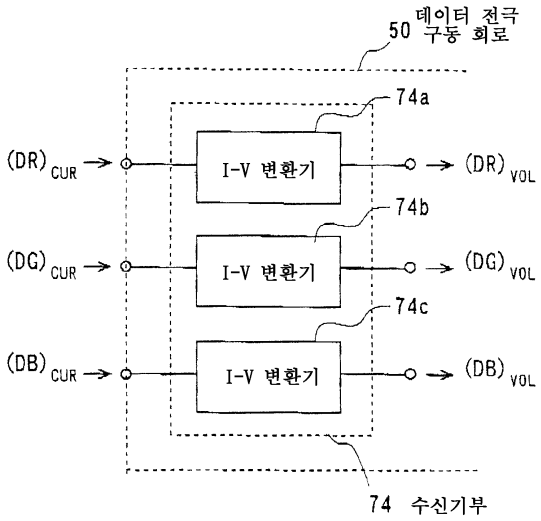
도면 11


PH
POL
비유효
비유효
비유효
비유효
(PH/POL) VOL
시간

도면 12


30 콘트롤러 회로
37a
37b
(PV) VOL
(PV) CUR1
(PV) CUR2
37c
37d
37 송신기

도면 13


데이터 전극
50 구동 회로
74a
I-V 변환기
74b
I-V 변환기
74c
I-V 변환기
(DR)CUR
(DG)CUR
(DB)CUR
(DR)VOL
(DG)VOL
(DB)VOL
74 수신기부

专利名称(译)	液晶显示装置及其信号传输方法		
公开(公告)号	KR1020030022063A	公开(公告)日	2003-03-15
申请号	KR1020020053732	申请日	2002-09-06
[标]申请(专利权)人(译)	瑞萨电子株式会社		
申请(专利权)人(译)	瑞萨电子株式会社		
当前申请(专利权)人(译)	瑞萨电子株式会社		
[标]发明人	OKADA KAYO		
发明人	OKADA,KAYO		
IPC分类号	G09G3/20 G09G5/00 G02F1/133 H04L25/02 G09G3/36		
CPC分类号	G09G3/3688 G09G5/006		
优先权	2001270942 2001-09-06 JP		
其他公开文献	KR100521576B1		
外部链接	Espacenet		

摘要(译)

减少了LCD设备所需的传输线数量。在控制电路中准备的第一接口电路并行地接收具有不同有效模式周期和水平扫描信号的极性反转信号。第一接口电路将来自极性反转信号和水平扫描信号的串行信号通过传输线传输到数据电极驱动电路，产生串行信号。并行地，在数据电极驱动电路中准备的第二接口电路从串行信号再生极性反转信号和水平扫描信号。 LCD，相位旋转和渐变。