



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2009년10월22일
(11) 등록번호 10-0923056
(24) 등록일자 2009년10월15일

(51) Int. Cl.

G02F 1/1343 (2006.01)

(21) 출원번호 10-2002-0056070
(22) 출원일자 2002년09월16일
심사청구일자 2007년09월14일
(65) 공개번호 10-2004-0024666
(43) 공개일자 2004년03월22일
(56) 선행기술조사문헌
JP09311341 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

정영배

경기도수원시권선권선동1304권선3지구주공3
단지332동1205호

이원규

경기도성남시분당구구미동(
무지개마을)청구아파트511동1302호

(74) 대리인

박영우

전체 청구항 수 : 총 11 항

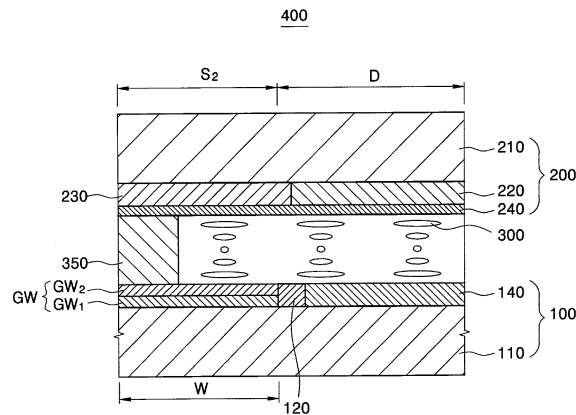
심사관 : 신영교

(54) 표시 장치 및 이의 제조방법

(57) 요약

전체적인 크기 및 무게가 감소된 액정 표시 장치 및 이의 제조 방법이 개시된다. 게이트 배선은 액정패널의 주변 영역에 형성되어 표시영역에 형성된 복수의 게이트 라인에 게이트 구동신호를 인가한다. 게이트 배선은 표시영역에 형성된 게이트 라인과 동일한 층에 형성되는 제1 게이트 배선과 데이터 라인과 동일한 층에 형성되는 제2 게이트 배선으로 이루어진다. 따라서, 게이트 배선이 차지하는 면적을 감소시킴으로써 액정 표시 장치의 전체적인 크기 및 무게를 감소시킬 수 있다.

대표도



특허청구의 범위

청구항 1

데이터 라인, 게이트 라인, 상기 데이터 라인과 게이트 라인에 연결된 스위칭 소자로 이루어진 다수의 화소가 형성된 표시영역과 상기 표시영역의 주변에 형성된 주변영역을 갖는 제1 기판 및 상기 제1 기판과 대향하는 제2 기판을 포함하는 표시 패널;

상기 주변영역 중 제1 주변영역에 형성되는 상기 데이터 라인들에 데이터 신호를 출력하기 위한 데이터 구동회로를 포함하는 구동부;

상기 제1 주변영역과 인접하는 제2 주변영역에서 상기 게이트 라인들의 제1 단과 결합되어 게이트 구동신호를 인가하고, 다수의 그룹으로 분리되어서 각 그룹이 서로 다른 층에 배치되는 복수의 제1 게이트 배선부들; 및

상기 제1 주변영역에서 상기 데이터 라인들과 결합되어 데이터 신호를 인가하는 복수의 데이터 배선들을 포함하고,

평면상에서 관찰할 때 상기 서로 다른 층에 배치되는 각 그룹들의 게이트 배선들은 서로 이격되고,

상기 제1 게이트 배선부들은 상기 게이트 라인들과 동일한 층에 형성된 하측 게이트 배선들로 이루어진 제1 그룹 및 상기 데이터 라인들과 동일한 층에 형성된 상측 게이트 배선들로 이루어진 제2 그룹을 포함하며,

상기 상측 게이트 배선과 상기 하측 게이트 배선의 사이에 형성되어 상기 상측 게이트 배선 및 상기 하측 게이트 배선을 전기적으로 절연시키기 위한 제1 절연층 및 상기 제1 절연층 상에 형성되는 제2 절연층을 포함하는 것을 특징으로 하는 표시 장치.

청구항 2

삭제

청구항 3

삭제

청구항 4

제1항에 있어서, 상기 상측 게이트 배선은 상기 하측 게이트 배선의 사이에 배치되고, 상기 상측 게이트 배선과 상기 하측 게이트 배선의 이격 거리는 두 개의 인접한 상기 상측 게이트 배선의 이격 거리에서 상기 하측 게이트 배선의 폭을 감한 값을 2분할한 값보다 작은 것을 특징으로 하는 표시 장치.

청구항 5

삭제

청구항 6

제1항에 있어서, 상기 스위칭 소자는 박막 트랜지스터이고,

상기 절연층은 상기 스위칭 소자의 게이트 전극과, 소오스 및 드레인 전극을 전기적으로 절연시키기 위한 게이트 절연막 및 상기 스위칭 소자의 반도체층으로 이루어진 것을 특징으로 하는 표시 장치.

청구항 7

제1항에 있어서, 상기 절연층에는 상기 게이트 라인들의 일단을 노출시키기 위한 콘택홀이 형성되고,

상기 상측 게이트 배선은 상기 콘택홀을 통해 상기 게이트 라인들의 일단과 전기적으로 연결되는 것을 특징으로 하는 표시 장치.

청구항 8

제1항에 있어서, 상기 제2 주변영역의 반대에 위치하는 제3 주변영역에서 상기 게이트 라인들의 제2 단과 결합

되어 상기 게이트 구동신호를 인가하고, 서로 다른 층에 형성된 다수의 그룹으로 이루어진 복수의 제2 게이트 배선부들을 더 포함하는 것을 특징으로 하는 표시 장치.

청구항 9

제8항에 있어서, 상기 제1 게이트 배선들은 상기 게이트 라인들 중 홀수 번째 라인들과 전기적으로 연결되고, 상기 제2 게이트 배선들은 상기 게이트 라인들 중 짝수 번째 라인들과 전기적으로 연결되는 것을 특징으로 하는 액정 표시 장치.

청구항 10

제1항에 있어서, 상기 제1 기관과 제2 기관과의 사이에 개재된 액정층을 더 포함하는 것을 특징으로 하는 표시 장치.

청구항 11

제1항에 있어서, 상기 게이트 라인들에 상기 게이트 구동신호를 출력하기 위한 게이트 구동회로가 상기 제1 주변영역에 형성된 것을 특징으로 하는 표시 장치.

청구항 12

제1 기관의 표시영역 상에 게이트 라인들, 상기 게이트 라인들로부터 분기된 게이트 전극을 형성하고, 상기 표시영역의 주변영역 상에 상기 게이트 라인들의 일부와 전기적으로 접속되는 제1 게이트 배선들을 형성하는 단계;

상기 게이트 라인, 게이트 전극, 및 제1 게이트 배선들이 형성된 상기 제1 기관 상에 제1 절연층을 형성하는 단계;

상기 제1 절연층 상에 제2 절연층을 형성하는 단계;

상기 제2 절연층의 상기 표시영역 상에 데이터 라인들, 데이터 라인들로부터 분기된 소오스 및 드레인 전극을 형성하고, 상기 주변영역 상에 상기 게이트 라인들의 나머지와 전기적으로 접속되고, 평면상에서 관찰할 때 다른 층에 배치되는 제1 게이트 배선들과 이격되는 제2 게이트 배선들을 형성하는 단계; 및

상기 제1 기관과 제2 기관을 결합시키는 단계를 포함하는 것을 특징으로 하는 표시 장치의 제조방법.

청구항 13

제12항에 있어서, 상기 제2 게이트 배선들을 형성하는 단계 이전에,

상기 절연층에 상기 게이트 라인들의 나머지를 노출시키기 위한 콘택홀을 형성하는 단계를 더 포함하는 것을 특징으로 하는 표시 장치의 제조 방법.

청구항 14

제12항에 있어서, 상기 제1 기관과 상기 제2 기관과의 사이에 액정층을 형성하는 단계를 포함하는 것을 특징으로 하는 표시 장치의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<16> 본 발명은 액정 표시 장치 및 이의 제조방법에 관한 것으로, 더욱 상세하게는 전체적인 크기 및 무게를 감소시킬 수 있는 액정 표시 장치 및 이의 제조 방법에 관한 것이다.

<17> 오늘날과 같은 정보화 사회에 있어서 전자 디스플레이 장치의 역할은 갈수록 중요해지며, 각종 전자 디스플레이 장치가 다양한 산업 분야에 광범위하게 사용되고 있다. 전자 디스플레이 장치는 각종 전자 기기로부터 출력되는

전기적 정보 신호를 인간의 시각으로 인식 가능한 광 정보 신호로 변환하는 장치라고 정의할 수 있다.

- <18> 반도체 기술이 급속하게 진보함에 따라 평판 디스플레이 장치에 대한 요구가 급격히 증대하고 있다. 이러한 평판 디스플레이 장치 중 액정 표시 장치는 다른 디스플레이 장치에 비해 얇고 가벼우며, 낮은 소비 전력 및 낮은 구동 전압을 갖추고 있어 광범위하게 사용되고 있다.
- <19> 일반적으로, 액정 표시 장치는 제1 및 제2 기판과, 제1 및 제2 기판 사이에 형성된 액정층으로 이루어져 영상을 표시하는 액정패널과 액정패널을 구동하기 위한 구동 인쇄회로기판, 및 액정패널과 구동 인쇄회로기판을 전기적으로 연결하기 위한 테이프 캐리어 패키지(Tape Carrier Package; 이하, TCP)를 구비한다.
- <20> 구동 인쇄회로기판은 액정패널에 형성된 복수의 데이터 라인을 구동하기 위한 데이터 인쇄회로기판과 복수의 게이트 라인을 구동하기 위한 게이트 인쇄회로기판을 포함한다. 한편, 데이터 인쇄회로기판은 데이터층 TCP에 의해 데이터 라인들에 전기적으로 연결되고, 게이트 인쇄회로기판은 게이트층 TCP에 의해 게이트 라인들과 전기적으로 연결된다. 이때, 데이터층 TCP 상에는 데이터 구동 칩이 형성되고, 게이트층 TCP 상에 게이트 구동 칩이 형성된다.
- <21> 최근에는, 액정패널 상에 데이터 구동회로와 게이트 구동회로를 형성함으로써 조립공정의 수를 감소하고자 하는 기술 개발에 힘쓰고 있다.
- <22> 구체적으로, 액정패널의 제1 및 제2 기판 중 어느 하나는 표시영역과 표시영역의 주변영역으로 이루어진다. 주변영역 중 데이터 라인의 일단부가 배치되는 제1 주변영역에는 데이터 구동신호를 발생하는 데이터 구동회로가 형성된다. 또한, 제1 주변영역과 인접하고 게이트 라인의 일단부가 배치되는 제2 주변영역에는 게이트 구동신호를 발생하는 게이트 구동회로가 형성된다. 따라서, 데이터 구동회로로부터 출력된 데이터 신호는 데이터 라인들로 인가되고, 게이트 구동회로로부터 출력된 게이트 구동신호는 게이트 라인들로 인가된다.
- <23> 그러나, 게이트 구동회로가 제2 주변영역에만 형성되기 때문에 액정패널의 구조가 좌우 대칭형을 이루지 못하고 일측으로 치우치게 된다. 이러한 비대칭형상을 해결하기 위하여 제2 주변영역의 반대 영역에 불필요한 공간을 형성하여 액정 표시 장치의 사이즈가 커지게 된다.
- <24> 또한, 이러한 문제를 해결하기 위하여 게이트 구동회로를 제1 주변영역에서 데이터 구동회로와 함께 형성함으로써 제2 주변영역에는 게이트 라인과 게이트 구동회로를 연결하는 게이트 배선들만 형성하는 구조가 개발되고 있다. 이때, 게이트 배선들은 게이트 라인의 개수대로 형성하여야 하기 때문에 제2 주변영역의 폭을 어느 정도로 확보하여야 한다. 따라서, 액정 표시 장치의 사이즈를 줄이는 데에는 한계가 있다.

발명이 이루고자 하는 기술적 과제

- <25> 따라서, 본 발명의 제1 목적은 전체적인 크기 및 무게를 감소시키기 위한 액정 표시 장치를 제공하는 것이다.
- <26> 또한, 본 발명의 제2 목적은 상기한 액정 표시 장치를 제조하는 방법을 제공하는 것이다.

발명의 구성 및 작용

- <27> 상술한 본 발명의 제1 목적을 달성하기 위한 본 발명에 따른 액정 표시 장치는, 데이터 라인, 게이트 라인, 상기 데이터 라인과 게이트 라인에 연결된 스위칭 소자로 이루어진 다수의 화소가 형성된 표시영역과 상기 표시영역의 주변에 형성된 주변영역을 갖는 제1 기판, 제1 기판과 대향하는 제2 기판, 및 상기 제1 및 제2 기판 사이에 개재된 액정층으로 이루어진 액정패널; 상기 주변영역 중 제1 주변영역에 형성되어 게이트 구동신호를 출력하는 게이트 구동회로와 데이터 신호를 출력하는 데이터 구동회로를 갖는 구동부; 상기 제1 주변영역과 인접하는 제2 주변영역에서 상기 게이트 라인들의 제1 단과 결합되어 상기 게이트 구동신호를 인가하고, 다수의 그룹으로 분리되어서 각 그룹이 서로 다른 층에 배치된 복수의 제1 게이트 배선; 및 상기 제1 주변영역에서 상기 데이터 라인들과 결합되어 상기 데이터 신호를 인가하는 복수의 데이터 배선을 포함한다.
- <28> 또한 본 발명의 제2 목적을 달성하기 위한 본 발명에 따른 액정 표시 장치의 제조 방법은, 제1 기판의 표시영역 상에 게이트 라인들, 상기 게이트 라인들로부터 분기된 게이트 전극을 형성하고, 상기 표시영역의 주변영역 상에 상기 게이트 라인들의 일부와 전기적으로 접속되는 제1 게이트 배선들을 형성하는 단계; 상기 게이트 라인, 게이트 전극, 및 제1 게이트 배선들이 형성된 상기 제1 기판 상에 절연층을 형성하는 단계; 상기 절연층의 상기 표시영역 상에 데이터 라인들, 데이터 라인들로부터 분기된 소오스 및 드레인 전극들을 형성하고, 상기 주변영역 상에 상기 게이트 라인들의 나머지와 전기적으로 접속되는 제2 게이트 배선을 형성하는 단계; 상기 제1 기판과 제2 기판과 결합시키는 단계; 및 상기 제1 기판과 상기 제2 기판과의 사이에 액정층을 형성하는 단계를 포함

한다.

- <29> 이러한 액정 표시 장치 및 이의 제조 방법에 따르면, 게이트 배선은 표시영역에 형성된 게이트 라인과 동일한 층에 형성되는 제1 게이트 배선과 데이터 라인과 동일한 층에 형성되는 제2 게이트 배선으로 이루어진다. 따라서, 액정 표시 장치의 크기 및 무게를 감소시킬 수 있다.
- <30> 이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시예를 보다 상세하게 설명한다.
- <31> 도 1은 본 발명에 따른 액정 표시 장치를 나타낸 단면도이다.
- <32> 도 1을 참조하면, 액정 표시 장치(400)는 박막 트랜지스터(Thin Film Transistor; 이하, TFT) 기관(100), TFT 기관(100)과 대향하여 구비되는 C/F 기관(200), 및 TFT 기관(100)과 C/F 기관(200)과의 사이에 형성된 액정층(300)을 갖는 액정패널을 포함한다. 액정패널은 영상을 표시하는 표시영역(D)과 표시영역(D)의 주변에 형성된 제1 및 제2 주변영역(S1, S2)으로 구분된다.
- <33> 구체적으로, TFT 기관(100)은 제1 기관(110) 상에 표시영역(D)과 대응하여 형성된 다수의 게이트 라인(미도시), 데이터 라인(미도시), 게이트 라인과 데이터 라인에 연결된 TFT(120), 및 TFT(120)에 연결된 화소전극(140)을 구비한다.
- <34> 또한, TFT 기관(100)은 제1 주변영역(S1)에 대응하여 형성되고 게이트 라인들과 연결되어 외부로부터 제공되는 게이트 구동신호를 게이트 라인으로 인가하기 위한 게이트 배선(GW)을 구비한다. 게이트 배선(GW)은 TFT(120)의 게이트 전극과 동일한 층에 형성되는 제1 게이트 배선(GW1)과, 소오스 및 드레인 전극과 동일한 층에 형성되는 제2 게이트 배선(GW2)으로 이루어진다. 따라서, 게이트 배선(GW)이 이중 구조로 형성되기 때문에 게이트 배선(GW)의 전체적이 폭(W)이 감소된다.
- <35> 한편, C/F 기관(200)은 제2 기관(210) 상에 표시영역(D)과 대응하여 형성된 컬러필터(220), TFT 기관(100)의 비유효 디스플레이 영역과 제1 및 제2 주변영역(S1, S2)에 대응하여 형성되어 대비비를 증가시키는 차광막(230), 및 컬러필터(220)와 차광막(230) 상에 균일한 두께로 형성된 공통전극(240)을 구비한다.
- <36> 이후, 공통전극(240)과 화소전극(140)이 마주보도록 TFT 기관(100)과 C/F 기관(200)을 배치한 후, 실런트(350)에 의해 TFT 기관(100)과 C/F 기관(200)을 견고하게 고정시킨다. 다음, TFT 기관(100)과 C/F 기관(200) 사이에 액정을 주입하여 액정층(300)을 형성한다. 이로써, 액정 표시 장치(400)가 완성된다.
- <37> 도 2는 본 발명의 일 실시예에 따른 TFT 기관의 평면도이고, 도 3은 도 2에 도시된 TFT 기관의 부분 확대도이다.
- <38> 도 2 및 도 3을 참조하면, TFT 기관(100)은 표시영역(D)과 표시영역(D)의 주변에 형성된 제1 및 제2 주변영역(S1, S2)으로 구분된다. 이때, 표시영역(D)에는 제1 방향으로 연장된 게이트 라인(GL), 제1 방향과 직교하는 제2 방향으로 연장된 데이터 라인(DL), 게이트 라인(GL)과 데이터 라인(DL)에 연결된 TFT(120), TFT(120)의 드레인 전극(126)과 연결된 화소전극(140)이 형성된다. 한편, 제1 주변영역(S1)에는 데이터 라인(DL)의 일단부가 배치되고, 제2 주변영역(S2)에는 게이트 라인(GL)의 일단부가 배치된다.
- <39> 표시영역(D)에 형성된 TFT(120)는 게이트 전극(121), 소오스 전극(125) 및 드레인 전극(126)을 포함한다. 이때, 게이트 전극(121)은 게이트 절연막(122)에 의해 소오스 전극(125) 및 드레인 전극(126)과 절연 상태를 유지한다. 게이트 절연막(122) 상에는 게이트 전극(121)에 전원이 인가됨에 따라 소오스 전극(125)으로부터 드레인 전극(126)으로 전원을 인가하기 위한 액티브 패턴(123) 및 오믹 콘택 패턴(124)이 형성된다. 오믹 콘택 패턴(124) 상에서 소정의 간격으로 이격되는 소오스 및 드레인 전극(125, 126)이 형성된다.
- <40> 이후, TFT(120) 상에는 드레인 전극(126)을 노출시키는 콘택홀(131)이 형성된 유기 절연막(130)이 적층된다. 콘택홀(131)은 드레인 전극(126)과 유기 절연막(130) 상에 형성되는 화소전극(140)을 전기적으로 연결시킨다.
- <41> 한편, 제1 주변영역(S1)에는 게이트 라인(GL)으로 제공되어 TFT(120)를 구동시키는 게이트 구동신호를 발생하는 게이트 구동회로와, 데이터 라인(DL)으로 제공되어 TFT(120)의 구동에 따라 화소전극(140)으로 인가되는 데이터 신호를 발생하는 데이터 구동회로를 내장하고 있는 구동칩(150)이 장착된다.
- <42> 도 3 내지 도 5에 도시된 바와 같이, 제2 주변영역(S2)에는 게이트 구동회로로부터 출력된 게이트 구동신호를 게이트 라인(GL)에 각각 제공하기 위한 게이트 배선들(GW)이 형성된다. 즉, 게이트 라인(GL)이 m개라면, 게이트 배선(GW)도 m개의 개수로 형성된다. 이때, 게이트 배선(GW)은 게이트 전극(121)과 동일한 층에 형성된 제1 게이트 배선(GW1)과, 소오스 및 드레인 전극(125, 126)과 동일한 층에 형성된 제2 게이트 배선(GW2)을 구비한다. 이

때, 제1 게이트 배선(GW1)과 제2 게이트 배선(GW2)은 게이트 절연막(122)을 통해 전기적으로 절연 상태를 유지한다. 여기서, 제1 게이트 배선(GW1)은 홀수 번째 게이트 라인과 연결되고, 제2 게이트 배선(GW2)은 짝수 번째 게이트 라인과 연결된다.

<43> 또한, 제2 게이트 배선(GW2)은 두 개의 제1 게이트 배선(GW1)과 부분적으로 오버랩되거나, 두 개의 제1 게이트 배선(GW1) 사이에 배치될 수 있다. 단, 제2 게이트 배선(GW2)이 두 개의 제1 게이트 배선(GW1) 사이에 배치된 경우, 제1 및 제2 게이트 배선(GW1, GW2)의 제1 수평 이격 거리는 두 개의 제1 게이트 배선들(GW1) 사이의 제2 수평 이격 거리(d)에서 제2 게이트 배선(GW2)의 폭(w)을 감한 값을 2분할 한 값보다 작다. 여기서, 수평 방향은 제1 기관(110)과 나란한 방향이고, 수직은 제1 기관(110)의 법선 방향이다.

<44> 배선들 끼리의 전기적인 쇼트 현상이나, 커패시턴스 증가를 방지하기 위하여 제1 게이트 배선들(GW1) 사이, 제2 게이트 배선들(GW2) 사이, 제1 및 제2 게이트 배선(GW1, GW2)을 사이를 어느 정도로 이격시키는 것이 바람직하다. 도면에 도시된 바와 같이, 제1 게이트 배선들(GW1) 끼리는 수평 방향으로 이격되고, 제2 게이트 배선들(GW2) 끼리도 수평 방향으로 이격된다. 그러나, 제1 및 제2 게이트 배선(GW1, GW2)은 수직방향으로 이격되어 있다. 따라서, 액정 표시 장치(400)의 제2 주변영역(S2)에서 제1 및 제2 게이트 배선(GW1, GW2)들이 차지하는 전체적인 면적을 감소시킬 수 있다.

<45> 한편, 제2 게이트 배선(GW2)과 게이트 절연막(122) 사이에는 제2 게이트 배선(GW2)과 대응하여 형성된 층간 절연막(127)이 형성된다. 층간 절연막(127)은 TFT(120)의 액티브 패턴(123) 및 오믹 콘택 패턴(124)과 동일한 공정 상에서 형성된다. 이후, 게이트 절연막(122)과 제2 게이트 배선(GW2) 상에는 보호막으로써 유기 절연막(130)이 형성된다.

<46> 도 3 및 도 5에 도시된 바와 같이, 제1 게이트 배선(GW1)은 게이트 전극(121) 및 게이트 라인(GL)과 동일한 층에 형성되기 때문에 대응하는 게이트 라인(GL)과 직접적으로 연결된다. 그러나, 제2 게이트 배선(GW2)은 소오스 및 드레인 전극(125, 126)과 동일한 층에 형성되기 때문에 대응하는 게이트 라인(GL)과 콘택홀(127a)을 통해 전기적으로 연결된다. 즉, 게이트 라인(GL)의 일단부에 대응하여 제2 게이트 배선(GW2)의 밑에 형성된 층간 절연막(127)과 게이트 절연막(122)을 노출시켜 콘택홀(127a)을 형성한다. 이후, 제2 게이트 배선(GW2)은 콘택홀(127a)을 통해 노출된 게이트 라인(GL)의 일단부와 층간 절연막(127) 상에 형성되어 게이트 라인(GL)과 전기적으로 연결된다.

<47> 도 6a 내지 도 6e는 도 5에 도시된 TFT 기관의 제조 공정을 나타낸 도면들이다.

<48> 도 6a를 참조하면, 유리 또는 세라믹과 같은 절연 물질로 이루어진 제1 기관(110) 상에 알루미늄(Al), 크롬(Cr) 또는 몰리브덴 텅스텐(MoW)으로 이루어진 제1 금속막(미도시)을 스퍼터링 방법에 의해 증착한다. 이후, 제1 금속막을 패터닝하여 표시영역(D)에는 제1 방향으로 연장된 게이트 라인(GL), 게이트 라인(GL)으로부터 분기된 게이트 전극(121)을 형성하고, 제2 주변영역(S2)에는 대응하는 홀수 번째 게이트 라인(GL)에 연결되고 각각이 소정의 간격으로 이격되어 있는 제1 게이트 배선(GW1)을 형성한다.

<49> 다음 도 6b를 참조하면, 게이트 라인(GL), 게이트 전극(121) 및 제1 게이트 배선(GW1)이 형성된 제1 기관(110) 상에는 실리콘 질화물을 플라즈마 화학기상증착(plasma-enhanced chemical vapor deposition; PECVD) 방법으로 증착하여 게이트 절연막(122)을 형성한다.

<50> 도 6c에 도시된 바와 같이, 게이트 절연막(122) 상에 액티브층(미도시)으로서, 예컨대 비정질실리콘막을 플라즈마 화학기상증착 방법에 의해 증착하고, 그 위에 오믹 콘택층(미도시)으로서, 예컨대 n^+ 도핑된 비정질실리콘막을 플라즈마 화학기상증착 방법에 의해 증착한다. 이때, 비정질실리콘막 및 n^+ 도핑된 비정질실리콘막을 플라즈마 화학기상증착 설비의 동일 챔버 내에서 인-시튜(in-situ)로 증착한다. 이어서, 오믹 콘택층 및 액티브층을 차례로 패터닝하여 게이트 전극(121) 윗부분의 게이트 절연막(122) 상에 비정질실리콘막으로 이루어진 액티브 패턴(123) 및 n^+ 도핑된 비정질실리콘막으로 이루어진 오믹 콘택층 패턴(124)을 형성한다.

<51> 또한, 제1 게이트 배선(GW1) 사이에 대응하는 게이트 절연막(122) 상에는 오믹 콘택층(123) 또는 액티브층(124)으로 이루어진 층간 절연막(127)이 형성된다. 층간 절연막(127)은 제1 게이트 배선(GW1) 사이의 영역을 평탄화하기 위하여 형성되는 역할을 수행하고, 이후에 형성되는 제2 게이트 배선(GW2)과 제1 게이트 배선(GW1)의 이격 거리를 확보하여 두 배선(GW1, GW2) 사이에서 발생하는 커패시턴스를 감소시키는 역할을 수행한다.

<52> 이때, 층간 절연막(127)에는 짝수 번째 게이트 라인(GL)의 일단부를 노출시키는 콘택홀(127a)이 형성되어 있어 이후에 형성되는 제2 게이트 배선(GW2)과 짝수 번째 게이트 라인(GL)을 전기적으로 연결시킨다. 여기서, 콘택홀

(127a)을 형성하는 공정은 층간 절연막(127)을 패터닝하는 공정에서 함께 수행된다.

- <53> 이후 도 6d를 참조하면, 게이트 절연막(122)과 층간 절연막(127)이 형성된 제1 기판(110) 상에는 크롬(Cr)과 같은 제2 금속막(미도시)을 스퍼터링 방법에 의해 증착한다. 이후, 제2 금속막을 패터닝하여 표시영역(D)에는 제1 방향과 직교하는 제2 방향으로 연장된 데이터 라인(DL), 데이터 라인(DL)으로부터 분기된 소오스 전극(125) 및 드레인 전극(126)을 형성하고, 주변영역(S2)에는 대응하는 짝수 번째 게이트 라인(GL)과 연결되고 각각이 소정의 간격으로 이격된 제2 게이트 배선(GW2)을 형성한다. 이때, 제2 게이트 배선(GW2)은 층간 절연막(127) 상에 형성되는 것이 바람직하다. 또한, 제2 게이트 배선(GW2)은 대응하는 짝수 번째 게이트 라인(GL)과 콘택홀(127a)을 통해 전기적으로 연결된다.
- <54> 계속해서, 소오스 전극(125)과 드레인 전극(126) 사이의 노출된 오믹 콘택 패턴(124)을 반응성 이온 식각(reactive ion etching; RIE) 방법에 의해 제거해낸다. 그러면, 소오스/드레인 전극(125, 126) 사이의 노출된 액티브 패턴 영역이 TFT(120)의 채널 영역으로 제공된다.
- <55> 따라서, 표시영역(D)에는 게이트 전극(121), 액티브 패턴(123), 오믹 콘택층 패턴(124), 소오스 전극(125) 및 드레인 전극(126)을 포함하는 TFT(120)가 완성되고, 제2 주변영역(S2)에는 제1 및 제2 게이트 배선(GW1, GW2)이 완성된다.
- <56> 이때, 제2 게이트 배선(GW2)은 두 개의 제1 게이트 배선(GW1)과 부분적으로 오버랩되거나, 두 개의 제1 게이트 배선(GW1) 사이에 배치될 수 있다. 단, 제2 게이트 배선(GW2)이 두 개의 제1 게이트 배선(GW1) 사이에 배치된 경우, 제1 및 제2 게이트 배선(GW1, GW2)의 제1 수평 이격 거리는 두 개의 제1 게이트 배선들(GW1) 사이의 제2 수평 이격 거리(d)에서 제2 게이트 배선(GW2)의 폭(w)을 감한 값을 2분할 한 값보다 작다. 따라서, 제1 기판(110) 상에서 게이트 배선(GW)이 차지하는 폭이 감소되어 액정 표시 장치(400)의 제2 주변영역(S2)의 면적이 감소된다.
- <57> 다음 도 6e를 참조하면, 제1 기판(110)의 표시영역(D)과 제2 주변영역(S2)의 전면에 아크릴계 수지와 같은 감광성 유기 절연층을 스핀-코팅 방법이나 슬릿-코팅 방법을 통해 도포한다. 이후, 유기 절연층을 패터닝하여 TFT(120)의 드레인 전극(126)을 노출시키는 콘택홀(131)을 갖는 유기 절연막(130)을 형성한다.
- <58> 계속해서 도 5를 참조하면, 유기 절연막(130)과 콘택홀(131)에 의해 노출된 드레인 전극(126) 상에 인듐 틴 옥사이드(Indium Tin Oxide; ITO) 또는 인듐 징크 옥사이드(Indium Zinc Oxide; IZO)와 같은 투명 도전막을 증착한 후, 투명 도전막을 패터닝하여 화소전극(140)을 형성한다. 여기서, 화소전극(140)은 콘택홀(131)을 통해 TFT(120)의 드레인 전극(126)과 전기적으로 접속된다.
- <59> 도 7은 본 발명의 다른 실시예에 따른 TFT 기판의 평면도이고, 도 8은 도 7을 부분적으로 확대한 도면이다.
- <60> 도 7 및 도 8을 참조하면, TFT 기판(100)은 표시영역(D)과 표시영역(D)의 주변에 형성된 제1 내지 제3 주변영역(S1, S2, S3)으로 구분된다. 이때, 표시영역(D)에는 제1 방향으로 연장된 게이트 라인(GL), 제1 방향과 직교하는 제2 방향으로 연장된 데이터 라인(DL), 게이트 라인(GL)과 데이터 라인(DL)에 연결된 TFT(120), TFT(120)의 드레인 전극(126)과 연결된 화소전극(140)이 형성된다.
- <61> 한편, 제1 주변영역(S1)은 데이터 라인(DL)의 일단부가 배치되고, 제2 주변영역(S2)은 게이트 라인(GL)의 제1 단부가 배치되고, 제3 주변영역(S3)은 게이트 라인(GL)의 제2 단부가 배치된다.
- <62> 제1 주변영역(S1)에는 홀수 번째 게이트 라인으로 제공되어 TFT(120)를 구동시키는 제1 게이트 구동신호를 발생하는 제1 게이트 구동회로, 짝수 번째 게이트 라인으로 제공되어 TFT(120)를 구동시키는 제2 게이트 구동신호를 발생하는 제2 게이트 구동회로, 및 데이터 라인(DL)으로 제공되어 TFT(120)의 구동에 따라 화소전극(140)으로 인가되는 데이터 신호를 발생하는 데이터 구동회로를 내장하고 있는 구동칩(160)이 장착된다.
- <63> 또한, 제2 주변영역(S2)에는 제1 게이트 구동회로로부터 출력된 제1 게이트 구동신호를 홀수 번째 게이트 라인에 각각 제공하기 위한 좌측 게이트 배선들(LGW)이 형성된다. 이때, 좌측 게이트 배선(LGW)은 게이트 전극(121)과 동일한 층에 형성된 제1 게이트 배선(LGW1)과, 소오스 및 드레인 전극(125, 126)과 동일한 층에 형성된 제2 게이트 배선(LGW2)으로 분류된다. 이때, 제1 게이트 배선(LGW1)과 제2 게이트 배선(LGW2)은 게이트 절연막(122)을 통해 전기적으로 절연 상태를 유지한다. 여기서, 제1 게이트 배선(LGW1)과 제2 게이트 배선(LGW2) 각각은 홀수 번째 게이트 라인에 교번적으로 연결된다.
- <64> 한편, 제3 주변영역(S3)에는 제2 게이트 구동회로로부터 출력된 제2 게이트 구동신호를 짝수 번째 게이트 라인에 각각 제공하기 위한 우측 게이트 배선부들(RGW)이 형성된다. 이때, 우측 게이트 배선부(RGW)는 제1 게이트

배선(LGW1)과 동일한 층에 형성된 제3 게이트 배선(RGW1)과, 제2 게이트 배선(LGW2)과 동일한 층에 형성된 제4 게이트 배선(RGW2)으로 분류된다. 여기서, 제3 및 제4 게이트 배선(RGW1, RGW2) 각각은 짝수 번째 게이트 라인에 교번적으로 연결된다.

<65> 또한, 제2 게이트 배선(LGW2)은 두 개의 제1 게이트 배선(LGW1)과 부분적으로 오버랩되거나, 두 개의 제1 게이트 배선(LGW1) 사이에 배치될 수 있다. 단, 제2 게이트 배선(LGW2)이 두 개의 제1 게이트 배선(LGW1) 사이에 배치된 경우, 제1 및 제2 게이트 배선(LGW1, LGW2)의 제1 수평 이격 거리는 두 개의 제1 게이트 배선들(LGW1) 사이의 제2 수평 이격 거리에서 제2 게이트 배선(LGW2)의 폭을 감한 값을 2분할 한 값보다 작은 것이 바람직하다. 또한, 제3 게이트 배선(RGW1)은 두 개의 제4 게이트 배선(RGW2)과 부분적으로 오버랩되거나 두 개의 제3 게이트 배선(TGW1) 사이에 배치된다.

<66> 따라서, 제1 기판(100) 상에서 좌측 게이트 배선부들(LGW)이 형성된 제2 주변영역(S2)과 우측 게이트 배선(RGW1)이 형성된 제3 주변영역(S3)의 폭이 감소되어 액정 표시 장치(400)의 주변영역의 면적은 전체적으로 감소된다.

<67> 도 7 및 도 8에서는 본 발명에 따른 실시예로써 제1 및 제2 게이트 구동회로가 m개의 게이트 라인(GL)을 m/2개의 게이트 라인(GL)으로 2분할하여 분할된 게이트 라인(GL)을 각각 구동하는 구조로 설명하였다. 그러나, 본 발명의 다른 실시예에서는 하나의 게이트 라인(GL)을 2분할하여 좌측 게이트 배선부들(LGW)은 게이트 라인(GL)의 좌측 일단으로 제1 게이트 구동신호를 제공하고, 우측 게이트 배선부들(RGW)은 게이트 라인(GL)의 우측 일단으로 제2 게이트 구동신호를 제공할 수 있다.

발명의 효과

<68> 이와 같은 액정 표시 장치 및 이의 제조 방법에 따르면, 게이트 배선은 표시영역에 형성된 게이트 라인과 동일한 층에 형성되는 제1 게이트 배선과 데이터 라인과 동일한 층에 형성되는 제2 게이트 배선으로 이루어진다.

<69> 따라서, 게이트 배선이 형성되는 주변영역의 면적이 감소되어 액정 표시 장치의 크기 및 무게를 감소시킬 수 있다.

<70> 또한, 제1 및 제2 게이트 배선을 서로 다른 층에 형성하더라도 제1 및 제2 게이트 배선을 게이트 라인 및 데이터 라인을 형성하는 과정에서 함께 형성하기 때문에 추가되는 공정 없이 형성할 수 있어 제조 공정의 수가 증가되는 것을 방지할 수 있다.

<71> 이상 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

도면의 간단한 설명

<1> 도 1은 본 발명에 따른 액정 표시 장치를 나타낸 단면도이다.

<2> 도 2는 본 발명의 일 실시예에 따른 TFT 기판을 나타낸 평면도이다.

<3> 도 3은 도 2를 부분적으로 확대한 도면이다.

<4> 도 4는 도 3을 A-A'로 절단한 단면도이다.

<5> 도 5는 도 3을 B-B'로 절단한 단면도이다.

<6> 도 6a 내지 도 6e는 도 5에 도시된 TFT 기판의 제조 공정을 나타낸 도면들이다.

<7> 도 7은 본 발명의 다른 실시예에 따른 TFT 기판을 나타낸 평면도이다.

<8> 도 8은 도 7에 도시된 구동부로부터 출력되는 배선들의 위치 관계를 나타낸 도면이다.

<9> <도면의 주요 부분에 대한 부호의 설명>

<10> 100 : TFT 기판 110 : 제1 기판

<11> 120 : 제2 기판 130 : 화소전극

<12> 150 : 구동칩 200 : C/F 기판

- <13>

300 : 액정층

400 : 액정 표시 장치
- <14>

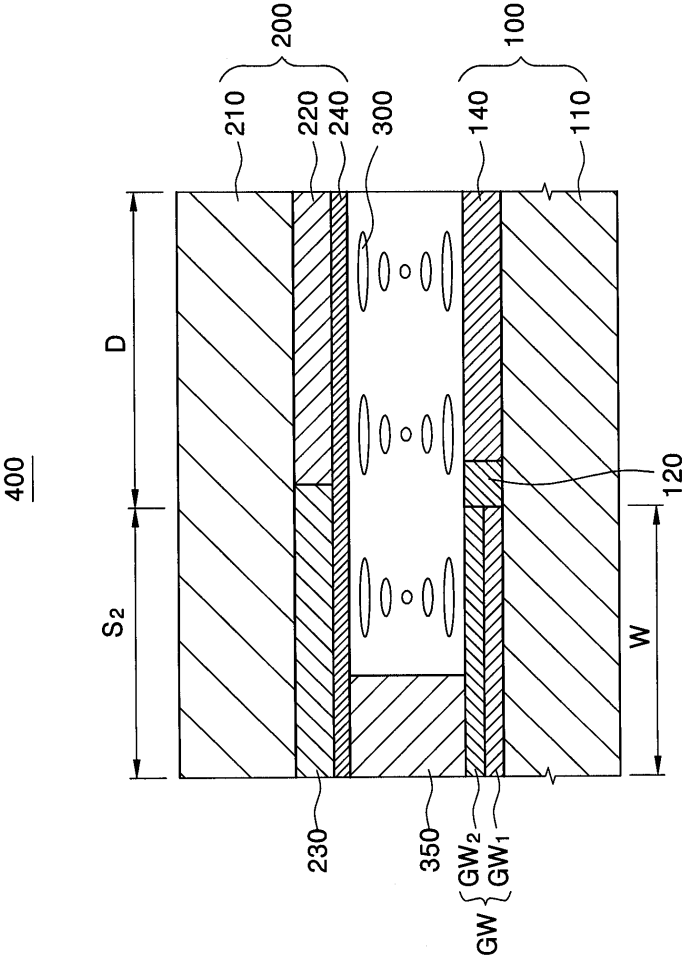
GL : 게이트 라인

DL : 데이터 라인
- <15>

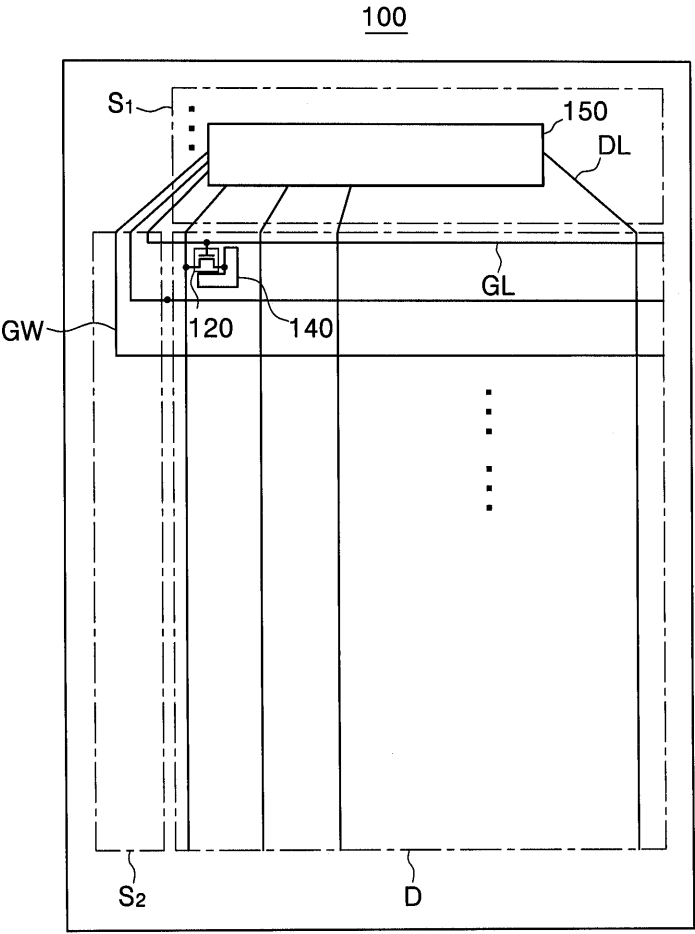
GW : 게이트 배선

도면

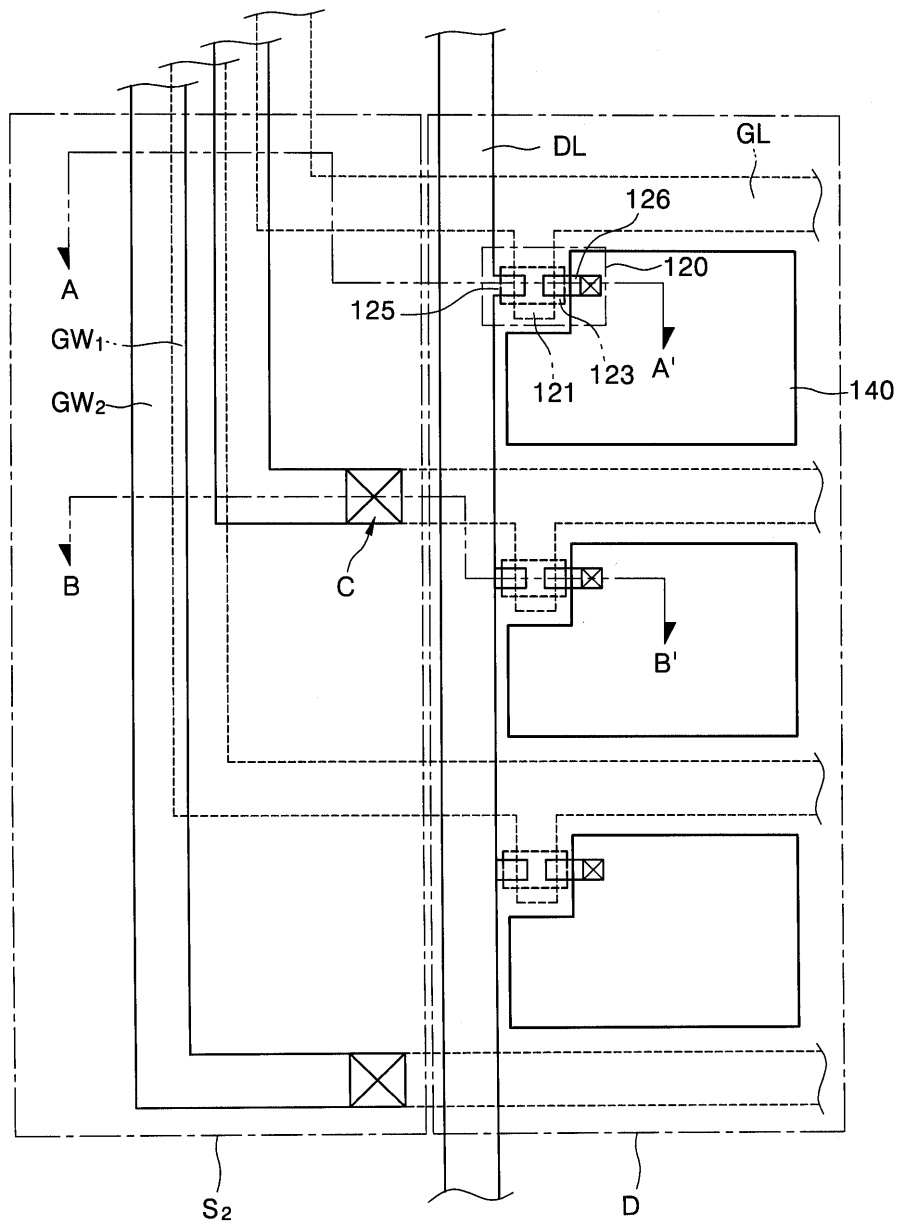
도면1



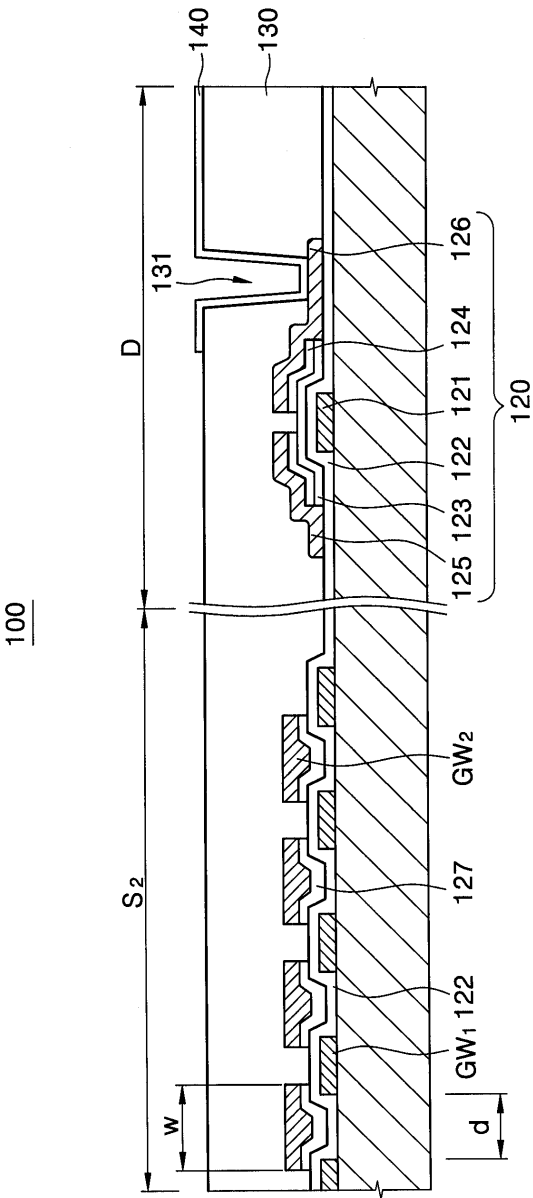
도면2



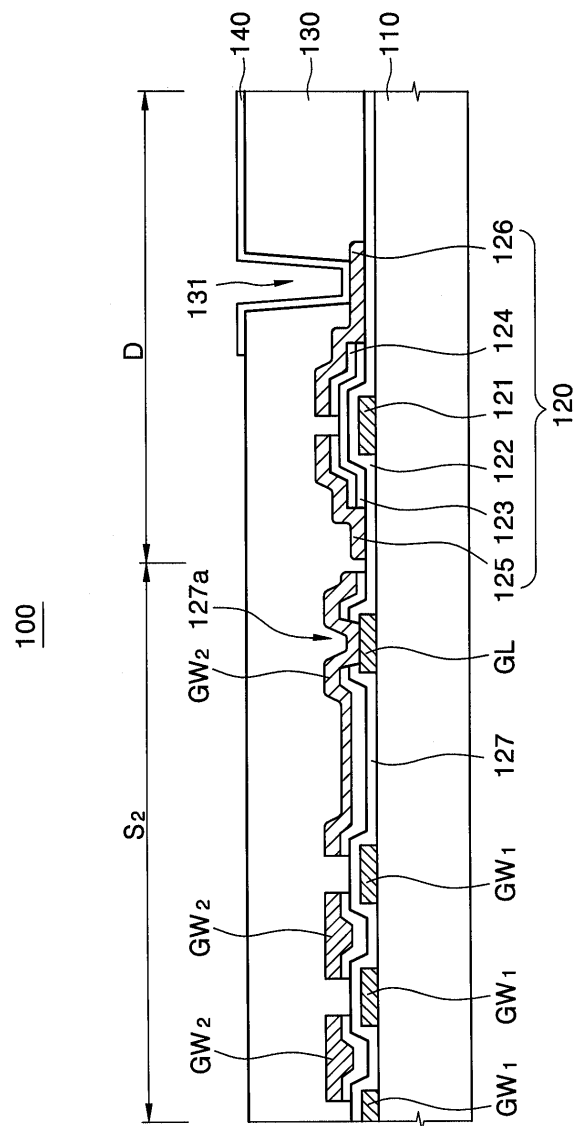
도면3



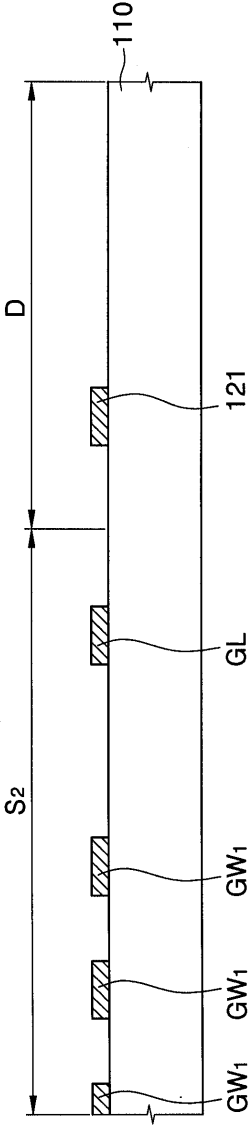
도면4



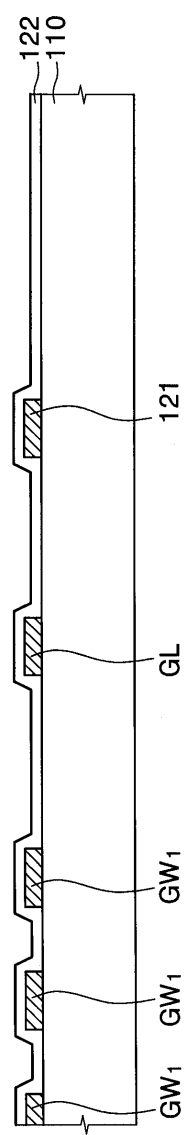
도면5



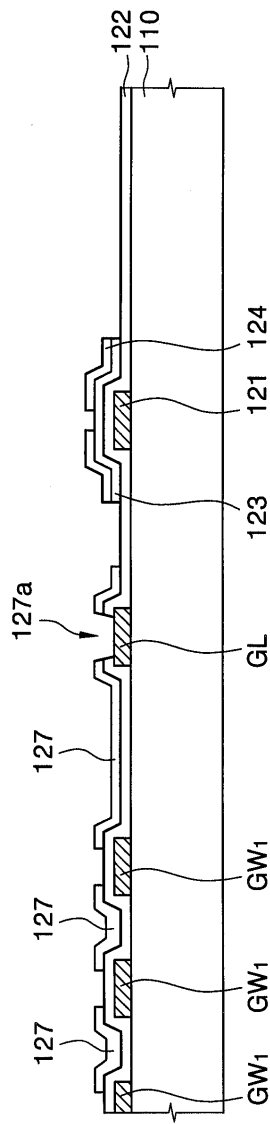
도면6a



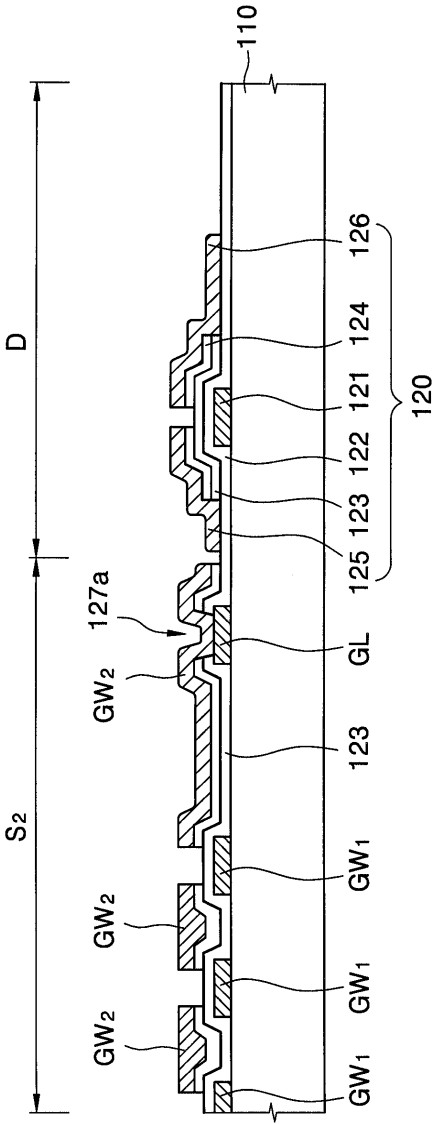
도면6b



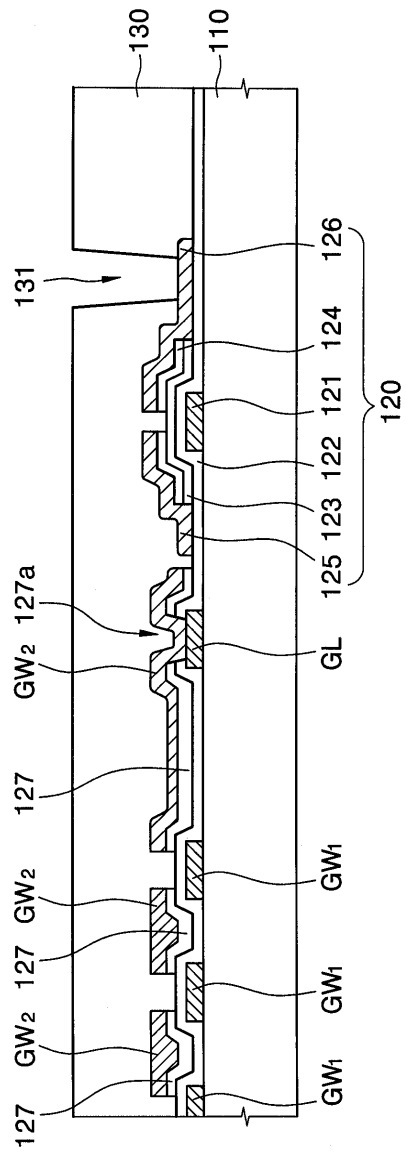
도면6c



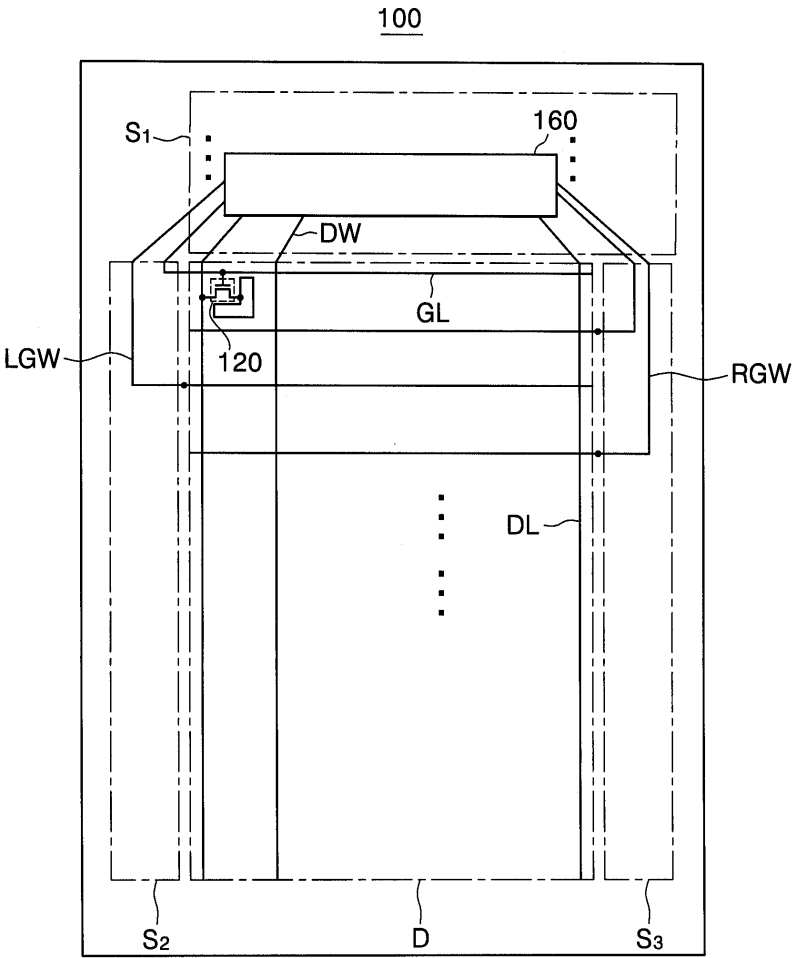
도면6d



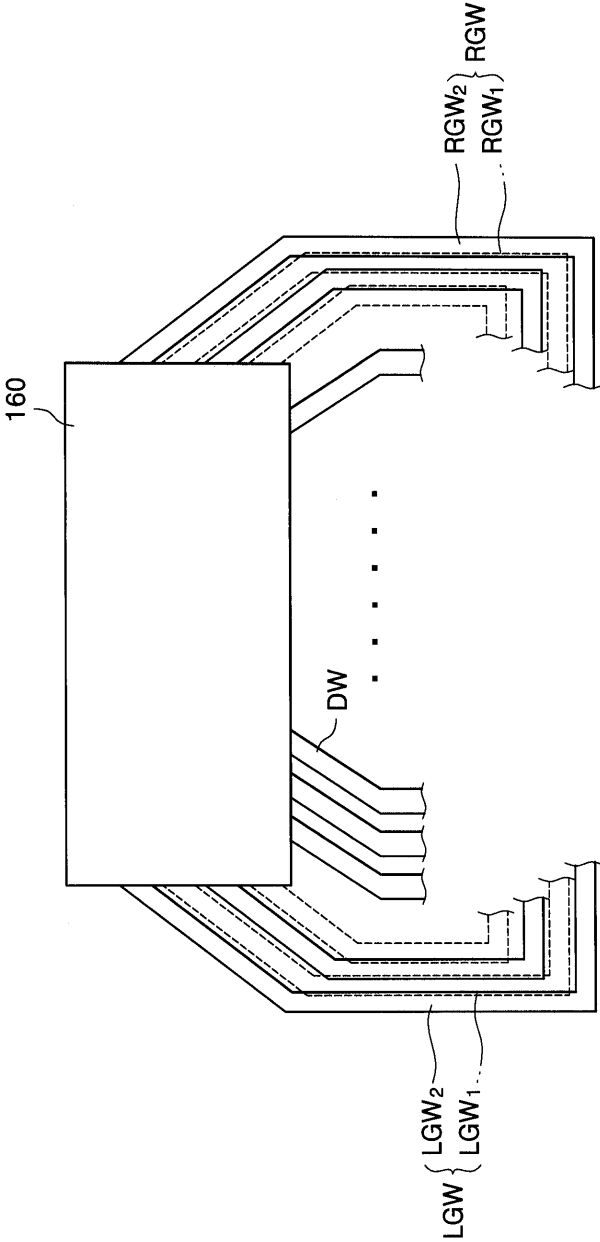
도면6e



도면7



도면8



专利名称(译)	显示装置及其制造方法		
公开(公告)号	KR100923056B1	公开(公告)日	2009-10-22
申请号	KR1020020056070	申请日	2002-09-16
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	JUNG YOUNGBAE 정영배 LEE WONKYU 이원규		
发明人	정영배 이원규		
IPC分类号	G02F1/1343 G02F1/1333 G02F1/1345 G02F1/1368 G09F9/30 G09F9/35		
CPC分类号	G02F2001/13456 G02F1/1345		
代理人(译)	PARK , YOUNG WOO		
其他公开文献	KR1020040024666A		
外部链接	Espacenet		

摘要(译)

公开了一种具有减小的整体尺寸和重量的液晶显示装置及其制造方法。栅极布线形成在液晶面板的外围区域中，并将栅极驱动信号施加到形成在显示区域中的多条栅极线。栅极布线连接到栅极并且第二栅极布线形成在与数据线相同的层中。因此，通过减小栅极布线所占的面积，可以减小液晶显示装置的整体尺寸和重量。

