

(19)대한민국특허청(KR) (12) 등록특허공보(B1)

(51) 。 Int. Cl.⁷
G02F 1/136

(45) 공고일자 2005년04월14일
(11) 등록번호 10-0482469
(24) 등록일자 2005년04월01일

(21) 출원번호 10-2000-0070707
(22) 출원일자 2000년11월25일

(65) 공개번호 10-2002-0040993
(43) 공개일자 2002년05월31일

(73) 특허권자 비오이 하이디스 테크놀로지 주식회사
경기도 이천시 부발읍 아미리 산 136-1

(72) 발명자 전진영
서울특별시영등포구여의도동한양아파트디동1204호
이석열
경기도이천시부발읍아미리현대7차아파트706동1401호

(74) 대리인 강성배

심사관 : 임동재

(54) 크로스 토크 방지용 액정표시장치 제조방법

요약

본 발명은 크로스 토크 방지용 액정표시장치 제조방법에 관한 것으로, 액정 셀 갭을 일정하게 유지하기 위해 상부 컬러 필터 기관의 소정 부분에 지주를 형성하는 단계와; 상기 지주와 상기 상부 컬러 필터 기관의 표면을 따라 도전성 박막을 형성하는 단계와; 하부 어레이 기관의 액티브 영역의 외곽부에 형성된 공통 라인 상에 상기 지주와 동일한 위치가 되도록 접속부를 형성하는 단계; 및 상기 도전성 박막이 형성된 상기 지주가 상기 접속부를 통하여 상기 공통 라인과 연결되도록 상기 상부 컬러 필터 기관과 상기 하부 어레이 기관을 서로 결합하는 단계를 포함한다. 본 발명에 따르면, C/F에 공통신호를 패넬 전체적으로 동일하게 인가해 주므로 기존 C/F 영역별 공통 신호의 다름으로 발생하는 크로스 토크를 방지하여 화면 품질을 증가시킬 수 있는 효과가 있다.

대표도

도 6

명세서

도면의 간단한 설명

도 1 은 종래 액정 표시장치에서의 상하관 결합구조를 나타낸 단면도.

도 2 는 종래 액정 표시장치에서의 상하관 결합구조를 나타낸 다른 실시예에서의 단면도.

도 3 은 종래 액정 표시장치에서의 지주를 포함한 컬러필터의 구성을 나타낸 도면.

도 4 는 본 발명에 따른 크로스 토크 방지용 액정 표시장치에서 제시된 칼라필터 구조를 나타내는 단면도.

도 5 는 본 발명에 따른 크로스 토크 방지용 액정 표시장치에서 제시된 패넬구조를 나타내는 평면도.

도 6 은 본 발명에 따른 크로스 토크 방지용 액정 표시장치에서 제시된 상하관 합착후 수직구조를 나타낸 도면이다.

<도면의 주요부분에 대한 부호의 설명>

42 : 주상 스페이서 44 : ITO(Indium Tin Oxide)

50 : 홀(Hole) 60 : 공통 라인(common line)

80: 게이트 라인 82: 데이터 라인

70 : 액티브 영역

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 크로스 토크 방지용 액정표시장치의 제조방법에 관한 것으로, 보다 상세하게는, 상하판 사이의 셀 갭 유지를 위해 주상 스페이서를 이용하여 상판에 신호를 인가하되 LCD 패널 전체적으로 전계를 인가함으로써 전계의 변형으로 발생하는 크로스 토크를 방지할 수 있도록 된 크로스 토크 방지용 액정표시장치의 제조방법에 관한 것이다.

TFT(Thin Film Transistor) LCD(Liquid Crystal Display)는 상하판 대향전극 사이의 전계에 의한 액정의 변형(deformation) 현상으로 작동되는 디스플레이로서 상판 C/F(Color Filter) 기판은 주로 하판인 어레이(array) 기판으로부터 신호를 인가받아 일정한 전압을 유지하게 된다. 현재 이러한 신호 인가를 위해서 주로 패넬의 아우터 리드 본딩(Outer Lead Bonding:OLB) 패드(pad) 사이나 액티브 영역(active area) 외곽부에 액정층을 통과해 상하판을 연결시켜 주는 트랜스퍼(transfer)을 (도시안됨) 위치시켜 이용하고 있다. 트랜스퍼가 패넬의 외곽부에 존재하게 됨에 따라 패넬의 전체적으로 중심부와 외곽부의 전압차이가 발생되어 이는 화면 품질을 떨어뜨리게 된다. 또한 상하판 사이의 액정층 갭(gap)은 화면 품질을 위하여 일정하게 유지되어야 하는데, 상하판(10,20) 전극사이 액정층의 갭을 유지하기 위한 가장 대표적인 방법은 도 1 에 도시한 바와 같은 스페이서 볼(spacer ball)(30)을 이용하는 방법이다.

그러나 스페이서 볼(30)을 이용해 셀 갭을 유지하는 방법은 수 μm 의 볼을 사용함에 따라 입자의 반경 변형(Variation)문제, 볼 입자의 이동으로 인한 배향막 파괴 및 입자의 뭉침, 볼에 의한 광누설 등이 발생함에 따라 표시 불량, 콘트라스트 비(constrast ratio) 저하등의 많은 문제를 나타내고 있다. 스페이서 볼의 이러한 문제점을 해결하기 위해서 볼의 착색, 고착형 스페이서 개발, 볼의 경도 증가등 많은 노력이 이루어져 오고 있지만, 현재 그 실효를 거두지는 못하고 있다.

최근 셀 갭 유지를 위해 스페이서 볼의 단점을 보완한 많은 방법이 제시되고 있는데 그 중 하나가 도 2 에 도시한 바와 같이 C/F가 형성되는 상판(20)에 셀 갭을 유지할 수 있는 지주(40)를 형성하는 방법이다.

지주의 재료로는 감광성 폴리이미드, 감광성 아크릴수지, 감광성 착색수지, 포토레지스트등이 제안되어지고 있으며, 그 형성은 주로 포토리소그래피(Photolithography)를 이용하는 방법이 대표적이다. 지주의 형태는 주로 사다리꼴 형태의 지주에 끝 부분이 약간 둥근 형태로 제작된다(도시안됨).

지주를 포함하는 상판 C/F(22)의 구조는 도 3 에 도시한 바와 같이, 안료층과 빛의 누설을 막는 블랙 매트릭스(Black Matrix:BM)층(23) 그리고 도전성 박막인 ITO(16,21)를 형성한 후 상기 나열된 재료로 지주를 구성하게 된다. 각 화소마다 한 개씩의 지주(32)가 형성되며, 이러한 지주는 주로 투과율이 낮은 적색(red)이나 청색(blue)영역에 형성하게 된다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은 상기한 바와 같은 종래 액정표시장치에서의 문제점을 개선하기 위해 안출한 것으로, C/F 기판에 형성되는 주상 스페이서는 어레이 기판의 공통 라인위에 형성되는 홀의 위치와 동일하게 제작하여 크로스 토크를 방지할 수 있도록 된 크로스 토크 방지용 액정표시장치의 제조방법을 제공함에 있다.

발명의 구성 및 작용

상기한 바와 같은 목적을 달성하기 위한 본 발명의 바람직한 일실시예에 따르면, 액정 셀 갭을 일정하게 유지하기 위해 상부 컬러 필터 기판의 소정 부분에 지주를 형성하는 단계와; 상기 지주와 상기 상부 컬러 필터 기판의 표면을 따라 도전성 박막을 형성하는 단계와; 하부 어레이 기판의 액티브 영역의 외곽부에 형성된 공통 라인 상에 상기 지주와 동일한 위치가 되도록 접속부를 형성하는 단계; 및 상기 도전성 박막이 형성된 상기 지주가 상기 접속부를 통하여 상기 공통 라인과 연결되도록 상기 상부 컬러 필터 기판과 상기 하부 어레이 기판을 서로 결합하는 단계를 포함한다.

여기에서, 상기 접속부를 형성하는 단계는 상기 공통 라인 위에 절연막을 형성하는 단계와, 상기 절연막을 통하여 상기 공통 라인의 소정 부분이 노출되도록 상기 절연막에 접속 홀을 형성하는 단계를 포함한다.

본 발명은 형성되는 트랜스퍼(transfer)를 제거하고 셀 갭을 유지하기 위해 사용되는 지주를 이용하여 상판에 신호를 인가하는 방법이다.

이하 본 발명에 따른 크로스 토크 방지용 액정표시장치의 제조방법을 첨부도면을 참조하여 상세히 설명한다.

도 4는 본 발명의 실시예에 따른 크로스 토크 방지용 액정 표시장치의 상부 기판인 컬러 필터 기판의 구조를 나타내는 단면도로서, 이에 도시한 바와 같이, 상부 컬러 필터 기판은 글래스 기판(12) 위에 형성되는 블랙 매트릭스(BM)와, 블랙 매트릭스(BM) 위에 형성되는 컬러 필터(C/F)와, 컬러 필터(C/F)의 소정 부분에 형성되는 지주(42; 즉, 주상 스페이서)와, 컬러 필터(C/F) 및 지주(42) 위에 형성되는 ITO(44)로 구성된다. 즉, 셀 갭 유지를 위해 형성되는 지주(42) 위에 도전성 박막인 ITO(44)가 형성되므로, 상판 전계 인가를 위한 종래의 트랜스퍼 역할을 겸할 수 있으며 LCD 패널 전체적으로 전계를 인가함으로써 전계의 변형(variation)으로 발생하는 크로스 토크(cross talk)를 방지할 수 있다.

도 5는 본 발명의 실시예에 따른 크로스 토크 방지용 액정 표시장치의 하판인 어레이 기판 구조를 나타내는 평면도로서, 이에 도시한 바와 같이, 하판인 어레이 기판상의 액티브 영역(70; 즉, 화소들이 모여있는 영역) 외곽에 형성된 공통 라인(60; common line) 상에, 상판과의 연결을 위한 홀(50; hole)이 형성된다.

특히, 상판에 형성되는 지주(도 4의 42)는 어레이 기판의 공통 라인(60)에 형성된 홀(50)과 동일한 위치에 형성된다. 참조 부호 80은 게이트 아우터 리드 본딩(Outer Lead Bonding:OLB) 패드, 82는 데이터 OLB 패드를 나타낸다.

도 6은 본 발명의 실시예에 따른 크로스 토크 방지용 액정 표시장치의 상하판 합착후 수직구조를 나타낸 도면이다. 이에 도시한 바와 같이, 도전성 박막인 ITO(44)로 덮여 있는 지주(42)는 절연막(38)의 소정 위치에 형성된 홀(50) 안에 위치한다. 참조 부호 36은 게이트를 나타내고, 어레이 기판의 홀(50)은 실제로 도 5에 도시된 바와 같이 공통 라인(60)상에 위치한다.

이렇게 제작된 패널은 스페이서 볼(spacer ball)과 트랜스퍼(transfer) 없이 셀 갭(cell gap) 유지 및 상하판 전압 인가의 역할을 할 수 있다. ITO가 덮여 있는 주상 스페이서의 사용으로 트랜스퍼의 역할을 하는 매개체가 패널지역 내의 액티브 영역 외곽부에 균일하게 존재하게 되며, 이는 패널내에 전영역 C/F 기판에 동일한 공통신호를 인가할 수 있어 크로스 토크를 방지하게 된다.

발명의 효과

따라서, 상기한 본 발명에 따른 크로스 토크 방지용 액정표시장치의 제조방법에 의하면, C/F에 공통신호를 패널 전체적으로 동일하게 인가해 주므로 기존 C/F 영역별 공통 신호의 다름으로 발생하는 크로스 토크를 방지하여 화면 품질을 증가시킬 수 있는 효과가 있다.

또한, 상판의 컬러 기판은 하판의 어레이 기판으로부터 신호를 인가 받아 일정한 전압을 유지해야 하는데, 이를 위하여 패널의 밖쪽 영역이나 액티브 영역 외곽부에 액정층을 통과해서 연결시켜주는 트랜스퍼 도팅 공정 단계를 없애 제조 단가를 줄이는데 효과가 있다.

아울러 상기한 본 발명의 바람직한 실시예는 예시의 목적을 위해 개시된 것이며, 당업자라면 본 발명의 사상과 범위 안에서 다양한 수정, 변경, 부가 등이 가능할 것이며, 이러한 수정 변경 등은 이하의 특허청구의 범위에 속하는 것으로 보아야 할 것이다.

(57) 청구의 범위

청구항 1.

액정 셀 갭을 일정하게 유지하기 위해 상부 컬러 필터 기판의 소정 부분에 지주를 형성하는 단계와;

상기 지주와 상기 상부 컬러 필터 기판의 표면을 따라 도전성 박막을 형성하는 단계와;

하부 어레이 기판의 액티브 영역의 외곽부에 형성된 공통 라인 상에 상기 지주와 동일한 위치가 되도록 접속부를 형성하는 단계; 및

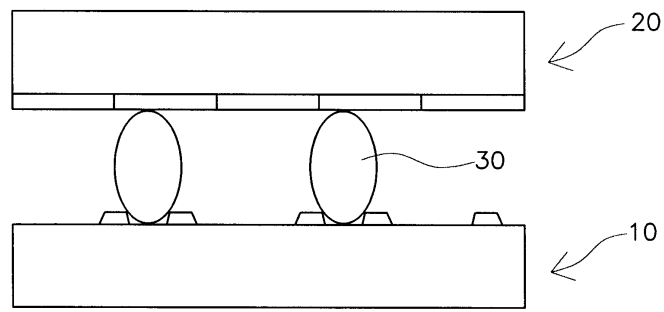
상기 도전성 박막이 형성된 상기 지주가 상기 접속부를 통하여 상기 공통 라인과 연결되도록 상기 상부 컬러 필터 기판과 상기 하부 어레이 기판을 서로 결합하는 단계를 포함하는 크로스 토크 방지용 액정표시장치의 제조방법.

청구항 2.

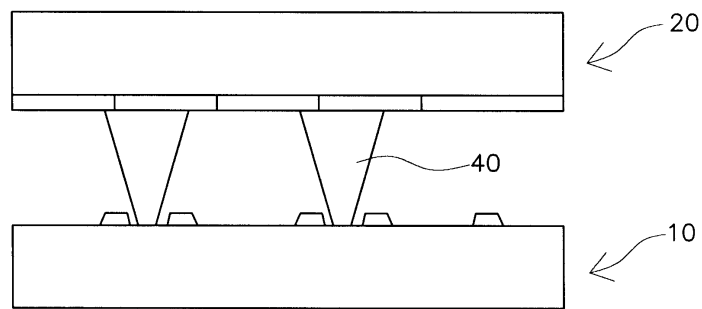
제 1 항에 있어서, 상기 접속부를 형성하는 단계는 상기 공통 라인 위에 절연막을 형성하는 단계와, 상기 절연막을 통하여 상기 공통 라인의 소정 부분이 노출되도록 상기 절연막에 접속 홀을 형성하는 단계를 포함하는 것을 특징으로 하는 크로스 토크 방지용 액정표시장치의 제조방법.

도면

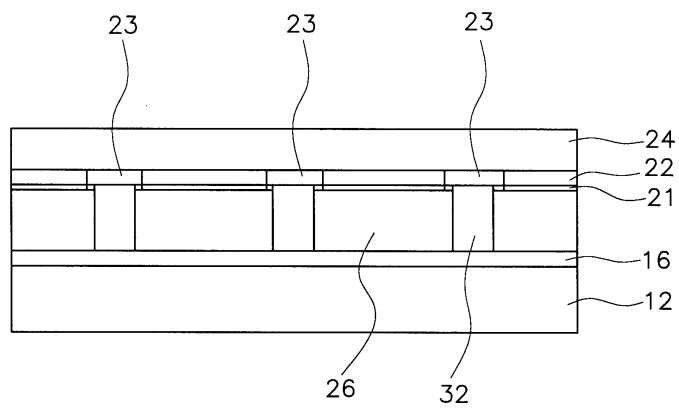
도면1



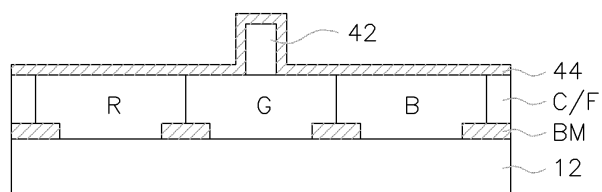
도면2



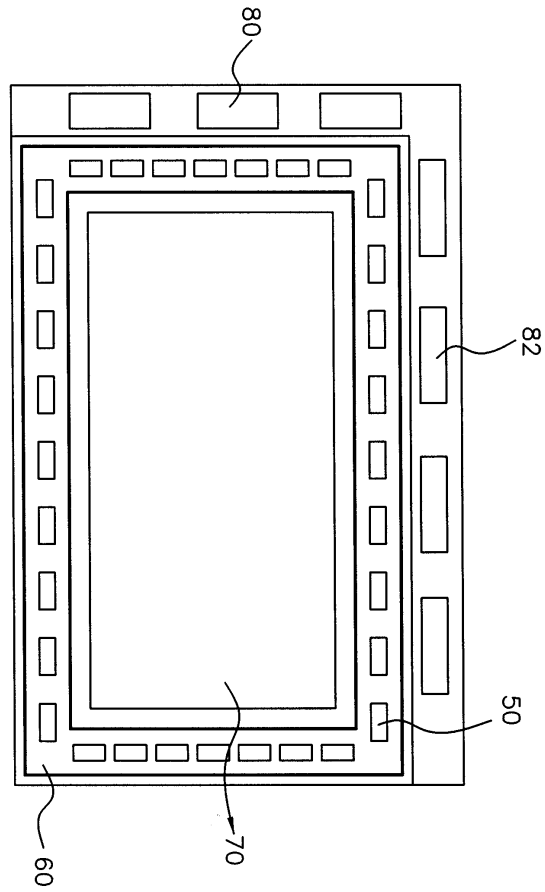
도면3



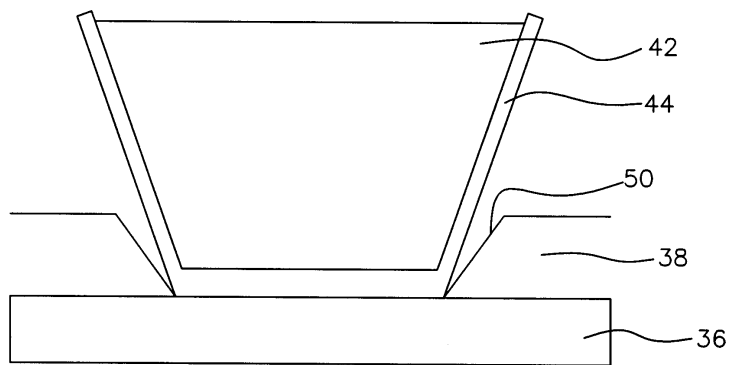
도면4



도면5



도면6



专利名称(译)	制造用于防止串扰的液晶显示装置的方法		
公开(公告)号	KR100482469B1	公开(公告)日	2005-04-14
申请号	KR1020000070707	申请日	2000-11-25
[标]申请(专利权)人(译)	HYDIS TECH HYDIS技术有限公司		
申请(专利权)人(译)	하이디스테크놀로지주식회사		
当前申请(专利权)人(译)	하이디스테크놀로지주식회사		
[标]发明人	CHUN JINYOUNG 전진영 LEE SEOKLYUL 이석열		
发明人	전진영 이석열		
IPC分类号	G02F1/1339 G09F9/30 G02F1/1345 G02F1/136 G02F1/1343 G09F9/35		
CPC分类号	G02F1/13394		
其他公开文献	KR1020020040993A		
外部链接	Espacenet		

摘要(译)

本发明包括以根据制造液晶显示器和防止串扰的方法通过在液晶单元间隙保持恒定的成形在上滤色器基板的预定部分保持的工序;沿支撑体和上部滤色器基板的表面形成导电薄膜;在形成于下阵列基板上以形成连接部分的有源区的外部的公共线,使得相同的位置的保持;并且将上滤色器基板和下阵列基板彼此耦合,使得其上形成有导电薄膜的支柱通过连接部分连接到公共线。根据本发明,由于在整个面板上以相同的方式将公共信号施加到C / F,所以防止了由传统C / F区域中的公共信号的差异引起的串扰,并且增加了屏幕质量。 度6

