

(19)대한민국특허청(KR)

(12) 등록특허공보(B1)

(51) 。 Int. Cl.⁷
G02F 1/1333

(45) 공고일자 2003년07월12일
(11) 등록번호 10-0390703
(24) 등록일자 2003년06월27일

(21) 출원번호 10-2001-0054938
(22) 출원일자 2001년09월07일

(65) 공개번호 특2002-0021011
(43) 공개일자 2002년03월18일

(30) 우선권주장 JP - P - 2000 - 00276517 2000년09월12일 일본(JP)

(73) 특허권자 히타치 데바이스 엔지니어링 가부시키가이샤
일본국 치바켄 모바라시 하야노 3681

가부시키가이샤 히타치세이사쿠쇼
일본 도쿄토 치요다쿠 간다스루가다이 4쵸메 6반치

(72) 발명자 소노다히데히로
일본국치바켄모바라시시모나가요시460

쿠니마츠노보루
일본국치바켄모바라시하야노3550

코바야시세츠오
일본국치바켄모바라시모바라1568-3

이시이카츠히코
일본국치바켄초세군초세무라히토츠마츠헤이4431-15

(74) 대리인 특허법인 원전

심사관 : 정상태

(54) 액정 표시장치

요약

내부 잔류전압에 기인하는 표시화상의 인화(印畵)(printing)현상을 발생하기 어렵게 한다.
액정 구동전극과 액정층과의 사이에 존재하는 절연막층의 분극완화 시정수(τ)가 5분 이내로 설정되어 있다.

대표도

도 1

색인어

액정, 표시장치, 구동전극, 액정층, 절연막층, 유기막, 무기막

명세서

도면의 간단한 설명

도 1은 본 발명에 의한 액정 표시장치의 실시예를 나타내는 도면으로서, 액정재료의 $\Delta \epsilon$, 절연막의 비유전율 및 막 두께, 배향막의 비유전율 및 막 두께 등을 나타낸 도면,
 도 2는 본 발명에 의한 액정 표시장치의 일 실시예를 나타내는 전체 평면도,
 도 3은 본 발명에 의한 액정 표시장치의 화소의 일 실시예를 나타내는 평면도,
 도 4는 도 3의 IV-IV선에서의 단면도,
 도 5는 도 3의 V-V선에서의 단면도,
 도 6은 횡(橫)전계방식에서의 화소의 모식 단면과 등가회로를 나타내는 도면,
 도 7은 막 비유전율 평가샘플의 구성과 측정방법을 나타내는 도면,
 도 8은 내부 잔류전압을 광학적으로 관찰하는 장치를 나타내는 도면,
 도 9는 본 발명에 의한 액정 표시장치의 내부 잔류전압에 의한 휘도 상승률의 경시변화 특성을 나타내는 그래프이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시장치에 관한 것으로서, 소위 인플레인·스위칭 방식이라 불리는 액티브·매트릭스형 액정 표시장치에 관한 것이다.

액정 표시장치는, 한쌍의 기판 사이에 끼워 지지된 액정층의 액정분자에 전계를 인가하고, 그 액정층의 배향방향을 변화시켜 그것에 의해 생기는 액정의 광학변화를 이용해서 표시를 행한다.

종래의 액티브 매트릭스형 액정 표시장치는, 액정에 인가하는 전계의 방향이 액정을 끼워 지지하는 기판면에 거의 수직인 방향으로 설정되어, 액정층의 광 선광성을 이용해서 표시를 행하는 트위스트 네마틱(TN) 표시방식으로 대표된다.

한편, 빗살전극을 이용하여 액정에 인가하는 전계의 방향을 기판면에 거의 평행하게 하고, 액정의 복굴절성을 이용해서 표시를 행하는 인플레인·스위칭(In-plane Switching: IPS)의 액정 표시장치가, 예컨대 일본특허공고 소63-21907호 공보, 미국특허 제4,345,249호, WO91/10936, 일본특허공개 평6-160878호 공보 등에 의해 제안되고 있다.

이 인플레인·스위칭방식은, 종래의 TN 방식에 비해 광시야각, 저부하용량 등의 이점이 있고, TN 방식을 대체하는 새로운 액티브 매트릭스형 액정 표시장치로서 근년 급속히 진보하고 있는 기술이다.

이 IPS의 방식에 있어서는, 저널 오브 어플라이드 피직스, 1997, Vol.82, No.2, 528~535페이지(M.Oh-e, M.Yoneya, and K.kondo, JOURNAL OF APPLIED PHYSICS, 1997, Vol.82, No.4, 528~535)에 명백하게 되어 있는 바와 같이, 액정이 부(負)의 유전율 이방성을 가지는 경우에, 정(正)의 유전율 이방성의 액정에 비해 보다 완전한 인플레인·스위칭을 실현할 수 있다. 이러한 완전한 인플레인·스위칭의 실현은 중간조를 포함한 액정 표시장치의 시야각 확대를 보다 완전한 것으로 한다. 따라서, IPS 방식에서는 상기 관점에서 부의 유전율 이방성을 가지는 액정을 사용하는 것이 바람직하다.

상기의 IPS 방식에서는 상기 쌍이 되는 기판의 한쪽의 표면 내에 설치된 스트라이프 형태의 불투명 금속의 빗살전극을 이용하고 있지만, 최근에, ITO(Indium-Tin-Oxide) 등의 투명 도전물질에 의해 형성하고, 또 이 빗살전극의 배치의 피치에서도 종래의 IPS 방식보다 짧은 피치로 하고, 또 유전율 이방성이 부인 액정을 이용함으로써, 빗살전극의 테두리 부분에 형성되는 전계만으로도 그 투명 빗살전극의 상부에 존재하는 액정의 전체를 배향 변화시킬 수 있도록 하여, 투과율 및 개구율을 개선하는 IPS의 일종이 예컨대 「S.H.Lee, S.L.Lee and H.Y.KIM, 아시아 디스플레이, 1998, pp.371-374」 및 「S.H.Lee, S.L.Lee, H.Y.KIM and T.Y.Eom, SID digest, 1999, pp.202-205」에 의해 제안되고 있다.

이 유전율 이방성이 부인 액정과 짧은 피치의 투명 빗살전극을 조합한 IPS 방식에서는, TN 방식에 가까운 투과율이 IPS 방식과 동등의 광시야각 특성을 유지한채 가능해지는 것이 상기 문헌에서 보고되어 있다.

발명이 이루고자 하는 기술적 과제

액정 표시장치에 있어서, 직류전압이 중첩된 전압파형이 액정층에 인가된 경우, 그 직류전압을 제외하여도 액정층 중에 직류전압(직류 오프셋 전압)이 잔류하는 것이 알려져 있다.

그리고, 마쓰모토 세이이치(松本正一) 편저 「액정 디스플레이 기술」 산업도서 주식회사 발행(1996)의 제2장 70~73 페이지에 논의되어 있는 바와 같이, 액티브 매트릭스형 액정 표시장치에서는 통상의 액정 구동에 있어서도, 직류전압의 중첩된 구동전압 파형이 액정층에 인가되는 것은 액정 표시장치의 액티브 구동소자의 구조상 기인하여, 계조표시를 행하는 경우 등 직류전압의 중첩현상을 완전히 방지하는 것은 곤란하다. 이와 같은 현상은 종래의 TN 방식 및 IPS 방식의 어느 것에도 공통한다.

이 잔류한 직류전압은 TN 방식이나 IPS 방식에 관계없이 액정 표시장치에서 휘도에 영향을 주고, 직류전압이 인가된 부분으로 되지 않는 부분과의 사이, 혹은 인가 직류전압의 강도가 다른 부분 사이에서 휘도차를 발생시킨다. 따라서, 통상의 구동 조건으로 문자나 도형을 장시간 표시한 경우, 그 표시를 소거시킨 후에도 먼저 표시한 문자나 도형이 당분간 표시된다는 현상을 발생시키게 된다. 이와 같은 현상은 「잔상(殘像)」이라 불리고 있고, 발현 후 시간의 경과와 함께 서서히 강도는 약해지게 되어 최종적으로는 소실(消失)하지만, 사람의 눈에 보이지 않게 될 때까지 30분 이상도 시간이 걸리는 경우가 있다.

직류전압이 인가된 경우에 액정층에 직류의 오프셋 전압이 잔류하는 기구에 대해서는, 신가꾸기호(信學技法) EID96-89(1997-01)의 29~30페이지에 의해, 종래 TN 방식을 예로 들어, 액정층 중의 이온의 거동에 따라 설명하는 모델이 제안되고 있다. 이 모델에 의하면, 액정층 중에 잔류하는 직류의 원인으로서는 배향막에 충전된 직류전압과, 이온의 액정 배향용 배향막으로의 흡착을 생각할 수 있다. 그리고, 수분 정도의 직류전압의 잔류는 배향막의 충전과 완화에 기인하고, 그 이상의 매우 긴 직류전압의 잔류는 이온의 배향막으로의 흡착이 원인인 것으로 결론을 내리고 있다.

IPS 방식에서는 TN 방식에 비해 잔상 레벨이 나쁘다는 문제가 있었다. 이 원인은 TN 방식의 경우, 화소전극과 대향전극의 사이에는 액정배향 제어층과 액정층밖에 존재하지 않는 것에 대해서, IPS 방식의 경우 화소전극 및 대향전극의 사이에 액정층과 액정배향 제어층 이외에 절연막을 갖기 때문이라고 생각된다. 결국, TN 방식의 경우, 직류전압의 잔류는 배향막만을 고려하면 되지만, IPS 방식의 경우, 배향막과 절연막의 충전과 완화가 있기 때문에, TN 방식에 비해 잔상 레벨이 나쁘다고 생각된다. 또, 이온의 배향막으로의 흡착은 TN 방식도 IPS 방식도 동등하다고 생각된다. 배향막의 충전과 그 완화에 기인하는 직류전압의 잔류현상에 대해서는 일본특허공개 평7-159786호 공보에 의해, 배향막 및 액정 각각의 유전율과 비저항의 곱(積)을 근사시키기 위해 최적화시키고, 내부 잔류전압을 저감함으로써, 잔상을 억제하는 방법이 제안되고 있다. 그러나, 실제로는 액정의 저항에 비해 배향막의 저항은 현격하게 차이가 크고, 또 IPS 방식에서는 막 용량에 비해 액정의 용량이 작기 때문에, 상기 사례의 완전한 실현은 곤란하다.

본 발명은 이와 같은 사정에 의거하여 이루어진 것으로서, 그 목적은 내부 잔류전압에 기인하는 표시화상의 인화현상이 발생하기 어려운 액정 표시장치 및 그 제조방법을 제공하는 것에 있다.

발명의 구성 및 작용

본원에 있어서 개시되는 발명 중 대표적인 것의 개요를 간단히 설명하면, 이하와 같다.

즉, 본 발명에 의한 액정 표시장치는, 예컨대 액정 구동전극과 액정층과의 사이에 존재하는 절연막층의 분극완화 시정수(τ)가 5분 이내로 설정되어 있는 것을 특징으로 하는 것이다.

본 발명자들은, 한쌍의 기판 사이에 형성하는 다수 종류의 배향막과 액정재료와 잔상과의 관계를 조사한 결과, 액정 구동전극과 액정층과의 사이에 존재하는 절연층의 분극완화 시정수(τ)가 빠른 액정 표시장치는 잔상이 작다는 것을 발견하였다.

또, 그 이외에도 액정 표시장치를 구성하는 액정, 배향막, 절연막, 전극의 물성정수 및 치수의 관계에 대해서 주목하여 예의 연구한 결과, 이들 물성정수 및 치수 관계를 규정함으로써 분극완화 시정수(τ)를 감소시킬 수 있는 것을 발견하였다.

이하, 본 발명에 의한 액정 표시장치의 실시예를 도면을 이용해서 설명한다.

《전체 구성》

도 2는 본 발명에 의한 액정 표시장치의 일 실시예를 나타내는 평면도이다. 동 도면에 있어서, 투명기판(SUB1)이 있고, 이 투명기판(SUB1)은 액정을 통해서 투명기판(SUB2)과 대향 배치되어 있다.

투명기판(SUB1)의 액정층의 면에는 x 방향으로 연장하는 게이트 신호선(GL)과 대향전압 신호선(CL)이 형성되고, 도면 상방에서 게이트 신호선(GL), 대향전압 신호선(CL)이 교대로 병설되어 있다.

또, y 방향으로 연장하여 x 방향으로 병설되는 드레인 신호선(DL)이 형성되고, 이것에 의해 서로 인접되는 각 드레인 신호선(DL)과 서로 인접되는 각 게이트 신호선(GL)으로 둘러싸이는 영역을 화소영역(도면 중 점선 프레임(A)으로 둘러싸여진 영역)으로 하고, 이들 화소영역이 매트릭스 형태로 배치되어 표시영역(AR)이 구성되어 있다.

이들 각 화소영역에는 한쪽측의 게이트 신호선(GL)에서의 주사신호에 따라 구동되는 스위칭 소자(박막 트랜지스터(TFT))와, 이 스위칭 소자를 통해서 한쪽측의 드레인 신호선(DL)에서의 영상신호가 공급되는 화소전극(PX), 이 화소전극(PX)과의 사이에 전계를 발생시키기 위해 상기 대향전압 신호선과 접속되는 대향전극(CT) 등이 형성되어 있지만, 이 구성의 상세에 대해서는 후술한다.

각 게이트 신호선(GL)은 그 일단이 투명기판(SUB1)의 단변부(도면 중 좌측)에 까지 연장되고, 그 단변부에 탑재된 수직 구동회로(반도체 집적회로)(V)의 출력단자에 접속되어 있다.

마찬가지로, 각 드레인 신호선(DL)은 그 일단이 투명기판(SUB1)의 단변부(도면 중 상측)에 까지 연장되고, 그 단변부에 탑재된 영상 구동회로(반도체 집적회로)(He)의 출력단자에 접속되어 있다.

또, 각 대향전압 신호선(CL)은 그 일단(도면 중 우측)이 공통 접속되고, 영상신호에 대해서 기준이 되는 신호가 공급되도록 되어 있다.

투명기판(SUB2)은, 상기 수직 구동회로(V) 및 영상 구동회로(He)의 탑재영역을 회피해서 배치되고, 그 주위에서 액정의 밀봉도 겸하는 실부재(SL)에 의해 투명기판(SUB1)과 고착되어 있다.

《화소의 구성》

도 3은 상기 화소영역의 일 실시예를 나타내는 평면도이다. 또, 도 3의 IV-IV선에서의 단면도를 도 4에, V-V선에서의 단면도를 도 5에 나타내고 있다.

투명기판(SUB1)의 표면에 x 방향으로 연장하는 게이트 신호선(GL)과 대향전압 신호선(CL)이 형성되어 있다.

여기서, 게이트 신호선(GL)은 화소영역의 하측으로, 대향전압 신호선(CL)은 중앙으로 각각 주행하도록 하여 형성되어 있다.

대향전압 신호선(CL)은 대향전극(CT)과 일체로 되어 형성되고, 이 대향전극(CT)은 화소영역내를 y 방향으로 연장하도록 하여 예컨대 도면 중에서는 3개 형성되어 있다.

즉, 3개의 대향전극(CT)중 1개는 화소영역의 중앙을 y 방향으로 주행하도록 하여 형성되고, 나머지 2개는 후술의 드레인 신호선(DL)에 각각 인접하여 y 방향으로 주행하도록 하여 형성되어 있다.

여기서, 각 대향전극(CT)은 그 연장방향을 따라 지그재그 형태로 형성되어 있지만, 그 상세는 화소전극(PX)의 설명 부분에서 설명한다.

그리고, 이들 게이트 신호선(GL), 대향전압 신호선(CL)(대향전극(CT))도 덮는 투명기판(SUB1)의 표면에는 예컨대 SiN으로 이루어지는 절연막(GI)이 형성되어 있다.

이 절연막(GI)은 후술의 박막 트랜지스터(TFT)의 형성영역에 있어서는 그 게이트 절연막으로서의 기능을, 후술의 대향전압 신호선(CL)의 형성영역에 있어서는 상기 게이트 신호선(GL)과 대향전압 신호선(CL)에 대한 층간절연막으로서의 기능을, 후술의 용량소자(Cstg)의 형성영역에 있어서는 그 유전체막으로서의 기능을 갖도록 되어 있다.

절연막(GI)상에 있어서, 게이트 신호선(GL)과 중첩하는 부분에서 후술의 드레인 신호선(DL)에 근접하는 부분에 예컨대 아모르퍼스 Si로 이루어지는 반도체층(AS)이 형성되어 있다.

이 반도체층(AS)은 박막 트랜지스터(TFT)의 반도체층으로서, 그 표면에 드레인 전극(SD2), 소스전극(SD1)이 형성됨으로써, 게이트 신호선(GL)의 일부를 전극으로 하는 역 스택 구조의 스위칭 소자로서 구성된다.

박막 트랜지스터(TFT)의 드레인 전극(SD2)은 예컨대 드레인 신호선(DL)의 형성시에 동시에 형성되도록 되어 있고, 그 드레인 신호선(DL)의 일부가 그 반도체층(AS)의 표면으로 연장되도록 형성함으로써 형성된다.

또, 박막 트랜지스터(TFT)의 소스전극(SD1)은 예컨대 화소전극(PX)의 형성시에 동시에 형성되도록 되어 있고, 그 화소전극(PX)의 일단이 그 반도체층(AS)의 표면으로 연장되도록 형성함으로써 형성된다.

화소전극(PX)은 상기 3개의 대향전극(CT)의 각각의 사이를 그 대향전극(CT)과 거리를 두고 연장하도록 하여 2개 형성되어 있다.

각 화소전극(PX)은 그 연장방향을 따라 거의 등간격으로 복수의 굴곡부를 가지고 지그재그 형태로 형성되어 있다.

이것에 따라, 대향전극(CT)도 그 연장방향을 따라 거의 등간격으로 복수의 굴곡부를 가지고 지구재그 형태로 형성되며, 그 화소전극(PX)을 도면 중 x 방향으로 그대로 평행 이동한 패턴으로 형성되어 있다.

또한, 화소영역의 좌우의 양 옆에 위치하게 되는 대향전극(CT)은, 그 드레인 신호선(DL)측의 변에서 그 드레인 신호선(DL)과의 사이의 간극(광 누설의 원인이 된다)을 없애기 위해, 중앙의 대향전극(CT)과 약간 다른 형상으로 되어 있다.

이와 같이 화소전극(PX) 및 대향전극(CT)이 지그재그 형태로 형성되어 있는 것은, 화소영역내에 화소전극(PX)에서 대향전극(CT)측으로의 전계의 방향이 다른 영역을 형성함으로써, 표시면의 수직선에 대해 다른 방향에서 관찰하여도 색조가 변화하는 일이 없는 표시를 행하기 위함이다(소위 멀티 도메인 방식이라 불린다).

또, 2개의 화소전극(PX)은 대향전압 신호선(CL)과 중첩하는 부분에 서로 접속되고, 이 접속부에서 그 대향전압 신호선(CL)과의 사이에 용량소자(Cstg)를 구성하도록 되어 있다.

이 용량소자(Cstg)는, 박막 트랜지스터(TFT)가 오프한 때에 화소전극(PX)으로 공급된 영상신호를 비교적 길게 축적시키는 기능 등을 갖는 것이다.

이와 같이 드레인 신호선(DL) 및 화소전극(PX)이 형성된 투명기판(SUB1)의 표면에는 그 드레인 신호선(DL) 및 화소전극(PX)을 덮는 예컨대 SiN으로 이루어지는 보호막(PSV)이 형성되어 있다.

이 보호막(PSV)은 주로 박막 트랜지스터(TFT)의 액정과과의 직접 접촉을 회피하기 위해 설치되는 것이므로, 이것으로부터 적어도 박막 트랜지스터(TFT)의 형성영역을 덮도록 하여 형성되어 있으면 된다.

그리고, 이 보호막(PSV)의 표면에는 배향막(ORI1)이 형성되고, 이 배향막(ORI1)은 액정(LC)과 직접 접촉하는 막이 되어 그 액정(LC)의 분자의 초기배향 방향을 결정하도록 되어 있다.

즉, 이 배향막(ORI1)은 두께 50~200nm 예컨대 수지막으로 이루어지고, 그 액정(LC)(비저항: $1.0 \times 10^{19} \Omega \cdot \text{cm} \sim 1.0 \times 10^{13} \Omega \cdot \text{cm}$)과 접촉하는 면에 그 액정(LC)의 분자의 초기배향 방향에 대응하는 방향으로 러빙 등의 배향처리가 행해진 것으로 되어 있다. 배향처리의 방향은, 도 3의 화소구성에 있어서는, 정의 유전율 이방성을 가지는 액정을 이용하는 경우는 드레인 신호선(DL)의 방향, 부의 유전율 이방성을 가지는 액정을 이용하는 경우는 게이트 신호선(GL)의 방향으로 되어 있다.

또한, 이렇게 구성되는 투명기판(SUB1)에 액정(LC)을 통해서 예컨대 갭을 4.5 μm (액정 밀봉상태)에서 대향 배치되는 투명기판(SUB2)은, 그 액정측의 면에 블랙 매트릭스(BM)가 형성되어 있다. 이 블랙 매트릭스(BM)는 인접하는 다른 화소전극과 면하도록 형성되고, 각 화소영역의 중앙부를 제외한 주변부에 형성되어 있다.

또, 이 블랙 매트릭스(BM)는 박막 트랜지스터(TFT)로의 외부 광의 조사를 방지하기 위해서도 설치되어 있다.

블랙 매트릭스(BM)로 둘러싸인 화소영역의 중앙부에는 컬러필터(FIL)가 형성되고, 이 컬러필터(FIL)는 예컨대 y 방향으로 병설되는 각 화소에 공통의 색의 필터로 되어 있고, x 방향으로 예컨대 적(R), 녹(G), 청(B)의 순서로 반복해서 형성되어 있다.

블랙 매트릭스(BM) 및 컬러필터(FIL)를 덮는 투명기판(SUB2)의 표면에는 예컨대 수지층으로 이루어지는 평탄화막(OC)이 형성되고, 이 평탄화막(OC)의 표면에는 배향막(ORI2)이 형성되어 있다. 이 배향막(ORI2)은 상기 배향막(ORI1)과 동일하게 액정(LC)과 직접 접촉하는 막으로 되어 그 액정(LC)의 분자의 초기배향 방향을 결정하도록 되어 있다.

또, 상술한 실시예는 보호막(PSV)으로서 예컨대 SiN으로 이루어지는 무기막을 이용한 것이다. 그러나, 이와 같은 무기막의 상면에 수비막 등을 피복한 구성, 즉 유기막과 무기막과의 복합 구조로 되어 있어도 좋은 것은 말할 필요도 없

다.

상술한 화소의 구성은, 횡전계방식의 액정 표시장치로서 일 실시예를 나타낸 것이고, 전계를 발생시키기 위해 한쌍의 전극이 한쪽의 투명기판측에 형성되고, 또 그 전계의 투명기판과 평행한 성분에 의해 액정(LC)의 광투과율을 제어하는 구성의 것이라면 어느 것이라도 적용될 수 있다.

예컨대, 화소전극(PX) 및 대향전극(CT)이 굴곡부를 갖지 않는 직선 형태의 패턴으로 이루어지는 것에도 적용될 수 있다.

또, 화소전극(PX) 및 대향전극(CT)중 어느 한쪽이 투명전극으로 구성된 것 또는 쌍방 모두 투명전극으로 구성된 것에도 적용될 수 있다.

화소전극(PX) 및 대향전극(CT)의 쌍방이 투명전극으로 구성된 것중 한쪽의 전극이 화소영역의 거의 전체 영역에 형성되고, 다른쪽의 전극이 빗살 형태의 패턴으로 형성된 것이 알려져 있지만, 이와 같은 구성에서도 적용될 수 있다.

《잔상 발생의 고찰》

상술한 바와 같은 구성으로 이루어지는 액정 표시장치의 화상의 인화 잔상현상은 AC 잔상과 DC 잔상으로 이루어진다. 이 중 DC 잔상은 잔류 전하의 영향에 의해 다음의 표시신호 선택시에도 앞의 표시가 얇게 남는 현상이다. 이 메커니즘은 전압인가를 해제한 후에도 배향막 계면에 흡착전하가 잔류하고, 이 전하가 형성하는 의사(擬似) 전계에 따라서 내부 직류 잔류전압이 발생하는 것에 의한 것으로 생각된다.

이와 같은 인화 잔상의 발생을 억제하기 위해, 액정(LC)의 재료나 배향막(ORI)의 재료로서 내부 잔류전압이 빠지기 쉬운 재료를 이용하는 것이 중요해진다.

내부 잔류전압에 의한 액정층의 인화의 완화현상은 절연막이나 액정층에 축적한 전하의 과도현상을 생각함으로써 설명할 수 있다. 도 6의 (a)는 횡전계방식 액정 표시장치의 표시부를 간략화한 단면도이고, 도 6의 (b)와 같은 등가회로로 표현할 수 있다. 이 경우, 도 6의 (a)에 있어서 한쌍의 전극 사이에 직류전압이 인가되면, 액정이나 절연막에 전하가 축적된다. 이들 축적전하는 직류전압이 정지한 직후에, 액정층이나 절연막을 통해서 완화된. 이 경우, 도 2와 같은 전기적인 등가회로로 나타낼 수 있다. 이때, 액정이나 절연막에 잔존하고 있는 전하(q)는 직류전압이 정지된 순간에서의 시간을 t로 한 경우, 다음의 수학식 (2)로 표현된다.

수학식 2

$$q = q_0 \exp\left(-\frac{t}{CR}\right) = q_0 \exp\left\{-\frac{R_{ORI} + R_{LC}}{(C_{ORI} + C_{LC}) \cdot R_{ORI} R_{LC}} \cdot t\right\}$$

여기서, R_{ORI} 는 절연막의 용량, R_{LC} 는 액정의 저항, C_{ORI} 는 절연막의 용량, C_{LC} 는 액정의 용량, q_0 는 방전 직전의 축적 전하량이다.

이 수학식 (2)에서 잔존 전하의 완화는 시간과 함께 감소하고, 완화 시정수(τ)는 다음의 수학식 (3)으로 표현된다.

수학식 3

$$\tau = \frac{R_{ORI} R_{LC} (C_{ORI} + C_{LC})}{R_{ORI} + R_{LC}}$$

상술한 실시예는, 그 측정방법에서 완화 시정수(τ)를 5분 이내로 하고, 이 기준에서 절연막 및 액정을 선정함으로써, DC 잔상이 소실하기 쉬운 액정 표시장치를 얻을 수 있다.

또, 막 용량(상술의 실시예에서는 절연막(GI) 및 보호막(PSV))의 물성치를 규정하고, 최적화함으로써, 내부 잔류전압에 기인하는 표시화상의 인화 잔상을 더 저감할 수 있다. 전극 간격이 넓은 횡전계방식에서는 일반적으로 용량에 대해서는 액정보다 절연막이 크게 되고, 저항에 대해서는 절연막의 쪽이 액정보다 크게 된다. 이것을 고려하여 완화 시정수(τ)는 다음의 수학식 (4)에 근사할 수 있다.

수학식 4

$$\tau = \frac{R_{ORI} R_{LC} (C_{ORI} + C_{LC})}{R_{ORI} + R_{LC}} = R_{LC} C_{ORI} = \rho_{LC} \cdot \varepsilon_0 \cdot \varepsilon_{ORI} \cdot \frac{d_{PXCT}}{d_{ORI}}$$

여기서, ρ_{LC} , ε_0 , ε_{ORI} , d_{PXCT} , d_{ORI} 는 각각 액정(LC)의 비저항치, 진공의 유전율, 절연막(ORI)의 비유전율, 전극 간격(화소전극(PX)과 대향전극(CT)과의 거리), 절연막(ORI)의 막 두께이다.

즉, 액정(LC)의 비저항 · 절연막(ORI)의 비유전율이나 막 두께 · 한쌍의 전극(PX-CT)의 간격은 내부 잔류전압과 상관이 있다. 액정의 비저항이나 절연막의 비유전율이나 전극 간격에 대해서는 그들의 값이 작은 쪽이 완화시간을 짧게 할 수 있다. 또, 본 발명의 실시예에서는 이들 파라미터중에서 절연막(ORI)의 비유전율(ε_{ORI})이나 막 두께 · 한쌍의 전극(PX-CT)의 간격을 최적화하였기 때문에, DC 잔상의 원인이 되는 내부 잔류전압의 빠짐을 신속하게 할 수 있다. 또한, 액정층-전극 사이의 절연막으로서 배향막뿐인 경우나 배향막과 층간절연막의 복합층의 경우가 있다. 절연막이 복합층인 경우에 대해서도 구성되는 층의 각각의 용량 · 저항이 합성되어 완화 형상에 기여하기 때문에, 각각의 절연막의 비유전율은 작은 쪽이 또 막 두께는 두꺼운 쪽이, DC 잔상의 원인이 되는 내부 잔류전압의 빠짐을 신속하게

할 수 있다.

《절연막, 배향막, 전극 간격 등의 구체적인 구성》

도 1은, 상기 횡전계방식의 액정 표시장치에 있어서, 액정의 재료($\Delta \epsilon > 0$ 가 $\Delta \epsilon < 0$), 절연막의 유무, 절연막이 있는 것으로 한 경우 그 비유전율 및 막 두께, 쌍을 이루는 전극의 간격을 각각 다르게 하여 형성한 경우의 DC 잔상완화 시정수(τ), 잔상측정 소실시간(분)을 측정한 표이다.

또, DC 잔상완화 시정수(τ), 잔상측정 소실시간(분)의 측정에 있어, 그 잔상평가, 절연막의 비유전율 평가 및 DC 잔상의 측정방법은 하기에 기술하는 방법으로 행하였다.

《잔상평가》

25°C로 흑(黑)표시 영역상에 고정 패턴(휘도 최대가 되는 계조)을 30분간 인가한 후에, 화면 전체를 흑표시한 때의, 고정 패턴 표시부에 눈으로 보이는 잔상이 없어질 때까지의 시간을 측정하였다.

여기서, 평가 레벨을 30초 이내에서 잔상이 소실한 경우를 레벨 a로 하고, 30초~1분 정도에서 잔상이 소실한 경우를 레벨 b로 하며, 5분 이상에서도 잔상이 소실하지 않는 경우를 레벨 c로 하였다.

《막 비유전율 평가》

막 비유전율 평가샘플을 다음과 같이 하여 작성하였다. 또한, 샘플의 구성 및 측정을 나타내는 도면을 도 7에 나타내고 있다. 또한, 도 7의 (a)는 평면도, 도 7의 (b)는 단면도이다.

(1) 유리기판(AN635:旭硝子製)에 크롬 금속층을 스퍼터에 의해 성막하였다. 그 막 두께는 0.2 μ m로 하였다.

(2) 크롬 금속층상에 절연막을 그 두께가 0.5 μ m가 되도록 도포하여 소성하였다.

(3) 배향막상에 도 7의 (a)에 나타낸 패턴의 알루미늄 전극을 마스크 증착에 의해 형성하였다. 그 막 두께는 0.3 μ m로 하였다.

비유전율의 측정은 프로브를 동도에 나타낸 바와 같이 접촉시켜 4단자법으로 측정하였다. 측정기는 휴렛패커드제 H P4192A 임피던스 애널라이저를 사용하였다. 측정시의 온도, 습도를 각각 25°C, 60%RH로 하였다. 측정 주파수는 10 MHz로 하고, 병렬 등가회로 모드에서 막 용량(C)을 측정하여 다음의 수학식 (5)에 의해 비유전율 ϵ 를 산출하였다.

$$\text{수학식 5} \\ \epsilon = C \cdot (d / S \epsilon_0)$$

여기서, d는 막 두께, S는 전극 면적, ϵ_0 는 진공의 유전율(8.854×10^{-12} F/m)이다.

《DC 잔상의 측정방법》

전압인가를 해제한 후에 발생하는 내부 잔류전압을 광학적으로 관찰하였다. 내부 잔류전압이 남겨진 액정 표시셀에 교류를 인가하면 플리커가 발생하고, 휘도가 변화하기 때문에, 휘도의 변화가 내부 잔류전압에 대응한다. 이 휘도가 완화에 가는 모습을 관찰하였다.

도 8은 B-V 특성의 시간변동을 평가하기 위한 측정계를 나타내는 구성도이다. 동도에 있어서, 21은 항온조, 22는 관찰 창(유리창), 23은 디지털 멀티미터, 24는 계측 제어기, 25는 시료(액정 표시패널), 26은 백라이트, 28은 교류구동 전압원, 29는 DC 전압전원이다. 항온조 내부의 온도는 25°C, 습도는 50%RH로 하였다. 또, 측정의 기준이 완료하여 1시간 후에 측정을 개시하였다.

액정 표시패널(25)은 교류 구동전압에 더해서 DC 전압이 중첩될 수 있도록 되어 있다. 또, 액정 표시패널(25)의 게이트는 DC 구동을 행하는 게이트로는 +16V를 입력한다. 휘도 지름에서의 출력은 디지털 멀티미터에 의해 계측 제어기(24)에 휘도치로서 입력한다. 그리고, 하기 (1)~(3)의 수순에 의해 DC 인가전압 소거 후에서의 휘도를 측정하였다.

(1) 교류 구동전압은 상시 최대 휘도의 10%의 휘도가 되는 전압으로 하였다.

(2) DC 전압을 0.5V 인가한 상태를 30분 계속하였다.

(3) DC 전압만을 오프하고 또 30분 휘도를 측정하였다. 휘도 측정간격은 30초로 하였다.

이것에 의해 얻어지는 시간-휘도 특성을 다음의 수학식 (6)에서 오차가 10의 -5승 이하가 될 때까지 회귀 처리하였다. 얻어진 시정수 τ_1 , τ_2 중 시정수가 긴 쪽을 완화 시정수 τ 로 하였다.

$$\text{수학식 6} \\ B = A_0 + A_1 \exp(-t/\tau_1) + A_2 \exp(-t/\tau_2)$$

여기서, B는 휘도, A1, A2는 정수, t는 시간이다.

도 9의 (a), (b), (c)는, 각각 도 1의 실시예 1, 3, 6에서 얻어진 시간-휘도 특성을 나타내는 그래프이고, 동도에 있어서 부호 2는 실측한 휘도치(DC 인가 전의 초기 휘도에 대한 상대치)를 나타내고, 부호 1은 회귀 처리된 곡선을 나타내고 있다.

이 그래프에 의하면, 휘도는 시간의 경과와 함께 급격히 감소하고, 일정치에 수속하는 것이 명백하다. 수학식 (6)에서 회귀처리를 행한 결과, 실시예 1에 대해서는 τ_1 이 0.3이고, τ_2 가 4.2이므로, 완화 시정수(τ)는 4.2분이 된다. 실시예 2에 대해서는 τ_1 이 1.0이고, τ_2 가 14.2이므로, 완화 시정수(τ)는 14.2분이 된다. 실시예 3에 대해서는 τ_1 이 0.01이고, τ_2 가 0.3이므로, 완화 시정수(τ)는 0.3분이 된다. 그 밖의 실시예에 대해서도 완화 시정수가 긴 예에서는 실시예 3의 형상의 그래프가 얻어지고, 완화 시정수가 짧은 예에서는 실시예 6의 형상의 그래프가 얻어졌다.

도 1에서 본 발명의 실시예에 의한 절연막의 완화 시정수가 5분 이하인 액정 표시장치를 사용하면, 내부 잔류전압에 기인하는 표시화상의 인화현상을 매우 작게 할 수 있다.

또, 상술의 완화 시정수(τ)가 5분 이하인 액정 표시장치를 얻기 위해서는 구동전극-액정층의 사이에 존재하는 절연막의 막 두께·비유전율·전극 간격을 최적화함으로써 실현할 수 있는 것을 나타내고 있다.

실시에 1, 2, 3은 절연막의 비유전율이 변화한 경우의 예이고, 완화 시정수(τ)는 비유전율이 작을수록 짧게 되어 있는 것을 나타내고 있다. 이 관계는 실시예 8, 9, 10 등 다른 구성요건이 변한 경우에 있어서도 성립하고 있다.

또, 실시예 1, 4, 5, 6은 절연막의 막 두께가 변화한 경우의 예이고, 완화 시정수는 막 두께가 두껍게 될수록 짧게 되는 것을 나타내고 있다.

또한, 실시예 1, 7은 액정 구동전극의 전극간격이 변화한 경우의 예이고, 전극 간격은 짧은 쪽이 완화 시정수는 짧은 것을 나타내고 있다.

이상의 경향은, 잔상 발생의 고찰로 나타낸 수학식 (4)를 지지하는 것이고, 따라서 구동전극-액정층의 사이에 존재하는 절연막의 막 두께·비유전율·전극 간격을 최적화함으로써 상술의 완화 시정수(τ)가 5분 이하인 액정 표시장치를 얻을 수 있다.

구체적으로는, 실시예 1~7에서 나타낸 바와 같이, 정(正)의 유전율 이방성을 갖는 액정을 사용하여, 절연막이 전부 유기막으로 구성되어 있는 경우, 비유전율을 3.8 이하, 막 두께 200nm 이상 3.0 μ m 이하, 액정 구동전극의 전극 간격을 5 μ m 이상 10 μ m 이하로 함으로써 실현할 수 있다.

혹은, 실시예 8~12에서 나타낸 바와 같이, 정(正)의 유전율 이방성을 갖는 액정을 사용하여, 절연막이 유기와 무기의 복합막으로 구성되는 경우, 유기막의 비유전율을 3.8 이하, 막 두께를 50nm 이상 200nm 이하로 하고, 무기막의 막 두께가 1 μ m 이상 3 μ m 이하, 비유전율을 9 이하로 하며, 액정 구동전극의 전극 간격을 10~20 μ m로 함으로써 실현할 수 있다.

혹은, 실시예 13~15에서 나타낸 바와 같이, 정(正)의 유전율 이방성을 갖는 액정을 사용하여, 절연막이 유기와 무기의 복합막으로 구성되는 경우, 유기막의 비유전율을 3.8 이하, 막 두께를 200nm 이상 3 μ m 이하로 하고, 무기막의 막 두께가 200nm 이상 1 μ m 이하, 비유전율을 9 이하로 하며, 액정 구동전극의 전극 간격을 10~20 μ m로 함으로써 실현할 수 있다.

혹은, 실시예 16~22에서 나타낸 바와 같이, 정(正)의 유전율 이방성을 갖는 액정을 사용하여, 절연막이 유기와 무기의 복합막으로 구성되는 경우, 유기막의 비유전율을 3.8 이하, 막 두께를 50nm 이상 200nm 이하로 하고, 무기막의 막 두께가 200nm 이상 1 μ m 이하, 비유전율을 9 이하로 하며, 액정 구동전극의 전극 간격을 5~10 μ m로 함으로써 실현할 수 있다.

또, 부(負)의 유전율 이방성을 갖는 액정을 사용한 경우에 있어서는, 실시예 23~29에 나타낸 바와 같이, 비유전율을 3.8 이하, 막 두께 200nm 이상 3.0 μ m 이하, 액정 구동전극의 전극 간격을 2~5 μ m로 함으로써 실현할 수 있다.

혹은, 실시예 30~34에서 나타낸 바와 같이, 부(負)의 유전율 이방성을 갖는 액정을 사용하여, 절연막이 유기와 무기의 복합막으로 구성되는 경우, 유기막의 비유전율을 3.8 이하, 막 두께를 50nm 이상 200nm 이하로 하고, 무기막의 막 두께를 1 μ m 이상 3 μ m 이하, 비유전율을 9 이하로 하며, 액정 구동전극의 전극 간격을 5~10 μ m로 함으로써 실현할 수 있다.

혹은, 실시예 35~37에서 나타낸 바와 같이, 부(負)의 유전율 이방성을 갖는 액정을 사용하여, 절연막이 유기와 무기의 복합막으로 구성되는 경우, 유기막의 비유전율을 3.8 이하, 막 두께를 200nm 이상 3 μ m 이하로 하고, 무기막의 막 두께를 200nm 이상 1 μ m 이하, 비유전율을 9 이하로 하며, 액정 구동전극의 전극 간격을 5~10 μ m로 함으로써 실현할 수 있다.

혹은, 실시예 38~44에서 나타낸 바와 같이, 부(負)의 유전율 이방성을 갖는 액정을 사용하여, 절연막이 유기와 무기의 복합막으로 구성되는 경우, 유기막의 비유전율을 3.8 이하, 막 두께를 50nm 이상 200nm 이하로 하고, 무기막의 막 두께를 200nm 이상 1 μ m 이하, 비유전율을 9 이하로 하며, 액정 구동전극의 전극 간격을 2~5 μ m로 함으로써 실현할 수 있다.

발명의 효과

이상 설명한 것으로부터 명백해진 바와 같이, 본 발명에 의한 액정 표시장치에 의하면, 내부 잔류전압에 기인하는 표시화상의 인화현상을 발생하기 어렵게 한다.

(57) 청구의 범위

청구항 1.

적어도 한쪽이 투명한 한쌍의 기판과, 상기 한쌍의 기판의 서로 대향하는 면상에 형성된 액정배향 제어층과, 상기 한쌍의 기판 사이에 상기 액정배향 제어층에 접촉하도록 하여 배치된 유전율 이방성이 정(正) 또는 부(負)인 액정 조성물로 이루어지는 액정층과, 상기 한쌍중 한쪽의 기판에 절연막을 통해서 형성된 화소전극 및 대향전극과, 상기 화소전극과 대향전극에 접속된 액티브 소자를 포함하는 액티브 매트릭스형 액정 표시장치에 있어서, 상기 전극과 액정층과의 사이에 존재하는 절연막층의 분극완화 시정수(τ)가 5분 이내로 설정되어 있는 것을 특징으로 하는 액정 표시장치.

청구항 2.

적어도 한쪽이 투명한 한쌍의 기판과, 상기 한쌍의 기판의 서로 대향하는 면상에 형성된 액정배향 제어층과, 상기 한쌍의 기판 사이에 상기 액정배향 제어층에 접촉하도록 하여 배치된 유전율 이방성이 정 또는 부인 액정 조성물로 이루어지는 액정층과, 상기 한쌍중 한쪽의 기판에 절연막을 통해서 형성된 화소전극 및 대향전극과, 상기 화소전극과 대향전극에 접속된 액티브 소자를 포함하는 액티브 매트릭스형 액정 표시장치에 있어서,

최대 휘도의 10%가 되는 교류 구동전압에 더해서 직류전압을 0.5V 30분 인가하면서, 직류전압을 오프(off)한 후의 잔상의 시간-완화 특성을 다음의 수학적 식 (1),

$$\text{수학적 식 1} \\ B = A \exp(-t/\tau)$$

여기서, B는 휘도, A는 시정수, t는 시간, $\tau = 2.8098$ 이다.

에서 정의한 회귀곡선으로 회귀처리를 시행하여, 얻어진 완화 시정수가 5분 이하인 것을 특징으로 하는 액정 표시장치.

청구항 3.

적어도 한쪽이 투명한 한쌍의 기판과, 상기 한쌍의 기판의 서로 대향하는 면상에 형성된 액정배향 제어층과, 상기 한쌍의 기판 사이에 상기 액정배향 제어층에 접촉하도록 하여 배치된 액정층과, 상기 한쌍중 한쪽의 기판에 절연막을 통해서 형성된 화소전극 및 대향전극과, 상기 화소전극과 대향전극에 접속된 액티브 소자를 포함하는 액티브 매트릭스형 액정 표시장치에 있어서,

정(正)의 유전율 이방성을 갖는 액정을 사용하고, 상기 전극과 액정층과의 사이에 존재하는 절연막층이 비유전율 3.8 이하의 유기막뿐이고, 그 막 두께가 200nm 이상 3.0 μ m 이하이며, 액정 구동전극의 전극 간격이 5~10 μ m인 것을 특징으로 하는 액정 표시장치.

청구항 4.

적어도 한쪽이 투명한 한쌍의 기판과, 상기 한쌍의 기판의 서로 대향하는 면상에 형성된 액정배향 제어층과, 상기 한쌍의 기판 사이에 상기 액정배향 제어층에 접촉하도록 하여 배치된 액정층과, 상기 한쌍중 한쪽의 기판에 절연막을 통해서 형성된 화소전극 및 대향전극과, 상기 화소전극과 대향전극에 접속된 액티브 소자를 포함하는 액티브 매트릭스형 액정 표시장치에 있어서,

정(正)의 유전율 이방성을 갖는 액정을 사용하고, 상기 전극과 액정층과의 사이에 존재하는 절연막층이 유기막과 무기막의 복합 구조로 되어 있으며, 그 유기막의 막 두께가 50~200nm, 비유전율이 3.8 이하이고, 무기막의 막 두께가 1 μ m~3 μ m, 비유전율이 4~9이며, 액정 구동전극의 전극 간격이 10~20 μ m인 것을 특징으로 하는 액정 표시장치.

청구항 5.

적어도 한쪽이 투명한 한쌍의 기판과, 상기 한쌍의 기판의 서로 대향하는 면상에 형성된 액정배향 제어층과, 상기 한쌍의 기판 사이에 상기 액정배향 제어층에 접촉하도록 하여 배치된 액정층과, 상기 한쌍중 한쪽의 기판에 절연막을 통해서 형성된 화소전극 및 대향전극과, 상기 화소전극과 대향전극에 접속된 액티브 소자를 포함하는 액티브 매트릭스형 액정 표시장치에 있어서,

정(正)의 유전율 이방성을 갖는 액정을 사용하고, 상기 전극과 액정층과의 사이에 존재하는 절연막층이 유기막과 무기막의 복합 구조로 되어 있으며, 그 유기막의 막 두께가 200nm~3 μ m, 비유전율이 3.8 이하이고, 무기막의 막 두께가 200nm~1 μ m, 비유전율이 4~9이며, 액정 구동전극의 전극 간격이 10~20 μ m인 것을 특징으로 하는 액정 표시장치.

청구항 6.

적어도 한쪽이 투명한 한쌍의 기판과, 상기 한쌍의 기판의 서로 대향하는 면상에 형성된 액정배향 제어층과, 상기 한쌍의 기판 사이에 상기 액정배향 제어층에 접촉하도록 하여 배치된 액정층과, 상기 한쌍중 한쪽의 기판에 절연막을 통해서 형성된 화소전극 및 대향전극과, 상기 화소전극과 대향전극에 접속된 액티브 소자를 포함하는 액티브 매트릭스형 액정 표시장치에 있어서,

정(正)의 유전율 이방성을 갖는 액정을 사용하고, 상기 전극과 액정층과의 사이에 존재하는 절연막층이 유기막과 무기막의 복합 구조로 되어 있으며, 그 유기막의 막 두께가 50~200nm, 비유전율이 3.8 이하이고, 무기막의 막 두께가 200nm~1 μ m, 비유전율이 4~9이며, 액정 구동전극의 전극 간격이 5~10 μ m인 것을 특징으로 하는 액정 표시장치.

청구항 7.

적어도 한쪽이 투명한 한쌍의 기판과, 상기 한쌍의 기판의 서로 대향하는 면상에 형성된 액정배향 제어층과, 상기 한쌍의 기판 사이에 상기 액정배향 제어층에 접촉하도록 하여 배치된 액정층과, 상기 한쌍중 한쪽의 기판에 절연막을 통해서 형성된 화소전극 및 대향전극과, 상기 화소전극과 대향전극에 접속된 액티브 소자를 포함하는 액티브 매트릭스형 액정 표시장치에 있어서,

부(負)의 유전율 이방성을 갖는 액정을 사용하고, 상기 전극과 액정층과의 사이에 존재하는 절연막층이 비유전율 3.8 이하의 유기막뿐이고, 그 막 두께가 200nm 이상 3.0 μ m 이하이며, 액정 구동전극의 전극 간격이 2~5 μ m인 것을 특징으로 하는 액정 표시장치.

청구항 8.

적어도 한쪽이 투명한 한쌍의 기판과, 상기 한쌍의 기판의 서로 대향하는 면 상에 형성된 액정배향 제어층과, 상기 한쌍의 기판 사이에 상기 액정배향 제어층에 접촉하도록 하여 배치된 액정층과, 상기 한쌍중 한쪽의 기판에 절연막을 통해서 형성된 화소전극 및 대향전극과, 상기 화소전극과 대향전극에 접속된 액티브 소자를 포함하는 액티브 매트릭스형 액정 표시장치에 있어서,

부(負)의 유전율 이방성을 갖는 액정을 사용하고, 상기 전극과 액정층과의 사이에 존재하는 절연막층이 유기막과 무기막의 복합 구조로 되어 있으며, 그 유기막의 막 두께가 50~200nm, 비유전율이 3.8 이하이고, 무기막의 막 두께가 1 μ m~3 μ m, 비유전율이 4~9이며, 액정 구동전극의 전극 간격이 5~10 μ m인 것을 특징으로 하는 액정 표시장치.

청구항 9.

적어도 한쪽이 투명한 한쌍의 기판과, 상기 한쌍의 기판의 서로 대향하는 면상에 형성된 액정배향 제어층과, 상기 한쌍의 기판 사이에 상기 액정배향 제어층에 접촉하도록 하여 배치된 액정층과, 상기 한쌍중 한쪽의 기판에 절연막을 통해서 형성된 화소전극 및 대향전극과, 상기 화소전극과 대향전극에 접속된 액티브 소자를 포함하는 액티브 매트릭스형 액정 표시장치에 있어서,
부(負)의 유전율 이방성을 갖는 액정을 사용하고, 상기 전극과 액정층과의 사이에 존재하는 절연막층이 유기막과 무기막의 복합 구조로 되어 있으며, 그 유기막의 막 두께가 200nm~3μm, 비유전율이 3.8 이하이고, 무기막의 막 두께가 200nm~1μm, 비유전율이 4~9이며, 액정 구동전극의 전극 간격이 5~10μm인 것을 특징으로 하는 액정 표시장치.

청구항 10.

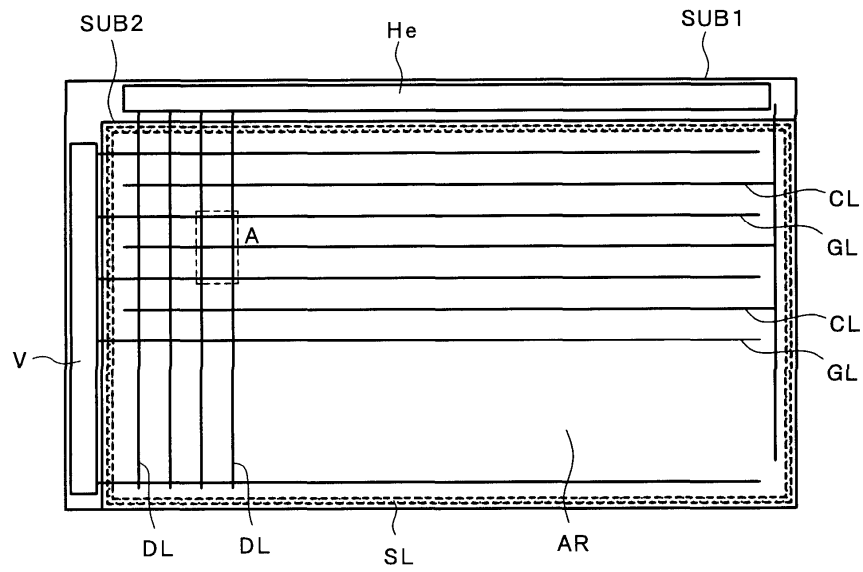
적어도 한쪽이 투명한 한쌍의 기판과, 상기 한쌍의 기판의 서로 대향하는 면상에 형성된 액정배향 제어층과, 상기 한쌍의 기판 사이에 상기 액정배향 제어층에 접촉하도록 하여 배치된 액정층과, 상기 한쌍중 한쪽의 기판에 절연막을 통해서 형성된 화소전극 및 대향전극과, 상기 화소전극과 대향전극에 접속된 액티브 소자를 포함하는 액티브 매트릭스형 액정 표시장치에 있어서,
부(負)의 유전율 이방성을 갖는 액정을 사용하고, 상기 전극과 액정층과의 사이에 존재하는 절연막층이 유기막과 무기막의 복합 구조로 되어 있으며, 그 유기막의 막 두께가 50nm~200nm, 비유전율이 3.8 이하이고, 무기막의 막 두께가 200nm~1μm, 비유전율이 4~9이며, 액정 구동전극의 전극 간격이 2~5μm인 것을 특징으로 하는 액정 표시장치.

도면

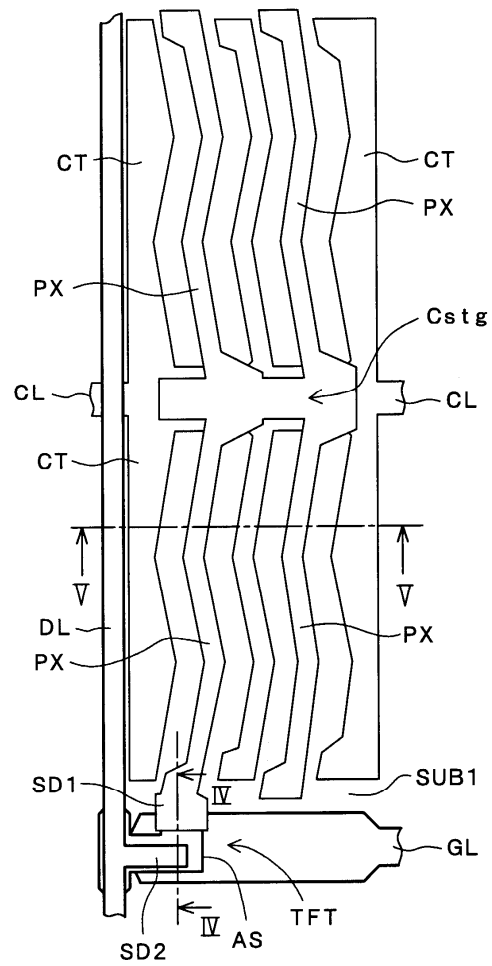
도면1

실시예 예시 번호	액정 재료의 Δε	절연막			배향막			전극 간격	DC 전압원화 시정수(τ)	잔상측정 소실시간
		재료	비유 전율	막 두께	재료	비유 전율	막 두께			
1	Δε > 0	n/a			폴리아미산 중합체 1	3.7	201nm	10μm	4.2 min.	미검출
2	Δε > 0	n/a			폴리아미산 중합체 2	3.9	201nm	10μm	5.3 min.	30초 이내 소실
3	Δε > 0	n/a			폴리아미산 중합체 3	5.1	205nm	10μm	14.2 min.	5분 이내 미소실
4	Δε > 0	n/a			폴리아미산 중합체 1	3.7	103nm	10μm	8.4 min.	1분 이내 소실
5	Δε > 0	n/a			폴리아미산 중합체 1	3.7	288nm	10μm	2.8 min.	미검출
6	Δε > 0	아크릴수지	3.5	2361nm	폴리아미산 중합체 1	3.7	104nm	10μm	0.3 min.	미검출
7	Δε > 0	n/a			폴리아미산 중합체 1	3.7	200nm	5μm	2.4 min.	미검출
8	Δε > 0	SIN	7.8	1011nm	폴리아미산 중합체 1	3.7	50nm	20μm	4.1 min.	미검출
9	Δε > 0	SIN	7.8	1011nm	폴리아미산 중합체 2	3.9	51nm	20μm	5.5 min.	30초 이내 소실
10	Δε > 0	SIN	7.8	1011nm	폴리아미산 중합체 3	5.1	52nm	20μm	18.3 min.	5분 이내 미소실
11	Δε > 0	SIN	7.8	2006nm	폴리아미산 중합체 1	3.7	51nm	20μm	2.8 min.	미검출
12	Δε > 0	SIN	7.8	1011nm	폴리아미산 중합체 1	3.7	51nm	10μm	2.3 min.	미검출
13	Δε > 0	SIN	7.8	209nm	폴리아미산 중합체 1	3.7	204nm	20μm	4.9 min.	미검출
14	Δε > 0	SIN	7.8	209nm	폴리아미산 중합체 2	3.9	208nm	20μm	6.6 min.	30초 이내 소실
15	Δε > 0	SIN	7.8	209nm	폴리아미산 중합체 3	5.1	201nm	20μm	16.2 min.	5분 이내 미소실
16	Δε > 0	SIN	7.8	209nm	폴리아미산 중합체 1	3.7	50nm	10μm	5.0 min.	미검출
17	Δε > 0	SIN	7.8	209nm	폴리아미산 중합체 2	3.9	52nm	10μm	7.8 min.	30초 이내 소실
18	Δε > 0	SIN	7.8	209nm	폴리아미산 중합체 3	5.1	50nm	10μm	19.5 min.	5분 이내 미소실
19	Δε > 0	SIN	7.8	1011nm	폴리아미산 중합체 1	3.7	51nm	10μm	2.3 min.	미검출
20	Δε > 0	SIN	7.8	209nm	폴리아미산 중합체 1	3.7	202nm	10μm	2.2 min.	미검출
21	Δε > 0	SIN	7.8	209nm	폴리아미산 중합체 1	3.7	51nm	5μm	3.8 min.	미검출
22	Δε > 0	SIN	7.8	209nm	폴리아미산 중합체 1	3.7	52nm	20μm	15.3 min.	미검출
23	Δε < 0	n/a			폴리아미산 중합체 1	3.7	209nm	5μm	4.0 min.	미검출
24	Δε < 0	n/a			폴리아미산 중합체 2	3.9	210nm	5μm	5.9 min.	30초 이내 소실
25	Δε < 0	n/a			폴리아미산 중합체 3	5.1	210nm	5μm	16.5 min.	5분 이내 미소실
26	Δε < 0	n/a			폴리아미산 중합체 1	3.7	103nm	5μm	10.9 min.	1분 이내 소실
27	Δε < 0	n/a			폴리아미산 중합체 1	3.7	304nm	5μm	3.4 min.	미검출
28	Δε < 0	아크릴수지	3.5	2084nm	폴리아미산 중합체 1	3.7	105nm	5μm	0.5 min.	미검출
29	Δε < 0	n/a			폴리아미산 중합체 1	3.7	204nm	2μm	2.1 min.	미검출
30	Δε < 0	SIN	7.8	1011nm	폴리아미산 중합체 1	3.7	51nm	10μm	4.2 min.	미검출
31	Δε < 0	SIN	7.8	1011nm	폴리아미산 중합체 2	3.9	50nm	10μm	6.9 min.	30초 이내 소실
32	Δε < 0	SIN	7.8	1011nm	폴리아미산 중합체 3	5.1	50nm	10μm	16.4 min.	5분 이내 미소실
33	Δε < 0	SIN	7.8	2006nm	폴리아미산 중합체 1	3.7	51nm	10μm	2.3 min.	미검출
34	Δε < 0	SIN	7.8	1011nm	폴리아미산 중합체 1	3.7	50nm	5μm	2.5 min.	미검출
35	Δε < 0	SIN	7.8	209nm	폴리아미산 중합체 1	3.7	206nm	10μm	4.2 min.	미검출
36	Δε < 0	SIN	7.8	209nm	폴리아미산 중합체 2	3.9	203nm	10μm	7.8 min.	30초 이내 소실
37	Δε < 0	SIN	7.8	209nm	폴리아미산 중합체 3	5.1	207nm	10μm	18.9 min.	5분 이내 미소실
38	Δε < 0	SIN	7.8	209nm	폴리아미산 중합체 1	3.7	52nm	5μm	4.9 min.	미검출
39	Δε < 0	SIN	7.8	209nm	폴리아미산 중합체 2	3.9	52nm	5μm	8.1 min.	30초 이내 소실
40	Δε < 0	SIN	7.8	209nm	폴리아미산 중합체 3	5.1	52nm	5μm	21.4 min.	5분 이내 미소실
41	Δε < 0	SIN	7.8	1011nm	폴리아미산 중합체 1	3.7	51nm	5μm	2.8 min.	미검출
42	Δε < 0	SIN	7.8	209nm	폴리아미산 중합체 1	3.7	208nm	5μm	2.5 min.	미검출
43	Δε < 0	SIN	7.8	209nm	폴리아미산 중합체 1	3.7	52nm	2μm	4.1 min.	미검출
44	Δε < 0	SIN	7.8	209nm	폴리아미산 중합체 1	3.7	52nm	10μm	12.7 min.	5분 이내 미소실

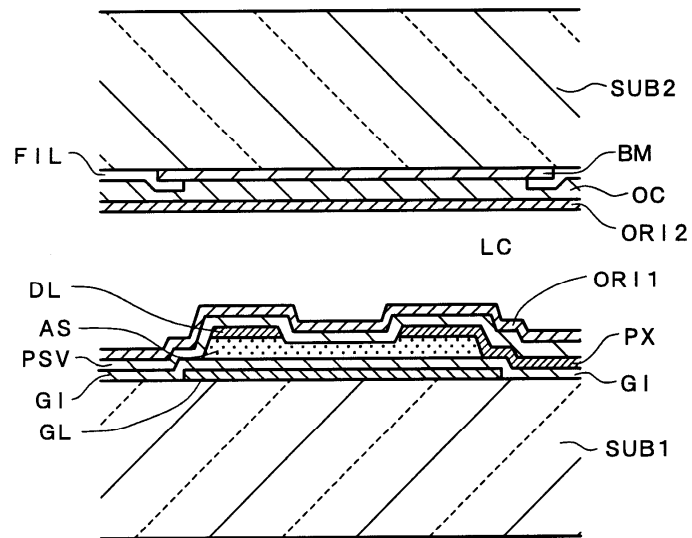
도면2



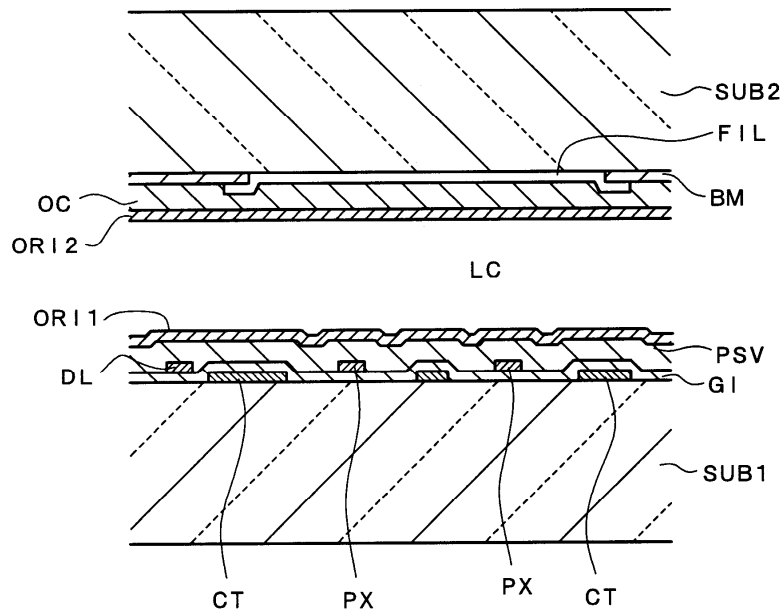
도면3



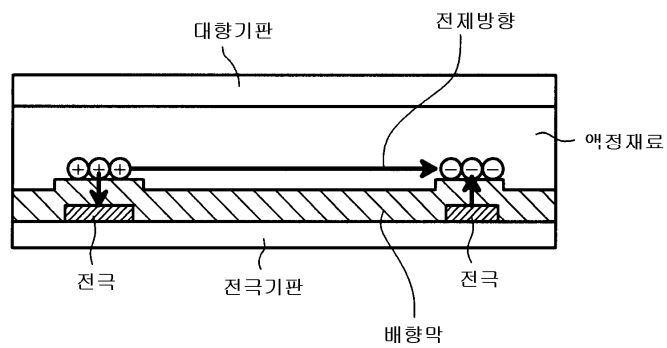
도면4



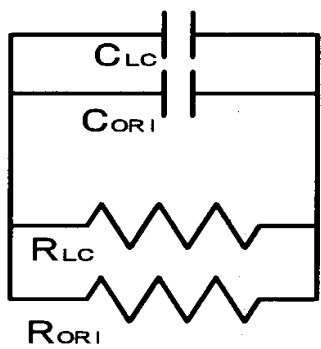
도면5



도면6a



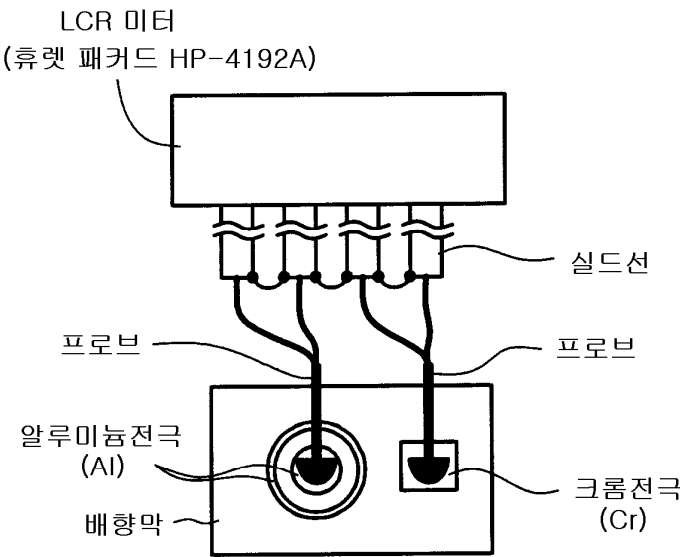
도면6b



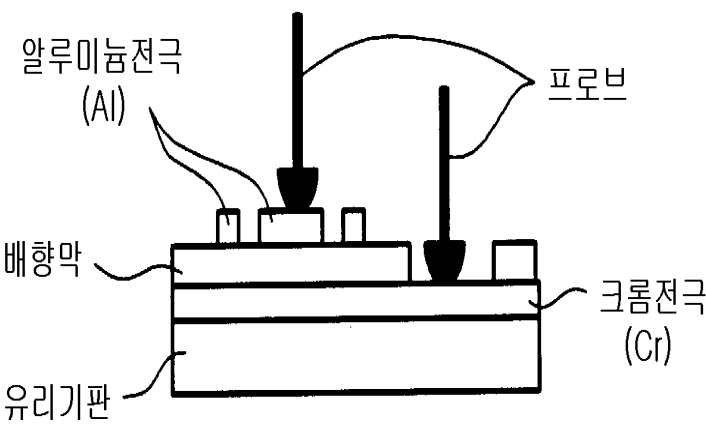
R_{OR}, C_{OR} : 배향막의 저항, 용량

R_{LC}, C_{LC} : 액정층의 저항, 용량

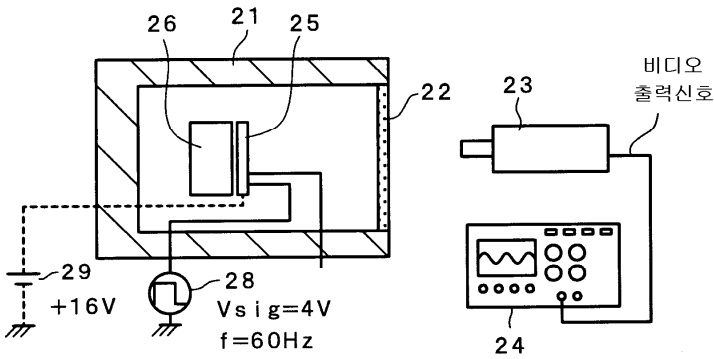
도면7a



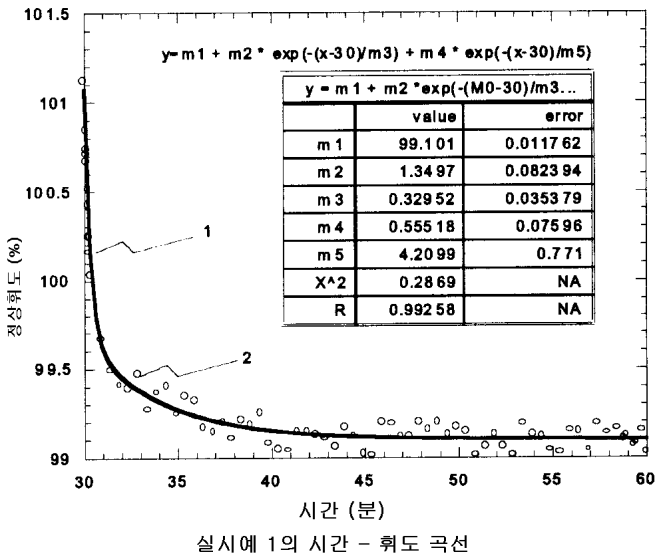
도면7b



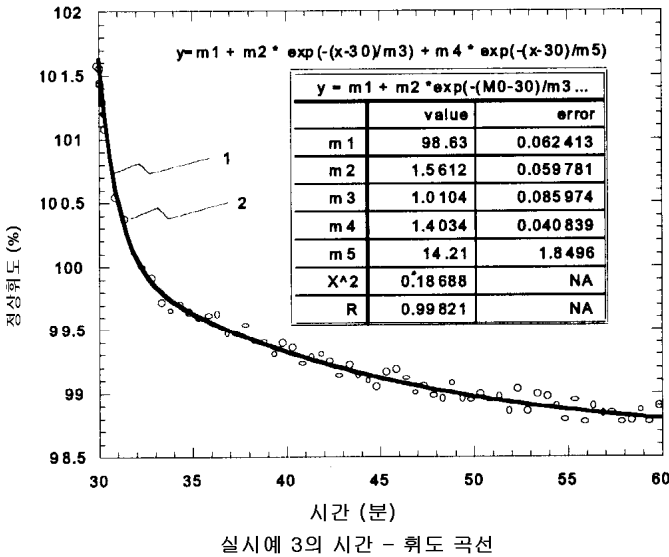
도면8



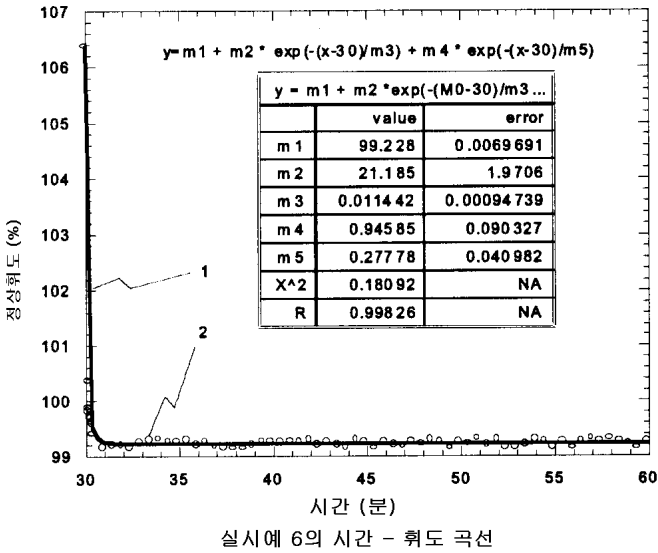
도면9a



도면9b



도면9c



专利名称(译)	液晶显示器		
公开(公告)号	KR100390703B1	公开(公告)日	2003-07-12
申请号	KR1020010054938	申请日	2001-09-07
[标]申请(专利权)人(译)	日立HITACHI SEISAKUSHODBA 日立器件工程株式会社		
申请(专利权)人(译)	株式会社日立制作所 日立.虎钳工程可否让这个夏		
当前申请(专利权)人(译)	株式会社日立制作所 日立.虎钳工程可否让这个夏		
[标]发明人	SONODA HIDEHIRO 소노다히데히로 KUNIMATSU NOBORU 쿠니마츠노보루 KOBAYASHI SETSUO 코바야시세츠오 ISHII KATSUHIKO 이시이가츠히코		
发明人	소노다히데히로 쿠니마츠노보루 코바야시세츠오 이시이가츠히코		
IPC分类号	G02F1/1333 G02F1/1368 G02F1/1343 G02F1/1337 G09F9/30 G02F1/136		
CPC分类号	G02F1/133345 G02F2001/133337 G02F1/134363		
优先权	2000276517 2000-09-12 JP		
其他公开文献	KR1020020021011A		
外部链接	Espacenet		

摘要(译)

由于存在内部残余电压而产生的显示图像老化现象的产生被抑制。极化弛豫时间常数 τ 存在于液晶驱动电极和液晶层之间的介电膜层的具体设定在5分钟的范围内。

[illegible]